UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

ESTUDIO TEÓRICO DE LA IMPLANTACIÓN DE UNA COMPUERTA LÓGICA FOTÓNICA MEDIANTE EL USO DE UN AMPLIFICADOR ÓPTICO DE SEMICONDUCTOR

T E S I S

QUE PARA OBTENER EL TÍTULO DE:

INGENIERO ELÉCTRICO-ELECTRÓNICO

P R E S E N T A:

ABELJARED PÉREZ CALVO

DIRECTOR DE TESIS:
DR. RAMÓN GUTIÉRREZ CASTREJÓN

CIUDAD UNIVERSITARIA, MÉXICO D. F., 2007

Mis agradecimientos…

A mi Padre Celestial, | 3 Nefi 13:33

que me permite la vida, el ánimo y los talentos necesarios

para poder desarrollar el conocimiento temporal que esta tesis representa.

A mis padres terrenales, | 1 Nefi 1:1

que siempre me han mostrado un ejemplo de virtud, esfuerzo y amor al Salvador,

porque siempre me han allegado los medios espirituales y temporales

para el buen desarrollo de mi segundo estado.

A mi hermosa hermana y amiga, | D y C 88:133

por su ayuda y consejo perenne.

A mi tía Pera, | Éter 12:4

por su ejemplo de tenacidad y valor.

A mi asesor, el Dr. Ramón, | D y C 130:18

por su paciencia y guía invaluable en el desarrollo de este trabajo,

por su generosidad al compartir su conocimiento conmigo.

A mi maestro Oscar, | D y C 25:12

por compartir su amor por la música, su tiempo,

su conocimiento y su amistad… por Ars Iovialis.

A toda mi familia, | Josué 24:15

porque los Pérez y los Calvo amamos al Señor.

A mis amigos, | Juan 13:34

Daf, Lalo y Tany.

por su valiosa y entrañable amistad.

A la Universidad Nacional Autónoma de México,

a la Facultad de Ingeniería y al Instituto de Ingeniería.

Orfebres de constelaciones del saber.

Gracias !!

Dedicado a Lilita… | 2 Nefi 9:13

Contenido

Prefacio **v**

1 Introducción **7**
1.1 Objetivo de la tesis . . . 7
1.1.1 Impacto de las compuertas lógicas en la tecnología actual . . . 8
1.2 Revisión del Álgebra de Boole . . . 8
1.2.1 Operaciones Básicas . . . 9
1.2.2 Leyes y teoremas del álgebra de Boole. . . . 10
1.3 Compuertas lógicas . . . 12
1.3.1 Compuertas Básicas . . . 13
1.3.2 Lógica negada . . . 15

2 Amplificadores Ópticos de Semiconductor. **19**
2.1 Física de los SOA's. . . . 19
2.1.1 Estructura y funcionamiento de los Amplificadores Ópticos de Semiconductor 19
2.2 Dinámica interbanda en los SOA. . . . 26
2.2.1 Conceptos Básicos. . . . 26
2.3 Modulación . . . 33
2.3.1 Modulación por cruzamiento de Ganancia . . . 33
2.3.2 Modulación por cruzamiento de Fase . . . 35
2.3.3 Efecto de distorsión de secuencia de bits o "patterning" . . . 35

3 Compuertas lógicas fotónicas basadas en SOA **37**
3.1 Impacto de las compuertas lógicas fotónicas en la tecnología actual . . . 37
3.1.1 Aplicaciones y propuestas de investigación . . . 38
3.2 Características distintivas de las compuertas lógicas . . . 39
3.2.1 Generalidades . . . 39
3.2.2 Clasificación . . . 40
3.3 Compendio de las compuertas lógicas ópticas existentes. . . . 44
3.3.1 Tabla Comparativa XOR y XNOR . . . 45
3.3.2 Tabla Comparativa OR y NOR. . . . 47
3.3.3 Tabla Comparativa AND y NAND. . . . 48
3.4 Selección y modo de Operación de la compuerta a simular . . . 50
3.4.1 Selección y Descripción general. . . . 50

4 Simulación de una compuerta lógica fotónica **53**
4.1 Descripción del programa utilizado para la simulación computacional. . . . 53
4.1.1 Unidades de Simulación . . . 53
4.2 Implementación en el simulador de la compuerta lógica seleccionada. . . . 59
4.2.1 Análisis Matemático . . . 59

4.3 Elucidación del comportamiento gráfico 69
4.4 Optimización del desempeño de la compuerta XOR seleccionada 73
4.4.1 Parámetros de Evaluación 73
4.4.2 Etapas de optimización 76

5 Conclusiones **85**

Prefacio

He realizado el presente trabajo de tesis *"Estudio teórico de la implantación de una compuerta lógica fotónica mediante el uso de un amplificador óptico de semiconductor"*, no únicamente con el fin de consumar la parte escrita de mi examen profesional de licenciatura, sino con la idea de contribuir al quehacer ingenieril en México, valiéndome de un estudio escrupuloso en un tema de innovación mundial. Auspiciada por el Instituto de Ingeniería de la UNAM, la investigación que realicé coadyuva notablemente al enriquecimiento del desarrollo del proyecto PAPIIT No. IN104005-2; "Estudio teórico de la implantación de compuertas lógicas fotónicas ultra rápidas mediante el uso de amplificadores ópticos de semiconductor". Proyecto dirigido por el Dr. Ramón Gutiérrez Castrejón quien también es el asesor de esta tesis.

Resulta de vital importancia que la UNAM, a través de sus diferentes instancias allegue las facilidades necesarias a nosotros, los alumnos, para desarrollar investigación de envergadura internacional. La UNAM a través de la DGAPA sustentó mi estancia en el Instituto de Ingeniería en el departamento de Automatización con el beneficio de una beca de licenciatura, lo que reconozco y agradezco ampliamente. Es pues un aliciente el respaldo de la institución para llevar a cabo la ardua labor de investigación.

En esta tesis planteo el cumplimiento de cinco objetivos que permitan un panorama completo en el campo de las compuertas lógicas ópticas y su impacto en la tecnología internacional y nacional. Dando cabal cumplimiento a ellos se incursiona en un estudio prácticamente virgen en México. Las compuertas lógicas resultan la base de la tecnología óptica y es menester el perfeccionamiento de los modelos que las caracterizan, para entonces, cimentar eficazmente la tecnología que se construirá a futuro. El estudio, clasificación, y comparación de distintos modelos permiten elegir un esquema idóneo para explicar el funcionamiento de las compuertas. El modelo de la compuerta XOR que elegí permite exponer la forma de funcionamiento y los atributos de las compuertas lógicas. La simulación realizada redondea los conceptos teóricos y matemáticos para aterrizar el funcionamiento de la compuerta, quedando al descubierto que los atributos de los dispositivos ópticos así como sus persistentes novedades, frente a los dispositivos electrónicos prometen la admisión a temas tan modernos y complicados como la imitación del procesamiento neuronal humano, el reconocimiento de secuencias, la encriptación de datos, el procesamiento de imágenes, en fin las aplicaciones son posibilidades infinitas.

Espero que esta investigación sea simiente para futuras indagaciones en México, que permita una buena fuente de consulta y motivación a jóvenes, que como yo, deseamos de nuestro país un país libre en ideas, pensamiento y espíritu.

Abeljared Pérez Calvo

Abstract

As the reader may know, today a new technology emerges as a fresh way to solve problems in the engineering field. Optical devices pretend to continue the scientific road begun by electronic devices. This thesis job, based in a hard research, reviews the current status and technologies of all-optical XOR, XNOR, AND, NAND, OR and NOR logic gates. There are various schemes for logical gates, most of them based in Semiconductor Optical Amplifiers, due to the good performance and simplicity of their models. Some of them are classified, discussed and compared in this text, as well as the phenomenon occurred inside the structure. In order to show the performance of one of those models; it was chosen an XOR scheme to explain, to demonstrate and to simulate its performance. Then, a complete theoretical model of an ultrafast all-optical logic XOR gate implemented with semiconductor optical amplifiers (SOA)-assisted Mach-Zender interferometer is studied. The obtained result is very satisfactory. The logic gate runs at 40 [Gb/s] with an excellent performance. The research done in the thesis provides the original model with a new block, thus becoming an original contribution. Finally, the applications of all-optical logic gates are explored, and the future directions are outlined.

Capítulo 1

Introducción

A través de esta tesis, se incursionará en un estudio escrupuloso y se realizará una amplia clasificación de las compuertas lógicas ópticas. Con el objeto de poder discernir eficazmente el funcionamiento, las características y las diversas aplicaciones de las compuertas lógicas ultrarrápidas. Es necesario, en primera instancia, presentar conceptos básicos en la terminología de la lógica booleana, una de las ramas de la matemática en la cual las compuertas lógicas alojan su sustento teórico. Toda investigación se fundamenta en axiomas y premisas lógicas, por lo tanto, a lo largo de este primer capítulo se recordarán tópicos ampliamente difundidos en los libros y academias, para posteriormente dar paso al trajín de la exposición de conceptos menos populares.

1.1 Objetivo de la tesis

El objetivo de esta tesis es presentar un estudio teórico amplio para la implementación de una compuerta lógica fotónica mediante el uso de amplificadores ópticos de semiconductor, consecuentemente incursionar en el estudio en México de las compuertas lógicas fotónicas. Hoy en día, debido a las exigencias del ritmo de vida humano se está generando una creciente tendencia mundial de construir dispositivos ópticos, los cuales permitan realizar operaciones de procesamiento a grandes velocidades. Esta incipiente tecnología no es tan popular en México como en otras partes del mundo. Una misión destacada de esta tesis es introducir a los lectores al conocimiento de esta tecnología de manera accesible y fundamentada en una investigación ardua. La UNAM como forjador nacional de profesionistas provee los medios para tal labor a través de la facultad de ingeniería y diferentes centros de investigación tecnológica. La investigación de esta tesis es auspiciada por el Instituto de Ingeniería, el cual ha permitido los medios para realizar una investigación profunda en el campo. Entonces, esta tesis persigue completar los siguiente rubros para conseguir el cumplimiento cabal de su objetivo principal.

1. Referenciar la teoría básica que rige el comportamiento lógico de las compuertas
2. Explicar el funcionamiento del dispositivo primario para la construcción de compuertas lógicas fotónicas. El Amplificador Óptico de Semiconductor.
3. Inquirir el estado del arte de las compuertas lógicas fotónicas y clasificarlas para elegir un modelo de estudio
4. Caracterizar y optimizar un modelo existente de una compuerta lógica fotónica para permitir el procesamiento de información a por lo menos 10 [Gb/s].
5. Presentar un ejercicio de simulación computacional que permita fundamentar la implantación futura de una compuerta lógica fotónica.

El futuro de la tecnología óptica se vislumbra como un cause complementario a la actual tecnología electrónica, una nueva forma de solventar problemas en el quehacer ingenieril comienza. México tiene la capacidad para incursionar en esta manera de aprovechar el conocimiento.

1.1.1 Impacto de las compuertas lógicas en la tecnología actual

En la actualidad los circuitos digitales desempeñan un papel muy importante en los sistemas electrónicos. Se emplean en casi todas las facetas de la electrónica incluyendo desde luego las comunicaciones, el control, instrumentación y, porsupuesto, computación. Este extendido empleo se debe principalmente a la disponibilidad y madurez de la tecnología, pues ya se hallan en paquetes de circuitos integrados que contienen poderosos circuitos digitales. La complejidad de los circuitos digitales en los que se integran las compuertas lógicas van desde la realización de multiples operaciones elementales idénticas hasta una computadora completa en un solo chip[1]. Los microprocesadores resultan ser un ejemplo extraordinario en la evolución de la tecnología computacional. Tales elementos son capaces de administrar funciones sobre otros dispositivos para realizar tareas copioisas y complejas.

La interconexión adecuada de diversas clases de compuertas lógicas llamada lógica combinacional permite la creación de nuevos circuitos digitales tales como comparadores[1],controladores[2], operadores[3], decodificadores[4], basculadores[5], entre muchos otros dispositivos que en conjunto conforman complejos diseños como microprocesadores.

La innovación tecnologica prevé las mejoras en disposipositivos ya existentes, así como la creación de nuevos dispositivos y tendencias en los causes del estudio e investigacion actuales. Las compuertas lógicas electrónicas poséen una madurez tecnológica innegable dada por los años de estudio en el campo y los avances realizados en su funcionamiento. Estos dispositivos juegan un papel axiomatico en muchos otros dispositvos de mayor complejidad por lo tanto resultan ser la base de ideas e implementaciones de tal envergadura que coadyuvan a la organización tecnológica mundial. En millones de hogares, industrias y centros de investigación las compuertas lógicas realizan su función, permitiendo que la vida humana sea comoda, accesible y hasta placentera.

1.2 Revisión del Álgebra de Boole

El álgebra booleana es una rama de las matemáticas llamada de esa manera en honor a George Boole[6]. En sus inicios, el álgebra de Boole pretendía la utilización de técnicas algebraicas convencionales para operar expresiones de la lógica proposicional. En 1938, Claude Shannon adoptó las características funcionales de esta técnica en el análisis de redes de contactos múltiples, empleadas en telefonía. Actualmente, el álgebra de Boole es el sustento del diseño lógico en el campo de la electrónica y particularmente en este documento en el desarrollo lógico óptico[2]. En principio, el álgebra booleana representaba proposiciones cuya respuesta podía ser cierto o falso. Empero, puede asociarse a otros tipos de variables, todas ellas de naturaleza completamente binaria, como

[1] Dispositivos digitales que se utilizan para comparar las magnitudes de dos cantidades digitales y que producen una salida que indica la relación entre dichas cantidades.

[2] Circuitos digitales que por medio de la lógica combinacional permiten el control de dispositivos eléctricos, tales como motores.

[3] Circuitos digitales que realizan funciones matemáticas basicas como sumadores y restadores. Dispositivos que con un correcto algoritmo de funcionamiento pueden realizar operaciones complejas como la multiplicación, división, potenciación, etc.

[4] Dispositivos capaces de codificar y decodificar información para lograr la interpretación de una señal por ejemplo en un display.

[5] Dispositivos también llamados flip-flop's que permiten retener información para su procesamiento.

[6] Matemático inglés quien fue el primero en definirla como parte de un sistema lógico a mediados del siglo XIX.

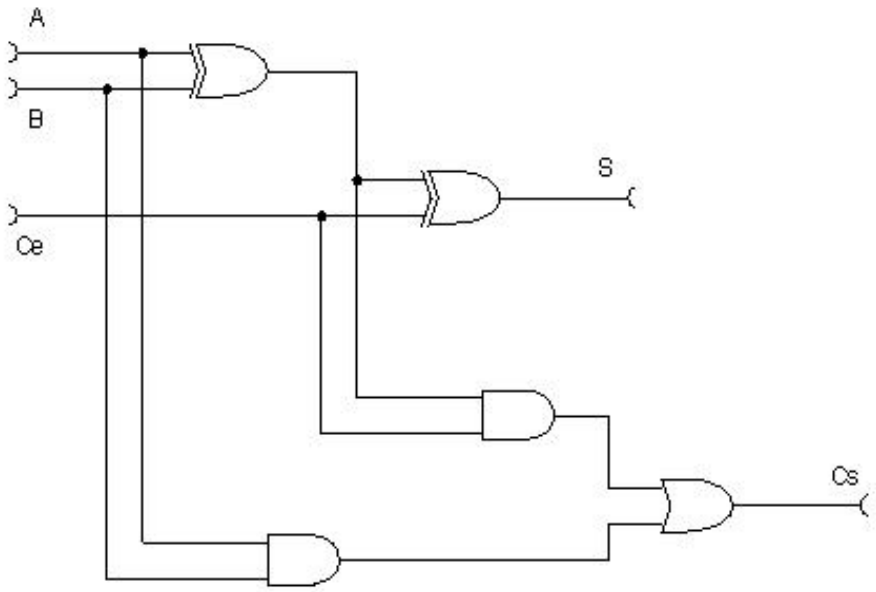


Figura 1.1: Diagrama de un circuito sumador completo, realiza la suma de los bits A + B + Ce (acarreo de entrada), dando como resultado la suma S y el acarreo Cs (acarreo de salida).

los estados lógicos 1 y 0[7]. Los distintos operadores del álgebra de Boole pueden ser simbolizados de diferentes formas. Es muy común que sean referidos por palabras como: NOT [8], AND [9], OR [10] y X-OR [11]. Todos ellos cuentan con una simbología que los describe y con una tabla de verdad que los caracteriza.

1.2.1 Operaciones Básicas

Las operaciones básicas del Álgebra de Boole[2], son la unión o adición, la intersección o producto y la complementación. A partir de estas operaciones generales se derivan diferentes tablas de verdad, es decir diversas particularidades de las operaciones básicas. Sin embargo todas las operaciones parten de postulados básicos, el primero de ellos es el que establece los posibles valores de una variable booleana.

Postulado 1

$X = 0$

o bien

$X = 1$

[7] Llamadas variables bivaluadas.
[8] Traducido del inglés significa "no".
[9] Traducido del inglés significa "y".
[10] Traducido del inglés significa "o".
[11] Traducido del inglés "Exclusive-OR" significa "o exclusiva".

Adición.

En el álgebra de Boole, la unión entre dos variables booleanas A y B se define como la adición A+B. La operación lógica de adición se basa en los siguientes postulados.

$$0 + 0 = 0$$
$$0 + 1 = 1$$
$$1 + 0 = 1$$
$$1 + 1 = 1$$

El resultado de la operación adición es igual a 1 cuando de los dos sumandos al menos uno de ellos vale 1. Por otra parte el resultado de la operación adición es igual a cero, si y solo si ambos sumandos valen 0.

Producto.

La multiplicación o producto de dos variables booleanas A y B, se define como la intersección de ambas variables A·B. Es decir los elementos que pertenecen simultáneamente a ambas variables. La multiplicación booleana se basa en los siguientes postulados.

$$0 \cdot 0 = 0$$
$$0 \cdot 1 = 0$$
$$1 \cdot 0 = 0$$
$$1 \cdot 1 = 1$$

El resultado de la operación multiplicación es igual a 0 cuando de los dos términos al menos uno de ellos vale 0. Por otra parte el resultado de la operación multiplicación es igual a 1, si y solo si ambos sumandos valen 1.

Complementación.

La operación complemento es una operación muy distintiva en el álgebra de Boole y resulta de gran utilidad en funciones lógicas. Una variable complemento siempre representará el valor opuesto al valor de la variable original. Es necesario recordar el primer postulado, una variable booleana puede valer 1 o 0, si la variable original representa el valor de 1 entonces la variable complemento representará el valor 0. Por otro lado si la variable original representa el valor 0 entonces la variable complemento representará el valor de 1. Las notaciones simbólicas empleadas para representar el complementario de A son: A' o bien $\bar{A}$.

1.2.2 Leyes y teoremas del álgebra de Boole.

Un teorema en el álgebra de Boole[3] es una regla que alude y describe una relación fundamental entre variables booleanas. El uso y combinación de los diferentes teoremas permite simplificación y manipulación eficaz en los diseños lógicos.

Cerradura.

El álgebra de Boole es un sistema cerrado. Es decir, el resultado de aplicar cualquiera de las tres operaciones definidas a variables del sistema booleano, resulta en otra variable del sistema, y este resultado es único.

Identidad.

Si una variable se suma o multiplica por si misma el resultado es la misma variable.

$$A + A = A \mid A \cdot A = A$$

Complementación.

Si se complementa o niega, una variable dos veces, el resultado es la misma variable (Doble negación)

$$(A')' = A$$

Conmutatividad.

Esta ley muestra que el orden en que son operadas dos variables booleanas, no repercute en el resultado.

$$A + B = B + A \mid A \cdot B = B \cdot A$$

Asociatividad.

Esta ley plantea que el resultado de la operación de varias variables booleanas, siempre es la misma no importando su agrupamiento.

$$A + (B + C) = (A + B) + C \mid A \cdot (B \cdot C) = (A \cdot B) \cdot C$$

Distributividad.

En esta ley se postula que sumar dos variables (A y B), para después multiplicarla con otra variable (C). Tiene el mismo resultado de multiplicar por separado la variable C con A y B, y después sumar los productos. Este teorema puede hacerse extensivo para $''n''$ numero de variables.

$$A \cdot (B + C) = (A \cdot B) + (A \cdot C) \mid A + (B \cdot C) = (A + B) \cdot (A + C)$$

Redundancia.

Esta ley esta basada en casos específicos de la leyes anteriores. Cada expresión resulta de gran utilidad para simplificaciones en el diseño lógico

$$\begin{gathered} A + (A \cdot B) = A \mid A \cdot (A + B) = A \\ A + (\bar{A} \cdot B) = A + B \mid A \cdot (\bar{A} + B) = A \cdot B \\ A + A' = 1 \mid A \cdot A' = 0 \\ A + 0 = A \mid A \cdot 1 = A \\ A + 1 = 1 \mid A \cdot 0 = 0 \end{gathered}$$

Teorema de De Morgan.

El teorema de De Morgan consta de dos expresiones. La primera expresión manifiesta que el complemento de un producto de dos o más variables es igual a la suma de los complementos de cada variable. Análogamente, la segunda manifiesta que el complemento de una suma de dos o más variables es igual al producto de los complementos.

$$(A \cdot B)' = \bar{A} + \bar{B} \mid (A + B)' = \bar{A} \cdot \bar{B}$$

Tablas de verdad.

Existe una manera muy útil de comprobar la veracidad de las leyes y teoremas anteriores, de hecho, es posible comprobar que una expresión lógica es exactamente igual en su resultado a otra, mediante el uso de tablas de verdad. La tabla de verdad proporciona una relación de cada posible combinación de entradas y salidas de una función lógica[3]. Como las variables booleanas unicamente pueden representar dos valores, ya sea 1 o 0, es muy factible determinar el resultado de la función lógica para cada uno de los valores posibles de las variables que en elle intervienen. En la figura 1.2 se observa la tabla de verdad de la primera expresión de la ley de redundancia.

A	B	A•B	A+A•B
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	1

Figura 1.2: En la figura se constata la primer expresión de la ley de la redundancia A=A+(A·B), mediante la evaluación de cada posible valor de las entradas A y B.

1.3 Compuertas lógicas

Una compuerta lógica [1][3] es la expresión física de un operador booleano. Las compuertas lógicas resultan ser la implementación primaria de la lógica booleana, cuyas combinaciones conforman funciones de mayor complejidad. Actualmente, estos dispositivos se hallan ampliamente difundidos en la tecnología electrónica, por su importante función, son médula de aplicaciones electrónicas muy diversas. Cada compuerta lógica electrónica consiste en una red de dispositivos interruptores que cumplen las condiciones booleanas para el operador particular. Son esencialmente circuitos de conmutación integrados en un chip. Como ya se ha mencionado, Claude Ewood Shannon experimentaba con interruptores electromagnéticos para lograr cumplir la tabla de verdad de cada operador lógico. Sin embargo, la tecnología microelectrónica actual permite la elevada integración de transistores actuando como conmutadores en redes lógicas dentro de un pequeño circuito integrado. Más recientemente, la tecnología óptica incursiona en este campo de la matemática en búsqueda de nuevas alternativas de implementaciones para las compuertas lógicas. Los requerimientos de velocidad en el procesamiento lógico y la innovación en la tecnología estimulan la creación de modelos puramente ópticos para el diseño de estos dispositivos. Es dicho estimulo en la tecnología óptica actual una de las razones de existencia del presente documento de tesis. A continuación se definirán las tablas de verdad de cada compuerta lógica.

1.3.1 Compuertas Básicas

Compuerta IF.

La compuerta lógica IF, es la compuerta primaria.y realiza la función booleana de igualdad. En el argot de la ingeniería se le conoce como búfer. En las figuras 1.3 y 1.4 se muestran el símbolo y la tabla de verdad de la compuerta IF.

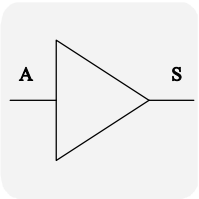


Figura 1.3: Símbolo de la compuerta lógica IF.

A	S
0	0
1	1

Figura 1.4: Tabla de verdad de la compuerta IF

Su ecuación característica es:

$$S=A$$

Compuerta AND.

La compuerta lógica AND, realiza la función booleana de producto. El producto lógico de las variables A y B se indica como A·B o simplemente AB. Es posible definirla como la compuerta cuya salida es 1, si y solo si, las dos entradas equivalen a un 1 lógico. En las figuras 1.5 y 1.6 se muestran el símbolo y tabla de verdad de la compuerta lógica AND

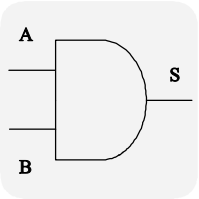


Figura 1.5: Símbolo de la compuerta lógica AND

Su ecuación característica es:

$$S=AB$$

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

Figura 1.6: Tabla de verdad de la compuerta AND.

Compuerta OR.

La compuerta lógica OR, realiza la función booleana de adición. Es posible definirla como la compuerta cuya salida es 1, si al menos una de las dos entradas equivale a un 1 lógico. En la figura 1.7 se muestra su símbolo y en la figura 1.8 su tabla de verdad.

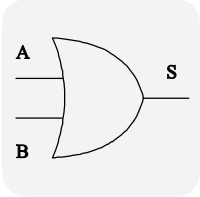


Figura 1.7: Símbolo de la compuerta lógica OR.

A	B	S
0	0	0
0	1	1
1	0	1
1	1	1

Figura 1.8: Tabla de verdad de la compuerta OR.

Su ecuación característica es:

$$S=A+B$$

Compuerta XOR.

La compuerta lógica XOR, realiza la adición exclusiva; expresada por la función booleana A'B+AB'. La adición exclusiva es entonces un caso particular de la adición booleana. Es posible definirla como la compuerta cuya salida es 1, si las dos entradas son diferentes entre sí. En la figura 1.9 se muestra su símbolo y en 1.10 su tabla de verdad.

Su ecuación característica es:

$$S=A\oplus B$$

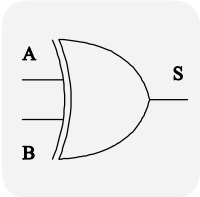


Figura 1.9: Símbolo de la compuerta lógica XOR.

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

Figura 1.10: Símbolo de la compuerta lógica XOR.

1.3.2 Lógica negada

Como en el álgebra booleana es muy importante el concepto de complementación, se implementan las mismas compuertas que ya se han descrito con la tabla de verdad negada. Las compuertas negadas son de gran ayuda en el diseño lógico. A continuación se muestran sus nombres, tabla de verdad y simbología.

Compuerta NOT.

La compuerta lógica NOT es la negación de la compuerta IF. Resulta por consiguiente la compuerta primaria de las compuertas negadas. Esta compuerta realiza la función booleana de complementación. En las figuras 1.11 y 1.12 se muestran su símbolo y tabla de verdad.

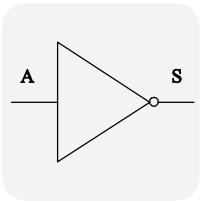


Figura 1.11: Símbolo de la compuerta lógica NOT.

Su ecuación característica es:

$$S=\bar{A}$$

A	S
0	1
1	0

Figura 1.12: Tabla de verdad de la compuerta NOT.

Compuerta NAND.

La compuerta lógica NAND, realiza la función booleana del producto negado de dos variables. El producto negado de las variables A y B se indica como A'B'. Es posible definirla como la compuerta cuya salida es 0, si y solo si, las dos entradas equivalen a un 1 lógico. En las figuras 1.13 y 1.14 se muestran su símbolo y tabla de verdad.

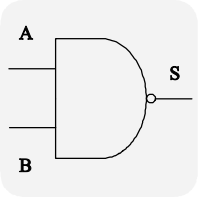


Figura 1.13: Símbolo de la compuerta lógica NAND.

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

Figura 1.14: Tabla de verdad de la compuerta NAND.

Su ecuación característica es:

$$S=(AB)'$$

Compuerta NOR.

La compuerta lógica NOR, realiza la función booleana de adición negada. Es posible definirla como la compuerta cuya salida es 0, si al menos una de las dos entradas equivale a un 1 lógico. En la figura 1.15 se muestra su símbolo y en la figura 1.16 su tabla de verdad.

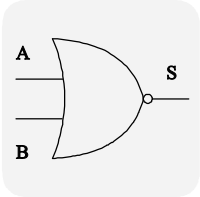


Figura 1.15: Símbolo de la compuerta lógica NOR.

A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

Figura 1.16: Tabla de verdad de la compuerta NOR.

Su ecuación característica es:

$$S=(A+B)'$$

Compuerta XNOR.

La compuerta lógica XNOR, realiza la adición exclusiva negada; expresada por la función booleana AB+A'B'. Es posible definirla como la compuerta cuya salida es 0, si las dos entradas son diferentes entre sí. En la figura 1.17 se muestra su símbolo.y en 1.16 se muestra su tabla de verdad

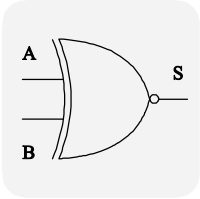


Figura 1.17: Símbolo de la compuerta lógica XNOR

Su ecuación característica es:

$$S=(A\oplus B)'$$

A	B	S
0	0	1
0	1	0
1	0	0
1	1	1

Figura 1.18: Tabla de verdad de la compuerta XNOR.

Han quedado descritas las leyes que rigen a las compuertas lógicas en general, su tabla de verdad y simbología han sido expuestas en cada caso. Es momento de versar sobre las compuertas lógicas fotónicas. El dispositivo central de su construcción, así como los comportamientos de los fenómenos que en él actúan, serán abordados en el siguiente capítulo.

Capítulo 2

Amplificadores Ópticos de Semiconductor.

2.1 Física de los SOA's.

Los Amplificadores Ópticos de Semiconductor, (SOA's [1]) son dispositivos de comportamiento óptico; construidos a base de materiales semiconductores. Los amplificadores ópticos de semiconductor fueron ideados de manera original para realizar una amplificación lineal y de esta forma acrecentar el alcance de los sistemas de comunicaciones conformados por fibra óptica. Empero gracias a investigaciones recientes, es posible afirmar que las propiedades no lineales que estos dispositivos presentan, hacen de ellos adminículos muy importantes para implementar redes multiplexadas por longitud de onda (WDM).

A través de este capítulo de la investigación, se presentarán y aclararán conceptos básicos sobre la estructura y funcionamiento de los amplificadores ópticos de semiconductor.

2.1.1 Estructura y funcionamiento de los Amplificadores Ópticos de Semiconductor

Materiales Semiconductores.

Tal como la mayoría de los dispositivos ópticos modernos; los amplificadores ópticos de semiconductor, están conformados por la adecuada combinación de materiales conductores, semiconductores y aislantes. De acuerdo al objetivo y función de cada parte que conforma la estructura de un amplificador de este tipo se utilizan materiales como: el Silicio (Si), el Galio (Ga), el Arsénico (As), el Indio (In) y el Germanio (Ge)

Los materiales semiconductores que están formados por un arreglo cristalino de átomos[2] están unidos por enlaces covalentes y presentan una distribución atómica regular y hasta una cierta periodicidad. Obsérvese la figura 2.1.

Debido a esta distribución atómica las fuerzas eléctricas que intervienen en la formación de moléculas interactúan de un átomo a otro. Es decir la distribución de los átomos hace que los

[1] Debido a las siglas de su nombre en inglés: Semiconductors Optical Amplifiers.

[2] Existen también semiconductores con arreglos atómicos amorfos, sin embargo serán los de arreglos cristalinos los que aparecerán en esta investigación.

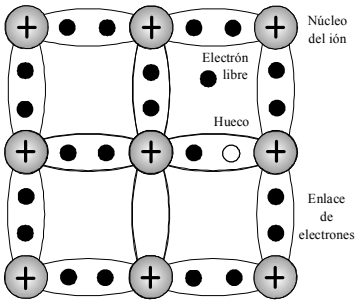


Figura 2.1: Arreglo típico cristalino de átomos.

electrones del orbital externo de uno de los átomos se vean influenciados por los átomos restantes. Este efecto es denominado efecto de orden de largo alcance y ocasiona que los niveles discretos de energía que un átomo posee, se transformen en bandas de energía útiles para todos los átomos que conforman el material.

Las bandas de energía presentes en el arreglo son conocidas como banda de valencia, banda de conducción y banda prohibida o "Gap". En la figura 2.2 se observa que la banda de valencia es la banda de menor energía disponible y la banda de conducción es la de mayor energía. Es posible describir estas mismas bandas de energía en función de enlaces químicos; la banda de valencia contiene a los electrones que están atados por enlaces covalentes, la banda de conducción contiene a los electrones que son libres y la banda prohibida representa la energía requerida para romper el enlace de los electrones[4]. En un cristal puro a temperaturas bajas, la banda de conducción se halla completamente vacía de electrones mientras que la banda de valencia esta completamente ahíta.

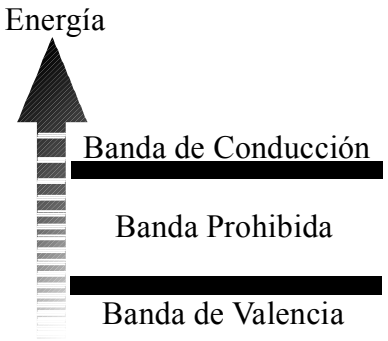


Figura 2.2: Bandas de energía: Banda de Valencia, Banda Prohibida o "Gap" y banda de Conducción.

Los materiales semiconductores son catalogados de acuerdo a su facultad natural de conducir electricidad, es decir, a la aptitud de migrar sus electrones de la banda de valencia a la banda de conducción a través de la banda prohibida. Sin embargo esta propensión puede ser incrementada por dos medios: el aumento de su temperatura y la adición de dopantes[3].

[3]Se llama así a materiales también semiconductores que se adicionan a los materiales "intrínsecos" o "puros" convirtiéndolos en materiales "Extrínsecos" o "dopados".

Comportamiento cuántico.

Hasta el momento ya se ha introducido el concepto de bandas de energía en una estructura cristalina, basado en los niveles de energía discretos de los átomos. Sin embargo no se han atendido los procesos que se llevan a cabo en un átomo que al devenir en un arreglo atómico consiguen coligarse. Considérese entonces un sistema con dos niveles de energía, E_1 y E_2, de igual forma dos densidades atómicas, N_1 y N_2. Asóciese el nivel uno al estado fundamental y al nivel dos al estado excitado de los átomos en el medio activo.

Cuando se hace incidir en el sistema un flujo de fotones[4] cuya energía se halla definida por la ecuación 2.1:

$$E = hv[J] \tag{2.1}$$

Donde
E es la energía del Fotón,
h es la constante de Plank (6.26x10^{-34}[Js],
v es la frecuencia de la luz incidente

Dado que la energía del fotón incidente llegara a ser igual a la diferencia:

$$E_g = E_2 - E_1 \tag{2.2}$$

Entonces el fotón sería absorbido, es decir el fotón podría transmitir esa energía a un electrón dentro de un átomo llevando a este último a su estado excitado. En este proceso, llamado Proceso de Absorción, la luz que incide en el sistema es atenuada, obsérvese la figura 2.3. Eventualmente los átomos trasladados a su estado excitado regresarán a su estado base, emitiendo luz durante el proceso. Tal emisión puede ser causada a través de dos procesos fundamentales conocidos como emisión espontánea y emisión estimulada.

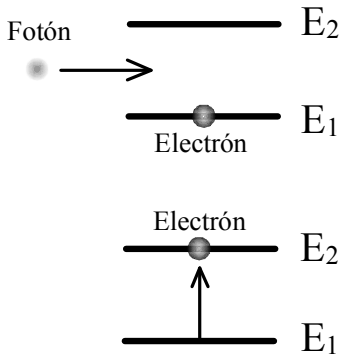


Figura 2.3: Proceso de absorción, donde la energía E del foton incidente supera Eg.

La emisión espontánea ocurre cuando de forma aleatoria y sin ninguna relación de fase específica entre ellos, los electrones ubicados en E_2 descienden al nivel E_1; provocando que los átomos excitados pasen a su estado fundamental o base y devuelvan ese exceso de energía como fotones. En la figura 2.4 se ilustra el fenómeno de emisión espontánea.

[4]También llamados en conjunto quanta e individualmente quantum, unidades discretas de energía luminosa que pueden ser absorbidas o bien emitidas.

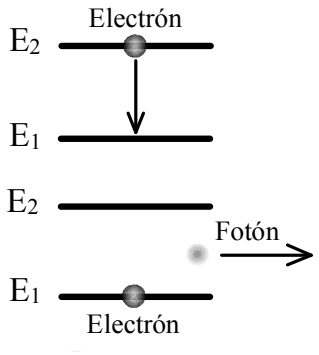


Figura 2.4: Proceso de emisión espontánea.

Por otra parte en la emisión estimulada es inducido el salto de una partícula del nivel E_2 al nivel E_1 con la infusión de un fotón que posea al menos una energía igual a Eg. En la figura 2.5 se observa que en este proceso es emitido un fotón clonado en el mismo modo que el fotón primario; lo cual significa que poseerán exactamente la misma frecuencia, la misma polarización, la misma fase y la misma dirección.

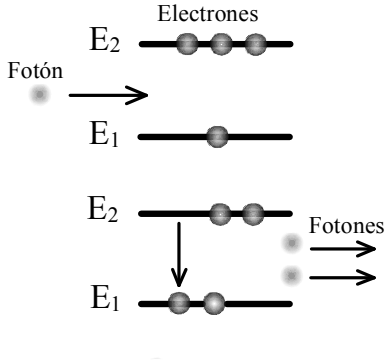


Figura 2.5: Proceso de emisión estimulada, en el cual es clonado el fotón incidente.

Cuando el sistema se halla en equilibrio térmico es más frecuente el acaecimiento de la emisión espontánea, debido a ello, esta condición no es deseable. La manera de lograr que la emisión estimulada predomine a la espontánea; es impeler al sistema con una fuente de energía externa. De tal manera que la densidad de portadores en E_2 sea mayor a la de E_1 es decir:

$$N_2 > N_1 \tag{2.3}$$

La ecuación 2.3 es la condición conocida como inversión de población, esta condición es el preámbulo al funcionamiento de un amplificador óptico de semiconductor. En sistemas atómicos es posible lograr la inversión de población adicionando un bombeo de más de dos niveles, logrando que la fuente de excitación externa eleve a los átomos a un estado de excitación mayor al estado de energía E_2. Consecuentemente al proceso de emisión espontánea, la población descenderá rápidamente hacia el nivel E_2 en donde, podrá entonces llevarse a cabo el proceso de emisión estimulada.[5]

Niveles de energía de Fermi y la distribución de Fermi-Dirac.

Es ya conocido que en las bandas de energía es posible encontrar electrones hospedados, pero qué tan frecuentemente los hallamos en cada banda; es necesario entonces introducir un concepto concerniente a la probabilidad, éste es conocido como función de Fermi. Considerando la probabilidad de encontrar un electrón en algún nivel de energía E, y suponiendo que los niveles de energía colindantes se hallan lo suficientemente cerca unos de otros para que la banda que los contiene pueda ser considerada como un medio continuo. Entonces, cuando la temperatura absoluta T es igual a 0 [K] todos los electrones tienen la misma probabilidad de ser encontrados en cualquier nivel de energía por debajo de E_F[5]. Sin embargo cuando la temperatura absoluta rebasa la temperatura cero, esta energía térmica excitará electrones causando que ocupen niveles de energía superiores a E_F. Esto es:

Cuando T = 0 [K],

$$\begin{aligned} f(E) &= 1 \\ para\ E &< E_F \\ f(E) &= 0 \\ para\ E &> E_F \end{aligned} \tag{2.4}$$

Cuando T > 0 [K],

$$f(E) = \frac{1}{[1 + e^{(\frac{(E-E_F)}{k_B T})}]} \tag{2.5}$$

La ecuación 2.5 es conocida como Distribución de Fermi-Dirac.

Donde:
k_B es la constante de Boltzmann (k_B=*1.38x10*$^{-23}$*[J/K]*).

Las ecuaciones 2.4 sirven como definición de los niveles de energía de Fermi y en la figura 2.6 es dilucidado este concepto. En la figura el nivel de energía de Fermi, E_F, se encuentra situado justo a la mitad de los límites de la banda de valencia E_V, y de la banda de conducción E_C. Así en T = 0 [K], todos los niveles de energía inferiores a E_F se hallan saturados. A medida del incremento de temperatura, cada vez más electrones son excitados de forma térmica, migrando hacia niveles de energía superiores en la banda de conducción.

Semiconductores Extrínsecos.

Se ha mencionado que la facultad de llevar a los átomos de un material a su estado excitado, puede ser propiciada por dos factores: el aumento de energía y la adición de materiales dopantes. A lo largo de la exposición se ha hablado sobre semiconductores intrínsecos, es decir, materiales en los que la concentración de huecos y electrones es igual; lo que conlleva que el nivel de Fermi para un material intrínseco se halle justo en medio de la banda prohibida, obsérvese la figura 2.7 (a). Para apoyar el salto de la banda prohibida, se incrustan átomos de otros materiales llamados dopantes. Tales materiales también semiconductores forman una especie de rompecabezas que permiten dos escenarios: electrones habilitados para moverse con la influencia de un pequeño voltaje externo aplicado, o bien la existencia de un exceso de huecos.

[5] El nivel de fermi E_F es un nivel de energía de referencia.

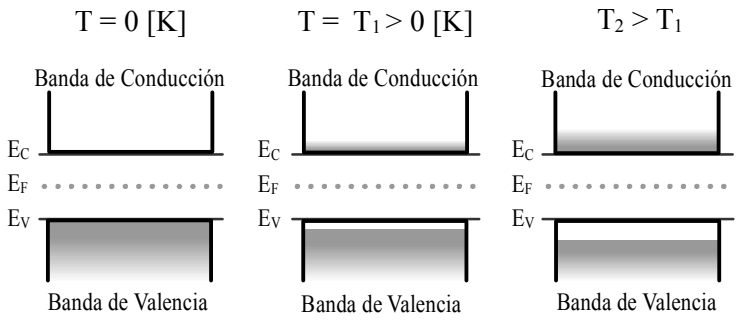


Figura 2.6: Nivel de Fermi, Distribucion de energía a distintas temperaturas.

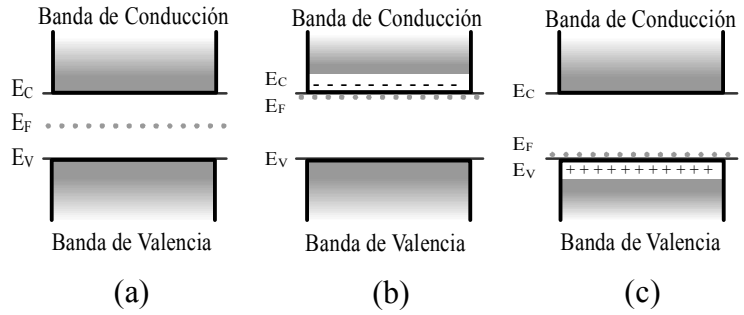


Figura 2.7: Bandas y niveles de energía de Fermi para materiales semiconductores: (a) intrínsecos, (b) extrínsecos tipo n y (c) extrínsecos tipo p.

En los materiales dopados o extrínsecos se hallan sesgos de carga, es decir, puede haber mayor cantidad de portadores con carga negativa, por lo que son llamados semiconductores tipo n, contrariamente si en la carga los huecos (portadores con carga positiva) exceden a los electrones se obtienen semiconductores tipo p.

Niveles de energía en semiconductores de tipo n y tipo p.

En consecuencia al dopado de los materiales intrínsecos la configuración de los niveles de energía varía sensiblemente: para el caso del material tipo n el nivel de energía de Fermi está más cerca de la banda de conducción, obsérvese la figura 2.7 (b). Por otro lado para un material de tipo p el nivel de energía de Fermi se acerca a la banda de valencia, obsérvese la figura 2.7 (c).

La gran ventaja del dopado de semiconductores es la de propiciar que los electrones en un material de tipo n extrínseco logren saltar una barrera de energía mucho menor que en uno de tipo intrínseco. Por lo tanto resulta más fácil crear portadores de carga negativa (electrones libres) en la banda de mayor energía, en este tipo de material. De igual forma la reflexión es fundada para los portadores de carga positiva (huecos libres).

Juntura p-n.

Una unión o juntura p-n se logra al empalmar dos semiconductores de tipo n y de tipo p hechos del mismo material o no, primeramente sobrevendrá (durante un par de nanosegundos tal vez.) un flujo de electrones libres del material n hacia el material p y los huecos libres del material p se desplazarán hacia el material n. Como resultado de este flujo de carga quedan iones positivos inmóviles de donde saltaron los electrones. En el caso del flujo de huecos al material n, quedan iones negativos inmóviles en el material p. Este movimiento de portadores es conocido como difusión de electrones y huecos, y resulta en un campo eléctrico, con potencial V_D [6], el cual impide un nuevo movimiento de los portadores, de esta manera es posible lograr un equilibrio estático. Una vez establecido el equilibrio, el nivel de energía de Fermi para el material de tipo n y para el material de tipo p es igual. Entonces, para dos materiales empalmados A y B, que se hallen en equilibrio, tendrán la misma distribución de Fermi-Dirac; lo que significa que:

$$f_A(E) = f_B(E)$$

Dado que $k_B T$ es una constante común entonces, es posible afirmar a partir de la ecuación 2.5 que;

$$E_{FA} = E_{FB}.$$

Después de un periodo de tiempo, las bandas de energía en la juntura habrán de alcanzar la posición mostrada en la figura 2.8 (a). Nótese que el equilibrio es alcanzado cuando los niveles de Fermi de la banda de conducción y de valencia resultan alineados. En el caso de semiconductores con una concentración de dopantes alta, los niveles de Fermi se hallan dentro de la banda de conducción y de valencia, de la forma mostrada en la figura 2.8 (b).

[6] A este potencial también se le denomina barrera de potencial.

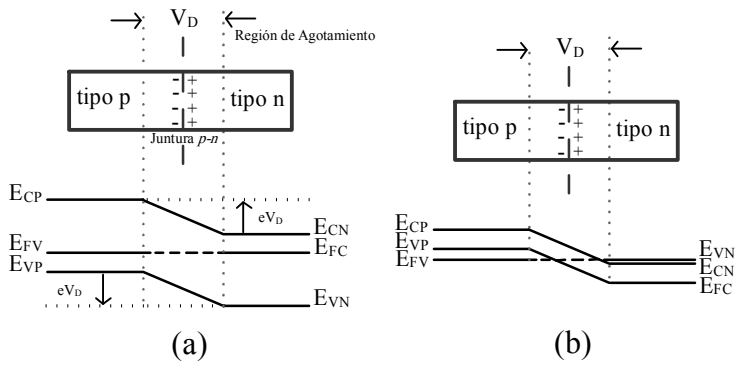


Figura 2.8: Niveles de Fermi en una juntura p-n. Misma cantidad de dopantes en ambas junturas (a), Semiconductores en desequilibrio por una alta concentración de dopantes (b).

Los electrones y los huecos están contiguos en la región que rodea la juntura, dominada como región de agotamiento. La recombinación de estos electrones y huecos puede ser causada por medio del proceso de emisión estimulada y de esa forma generar o amplificar luz. Entonces hemos expuesto el cimiento con el cual un amplificador óptico de semiconductor está conformado, la juntura p-n.

Polarización de la juntura p-n

En la bibliografía utilizada a lo largo de este documento se nombran con el término polarización a diferentes conceptos, que particularmente describen fenómenos diferentes en contextos diferentes. Esta locución del término polarización, está relacionada al hecho de someter a una diferencia de potencial externa los extremos de una juntura. Se presume que la juntura p-n está polarizada directamente al aplicar una tensión positiva al extremo del material p y una tensión negativa al extremo del material n. Al ser polarizada, la juntura pierde la condición de equilibrio, debido a que con la energía propinada por la tensión aplicada un número significativo de electrones adquirirán suficiente de esta energía para saltar la región de agotamiento, logrando un flujo de electrones que pasa a través de la región de agotamiento al ser atraídos por la tensión positiva. Esta situación es análoga en el caso de los huecos; como resultado los niveles de Fermi ya no coincidirán para los materiales de tipo p y n, obsérvese la figura 2.9 (a).

Contrariamente cuando la juntura se encuentra en polarización inversa, es decir, la tensión positiva es aplicada al extremo del material n y la tensión negativa al extremo del material p. Entonces la barrera de potencial se incrementa considerablemente, por lo tanto, muy pocos electrones pueden superar esta barrera y no existe flujo de portadores como se ilustra en la.figura 2.9 (b).

2.2 Dinámica interbanda en los SOA.

2.2.1 Conceptos Básicos.

Recombinación no radiativa.

Introduciremos ahora un nuevo concepto; ya se ha hablado de la polarización de las junturas p-n, cuando esto sucede electrones y huecos son inyectados dentro de la región activa, donde se recombinan para generar luz; esta es una recombinación radiativa. Empero, en cualquier semiconductor,

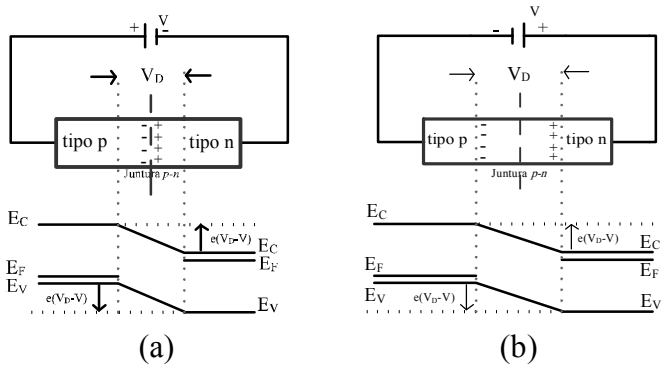


Figura 2.9: Niveles de fermi en una juntura p-n polarizada. (a) Polarizada en forma directa, (b) Polarizada en forma inversa.

los electrones y huecos pueden también recombinarse de forma no radiativa. Los procesos de recombinación no radiativa incluyen recombinación en "trampas" o defectos, recombinación superficial, y la recombinación de Auger. Siendo el mecanismo de Auger particularmente importante para materiales semiconductores pues emite luz con una longitud de onda en el intervalo de 1300 a 1600 [nm] a causa de tener una banda prohibida relativamente pequeña de su capa activa. En el proceso de recombinación de Auger[6], la energía liberada durante la recombinación de electrones y huecos es dada a otro electrón o hueco como energía térmica en lugar de producir luz.

Tomando en cuenta esta característica general, todos los procesos no radiativos son perjudiciales, ya que reducen el número de pares de electrón-hueco que podrían emitir luz. Sus efectos pueden ser considerados en conjunto a través de la eficiencia cuántica interna, definida como[5]:

$$\eta_{int} = \frac{R_{rr}}{R_{tot}} = \frac{R_{rr}}{(R_{rr} + R_{nr})} \tag{2.6}$$

donde:
R_{rr} es la razón de recombinación radiativa,
R_{nr} es la razón de recombinación no radiativa y
$R_{tot} = R_{rr} + R_{nr}$ es la razón de recombinación total.

Es común presentar los tiempos de recombinación τ_{rr} y τ_{nr} usando las definiciones:

$$\begin{aligned} R_{rr} &= \frac{N}{\tau_{rr}} \\ & y \\ R_{nr} &= \frac{N}{\tau_{nr}} \end{aligned} \tag{2.7}$$

donde N es la densidad de portadores.

Entonces sustituyendo las ecuaciones 2.7 en la ecuación 2.6, la eficiencia cuántica interna también esta dada por:

$$\eta_{int} = \frac{\tau_{nr}}{(\tau_{rr} + \tau_{nr})} \tag{2.8}$$

Tiempo de vida de los portadores.

Es posible también describir la recombinación radiativa como $R_{rr} = R_{spon} + R_{stim}$ para el caso más general donde la recombinación radiativa es debida tanto a la emisión espontánea (R_{spon}) como por la emisión estimulada (R_{stim}).

Existe una cantidad que representa el tiempo total en el que los portadores se recombinan y es de mucha utilidad su definición; esta es conocida como tiempo de vida de los portadores τ_c, tiempo de recombinación de los portadores en la ausencia de recombinación estimulada.

Está definida por la relación:

$$R(N) = R_{spon} + R_{nr} = \frac{N}{\tau_c} \tag{2.9}$$

Si R_{spon} y R_{nr} presentan un comportamiento lineal con respecto a N, τ_c tiene un valor constante. Pero en la práctica ambos se incrementan en forma no lineal con N de acuerdo con la siguiente expresión:

$$R(N) = R_{spon} + R_{nr} = AN + BN^2 + CN^3 \tag{2.10}$$

donde:

A es el coeficiente no radiativo debido a la recombinación en los defectos o trampas,
B es el coeficiente de recombinación radiativo espontáneo,
C es el coeficiente de Auger.

El tiempo de vida de los portadores entonces será dependiente de N y se obtiene como:

$$\frac{1}{\tau_c} = \frac{dR}{dN} = A + 2BN + 3CN^2 \tag{2.11}$$

Se ha definido debidamente el concepto de tiempo de vida de los portadores, τ_c; sin embargo esta ecuación es valida para pequeñas perturbaciones de la densidad de portadores y también es llamado tiempo de vida diferencial de portadores.

La dinámica de los procesos que ocurren dentro de la región activa describen los cambios en las propiedades del material semiconductor, las cuales interactúan con los campos ópticos que se propagan dentro del SOA. Las interacciones suscitadas entre los campos ópticos y el material semiconductor pueden estar descritas por un conjunto de ecuaciones de razón de cambio (Ecuaciones Diferenciales). Estas ecuaciones diferenciales refieren la razón de cambio temporal de las densidades total y local de los portadores. La concentración total de portadores determina el comportamiento de los procesos interbanda, mientras que la distribución local y la temperatura de los portadores determina la dinámica asociada con los efectos intrabanda[7]

Ganancia óptica.

En la sección anterior se ha estudiado el proceso de emisión estimulada, es conocido ahora que éste puede predominar sólo si la condición de inversión de población es satisfecha. Para los amplificadores de semiconductor esta condición se logra dopando a las capas de tipo p y tipo n de la juntura, de tal forma que la separación del nivel de Fermi exceda la banda prohibida bajo la inyección de una corriente eléctrica a la juntura p-n. Una vez que la densidad de portadores inyectados (N) rebasa el valor conocido como valor de transparencia (N_0) y por lo tanto la inversión de población se alcanza, la región activa presenta ganancia óptica.

Si al SOA se le aplica una señal óptica de entrada, ésta al propagarse dentro de la capa activa se amplificará en forma exponencial:

$$e^{(gl)} \tag{2.12}$$

Donde g es el coeficiente de ganancia y l es su posición a lo largo del dispositivo.

Conforme el valor de N es incrementado, entonces g también se incrementará hasta un valor máximo pico, llamado g_p. Afortunadamente la alta ganancia que se obtiene en los SOA se alcanza en dimensiones menores a 1 [mm], está propiedad hace increíblemente atractivos a estos dispositivos. Por ejemplo, en la figura 2.10 [5] se muestra que la ganancia óptica en un material semiconductor es capaz de incrementarse rápidamente, una vez que la inversión de población se ha alcanzado.

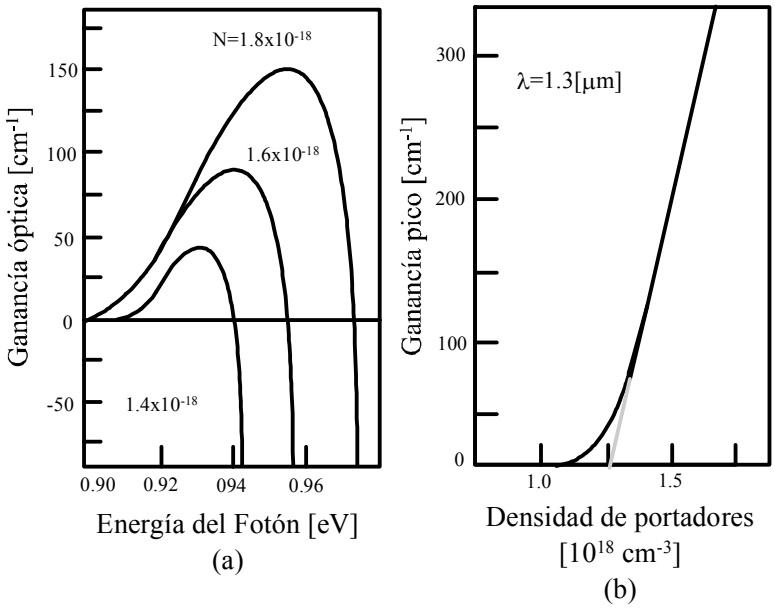


Figura 2.10: a) Gráfica de la ganancia óptica con respecto a la energía del fotón. b) Gráfica de la ganancia pico con respecto a N.

La dependencia casi lineal del valor máximo pico, g_p, con N bien puede sugerir una aproximación empírica de la forma:

$$g_p(N) = a(N - N_0) \tag{2.13}$$

donde:
N_0 es el valor de transparencia de la densidad de portadores,
a es la ganancia de la sección transversal; también es llamada ganancia diferencial.

Para cuantificar los parámetros a y N_0 se utilizan métodos numéricos o bien pueden ser medidos de forma experimental. Los amplificadores ópticos con un valor de ganancia diferencial elevada serán propensos a alcanzar un excelente desempeño gracias a que alcanzarán una alta ganancia para bajas densidades de portadores y, por lo tanto, para una menor corriente inyectada.

Saturación de la ganancia.

Consideremos un haz óptico potente incidiendo en un material semiconductor cuyos fotones presentan una energía ligeramente más grande que la banda prohibida. El haz será absorbido por la transición de electrones entre las bandas de valencia y conducción. Si el haz es suficientemente intenso entonces la absorción se saturará debido a que habrá un número limitado de estados de energía en la banda de conducción en donde los electrones terminen.

Ahora el material semiconductor es operado como un amplificador óptico, esto es, polarizado mediante una corriente eléctrica, entonces el haz incidente será amplificado en lugar de ser absorbido, y en consecuencia ocurrirá la saturación de la amplificación. Habrá entonces un número limitado de estados que puedan participar en las transiciones y provoquen, todavía, un aumento en la ganancia óptica. De esta manera para ambos sistemas, el de comportamiento pasivo y el de comportamiento activo, la saturación puede ser descrita como un llenado no lineal de bandas de energía. Mediante la variación de la densidad de portadores dentro de la región activa de un SOA, lo cual ocurre en relación con la potencia de la señal óptica de entrada.

La saturación de la ganancia ocurre entonces cuando, bajo la inyección de una alta potencia óptica, la concentración de portadores en la región activa disminuye debido a la emisión estimulada, de tal forma que la ganancia del dispositivo también se reduce. Es muy posible obtener una descripción analítica básica de la saturación de la ganancia partiendo de las ecuaciones de razón de cambio en estado estacionario de los electrones y fotones, asumiendo que el proceso de recombinación esta caracterizado por un tiempo de vida τ. Denotando a los coeficientes de ganancia saturada y no saturada como G y G_0, respectivamente, y asumiendo que están linealmente relacionados a la concentración de electrones, se tiene que:

$$\frac{G_0}{G} = 1 + (\frac{P}{P_{sat}}) \tag{2.14}$$

donde:
P es la potencia de la señal incidente y P_{sat} es la potencia de saturación del amplificador, y está dada por:

$$P_{sat} = \frac{EA}{a\Gamma\tau_c} \tag{2.15}$$

en donde:
E proviene de la ecuación 2.1 ,$E = h\nu[J]$ denota la energía del fotón,
A es el área de la sección transversal de la guía de onda dentro el amplificador[8]
Γ es el factor de confinamiento.

Hemos de recordar que el factor de confinamiento es un parámetro que simplifica la dependencia espacial del campo electromagnético a un parámetro.

Físicamente representa la fracción de los modos de energía contenidos en la región activa, o bien, es la cantidad de energía que se inyecta y se propaga eficientemente a lo largo del eje z de la guía de ondas del SOA.

Dicho factor Γ está definido matemáticamente como[9]:

$$\Gamma = \frac{\int_0^d \int_0^w |F(x,y)|^2 dxdy}{\int_0^\infty \int_0^\infty |F(x,y)|^2 dxdy} \tag{2.16}$$

en donde:
$F(x,y)$ representa la distribución de los modos dentro de la guía de ondas
d y w son las dimensiones transversales de la región activa.

La potencia de saturación (P_{sat})[10] en la figura 2.11, se halla definida como la potencia del amplificador para la cual la ganancia del amplificador disminuye 3 [dB], o bien, disminuye a la mitad de su valor de la ganancia sin saturar, G_0.

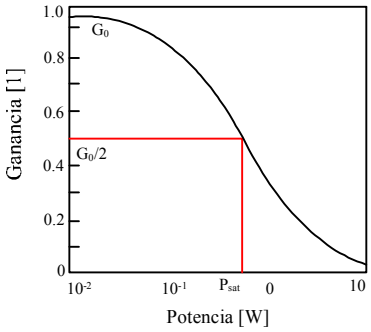


Figura 2.11: Curva de saturación de ganancia típica de un SOA.

Factor de Henry.

Íntimamente ligado a la saturación de la ganancia, se encuentra el proceso no lineal correspondiente al índice de refracción.[7] El cambio en el índice de refracción, con respecto a la concentración de portadores dentro de un amplificador óptico de semiconductor, es ocasionado por las emisiones de los portadores libres y los efectos de dispersión.

Resulta una muy buena aproximación asumir que el índice de refracción n, varía con la concentración de portadores N y tras una manipulación de las ecuaciones de razón de cambio en estado estacionario se obtiene[9]:

$$\alpha_N = -\frac{2\frac{\partial k}{\partial N}}{\frac{\partial g}{\partial N}} \tag{2.17}$$

en la cual k es la constante de propagación del campo óptico:

$$k = \frac{2\pi n}{\lambda} \tag{2.18}$$

λ es la longitud de onda del campo óptico en el vacío.

La cantidad α_N llamada factor de incremento del ancho de línea espectral (LEF) o Factor de Henry[11], resulta un parámetro clave en los amplificadores ópticos de semiconductor, ya que describe el acoplamiento que se sucede entre los cambios de fase inducidos y los cambios de amplitud de una señal dentro de la región activa de material semiconductor. Resultan convenientes valores pequeños del factor αN. Análogamente existe un factor que se encuentra en función de la temperatura de los portadores, matemáticamente es:

$$\alpha_T = -\frac{2\frac{\partial k}{\partial T}}{\frac{\partial g}{\partial T}} \tag{2.19}$$

Velocidad de respuesta.

Es notable que las propiedades dinámicas de las no linealidades interbanda en los amplificadores ópticos se hallan gobernadas por el tiempo de vida efectivo de los portadores[7] τ_{eff}, definido como:

$$\frac{1}{\tau_{eff}} = \frac{1 + \frac{P}{P_{sat}}}{\tau_c} \tag{2.20}$$

Del cual:
τ_c se definió en la ecuación 2.11.

El valor típico de τ_c se halla en el rango de 200 a 750 [ps], disminuyendo cuando se incrementa la corriente I. Puesto que la potencia P es el valor medio en el amplificador, este parámetro puede tomar valores más elevados que la magnitud de la potencia de entrada, y por lo tanto reducir el tiempo de vida efectivo a valores del orden de varias decenas de pico segundos. Es entonces la combinación de una elevada corriente y una potencia óptica moderada de entrada la usada para obtener una respuesta más rápida de los amplificadores ópticos.

2.3 Modulación

Hasta ahora hemos analizado la dinámica de funcionamiento y las propiedades de los SOA. Estas características incluyen tamaño pequeño, un bombeo eléctrico simple, una amplia gama espectral y oportunidades para integración elevada; además de la posibilidad de producción en masa. A continuación se introducen un par de conceptos muy sencillos pero a la vez muy importantes[12]: La modulación por cruzamiento de ganancia[7] y la modulación por cruzamiento de fase[8].

2.3.1 Modulación por cruzamiento de Ganancia

Supóngase dos señales ópticas con diferentes longitudes de onda, compuestas de una serie de pulsos ópticos[9], dispuestas a entrar por el SOA. Una señal contiene variaciones en su magnitud y la otra es un tren de pulsos con amplitud constante. La señal que varía llamada señal de control, bien podría representar información de algún tipo, por otro lado, la del tren de pulsos será llamado señal de prueba, generalmente de menor potencia que la señal de control. Estudiemos entonces tres casos:

Caso 1. En la figura 2.12 se ilustra que si la señal de prueba fuera la única en ser impelida al SOA, entonces a la salida del SOA tendríamos la misma señal constante pero amplificada.

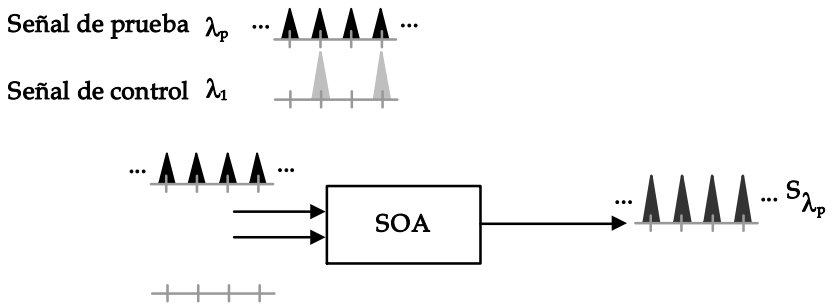


Figura 2.12: Al ingresar unicamente la señal de prueba no se lleva acabo el efecto de XGM, entonces la señal de prueba se amplifica correctamente.

Caso 2 Si la señal que contiene la información, o bien los datos, fuera la única señal inyectada al SOA, entonces a la salida del SOA tendríamos la misma señal constante pero amplificada. Existen dos posibilidades, si la potencia de esta señal es menor a la potencia de saturación del SOA, entonces no se distorsionará. Pero si la potencia de la señal rebasa la potencia de saturación entonces la señal quedará distorsionada. Obsérvese la figura 2.13.

Caso 3 Si ahora son introducidas tanto la señal que contiene la información, como la señal de prueba, entonces sucede lo siguiente: Cuando la señal de prueba y la información conjuntamente no superan la potencia de saturación entonces la señal de salida contiene una correcta amplificación tanto de la señal de prueba como de los datos. Si la señal de prueba y la información conjuntamente superan la potencia de saturación entonces la ganancia del dispositivo variará, dando lugar a que

[7] XGM: Cross Gain Modulation.
[8] XPM: Cross Phase Modulation.
[9] Que pueden representar los bits de información de una señal lógica.

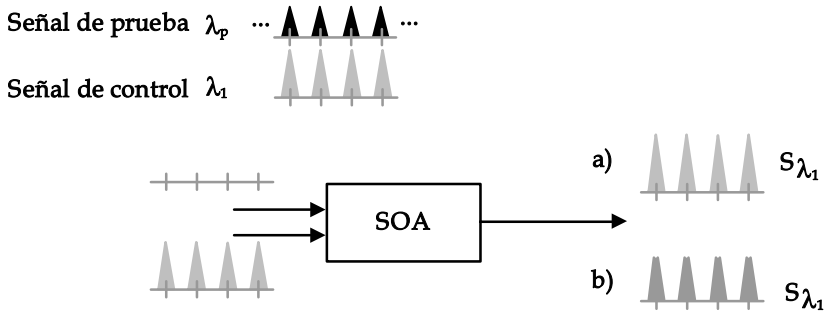


Figura 2.13: Al ingresar la señal de control unicamente, ésta puede ser amplificada correctamente si su potencia de entrada no rebasa la potencia de saturación (a). La señal se distorsiona por sobrepasar la potencia de saturación (b).

la señal de salida contenga una correcta amplificación de la señal que contiene los datos (señal de control), pero la señal de prueba no será constantemente amplificada; dando lugar a que sea grabada la forma de la señal que contiene la información en la señal de prueba. Cabe destacar que la forma grabada o impresa en la señal de prueba corresponde a la forma de la señal de entrada pero invertida. Esta situación se ilustra en la figura 2.14.

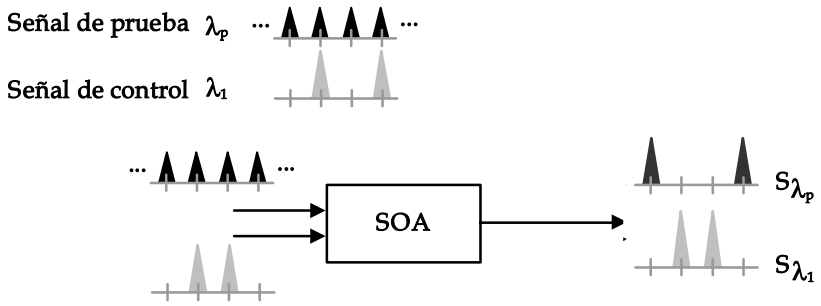


Figura 2.14: Al ingresar ambas señales y superar le potencia de saturación, la señal de control es amplificada pero la señal de prueba no. De no entrar la señal de control la señal de prueba es amplificada, lo que ocasiona que en la longitud de onda de la señal de prueba sea grabada la forma inversa de la señal de control.

Al efecto sucedido en el último caso se le conoce como modulación por cruzamiento de ganancia.

2.3.2 Modulación por cruzamiento de Fase

Una vez comprendido el concepto de XGM la significación de la modulación por cruzamiento de fase es sencilla. La XPM en un amplificador óptico de semiconductor es causada por los mismos factores que ocasionan la modulación por cruzamiento de ganancia, una señal de entrada que provee de una potencia capaz de reducir la densidad de portadores en la región activa, comprimiendo la ganancia de la región activa, de tal modo que se sucede un aumento temporal del índice de refracción, y por consiguiente un cambio óptico temporal de la fase. Este cambio de la fase será sucitado igualmente sobre la señal de prueba inyectada conjuntamente a la que contiene los bits de información. Obsérvese la figura 2.15 .

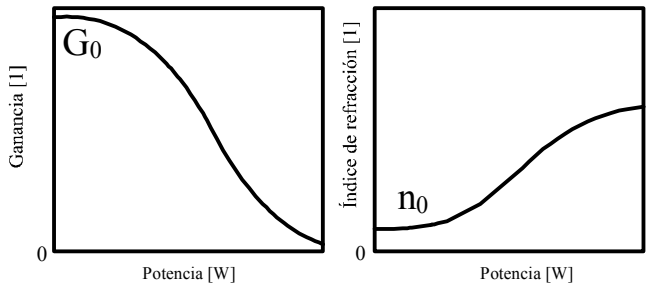


Figura 2.15: Análogamente a la XGM la fase de la señal de control y de la prueba cambian debido al cambio del índice de refracción en el SOA.

2.3.3 Efecto de distorsión de secuencia de bits o "patterning"

Ya esta entendido que la amplificación de una señal óptica consume portadores, saturando la ganancia. Si el amplificador no proporciona aproximadamente la misma ganancia para todos los bits de entrada (Según su potencia), la calidad de la señal óptica de salida se distorsiona perceptiblemente, a este efecto se le conoce como distorsión de secuencia de bits o "patterning". Esto es, electrones en estados excitados (en la banda de conducción) se agotan debido a los procesos de emisión estimulada responsables de amplificar la señal de la entrada. La reducción en la densidad de electrones excitados tiene dos consecuencias. Primero, se reduce la ganancia y, como consecuencia del cambio inducido en densidad del portador en la región activa, el índice de refracción de la guía de onda aumenta[13] Obsérvese la señal de salida en la figura 2.16.

Entonces para evitar que la señal de salida se distorsione y no se amplifique de manera adecuada, la magnitud de saturación de ganancia debe ser adecuadamente alta, o la dinámica del amplificador debe ser tal que los cambios transitorios de la ganancia no afecten a las secuencias de bits entrantes. Los tiempos de vida de los portadores en los SOA, se hallan comprendidos entre los centenares de picosegundos y los nanosegundos. Los tiempos de reacción rápidos hacen a los SOA útiles en aplicaciones con procesos completamente ópticos.

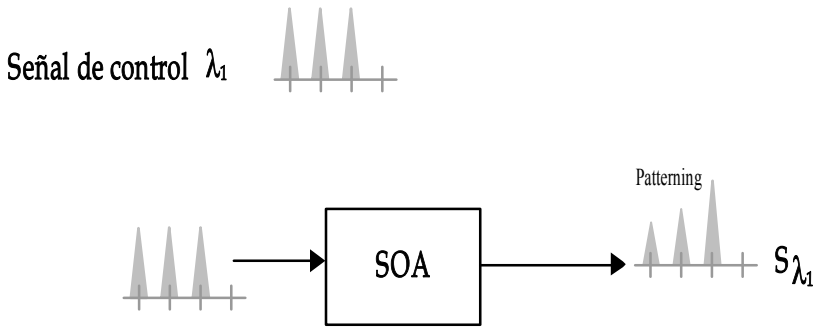


Figura 2.16: El efecto de patterning provoca distorsión en la salida.

Capítulo 3

Compuertas lógicas fotónicas basadas en SOA

En la actualidad la exploración constante de avances en el ámbito del procesamiento óptico se ha convertido ya, en una tarea habitual para los investigadores. El estudio pretende superar las inherentes limitaciones que existen en los dispositivos electrónicos que no permiten la implementación de sistemas con nuevas ventajas, limitaciones como la disipación de energía, la dilación en sus constantes de tiempo y la dificultad que se presenta en los sistemas de comunicaciones al ligar dispositivos electrónicos a dispositivos ópticos[14]. Los atributos de los dispositivos ópticos así como sus persistentes novedades, frente a los dispositivos electrónicos prometen la admisión a temas tan modernos y complicados como la imitación del procesamiento neuronal humano, el reconocimiento de secuencias, la encriptación de datos y el procesamiento de imágenes[14]. Cabe destacar que no se pretende entablar una polémica entre las cualidades de las tecnologías ópticas frente a las de las tecnologías electrónicas, esto sin lugar a dudas, resultaría poco equitativo. Baste con establecer que con la tecnología óptica es posible realizar aplicaciones con un funcionamiento y rendimiento diferente y, según el caso, más adecuado que con la electrónica.

En el presente capítulo se presentarán y clasificarán según sus características fundamentales las compuertas lógicas ópticas, dispositivos clave en el procesamiento óptico.

3.1 Impacto de las compuertas lógicas fotónicas en la tecnología actual

Hoy en día el desarrollo de tecnologías enteramente ópticas resulta esencial para evitar conversiones opto-electrónicas, que en muchos sistemas, representan un cuello de botella para el procesamiento de datos; lo que deriva en un desperdicio del potencial óptico en las distintas aplicaciones. Las compuertas lógicas ópticas son pieza fundamental en tales tecnologías, juegan un papel medular al ser el interruptor básico de los modelos y sistemas ópticos complejos. Aun cuando las compuertas lógicas por sí mismas pueden representar un sistema óptico muy austero en cuanto a estructura, o bien, consiguen un modelo notablemente complicado, su importancia como la base de sistemas ópticos con un gran potencial de crecimiento es suficiente para ameritar un estudio concienzudo de su modelado e implementación. Es posible hoy por hoy hallar una considerable cantidad de propuestas de estructuras de las compuertas ópticas esenciales, sean XOR, OR, AND, y sus negadas. Arreglos que pretenden mejorar propuesta tras propuesta el rendimiento de la compuerta, es posible hallar propuestas que ostentan una velocidad de operación hasta de 100 Gb/s [15], 80 Gb/s [16],

40 Gb/s [17]. Los esfuerzos en el desarrollo de las diferentes estructuras y formas de operación de las compuertas ópticas, pretenden hallar tal arreglo que con la menor cantidad de componentes posibles, una buena capacidad de integración y poca dependencia al medio ambiente, realicen su función a mayor velocidad.

Las compuertas lógicas ópticas gracias a su forma de operación, que varía según los recursos de los que se vale y que serán analizados más adelante, rinden eficientemente en procesamiento de señales y en funciones lógicas a diferente velocidad y con características de funcionamiento diferentes[18]. Por años ha sido un deseo realizar computadoras enteramente ópticas, sistemas que utilicen elementos ópticos digitales, pretensión de la cual hoy día puede vislumbrarse mucho más cercana su realización, gracias a las recientes investigaciones y mejoras en el campo. Actualmente los proyectos de esta índole son más comunes y más necesarios debido a la demanda de innovación en el mercado mundial, las necesidades y expectativas humanas crecen y es necesario satisfacerlas. Es por ésto que las compuertas lógicas ópticas son ya motivo de investigaciones como base para futuros proyectos trascendentes.

3.1.1 Aplicaciones y propuestas de investigación

El desarrollo del Internet ha traído consigo la demanda de mayor ancho de banda en las redes de telecomunicaciones. El tráfico de datos como la voz y el video ha estimulado en gran manera la evolución de tecnologías que permitan el uso de redes ópticas. En la primera generación de estas redes ópticas se utilizaban ruteadores electrónicos de alta velocidad que hoy en día son superados por paquetes ópticos, es aquí donde las compuertas lógicas ópticas permiten la verdadera utilización de altas velocidades, ya que, no es comparable la velocidad de los dispositivos electrónicos a los dispositivos ópticos[19].

Existe un proyecto ambicioso que ahora esta poniéndose en marcha en los Estados Unidos y que amalgama las funciones y cualidades ópticas en una nueva tecnología en el campo de las redes de comunicación computacional. El proyecto denominando OptIPuter [1], tecnología que utiliza conjuntamente los recursos computacionales actuales con redes ópticas paralelas, enlazados por medio del protocolo IP.

El proyecto explota un nuevo universo con una infinidad de usos, donde el elemento arquitectural central resulta ser las redes ópticas y por ello como elementos primarios de interacción, las compuertas lógicas ópticas. Aplicaciones tan multidisciplinarias como la biomédica, la comunicación, el entretenimiento y la comunicación en tiempo real en audio y video con la mejor calidad[2]. La técnica se basa en la transferencia de diversas señales cada una con diferentes longitudes de onda, para el cumplimiento de distintos fines, a través de las redes ópticas. Se distinguen cada una de ellas como si cada longitud de onda fuese un canal de transmisión con la enorme ventaja de que no se crea interferencia entre unas y otras[20].

Se proyectan también grandes aplicaciones para las compuertas lógicas como esencia de funcionamiento e implementación en nuevos microprocesadores, dispositivos que permitan el proceso de datos a velocidades de una centena de Giga bits por segundo. La unión entre tecnologías ópticas de comunicación y el procesamiento permitirían el procesamiento y envío de datos a grandes distancias en tiempo real, con un ínfimo e imperceptible retardo.

[1] Por sus siglas en inglés Optical networking, Internet Protocol, computer storage.
[2] Información recavada del sitio oficial en la Internet www.optiputer.net

Figura 3.1: El proyecto optiputer pretende enlazar global y eficazmente las comunicaciones mundiales.

3.2 Características distintivas de las compuertas lógicas

3.2.1 Generalidades

En la literatura referente al tema es posible hallar muy variadas condiciones de estructuración y también, diferentes elementos para la conformación de las compuertas lógicas ópticas. Existen reportes donde se explotan los efectos no lineares de la fibra óptica[21], de dispositivos semiconductores o de guías de onda. Particularmente, los amplificadores ópticos de semiconductor (SOA) resultan dispositivos con características no lineales, sumamente atractivas y funcionales para la conformación de las compuertas lógicas de interés. Para analizar la forma de funcionamiento de las diferentes estructuras, habrán de utilizarse como señales de trabajo pulsos ópticos, asociados al concepto lógico de "Bit". Como se muestra en la figura 3.2 se asocia la presencia de un pulso óptico al "1" lógico, análogamente, se relacionará la ausencia de este pulso al "0" lógico.

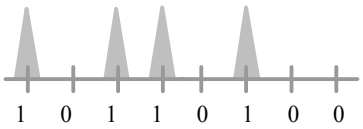


Figura 3.2: Secuencia de pulsos asociados a nivles lógicos altos (1), y ausencia de pulsos asociada a niveles lógicos bajos (0)

Los dispositivos basados en SOA's, a diferencia de aquellos basados en fibra óptica, tienen el valioso potencial de la integración monolítica, ofreciendo de tal modo, ventajas de compactación, disminución de costos y por tanto viabilidad en su producción. Hasta ahora la mayoría de las compuertas lógicas basadas en SOA han sido caracterizadas por el empleo de la modulación por cruzamiento de ganancia[22] y de la modulación por cruzamiento de fase, dependiendo totalmente del tiempo de recuperación de los portadores en el SOA; lo cual inevitablemente limita su velocidad

de operación. Sin embargo, aumentar la velocidad de operación es posible, mediante el uso de diferentes estructuras de interferómetros para entonces alcanzar, y en algunos casos superar, los 40 Gb/s, por supuesto a la expensa del incremento de la complejidad y del costo.

La forma de implementación y por tanto la forma de operación son elegidas por los usuarios de acuerdo a las necesidades del proyecto. Se efectúa entonces una evaluación de costos frente a las necesidades de funcionamiento y se elige la manera de construcción. En proyectos donde la velocidad no tiene que ser tan elevada pero sí superar la velocidad de operación de dispositivos electrónicos, se recurre entonces a las compuertas lógicas que cumplen con los requerimientos de diseño del proyecto, pudiendo ser estas las menos complejas que resultan ser las idóneas para el trabajo.

3.2.2 Clasificación

Los diferentes métodos de funcionamiento de las compuertas lógicas les permiten diversas ventajas y de igual forma limitaciones. De acuerdo a la cantidad y distribución de sus componentes las compuertas presentan diferentes comportamientos y dependencias. No resulta necesario señalar que en esta investigación las compuertas lógicas ópticas de interés son aquellas que basan su funcionamiento en el SOA; debido a las bonanzas que hoy en día demuestran poseer. Sin embargo hay que recordar que existe otra posibilidad, la utilización de fibra óptica. La composición de las compuertas lógicas puede o no consistir únicamente de SOA's, en solitario o por conjuntos, usualmente pares. Vale entonces la pena señalar la existencia de dos grandes grupos de estudio; las Compuertas No Asistidas y las Compuertas Asistidas. A continuación serán detalladas estas dos categorías.

Compuertas No Asistidas

El primer grupo resulta el de más sencilla implementación y accesible estudio. Este grupo explota las características de los SOA, es decir, son dispositivos basados únicamente en los SOA, por lo tanto, dependen directamente de sus peculiaridades. En este tipo de compuertas el tiempo de recuperación de portadores característico en el SOA será el determinante de su velocidad de operación[21]. Esta dependencia es el costo de la sencillez del modelo, sin embargo en distintas aplicaciones que resultan medianamente veloces, este modelo es muy útil.

En esta rama los procesos de funcionamiento a los que se recurre son concretamente tres: la modulación por cruzamiento de polarización (XPOLM[3]), la mezcla de cuatro-ondas (FWM[4]) y la modulación por cruzamiento de ganancia (XGM). Tales formas de funcionamiento poseen sus propias características. A continuación se presentan tales características de manera sintetizada.

Modulación por cruzamiento de Polarización: Compuerta OR. Ahora se analizará el concepto de modulación por cruzamiento de polarización, cabe mencionar que esta locución del término polarización se refiere a la alineación de las señales incidentes al SOA con respecto a los ejes TM y TE. Este fenómeno servirá para ilustrar el funcionamiento de una compuerta OR. El funcionamiento se caracteriza por la variación de la polarización de las señales en los ejes ortogonales TE y TM en la estructura del SOA[23] . Obsérvese la figura 3.3.

[3]Por sus siglas en inglés Cross-Polarization Modulation.
[4]Por sus siglas en inglés Four-Wave Mixing.

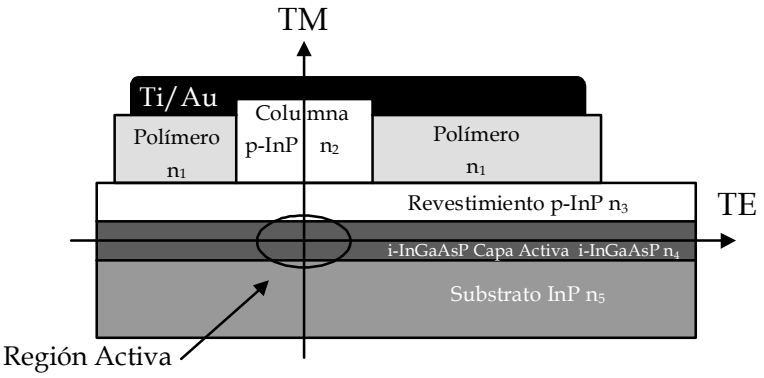


Figura 3.3: Corte transversal de la estructura de un SOA.

Cuando un haz entra y se propaga en el SOA, según su potencia, la birrefringencia del SOA cambia y entonces la polarización del haz cambia con respecto a los ejes TM/TE también. En la figura 3.4 se muestra el esquema de una compuerta OR[24]. La señal que ingresa de lado izquierdo en el SOA es llamada señal de prueba (RELOJ) y será aquella que denote la tabla de verdad de la compuerta OR. Cuando las señales A y B se inyectan conjuntamente en el SOA por el lado derecho, actúan como única señal de control, de mayor potencia que la señal de RELOJ. Si ambas señales A y B son cero entonces la señal de control es cero, al ingresar únicamente la señal de prueba, no habrá variaciones considerables en las características del SOA y entonces no existirá una variación significativa de la polarización de la señal de prueba, únicamente la debida a su propia potencia, que resulta despreciable.

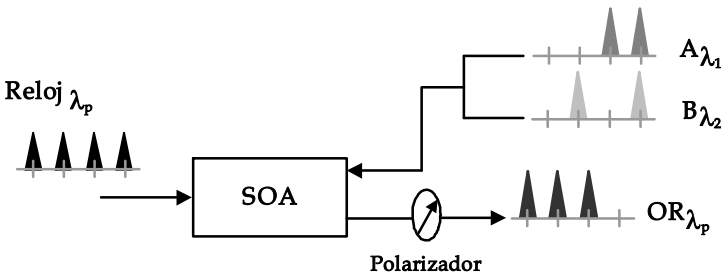


Figura 3.4: Diagrama del modelo de una compuerta óptica OR.

Esta situación es el resultado de la suma de las señales A, con un "0" lógico, y B con un "0" lógico también. Como no hay un cambio significativo en la polarización de la señal de prueba, entonces la configuración del polarizador conectado a la salida del SOA interpreta el resultado como un "0" lógico. Debido a que el polarizador únicamente cede el paso con una polarización rotada radicalmente con respecto a la original[24]. En cualquier otro caso cuando alguna de las señales A y B presentan un pulso, es decir un "1" lógico, la señal de prueba presenta un cambio de polarización tal que es interpretado por el polarizador como un "1" lógico. Finalmente si A y B presentan un "1" lógico la señal de control es más potente e igualmente genera un considerable

cambio de polarización en la señal de prueba dando lugar a un "1" lógico[24] Obsérvese la tabla de verdad de la compuerta lógica OR en la figura 1.8 .

Modulación por cruzamiento de ganancia: Compuerta AND. Ya se ha hablado en el capítulo anterior de este fenómeno. Ahora para ejemplificar su uso, el efecto de saturación de ganancia expresado como XGM, es utilizado en la implementación de una compuerta AND.

En la figura 3.5 se muestra el esquema de una compuerta AND[26]. En el primer SOA ingresan dos señales, con diferente longitud de onda; una de ellas entra por el lado izquierdo como una señal RELOJ con una potencia débil llamada señal de prueba. Por el lado derecho irrumpe B como una señal de control, una señal potente. Cuando ambas señales son inyectadas de manera simultanea y la señal de control presenta un pulso óptico, entonces la densidad de portadores en el SOA disminuye lo que no permite una correcta amplificación de la señal de prueba, por otra parte si no existe tal pulso en la señal de control la señal de prueba es amplificada; tal fenómeno ocasiona una inversión de la señal B reflejada en la señal de RELOJ a la salida del SOA. Posteriormente en el segundo SOA la señal resultante del primer SOA es inyectada por lado derecho, esta señal es considerada la señal de control. Una señal A, con longitud de onda distinta, se inyecta por el lado izquierdo del segundo SOA y se utiliza como la señal de prueba. Análogamente a lo sucedido en primer SOA cuando existe un pulso óptico en la señal de control, la señal de prueba no es amplificada. Si no existe un pulso óptico en la señal de control la señal de prueba es amplificada. Entonces la señal de salida en este amplificador resulta ser la tabla de verdad de la compuerta AND entre las señales A y B. Obsérvese la figura 1.6.

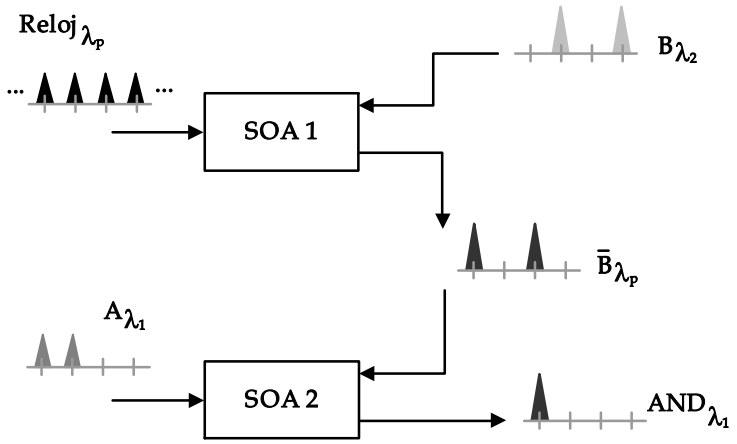


Figura 3.5: Modelo de la compuerta óptica AND haciendo uso de XGM.

Mezcla de cuatro-ondas: Compuerta XNOR. Existe un fenómeno que también se utiliza para la implementación de diferentes compuertas lógicas, la mezcla de cuatro-ondas o también llamado FWM. En esta sección se presentará el comportamiento de este fenómeno de una manera funcional. Acorde a los objetivos de este documento bastará con ejemplificar su modo de operación a través de la implementación de una compuerta XNOR[27]. La actuación del fenómeno de FWM en el ejemplo consiste en comparar la coincidencia de polarización[5] en dos haces A y B que ingresan en un SOA con diferente longitud de onda. Es importante mencionar que en esta forma de funcionamiento, antes de ingresar al SOA, el uno lógico no se asocia a la amplitud del pulso óptico, sino a la coincidencia de la polarización de la señal con respecto al eje TM, y un cero lógico se asocia a la coincidencia de la polarización con el eje TE. Cuando ambas señales A y B poseen la misma polarización se lleva a cabo el efecto del FWM generando dos haces más, C y D, en diferente longitud de onda. Los dos nuevos haces se encuentran en un estado de polarización igual al de los haces que los generaron.

En la figura 3.6 se encuentra representado el esquema de una compuerta XNOR. Cuando los pulsos son coincidentes en su polarización, entonces se lleva a cabo el efecto de FWM y ahora por amplitud los pulsos ópticos generados representan un "1" lógico; de forma contraria, cuando las señales A y B no son coincidentes en su polarización no se lleva a cabo el proceso de FWM. Al no aparecer un pulso óptico en la longitud de onda de λ_3 se cumple la tabla de de la compuerta XNOR. Obsérvese la tabla de verdad en la figura 1.18. Es importante destacar que debido a la casi instantaneidad del fenómeno de FWM, el tiempo de recuperación de los portadores no afecta el funcionamiento de esta compuerta. En consecuencia la dependencia al *bit patterning* se aminora.

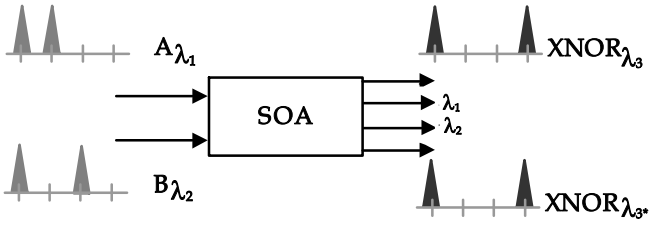


Figura 3.6: Diagrama del diseño de una compuerta óptica XNOR haciendo uso del fenómeno de FWM.

Compuertas asistidas

En este segundo grupo, el mecanismo de funcionamiento no depende totalmente del SOA. Ahora es necesario incluir nuevos elementos que permiten aminorar los problemas de dependencia con el tiempo de recuperación de portadores en el SOA y el efecto de secuenciamiento. En este rubro la técnica empleada es la modulación por cruzamiento de fase o la modulación de ganancia. La disposición de SOA's asistidos por interferómetros ha sido estudiado y explotado últimamente para la construcción de interruptores ópticos en el dominio del tiempo[27]

[5] Entendida por su segunda locución.

Interferómetros de fibra Se hallan diversos tipos de interferómetros de esta clase, se diferencian entre sí por la forma de distribución y la manera en que operan; toman diferentes nombres según el diseñador que los haya estandarizado, entre ellos destacan: Interferómetro No lineal Ultrarrápido (UNI[6])[28], el desmultiplexador asimétrico óptico en terahertz (TOAD[7])[27] y el interferómetro Sagnac[29] entre otros.

Interferómetros integrados Los interferómetros integrados tienen la misma función que los interferómetros no integrados. Sin embargo y gracias a su integración operan con mayor estabilidad. Existen diferentes estructuras en este tipo de interferómetros, por ejemplo, los interferómetros tipo Michelson (MI[8])[27], los interferómetros tipo Mach-Zehnder (MZI[9])[27] y los interferómetros con retraso (DI[10])[28]

3.3 Compendio de las compuertas lógicas ópticas existentes.

A continuación se condensa la investigación realizada en este documento referente a las diferentes formas de implementación de las compuertas lógicas XOR, XNOR, OR, NOR, AND Y NAND. Se exponen las siguientes tablas comparativas para apreciar fácilmente las diferentes velocidades y formas de funcionamiento, así como las características primarias de dichas compuertas.

Para facilitar el proceso comparativo, en la tabla se hayan clasificadas las compuertas de la misma manera en la que se presentaron en la sección anterior. Según el principio de operación se presenta información como: la velocidad de operación, el número de SOA's utilizados, la sensibilidad a la polarización[11], etc. Cada implementación referida se haya sustentada en una referencia bibliográfica. En los casos en los que no fue posible encontrar la bibliografía correspondiente, la información aparece en caracteres cursivos. Mostrando, las características más probables que poseería el diseño de implementarse de esa manera. Información que resulta sustentada con los fenómenos inherentes a tal condición de funcionamiento, su justificación es entonces, el análisis ya descrito de dichos fenómenos. Por ejemplo para la tabla de la compuerta OR, en el hipotético caso de implementarse una compuerta con la utilización de un interferómetro UNI, la energía requerida sería baja, se utilizaría un solo SOA en su construcción pero su nivel de integración sería muy pobre. Ver figura 3.9.

Es importante aclarar por qué en ocasiones en la columna de "velocidad de funcionamiento" y "número de SOA", aparecen cifras escritas con caracteres más pequeños, esto denota a que la forma de funcionamiento a la que se atribuye tal velocidad ha sido acreditada para la compuerta complemento. En principio, es posible implementar la tabla de verdad perteneciente a la compuerta referida, negando la compuerta complemento, por ejemplo a partir de la compuerta XNOR, se podrá demostrar la compuerta XOR negando la salida de la compuerta XNOR. Este hecho también implica la indicación de un SOA más en la columna "Número de SOA", el cual proviene de la implantación de un SOA extra, necesario para completar la etapa de negación de la compuerta complemento. Para el caso de la tabla XOR, por ejemplo, la compuerta implementada con la utilización de XPolM ha sido demostrada directamente a velocidades de operación de 5, 10 y 20 Gb/s utilizando un SOA,

[6] Por sus siglas en inglés Ultrafast Non linear Interferometer.
[7] Por sus siglas en inglés Terahertz Optical Asymetric Demultiplexer.
[8] Por sus siglas en inglés Michelson Interferometer.
[9] Por sus siglas en inglés Mach-Zehnder Interferometer.
[10] Por sus siglas en inglés Delayed Interferometer.
[11] Entendida en se segunda locución.

por otra parte, la compuerta XNOR ha sido demostrada a 2.5 Gb/s con un SOA. Por lo tanto la compuerta XOR teóricamente podría funcionar a 2.5 Gb/s también, al negar la salida de la implementación para la compuerta XNOR, agregando un SOA más por la negación de la salida. Ver figura 3.7.

Las tablas contienen las siguientes columnas: La primera indica el adminículo o fenómeno destacado en su implementación, XPolM, FWM y XGM, o bien, el diseño del interferómetro utilizado DI, TOAD, UNI, Sagnac y MZI. La segunda columna informa la velocidad de funcionamiento demostrada en Gb/s. La tercera columna advierte la magnitud de la energía requerida en las señales de entrada para su correcto funcionamiento. La cuarta, señala el número de SOA's requeridos en el diseño. En la quinta columna se establece la dependencia del bit patterning. En la sexta columna se prevé la dependencia del modelo a la polarización de entrada de las señales que se inyectan. Finalmente la séptima columna advierte el grado de integración del modelo.

3.3.1 Tabla Comparativa XOR y XNOR

En las tablas comparativas de las compuertas XOR y XNOR figura 3.7 y figura 3.8 respectivamente, todas las formas de funcionamiento han sido demostradas en diferentes reportes, tales reportes se hallan citados al pie de página. Es un hecho que esta compuerta ha sido ampliamente estudiada, el rango de su velocidad de operación va de los 2.5 Gb/s hasta los 40 Gb/s. Las velocidades más bajas están asociadas a los fenómenos de XPolM y FWM, sin embargo han sido elevadas a un rango promedio de 20 Gb/s, la utilización de FWM disminuye la sensibilidad a la energía, la dependencia al bit patterning y es menos sensible a la polarización respecto a XPOLM. La utilización de XGM también mejora estas cualidades pero aun no se halló demostración a una velocidad mayor de 10 Gb/s. Estas tres formas de funcionamiento tienen un alto grado de integración ya que solo requieren un SOA y no están asistidas por interferómetros. En cuanto a las configuraciones asistidas, la competencia por los mejores atributos se halla en los diseños con base en interferómetros UNI y MZI. Sin embargo, se observan mayores beneficios en la implementación de la compuerta con la utilización de MZI, debido al nivel de integración que actualmente presentan estos interferómetros, además ya se ha logrado alcanzar una velocidad de 40 Gb/s con esta configuración, lo que la distingue entre las demás. Es importante mencionar que un alto nivel de integración se traduce en ahorro de espació y sobretodo de dinero, lo que destaca el valor del modelo en la evaluación de costos y beneficios.

Bibliografía[12]

[12] Referencias bibliográficas para las tablas de las compuertas XOR y XNOR: [17]-[22]-[23]-[30]-[31]-[32]-[33]-[34]-[35]-[36]-[37]

XOR		Principio de Operación	Velocidad [Gb/s]	Energía	Número de SOA	Dependencia al *Bit-pattern*	Sensibilidad a la Polarización	Nivel de Integración
No Asistidas		XPolM	*2.5*/5/10/20	Media	1/*2*	Alta	Alta	Alto
		FWM	2.5/*5*/10/20	Baja	1/*2*	Baja	Baja	Alto
		XGM	*5*/10	Moderada	1-2/*(2-3)*	Baja	Baja	Alto
Asistidas	Interferómetro	TOAD	10	Moderada	1	Moderada	Baja	Pobre
		UNI	20/40	Baja	1	Baja	Baja	Pobre
	Interferómetro Integrado	Sagnac	10/40	Moderada	1	Moderada	Baja	Alto
		MZI	10/20/40	Baja	2	Baja	Baja	Alto

Figura 3.7: Tabla comparativa XOR.

XNOR		Principio de Operación	Velocidad [Gb/s]	Energía	Número de SOA	Dependencia al *Bit-pattern*	Sensibilidad a la Polarización	Nivel de Integración
No Asistidas		XPolM	2.5/*5*/*10*/*20*	Media	1/*(2)*	Alta	Alta	Alto
		FWM	*2.5*/*5*/*10*/*20*	Baja	1/*(2)*	Baja	Baja	Alto
		XGM	*5*/*10*	Moderada	1-2/*(2-3)*	Baja	Baja	Alto
Asistidas	Interferómetro	TOAD	*10*	Moderada	*2*	Moderada	Baja	Pobre
		UNI	*20*/*40*	Baja	*2*	Baja	Baja	Pobre
	Interferómetro Integrado	Sagnac	*10*/*40*	Moderada	*2*	Moderada	Baja	Alto
		MZI	*10*/*20*/*40*	Baja	*3*	Baja	Baja	Alto

Figura 3.8: Tabla comparativa XNOR

3.3.2 Tabla Comparativa OR y NOR.

En las tablas comparativas de las compuertas OR y NOR figuras 3.9 y 3.10 respectivamente, únicamente de dos de las configuraciones no se hallaron reportes. Las cualidades de la configuración asistida por interferómetros UNI y Sagnac podrían ser pronosticadas en base a las tendencias de funcionamiento que se hallaron en los reportes de las compuertas XOR y XNOR. Esta aseveración es factible debido a que de existir tales implementaciones los procesos en ellas ocurridos serían similares a los ocurridos en otras compuertas, sin embargo, se hace esta acotación para aceptar la posibilidad de innovaciones futuras y se presentan exclusivamente con un fin ilustrativo. Es notable que para esta compuerta los estudios realizados en general reportan una velocidad modesta. Empero, existe un reporte que promete una velocidad de 100 Gb/s utilizando XGM que de entre todas las opciones resulta la más novedosa a pesar de una moderada dependencia a la energía. También destaca la configuración asistida con DI aunque su dependencia a la energía, al bit patterning y a la polarización son levemente mayores. Las configuraciones demostradas a 10 Gb/s haciendo uso de XpolM y FWM no mejoran las cualidades de la utilización de XGM a excepción de la implementación con MZI, la energía necesaria para el funcionamiento de esta última implementación es menor, entonces para aplicaciones donde la velocidad de 10 Gb/s sea suficiente para un rendimiento adecuado, la configuración con MZI sería la idónea pues logra disminuir el número de SOA. Entonces el costo de fabricación será notablemente menor y la viabilidad de construcción en masa mayor. Con base en este planteamiento se destaca que no es necesario sobrepasar los requerimientos de la aplicación con velocidades que no sean necesarias, la adecuada selección de la implantación puede ahorrar imponentes sumas monetarias en la producción.

OR		Principio de Operación	Velocidad [Gb/s]	Energía	Número de SOA	Dependencia al *Bit-pattern*	Sensibilidad a la Polarización	Nivel de Integración
No Asistidas		XPolM	10	Media	1	Alta	Alta	Alto
		FWM	10	Baja	1	Baja	Moderada	Alto
		XGM	*100*	Moderada	*2-3*	Baja	Baja	Alto
Asistidas	Interferómetro	DI	20/40	Moderada	1	Moderada	Moderada	Pobre
		UNI		*Baja*	*1*	*Baja*	*Baja*	*Pobre*
	Interferómetro Integrado	*Sagnac*		*Moderada*	*1*	*Moderada*	*Baja*	*Alto*
		MZI	10	Baja	2	Baja	Baja	Alto

Figura 3.9: Tabla comparativade la compuerta óptica OR.

Bibliografía[13]

[13]Referencias bibliográficas de las tablas de las compuertas OR y NOR: [15]-[22]-[24]-[33]-[38]

NOR		Principio de Operación	Velocidad [Gb/s]	Energía	Número de SOA	Dependencia al *Bit-pattern*	Sensibilidad a la Polarización	Nivel de Integración
No Asistidas		XPolM	10	Media	1	Alta	Alta	Alto
		FWM	10	Baja	1	Baja	Moderada	Alto
		XGM	100	Moderada	1-2	Baja	Baja	Alto
Asistidas	Interferómetro	DI	*20/40*	Moderada	*2*	Moderada	Moderada	Pobre
		UNI		*Baja*	*1*	*Baja*	*Baja*	*Pobre*
	Interferómetro Integrado	*Sagnac*		*Moderada*	*1*	*Moderada*	*Baja*	*Alto*
		MZI	10	Baja	2	Baja	Baja	Alto

Figura 3.10: Tabla comparativa de la compuerta óptica NOR.

3.3.3 Tabla Comparativa AND y NAND.

En las tablas comparativas de las compuertas AND y NAND figuras 3.11 y 3.12 , respectivamente, se observa que los diseños más notables son; aquel que utiliza XGM y el que es asistido por un MZI. En el primero la dependencia a la energía de entrada es medianamente significativa, lo cual es una desventaja, sin embargo la velocidad que reporta es alta, 100 Gb/s. En el segundo caso la desventaja radica en la dependencia al bit patterning, lo que podría ser disminuido al implementarse una velocidad levemente menor.

Es notorio que no se encontró evidencia de un énfasis en el estudio de esta compuerta lógica, esto puede ser debido a muchos factores, como la facilidad o interés específico para la incursión en el estudio de otras compuertas, entre o tras muchas posibles razones. A diferencia de las compuertas anteriores, las compuertas AND y NAND reportan velocidades altas 80 y 100 Gb/s. Es comprensible que la investigación en nuevas implementaciones se centre en compuertas que no han reportado este tipo de funcionamiento.

Bibliagrafía[14]

[14] Referencias bibliográficas para las tablas de las compuertas AND y NAND: [15]-[16]-[22]-[25]-[26]-[33]-[39]

AND		Principio de Operación	Velocidad [Gb/s]	Energía	Número de SOA	Dependencia al *Bit-pattern*	Sensibilidad a la Polarización	Nivel de Integración
No Asistidas		*XPolM*		*Media*	*1*	*Alta*	*Alta*	*Alto*
		FWM	10	Moderada	1	Moderada	Baja	Alto
		XGM	10/100	Moderada	1-2	Baja	Baja	Alto
Asistidas	Interferómetro	TOAD	2.5	Moderada	1	Moderada	Baja	Pobre
		UNI		*Baja*	*1*	*Baja*	*Baja*	*Pobre*
	Interferómetro Integrado	*Sagnac*		*Moderada*	*1*	*Moderada*	*Baja*	*Alto*
		MZI	*10*/20/80	Baja	2/*(3)*	Moderada	Baja	Alto

Figura 3.11: Tabla comparativa de la compuerta óptica AND.

NAND		Principio de Operación	Velocidad [Gb/s]	Energía	Número de SOA	Dependencia al *Bit-pattern*	Sensibilidad a la Polarización	Nivel de Integración
No Asistidas		*XPolM*		*Media*	*1*	*Alta*	*Alta*	*Alto*
		FWM	10	Moderada	1	Moderada	Baja	Alto
		XGM	10/*100*	Moderada	1-2/*(2-3)*	Baja	Baja	Alto
Asistidas	Interferómetro	TOAD	*2.5*	Moderada	*2*	Moderada	Baja	Pobre
		UNI		*Baja*	*1*	*Baja*	*Baja*	*Pobre*
	Interferómetro Integrado	*Sagnac*		*Moderada*	*1*	*Moderada*	*Baja*	*Alto*
		MZI	10/*20*/*80*	Baja	2/*(3)*	Moderada	Baja	Alto

Figura 3.12: Tabla comparativa de la compuerta óptica NAND.

En conclusión, las tablas presentadas además de complementar la primera parte de la investigación presentada en este documento, coadyuvarán a la selección de la compuerta que se estudiará ampliamente en el siguiente capítulo. Cabe destacar que de acuerdo a las comparativas realizadas el diseño que consistentemente ha presentado ventajas sobre los otros es el que utiliza la asistencia de un MZI. Para el caso de la compuerta XOR la mayor velocidad de operación es de 40 [Gb/s], con un nivel necesario de energía bajo, únicamente utilizando 2 SOA's, manteniendo una dependencia al Bit-pattern baja, con una sensibilidad a la polarización baja y con un nivel de Integración Alto. Un funcionamiento muy estable.

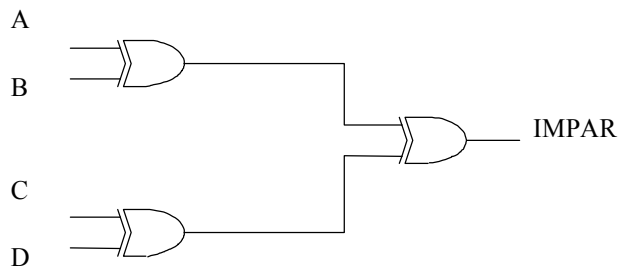
3.4 Selección y modo de Operación de la compuerta a simular

Hasta ahora ya se ha presentado la síntesis y minucioso ordenamiento de una muy basta cantidad de información sobre las compuertas lógicas ópticas, se han compendiado los distintos modos de operación que existen en la actualidad con respecto a este tema. A través de esta sección se presenta la elección de una forma de implementación en una compuerta lógica óptica que será simulada de forma computacional en el próximo capítulo.

3.4.1 Selección y Descripción general.

Justificación.

Con base en la investigación realizada y en la comparativa efectuada, es conveniente la selección de una compuerta óptica lógica que permita con su estudio y simulación computacional una nueva propuesta de funcionamiento y beneficio para diversas aplicaciones. Como ya se ha tratado, la compuerta lógica XOR es un componente importante en las redes de comunicación. Puede ser usada en el procesamiento de señales con tecnología óptica tales como el detector de paridad[2] (Ver figura 3.13), el emparejamiento del bit pattern y la generación pseudo aleatoria de números, entre otros muchos procesos.



A	B	C	D	IMP
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Figura 3.13: Detector de paridad de 4 bits, circuito que verifica la existencia de un bit de error en una secuencia lógica.

En la sección anterior de este capítulo se han completado tablas de comparación entre los diversos esquemas de implantación y funcionamiento de las compuertas lógicas. Han quedado asentadas las características más representativas de cada forma de operación. Dicho análisis permite percibir de manera casi inmediata, que entre los procesos presentados, la configuración de las compuertas lógicas con funcionamiento óptico basadas en SOA asistidas con MZI resultan ser más estables, compactas y simples. Además permiten un grado de integración mayor. Debido a esto, en este documento se propone efectuar el análisis del funcionamiento de la compuerta lógica óptica XOR a una velocidad de operación de 40 Gb/s. Velocidad que superaría las espectativas iniciales de la tesis

El desempeño de la compuerta XOR, en cuanto a su velocidad esta limitado por el tiempo de recuperación de los portadores del SOA. Es debido a ello que un esquema diferencial por modulación de cruzamiento de fase, XPM, es utilizado.

Modo de operación

Una ilustración del SOA-MZI para exponer el principio de funcionamiento de la compuerta XOR con el esquema diferencial de la XPM se muestra en la figura 3.14. Las dos señales de entrada con longitudes de onda λ_1 y λ_2, respectivamente, son combinadas y luego inyectadas en los puertos 1 y 2 del MZI. En el puerto 1, la señal B está τ ps [15] delante de la señal de entrada A, mientras que en el puerto 2 la señal de entrada A esta τ ps delante de la señal de entrada B. La señal CW con una longitud de onda que será la que porte la información del resultado de la tabla de verdad de la compuerta XOR es acoplada al puerto 3. Los acopladores dividen la señal en un 50% en términos de la amplitud y pueden desfasar la señal $\frac{\pi}{2}$, de acuerdo a su forma de interconexión.

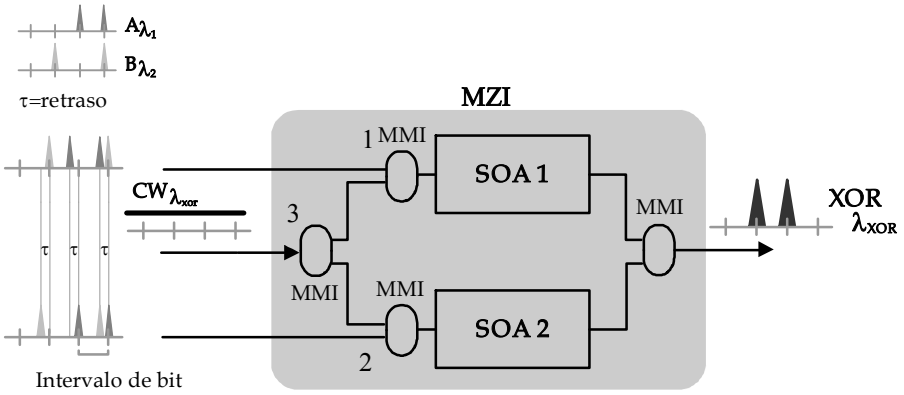


Figura 3.14: Diagrama esquematico de la compuerta óptica XOR seleccionada.

En el MZI, las señales de entrada son cargadas en los dos SOA's llevándose a cabo un proceso dinámico de modulación de la ganancia de los SOA's y por consecuencia de la fase en la señal CW que se propaga simultáneamente con ellos. Cuando la señal A y la señal B son diferentes, por ejemplo, la señal A representa un "1" lógico, y la señal B representa un "0" lógico; el cambio en la fase de la señal CW en la parte inferior de la rama es inducido primero y abre una ventana. Un tiempo τ ps después, cuando es inducido también un cambio en la fase de la señal CW en la rama

[15] Con el mismo valor del ancho del pulso.

superior la diferencia de la fase se restablece y la ventana se cierra. Un pulso con la longitud de onda de la señal CW se genera, por consiguiente, la salida filtrada a la longitud de onda CW del MZI se convierte en un "1" lógico. Ahora cuando la señal A y B son iguales, por ejemplo, los dos representan un "1" lógico o bien ambos representan un "0" lógico, entonces, el cambio en la fase de la señal CW en la parte inferior de la rama es igual al que tiene lugar en la rama superior; entonces no se produce la ventana. En la salida no se genera ningún pulso en la longitud de onda CW, lo que representa un "0" lógico. La duración de la ventana generada gracias a la diferencia de la fase es determinada por el retraso τ y no por el tiempo de recuperación de los portadores del SOA. Esto produce una velocidad de operación más alta atribuida al funcionamiento del esquema diferencial.

Capítulo 4

Simulación de una compuerta lógica fotónica

En la última sección del capítulo anterior, de acuerdo al análisis y compendio realizado sobre los distintos modelos de las compuertas lógicas ópticas, se ha seleccionado un modelo diferencial de la compuerta XOR para su simulación computacional. A través de este capítulo se ahondará en el estudio del modelo y se simulará haciendo uso de un programa realizado previamente en LabVIEW©. La simulación pretende la optimización de los parámetros de funcionamiento de la compuerta para su buen desempeño a una velocidad de 40 Gb/s. En este capítulo se mostrará el diagrama de la simulación del modelo, su sustento matemático y su forma de operación mediante una simulación computacional.

4.1 Descripción del programa utilizado para la simulación computacional.

Para poder simular la compuerta lógica XOR elegida, es necesario partir de una herramienta de simulación ya existente, esto debido a que el objetivo y alcance de esta tesis no comprende la estructuración del diseño primario de un SOA en el simulador. Además, gracias a la continua investigación en el campo de los SOA's es posible partir de un modelo computacional desarrollado por el grupo de trabajo que auspicia el desarrollo de esta tesis. Un programa destacado para implementar el modelo de la compuerta XOR seleccionada.

4.1.1 Unidades de Simulación

El programa computacional propuesto como plataforma de simulación permite un amplio estudio de complejos circuitos opto-electrónicos. Está basado en un diseño por bloques, esto permite construir el circuito simplemente interconectando módulos llamados Unidades de Simulación (US), que constituyen una librería de dispositivos necesarios en el modelado de los circuitos fotónicos. Las US en este programa resultan subrutinas condensadas que reflejan el comportamiento particular del dispositivo que representan. Entre las US más trascendentales del modelado de la compuerta lógica óptica resaltan: el acoplador por interferencia multi-modo[1], el generador de pulsos, filtros ópticos, un modelo de SOA, entre otros. A continuación se describen brevemente las US centrales en el modelado de la compuerta XOR.

[1] MMI por sus siglas en inglés Multi-Mode Interferente Coupler.

Amplificador Óptico de Semiconductor

Esta unidad de simulación, es un modelo dinámico construido con base en un sistema de ecuaciones que describen el comportamiento de la densidad de portadores de carga suscitado en un SOA. Está complementado con la ecuación de propagación de onda que viaja a través del dispositivo y una serie de constantes que caracterizan los fenómenos existentes en un verdadero SOA. Tales como la variación del índice de refracción y los efectos de los procesos de emisión fotónica, características que permiten una excelente aproximación al comportamiento real del dispositivo.

El SOA modelado cumple con las siguientes cualidades: Es unidireccional, es decir consta de únicamente una entrada y una salida que permiten la propagación de la señal en una sola dirección. Esto permite una optimización del tiempo en que el modelo calcula el resultado del comportamiento. Además el modelo posee un gran ancho de banda en cuanto a velocidad de trabajo se refiere, los efectos no lineares están considerados a tasas menores de 10 Gb/s y hasta de más de 160 Gb/s. De una manera destacada se ha incluido el impacto de la amplificación por emisión espontánea en la dinámica de los portadores, este es el primer modelo unidireccional que incluye el impacto del fenómeno en el comportamiento de la ganancia.

Esta unidad de simulación es fundamental en la implementación de la compuerta XOR. En el panel frontal del simulador (véase figura 4.1) es posible ingresar o modificar los valores del modelo de una manera muy sencilla para optimizar los valores de la simulación. Todas las US tienen una vista de programación oculta y una vista amigable de interacción, de esta manera se simplifica el estudio del modelo en el simulador.

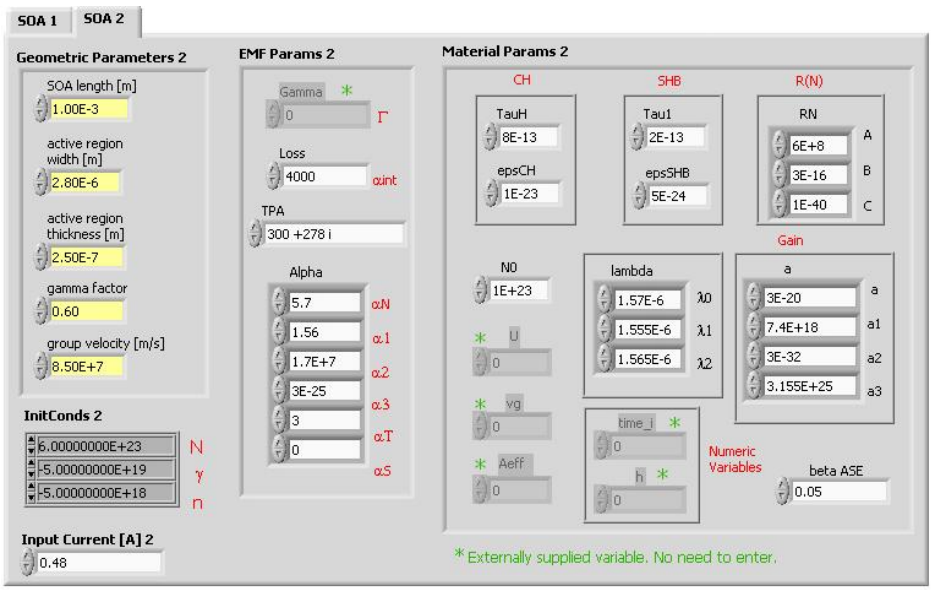


Figura 4.1: Panel frontal, donde los parámetros del SOA se capturan para la simulación.

Generador de Pulsos.

Como ya se ha descrito en secciones anteriores, el estudio, modelado y simulación de la compuerta son la antesala de su implementación. La información que la compuerta procese serán bits de datos, éstos constituidos en la práctica por señales ópticas de tipo RZ unipolares, más específicamente, pulsos ópticos que representarán al "1" o al "0" lógicos. En la simulación es necesario representar estas señales, para ello se utiliza la unidad de simulación denominada generador de pulsos gaussianos. El programa contiene una subrutina que es utilizada para desempeñar el papel de las fuentes de información, es decir los bits que entran a la compuerta. La subrutina genera funciones que representan señales ópticas pseudo aleatorias mediante pulsos gaussianos. Logra dicho cometido, haciendo uso de un documento de texto externo, en donde fácilmente se enumeran los unos y ceros lógicos, el programa es capaz de interpretar un caracter "1" como un bit de información uno, generando un pulso gaussiano. Asimismo interpreta un caracter "0" escrito en el documento convirtiéndolo en un bit de valor lógico "0" es decir no se generará el pulso durante el periodo de tiempo en que dura un bit.

Los diferentes parámetros que la subrutina toma en cuenta para la generación de la señal PRBS[2] son entre otros: el número de bits, el número de muestras por bit, lo que da como resultado un tiempo de resolución para cada bit. Para centrar la simulación y hacerla más eficaz, se ingresa el valor de una frecuencia de referencia y un ancho de banda de simulación, esto permite situar funciones PRBS dentro de este intervalo de frecuencias. Es evidente que se necesita ingresar la frecuencia central de la señal a generar así como la amplitud de los pulsos, el periodo del bit y su ciclo de trabajo.

En la figura 4.2 se aprecia el diagrama de bloques interconectado en el programa, el cual genera un panel (véase la figura 4.3) en donde de forma gráfica se introducen los datos del generador de pulsos. Es importante mencionar que en este panel se genera un cargador de archivos, que permite la carga del archivo donde se teclearon los caracteres 1 y 0 que representan los pulsos.

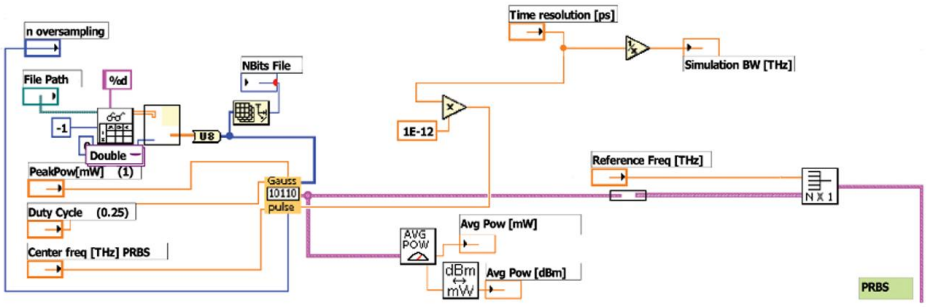


Figura 4.2: Subrutina que genera señales PRBS haciendo uso de la US generadora de pulsos.

[2]Por sus siglas en inglés Pseudo-Random Bit optical Signal.

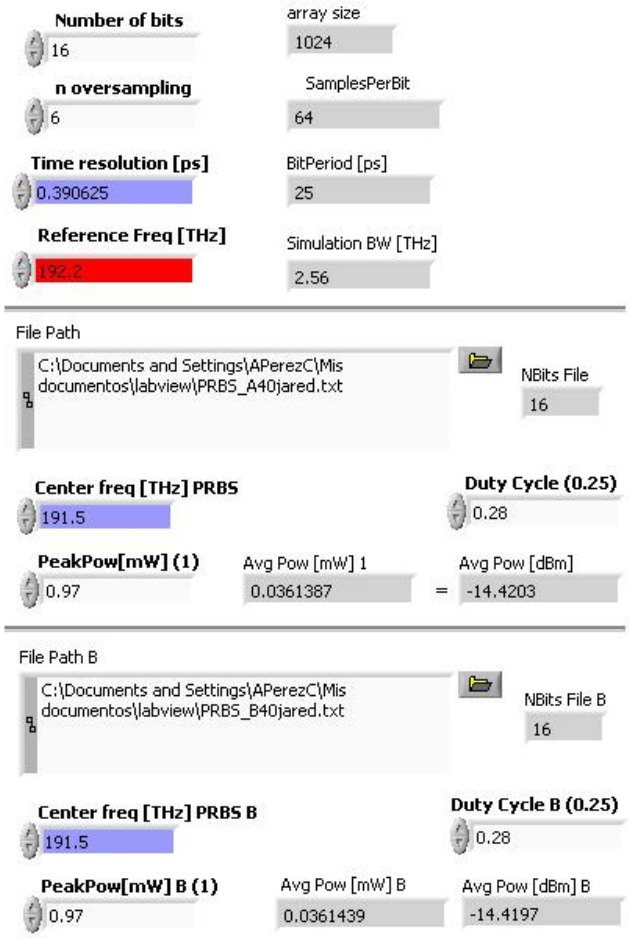


Figura 4.3: Panel frontal de generación de señales PRBS, donde se introducen los parámetros necesarios para la generación de la señal.

Filtro Óptico

Las señales ópticas están centradas a una cierta longitud de onda y por lo tanto están asociadas a una frecuencia. En el modelo de la compuerta XOR se trabaja con señales ópticas situadas en frecuencias diferentes. Sin embargo después de que las diversas señales de entrada han atravesado por la estructura del interferómetro, la señal que transporta la información de salida debe ser filtrada. Para filtrar la señal de mayor importancia debe modelarse un filtro que sea capaz de realizar un filtrado adecuado, para lograr este fin se halla simulado un filtro óptico de tipo Gaussiano. El filtro se encuentra centrado a la misma frecuencia de la señal de control del modelo 192.9 [THz] y cuenta con un ancho de banda de 450 [GHz]. El programa permite ajustar éstas y otras características como el orden del filtro; de una manera sumamente sencilla en panel frontal.

MMI

Actualmente los acopladores por interferencia de multi modo se han convertido en los acopladores líderes en la tecnología óptica. Estos acopladores direccionales poseen muchas ventajas frente a otros, como su tamaño pequeño y su poca sensibilidad a la polarización y a la longitud de onda de las señales de entrada. Probablemente el acoplador MMI 2x2 de cuatro puertos y con caída de -3 dB es el de mayor utilización; pues la potencia es bien distribuida de los dos puertos de entrada a los dos puertos de salida. Este tipo de acopladores se usa a menudo en la fabricación de distintos tipos de interferómetros ópticos integrados.

En la figura 4.4 se muestra un acoplador genérico de fibra óptica de varios puertos, una de las desventajas de tener varios puertos es que la señal no se distribuye de manera adecuada

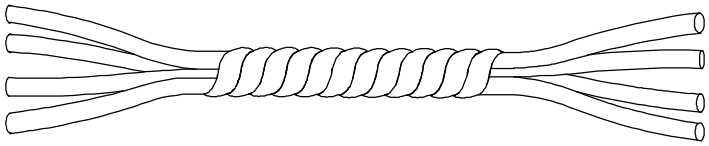


Figura 4.4: Acoplador genérico de fibra óptica de 8 puertos 4x4.

Es adecuado tener un acoplador de tipo MMI con menos puertos pues existen menos pérdidas. En la figura 4.5 se muestra un MMI de cuatro puertos de dos entradas y dos salidas.

En el programa de simulación la US dedicada a los MMI's, es un acoplador de cuatro puertos que reescala la señal pues es del tipo -3dB. Además, puede cambiar la fase de la señal de entrada con respecto a la señal de salida. El cambio de fase que realiza es una aproximación de lo que en la realidad sucede en los MMI's. En la figura 4.6 se observa el diagrama de bloque del MMI, si una señal entra por el puerto "A", al atravesar por el dispositivo sufrirá un escalamiento en amplitud de $\frac{1}{\sqrt{2}}$ ya sea que salga por el puerto "C", o bien por el puerto "D". Sin embargo solo sufrirá un cambio de fase de $\frac{\pi}{2}$ si sale del puerto "D". Análogamente para la señal entrante en el puerto "B", al atravesar por el dispositivo sufrirá un escalamiento en amplitud de $\frac{1}{\sqrt{2}}$ ya sea que salga por el

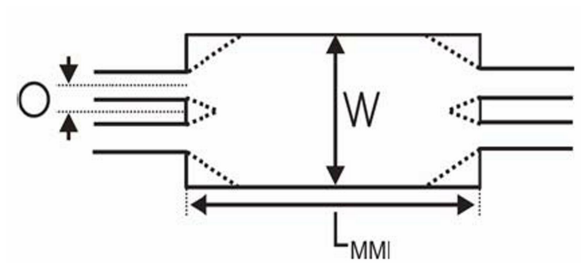


Figura 4.5: Diagrama esquemático de un MMI de 4 puertos 2x2, donde "L-MMI" significa la longitud del acoplador, "W" significa el ancho y "O" significa el Offset.

Figura 4.6: Diagrama de Bloque de la US MMI. Los puertos "A" y "B", son puertos de entrada y los puertos "C" y "D" son puertos de salida.

puerto “C”, o bien por el puerto “D”. Sin embargo solo sufrirá un cambio de fase de $\frac{\pi}{2}$ si sale del puerto “C”.

El acoplador MMI puede tener dos aplicaciones: La primera es cuando solo existe una señal de entrada, ya sea en el puerto “A” o en el puerto “B”. Entonces el acoplador funcionará como se describió en el párrafo anterior, solo existirán cambios de fase en los cruces de dirección. Esta es la función de “splitter”, es decir dividirá la señal entrante en dos señales salientes conservando su frecuencia y polarización (Véase figura 4.7). La segunda aplicación resulta cuando existen dos señales de entrada en los puertos “A” y “B”. Entones el MMI se convierte en un sumador de señales cuyo resultado se encuentra en la salida del puerto “C” o en el puerto “D” (Véase figura 4.8).

Cabe destacar que para optimizar el funcionamiento del dispositivo virtual, se han soslayado las pérdidas inherentes a un dispositivo real. Sin embargo de ser necesario podrían involucrarse en el modelo.

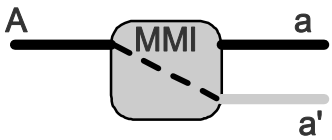


Figura 4.7: MMI como "Splitter". La unica señal de entrada "A", puede salir del dispositivo en un puerto unicamente escalada "a", o bien escalada y con un cambio de fase "a’" si existe cruce de dirección.

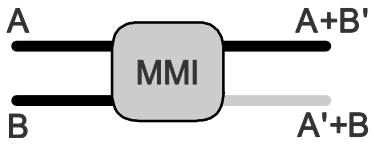


Figura 4.8: MMI como "Sumador". Las señales de entrada "A" y "B" al atravesar conjuntamente por el dispositivo no son escaladas y pueden sufrir cambios de fase o no.

4.2 Implementación en el simulador de la compuerta lógica seleccionada.

A partir del programa descrito en la sección anterior es posible implementar con los recursos desarrollados el modelo de la compuerta XOR en la plataforma gráfica elaborada en LabVIEW©. A continuación se explicará su estructuración y sustento teórico.

Diagrama del modelo computacional

En la última sección del capítulo anterior se describió el modelo seleccionado de la compuerta óptica XOR, ahora ese mismo modelo se ha construido en el programa de simulación. La figura 4.9 a) es el diagrama equivalente al esquema de la figura 4.9 b). Ahora ya se han utilizado las US que se han descrito más un elemento de retraso denominado DELAY y los filtros. El bloque DELAY retrasará en el tiempo la señal de entrada un intervalo de τ segundos, en el panel frontal se introducirá el valor del retraso que para nuestro estudio será del mismo valor que el ancho del pulso.

4.2.1 Análisis Matemático

Con el fin de explicar el sustento teórico del modelo se utilizará un ejemplo de simulación. Para expresarlo de forma clara se partirá de la tabla de verdad de la compuerta lógica XOR y se dividirá el estudio en 4 casos.

Caso 1:
La señal de entrada “A” y la señal de entrada “B” son cero.
Caso 2:
La señal de entrada “A” es 1 y la señal de entrada “B” es 0.
Caso 3:
La señal de entrada “A” es 0 y la Señal de entrada “B” es 1.
Caso 4:
La señal de entrada “A” y la señal de entrada “B” son 1.

En la figura 4.10 se muestra el panel frontal del ejercicio simulado, en él pueden observarse todos los parámetros utilizados para la simulación. Cabe destacar que la señal de entrada no es una señal PRBS, sino la secuencia de los casos enumerados anteriormente. Esto fue hecho con

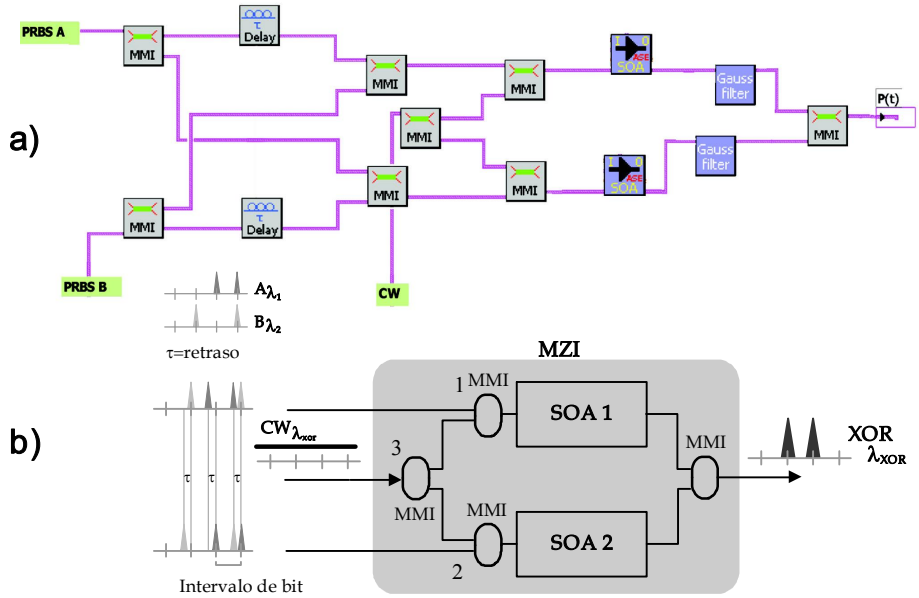


Figura 4.9: a) Diagrama de bloques para la simulación del modelo de la compuerta XOR. b) Esquemático del modelo diferencial de la compuerta XOR.

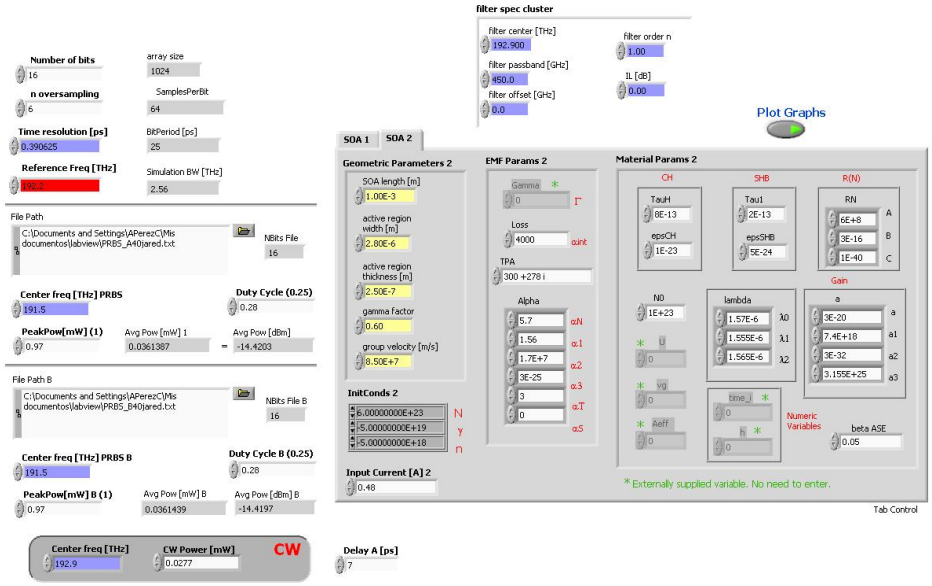


Figura 4.10: Panel frontal del ejemplo simulado, en él pueden observarse cada uno de los parámetros utilizados en la simulación del ejemplo.

fines meramente ilustrativos, el comportamiento en condiciones de rigor se estudiará en la siguiente sección.

En la grafica 4.11 se observan las dos señales de entrada “A” y “B” es fácil observar que siguen la secuencia de la tabla de verdad ordinaria. Los pulsos involucrados en estas señales tienen un periodo de bit de 25 [ps], lo que se traduce en una velocidad de 40 [Gb/s]. El ciclo de trabajo del periodo de bit es de 33 %, es decir, el ancho del pulso es de 7[ps]. Las gráficas presentadas se obtienen directamente de la herramienta de simulación allegada para este estudio.

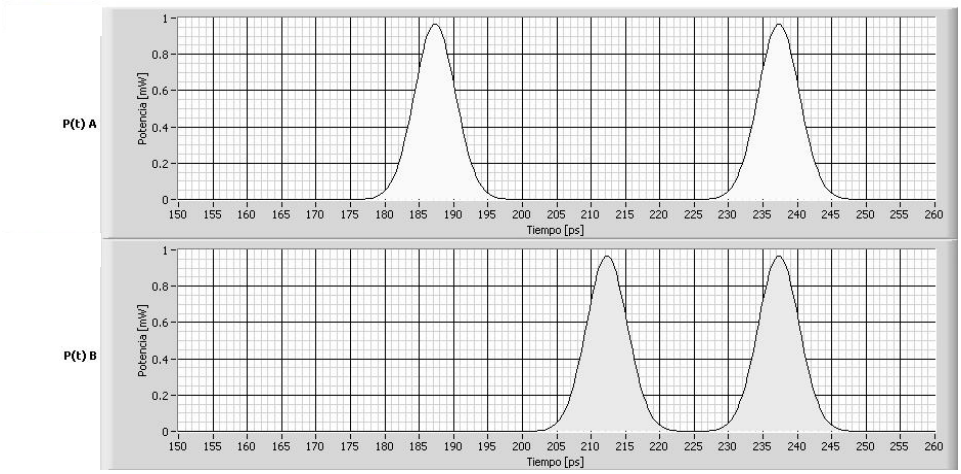


Figura 4.11: Gráficas de las señales A y B. La serie de bits sigue la secuencia AB 00,10,01,11.

Ahora se procederá al estudio para cada caso. La figura 4.12 muestra una numeración de las diferentes unidades de simulación utilizadas en el modelo para la explicación de su funcionamiento.

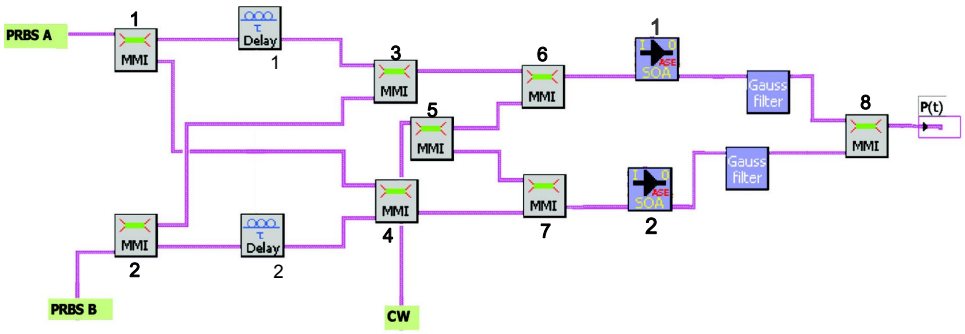


Figura 4.12: Esquema con dos señales prueba y una señal de control, con ocho MMI’s, dos dispositivos de retraso y dos filtros gaussianos.

Análisis primario para todos los casos Las señales de entrada pueden expresarse de la siguiente forma:

a) Señales de Control (Entradas de la compuerta)

$$A = A(t)e^{i(\varpi_A t+\varphi_A(t))} \tag{4.1}$$

$$B = B(t)e^{i(\varpi_B t+\varphi_B(t))} \tag{4.2}$$

b) Después de los MMI 1 y 2. Las señales son escaladas.

$$A' = \frac{1}{\sqrt{2}}A(t)e^{i(\varpi_A t+\varphi_A(t)+\frac{\pi}{2})} \tag{4.3}$$

$$B' = \frac{1}{\sqrt{2}}B(t)e^{i(\varpi_B t+\varphi_B(t)+\frac{\pi}{2})} \tag{4.4}$$

Cuando hay un cambio de dirección con respecto a una de las entradas del MMI debe registrarse un cambio de fase de $\frac{\pi}{2}$, esto es una aproximación a lo que físicamente afecta el MMI a la señal que ingresa. Además la señal es escalada en $\frac{1}{\sqrt{2}}$ debido al tipo de acoplador.

c) Después de los retrasos (Delay) 1 y 2

$$A_D = \frac{1}{\sqrt{2}}A(t-\tau)e^{i(\varpi_A t-\varpi_A\tau+\varphi_A(t-\tau))} \tag{4.5}$$

$$B_D = \frac{1}{\sqrt{2}}B(t-\tau)e^{i(\varpi_B t-\varpi_B\tau+\varphi_B(t-\tau))} \tag{4.6}$$

d) Después de los MMI 3 y 4

$$C = A_D + B'' \tag{4.7}$$

$$D = B_D + A'' \tag{4.8}$$

Cuando los MMI funcionan como sumadores no escalan las funciones de entrada, unicamente sufren cambios de fase las señales que cambian su dirección. En las cuaciones 4.7 y 4.8 cada comilla representa un cambio de fase de $\frac{\pi}{2}$, entonces la doble comilla indica dos cambios lo que refleja en la suma de π en la fase.

Sustituyendo las ecuaciones 4.3, 4.4, 4.5 y 4.6 en 4.7 y 4.8.

$$C = \frac{1}{\sqrt{2}}\left[A(t-\tau)e^{i(\varpi_A t-\varpi_A\tau+\varphi_A(t-\tau))} + B(t)e^{i(\varpi_B t+\varphi_B(t)+\pi)}\right] \tag{4.9}$$

$$D = \frac{1}{\sqrt{2}}\left[B(t-\tau)e^{i(\varpi_B t-\varpi_B\tau+\varphi_B(t-\tau))} + A(t)e^{i(\varpi_A t+\varphi_A(t)+\pi)}\right] \tag{4.10}$$

e) Señal de Prueba CW.

$$p = p(t)e^{i(\varpi_p t + \varphi_p(t))} \tag{4.11}$$

Al introducir la señal p al MMI 5 se obtienen las dos señales de salida:

$$\frac{1}{\sqrt{2}}p = \frac{1}{\sqrt{2}}p(t)e^{i(\varpi_p t + \varphi_p(t))} \tag{4.12}$$

$$p' = \frac{1}{\sqrt{2}}p(t)e^{i(\varpi_p t + \varphi_p(t) + \frac{\pi}{2})} \tag{4.13}$$

f) después de los MMI 6 y 7

$$E = C + (\frac{1}{\sqrt{2}}p)' \tag{4.14}$$

$$F = D + (p')' = D + p'' \tag{4.15}$$

Sustituyendo las ecuaciones 4.9, 4.10, 4.12 y 4.13 en 4.14 y 4.15 se tienen las ecuaciones de las señales que habrán de ingresar a la configuración MZI. Para comprender la operación de la compuerta, a continuación se estudiarán los casos por separado.

$$E = \frac{1}{\sqrt{2}}\left[A(t-\tau)e^{i(\varpi_A t - \varpi_A \tau + \varphi_A(t-\tau))} + B(t)e^{i(\varpi_B t + \varphi_B(t) + \pi)} + p(t)e^{i(\varpi_p t + \varphi_p(t) + \frac{\pi}{2})}\right] \tag{4.16}$$

$$F = \frac{1}{\sqrt{2}}\left[B(t-\tau)e^{i(\varpi_B t - \varpi_B \tau + \varphi_B(t-\tau))} + A(t)e^{i(\varpi_A t + \varphi_A(t) + \pi)} + p(t)e^{i(\varpi_p t + \varphi_p(t) + \pi)}\right] \tag{4.17}$$

Caso 1 y 4 Estos casos resultan ser los casos más sencillos de la operación ya que en ambos casos no se genera el efecto de ventana En el caso 1, debido a la ausencia de señal de entrada no se lleva a cabo ninguno de los fenómenos de XPM y XGM. En cuanto al caso 2 al no haber diferencia de fase en las ramas del MZI no se genera el efecto de ventana. Ya que el resultado de estos dos casos es la ausencia de pulso, resulta trivial su análisis matemático. Sin embargo para los casos 2 y 3 el fenómeno ocurrido requiere de mayor énfasis. En la gráfica 4.13 se muestra los resultados de todo ejercicio. No hay generación de pulsos sino hasta que se dan los casos 2 y 3, para demostrar matematicamente lo ocurrido estudiaremos estos dos últimos casos.

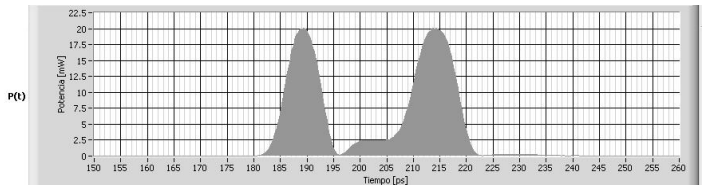


Figura 4.13: Unicamente se genera pulso para los casos 2 y 3

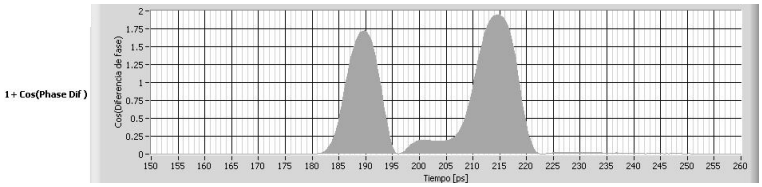


Figura 4.14: Gráfica de la ventana generada en el MZI.

Analisis del caso 3: A=0 y B=1 En la rama superior del MZI (SOA 1), se abre la ventana y en la rama inferior la ventana se cierra. En la gráfica 4.14 se observa esta ventana, más adelante quedará demostrada su formación.

Apertura

$$E = \frac{1}{\sqrt{2}}\left[B(t)e^{i(\varpi_B t+\varphi_B(t)+\pi)} + p(t)e^{i(\varpi_p t+\varphi_p(t)+\frac{\pi}{2})}\right] \tag{4.18}$$

Cierre

$$F = \frac{1}{\sqrt{2}}\left[B(t-\tau)e^{i(\varpi_B t-\varpi_B \tau+\varphi_B(t-\tau))} + p(t)e^{i(\varpi_p t+\varphi_p(t)+\pi)}\right] \tag{4.19}$$

Al pasar a través del SOA las cualidades de fase de la señal B son transmitidas a la señal p, gracias al efecto de XPM, representando la señal alterada p como p^*. Las señales E y F son amplificadas con una ganancia G. Además para aproximar los efectos que suceden en la pracitica en el SOA se suma una fase δ. Es posible en lo subsiguiente para simplificar el analisis suprimir la señal B ya que el filtro que está situado a la salida del MZI eliminará esta señal.

A la salida de los SOA se tienen entonces las señales:

$$X = \frac{G}{\sqrt{2}}\left[p^*(t)e^{i(\varpi_p t+\varphi_p^*(t)+\frac{\pi}{2}+\delta_1)}\right] \tag{4.20}$$

$$Y = \frac{G}{\sqrt{2}}\left[p^*(t-\tau)e^{i(\varpi_p t-\varpi_p \tau+\varphi_p^*(t-\tau)+\pi+\delta_2)}\right] \tag{4.21}$$

Para simplificar aún más las expresiones 4.20 y 4.21, Es posible excluir $\varpi_p t$ puesto que el análisis se esta haciendo en banda base y en cuanto al término $\varpi_p \tau$ es posible incluirlo con la variable δ, de la cual desconocemos su valor.

$$P = \frac{G}{\sqrt{2}} \tag{4.22}$$

$$X = P \cdot p^*(t) e^{i(\varphi_p^*(t) + \frac{\pi}{2} + \delta_1)} \tag{4.23}$$

$$Y = P \cdot p^*(t-\tau) e^{i(\varphi_p^*(t-\tau) + \pi + \delta_2)} \tag{4.24}$$

Después del MMI 8 se tiene:

$$S = X + Y' \tag{4.25}$$

$$S = P \cdot p^*(t) e^{i(\varphi_p^*(t) + \frac{\pi}{2} + \delta_1)} + P \cdot p^*(t-\tau) e^{i(\varphi_p^*(t-\tau) + \frac{3\pi}{2} + \delta_2)} \tag{4.26}$$

Para obtener la potencia:

$$|S|^2 = S \cdot S^{conj} \tag{4.27}$$

Sustituyendo la ecuación 4.26 en 4.27:

$$|S|^2 = P\left[p^*(t) e^{i(\varphi_p^*(t) + \frac{\pi}{2} + \delta_1)} + p^*(t-\tau) e^{i(\varphi_p^*(t-\tau) + \frac{3\pi}{2} + \delta_2)}\right] \cdot \tag{4.28}$$

$$P\left[p^*(t) e^{-i(\varphi_p^*(t) + \frac{\pi}{2} + \delta_1)} + p^*(t-\tau) e^{-i(\varphi_p^*(t-\tau) + \frac{3\pi}{2} + \delta_2)}\right] \tag{4.29}$$

$$\begin{aligned} |S|^2 = {} & P^2\left[p^*(t) e^{i(\varphi_p^*(t) + \frac{\pi}{2} + \delta_1)} \cdot p^*(t) e^{-i(\varphi_p^*(t) + \frac{\pi}{2} + \delta_1)}\right] + \\ & P^2\left[p^*(t) e^{i(\varphi_p^*(t) + \frac{\pi}{2} + \delta_1)} \cdot p^*(t-\tau) e^{-i(\varphi_p^*(t-\tau) + \frac{3\pi}{2} + \delta_2)}\right] + \\ & P^2\left[p^*(t-\tau) e^{i(\varphi_p^*(t-\tau) + \frac{3\pi}{2} + \delta_2)} \cdot p^*(t) e^{-i(\varphi_p^*(t) + \frac{\pi}{2} + \delta_1)}\right] + \\ & P^2\left[p^*(t-\tau) e^{-i(\varphi_p^*(t-\tau) + \frac{3\pi}{2} + \delta_2)} \cdot p^*(t-\tau) e^{-i(\varphi_p^*(t-\tau) + \frac{3\pi}{2} + \delta_2)}\right] \end{aligned} \tag{4.30}$$

$$\begin{aligned} |S|^2 = {} & P^2 p^{2*}(t) + P^2 p^*(t) p^*(t-\tau) e^{i(\varphi_p^*(t) - \varphi_p^*(t-\tau) - \pi + \delta_1 - \delta_2)} + \\ & P^2 p^*(t) p^*(t-\tau) e^{-i(\varphi_p^*(t) - \varphi_p^*(t-\tau) - \pi + \delta_1 - \delta_2)} + P^2 p^{2*}(t-\tau) \end{aligned} \tag{4.31}$$

Dado que :

$$\cos x = \frac{e^{ix} + e^{-ix}}{2} \tag{4.32}$$

$$|S|^2 = P^2 \left[p^{2*}(t) + p^{2*}(t-\tau) + 2p^*(t)p^*(t-\tau)\cos(\varphi_p^*(t) - \varphi_p^*(t-\tau) - \pi + \delta_1 - \delta_2)\right] \tag{4.33}$$

Finalmente: La ecuación 4.34 demuestra la creación de la ventana, que en términos matemáticos proviene de una diferencia de fase que genera el pulso. El argumento del coseno es la diferencia de fase de las ramas del SOA, entonces el valor del coseno varía o permanece constante. Si el valor es constante no hay ventana y por consiguiente no existe pulso. Empero a medida que este valor varía, el efecto de ventana se genera (obsérvese figura 4.14), por lo tanto, también se generará el pulso deseado (obsérvese figura 4.13).

$$|S|^2 = P^2 \left[p^{2*}(t) + p^{2*}(t-\tau)\right] \cdot \left[1 + \frac{2p^*(t)p^*(t-\tau)}{p^{2*}(t) + p^{2*}(t-\tau)}\cos(\varphi_p^*(t) - \varphi_p^*(t-\tau) - \pi + \Delta\delta)\right] \tag{4.34}$$

A medida que se llevan a cabo conjuntamente los efectos de XGM y XPM se genera este cambio de fase, que unicamente suceden en los casos 2 y 3. Los pulsos son generados a partir de la apertura de esta ventana, en otras palabras, debido a la diferencia de fase existente entre las dos ramas del MZI. En la grafica 4.15 se muestra esta diferencia de fase. Cuando la señal es constante significa que no existe una diferencia de fase, a medida que surgen variantes en la señal, se esta llevando a cabo el fenómeno de XPM, lo que da origen a la creación de pulsos a la salida del interferómetro

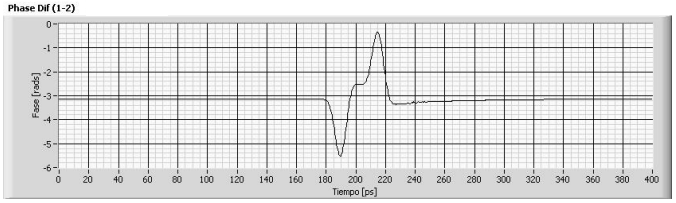


Figura 4.15: Gráfica de la diferencia de fase que se genera entre las dos ramas del MZI.

Analisis del caso 2: A=1 y B=0

En la rama inferior del MZI (SOA 1), se abre la ventana y en la rama superior la ventana se cierra.

Apertura

$$F = \frac{1}{\sqrt{2}}\left[A(t)e^{i(\varpi_A t + \varphi_A(t) + \pi)} + p(t)e^{i(\varpi_p t + \varphi_p(t) + \pi)}\right] \tag{4.35}$$

Cierre

$$E = \frac{1}{\sqrt{2}}\left[A(t-\tau)e^{i(\varpi_A t - \varpi_A \tau + \varphi_A(t-\tau))} + p(t)e^{i(\varpi_p t + \varphi_p(t) + \frac{\pi}{2})}\right] \tag{4.36}$$

Al pasar a través del SOA las cualidades de fase de la señal B son transmitidas a la señal p, gracias al efecto de XPM, representando la señal alterada p como p^*. Las señales E y F son amplificadas con una ganancia G. Además pora aproximar los efectos que suceden en la prácitica en el SOA se suma una fase δ. Es posible para simplificar el analisis suprimir la señal B ya que el filtro que esta situado a la salida del MZI eliminará esta señal.

A la salida de los SOA se tienen entonces las señales:

$$X = \frac{G}{\sqrt{2}}\left[p^*(t-\tau)e^{i(\varpi_p t - \varpi_p \tau + \varphi_p^*(t-\tau) + \frac{\pi}{2} + \delta_1)}\right] \tag{4.37}$$

$$Y = \frac{G}{\sqrt{2}}\left[p^*(t)e^{i(\varpi_p t + \varphi_p^*(t) + \pi + \delta_2)}\right] \tag{4.38}$$

Para simplificar aún más las expresiones 4.37 y 4.38, Es posible excluir $\varpi_p t$ puesto que el análisis se esta haciendo en banda base y en cuanto al término $\varpi_p \tau$ es posible incluirlo con la variable δ, de la cual desconocemos su valor.

$$P = \frac{G}{\sqrt{2}}$$

$$X = P \cdot p^*(t-\tau)e^{i(\varphi_p^*(t-\tau) + \frac{\pi}{2} + \delta_1)} \tag{4.39}$$

$$Y = P \cdot p^*(t)e^{i(\varphi_p^*(t) + \pi + \delta_2)} \tag{4.40}$$

Después del MMI 8 se tiene:

$$S = X + Y'$$

$$S = P \cdot p^*(t-\tau)e^{i(\varphi_p^*(t-\tau) + \frac{\pi}{2} + \delta_1)} + P \cdot p^*(t)e^{i(\varphi_p^*(t) + \frac{3\pi}{2} + \delta_2)} \tag{4.41}$$

Para obtener la potencia sustituimos la ecuación 4.41 en 4.27:

$$|S|^2 = P\left[p^*(t-\tau)e^{i(\varphi_p^*(t-\tau) + \frac{\pi}{2} + \delta_1)} + p^*(t)e^{i(\varphi_p^*(t) + \frac{3\pi}{2} + \delta_2)}\right] \cdot \tag{4.42}$$

$$P\left[p^*(t-\tau)e^{-i(\varphi_p^*(t-\tau) + \frac{\pi}{2} + \delta_1)} + p^*(t)e^{-i(\varphi_p^*(t) + \frac{3\pi}{2} + \delta_2)}\right] \tag{4.43}$$

$$
\begin{aligned}
|S|^2 &= P^2\left[p^*(t-\tau)e^{i(\varphi_p^*(t-\tau)+\frac{\pi}{2}+\delta_1)}\cdot p^*(t-\tau)e^{-i(\varphi_p^*(t-\tau)+\frac{\pi}{2}+\delta_1)}\right]+ \\
&\quad P^2\left[p^*(t-\tau)e^{i(\varphi_p^*(t-\tau)+\frac{\pi}{2}+\delta_1)}\cdot p^*(t)e^{-i(\varphi_p^*(t)+\frac{3\pi}{2}+\delta_2)}\right]+ \\
&\quad P^2\left[p^*(t)e^{i(\varphi_p^*(t)+\frac{3\pi}{2}+\delta_2)}\cdot p^*(t-\tau)e^{-i(\varphi_p^*(t-\tau)+\frac{\pi}{2}+\delta_1)}\right]+ \\
&\quad P^2\left[p^*(t)e^{i(\varphi_p^*(t)+\frac{3\pi}{2}+\delta_2)}\cdot p^*(t)e^{-i(\varphi_p^*(t)+\frac{3\pi}{2}+\delta_2)}\right]
\end{aligned}
\tag{4.44}
$$

$$
\begin{aligned}
|S|^2 &= P^2p^{2*}(t)+P^2p^*(t-\tau)p^*(t)e^{i(\varphi_p^*(t-\tau)-\varphi_p^*(t)-\pi+\delta_1-\delta_2)}+ \\
&\quad P^2p^*(t)p^*(t-\tau)e^{-i(\varphi_p^*(t-\tau)-\varphi_p^*(t)-\pi+\delta_1-\delta_2)}+P^2p^{2*}(t-\tau)
\end{aligned}
\tag{4.45}
$$

Dado que :

$$\cos x = \frac{e^{ix}+e^{-ix}}{2}$$

$$|S|^2 = P^2\left[p^{2*}(t)+p^{2*}(t-\tau)+2p^*(t-\tau)p^*(t)\cos(\varphi_p^*(t-\tau)-\varphi_p^*(t)-\pi+\delta_1-\delta_2)\right] \tag{4.46}$$

Finalmente en la ecuación 4.47 se constata una vez más de forma matemática la creacción de la ventana que origina los pulsos de salida.

$$|S|^2 = P^2\left[p^{2*}(t)+p^{2*}(t-\tau)\right]\cdot\left[1+\frac{2p^*(t)p^*(t-\tau)}{p^{2*}(t)+p^{2*}(t-\tau)}\cos(\varphi_p^*(t-\tau)-\varphi_p^*(t)-\pi+\Delta\delta)\right] \tag{4.47}$$

l.q.q.d.

4.3 Elucidación del comportamiento gráfico

En la sección anterior se demostraron matemáticamente los efectos de los fenómenos actuantes en el modelo de la compuerta. Por medio de un ejemplo corrido en el simulador se han obtenido gráficas de los resultados y dicho ejemplo ilustra el funcionamiento de la compuerta estando ya sustentado matemáticamente. Ahora se explicará el comportamiento gráfico de tal forma que sea perceptible el empate de los conceptos teóricos que se han estudiado en los capítulos anteriores y el análisis matemático pasado.

Como esta descrito en el segundo capítulo de esta tesis, el efecto de XPM esta ligado a un fenómeno de variación del índice de refracción en el SOA. Esta variación del índice de refracción genera un cambio en la fase de las señales entrantes al SOA. Es importante recordar que esta variación del índice de refacción es inversa a la variación de la densidad de los portadores de carga dada en el fenómeno de XGM. En el simulador está implementada una subrutina que permite graficar las variaciones de la densidad de los portadores de carga en cada SOA. Por el contrario no está implementada la herramienta para graficar el comportamiento del índice de refracción. Sin embargo, partiendo del hecho de que se comportan inversamente es posible conocer su comportamiento por medio de las gráficas de la densidad de portadores.

El estudio gráfico del ejemplo simulado habrá entonces de basarse en estas gráficas. A medida que los efectos de XPM y XGM se hacen presentes en los SOA del MZI, se observan cambios en la densidad de portadores visibles en la grafica 4.16. En esta gráfica se hallan sobrepuestas las variaciones sucedidas en el SOA 1 y en el SOA 2.

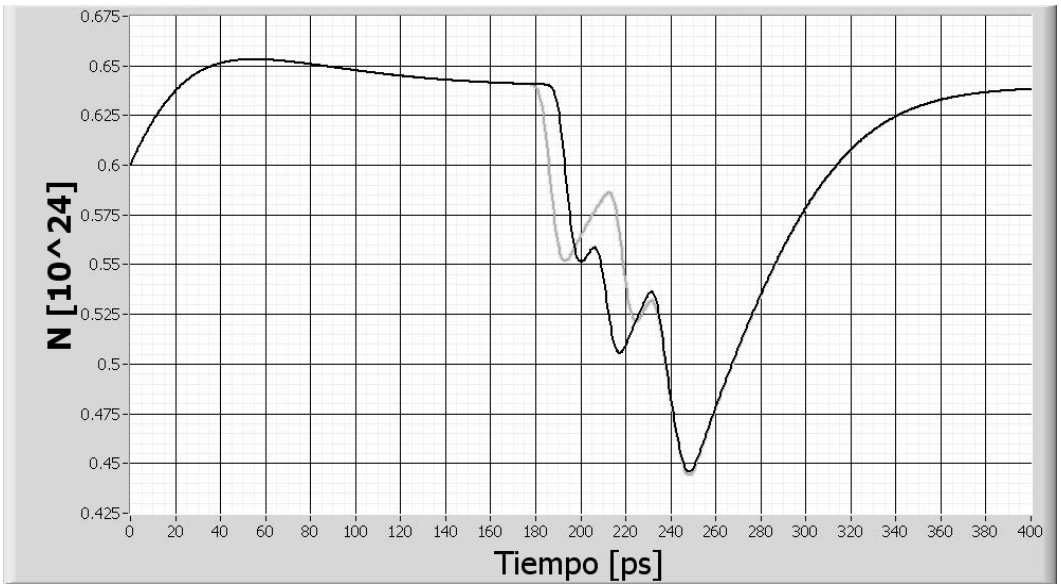


Figura 4.16: Empalme de las gráficas del comportamiento de la densidad de portadores de los dos SOA´s del MZI. La línea obscura corresponde al SOA 1 mientras que la línea clara correponde al SOA 2.

Es notable que existen fragmentos de la gráfica en la que ambos comportamientos coinciden y fragmentos en la que el comportamiento de una difiere de la otra. Esta situación refleja el resultado de los fenómenos que actúan en el MZI, es decir, corroboran la formación de la ventana y por consiguiente la creación o la ausencia del pulso.

Desde que inicia el experimento hasta por lo menos los 160 [ps], ambos comportamientos son coincidentes y es razonable ya que durante ese lapso de tiempo no ha ingresado señal de control a ninguno de los SOA's del MZI, aunque cabe aclarar que esta circulando por el MZI la señal de prueba CW. Empero alrededor del los 180 [ps] el comportamiento de la densidad en el SOA 2 comienza a variar, ésta decrece debido a la intrusión de la señal de control. Esta situación es dada por las condiciones del caso 2. Obsérvese la figura 4.17[3], a partir de 178 [ps] la densidad del SOA 2 disminuye, entonces empieza a observarse una variación con respecto a la densidad del SOA 1.

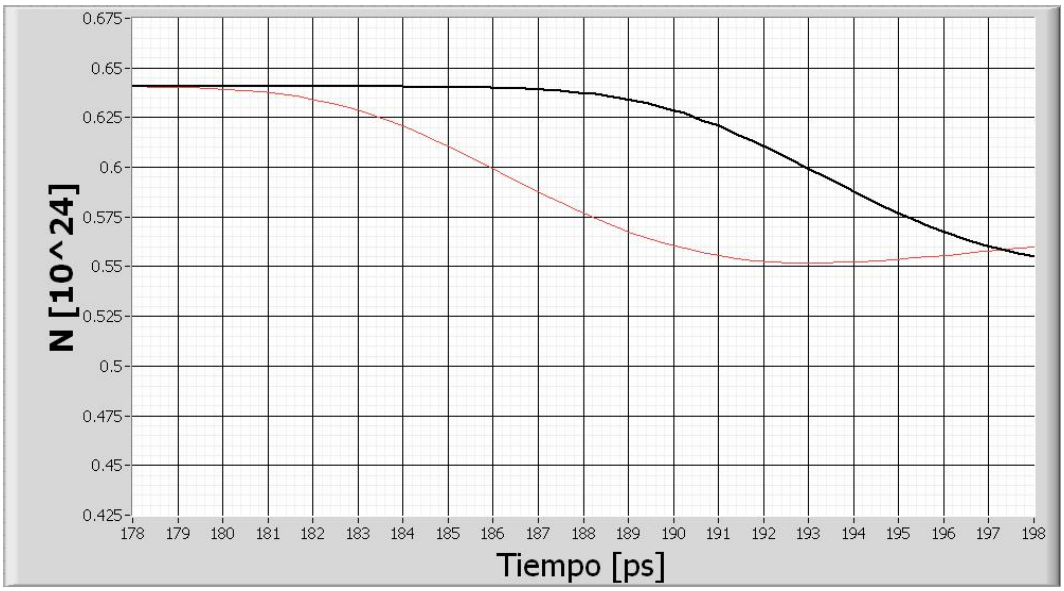


Figura 4.17: La densidad de portadores en el SOA 2 disminuye y comienza a crearse una diferencia con respecto a la densidad del SOA 1.

Al disminuir la cantidad de portadores del SOA 2, el índice de refracción de éste experimenta una variación, lo que se traduce en un cambio en la fase de las señales de prueba y de control que están siendo inyectadas en el SOA. En el SOA 1 no ha habido cambios en la señal CW que es inyectada, por lo tanto se genera una diferencia de fase en las ramas del MZI. Este hecho forja la apertura de la ventana. A medida que la densidad de portadores en el SOA 2 disminuye, la diferencia de fase es mayor. Entonces 7[ps] después, alrededor de los 185[ps] la densidad de portadores del SOA 1 comienza a variar a causa de la intrusión de la señal de control. Cuando la señal de control ha atravesado el SOA 2, la densidad de portadores de carga comienza el regreso a su estado original. De igual forma cuando la señal de control retrasada haya atravesado el SOA 1 ésta emprenderá la marcha a su posición original. A medida que esto sucede la diferencia de fase será menor hasta que sea nula, es decir la ventana se cerrará.

[3] Ampliación de la figura 2.16 de los 178[ps] hasta 198[ps].

La creación de la ventana deriva en la presencia del pulso en la señal CW. Sin embargo existe un efecto consecuente a la creación del pulso. Este efecto es debido que a pesar de que la diferencia de fase fue nula en un momento, ésta se volvió a suscitar. Obsérvese la figura 4.18[4] alrededor de los 197 [ps] la densidad de portadores en los SOA 1 y 2 son iguales, lo que se observa como un cruce en sus comportamientos. Empero la densidad de portadores en el SOA 2 continúa aumentando pues esta recuperando su valor inicial; mientras que la densidad de portadores en el SOA 1 aún no emprende el camino a la recuperación esta diferencia de fase abre una ventana secundaria más pequeña, que según la diferencia de fase existente entre ambas ramas del MZI será perceptible o despreciable en la señal de prueba CW.

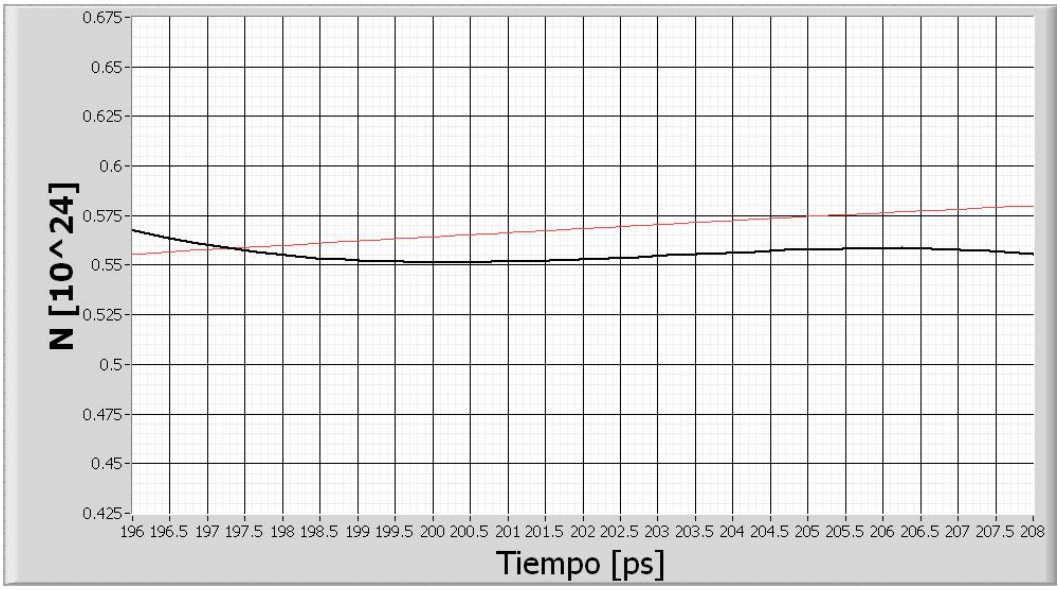


Figura 4.18: Despues del equilibrio entre la densidad del SOA 1 y el SOA 2, se observa una diferencia que ocasiona la creación de una ventana secundaria.

En el ejemplo simulado la secuencia de los pulsos en las entradas permite observar un caso muy peculiar para este efecto, donde el resultado de la apertura de la ventana secundaria es muy perceptible y permite la creación de una ventana mas grande para el caso 3. Como el caso 3 prosigue en la simulación la ventana correspondiente a este caso se abrirá en el SOA 1 lo que da como resultado que se genere una diferencia de fase mayor y la ventana sea ligeramente más grande que la ventana abierta en el caso 2. Obsérvese la figura 4.19[5], donde la diferencia en comportamiento de la densidad de portadores de los SOA 1 y 2 es mayor.

Para este caso existirá también una ventana secundaría, obsérvese la figura 4.20[6] pero será menos perceptible debido a que en la secuencia siguiente, la que da origen al caso 4 ambos SOA's recibirán a la señal de control; lo que reflejará un mismo comportamiento en la densidad de portadores y por lo tanto para este último caso no habrá una ventana secundaria perceptible. Obsérvese figura 4.21[7].

[4] Ampliación de la figura 2.16 de los 195[ps] hasta 208[ps].
[5] Ampliación de la figura 2.16 de los 205[ps] hasta 223[ps].
[6] Ampliación de la figura 2.16 de los 220[ps] hasta 254[ps].
[7] Ampliación de la figura 2.16 de los 250[ps] hasta 400[ps].

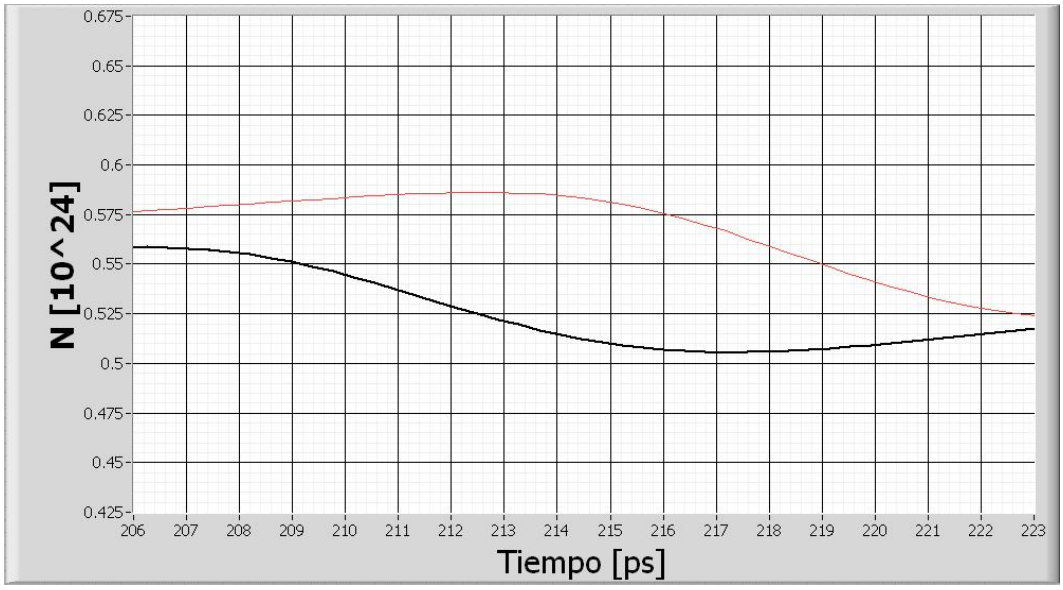


Figura 4.19: La razón por la que la siguiente ventana creada es más grande, es porque previamente a su creación ya existía una diferencia entre las dos densidades de portadores.

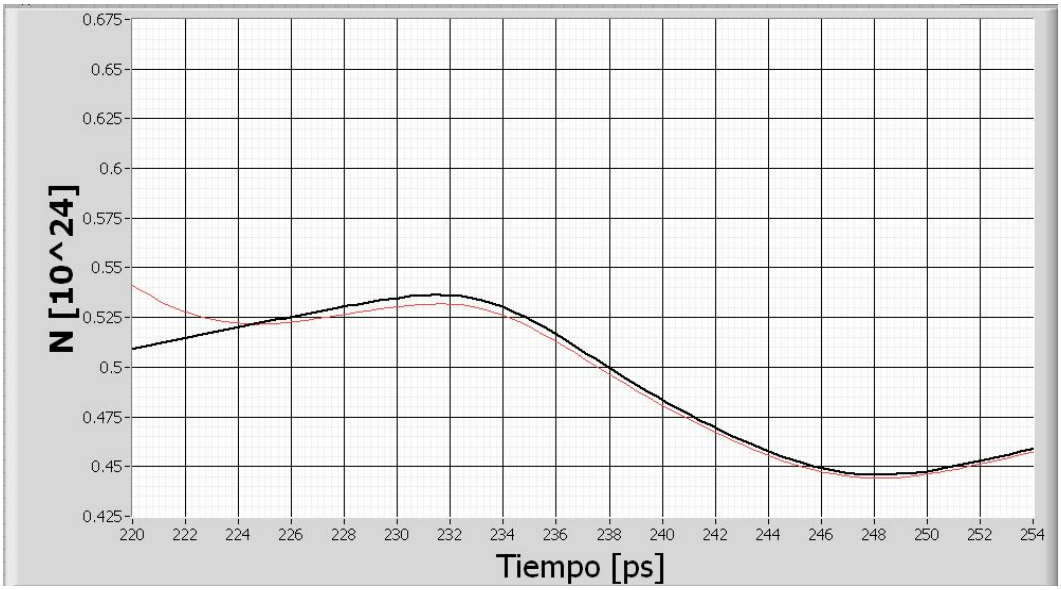


Figura 4.20: Existe diferencia pequeña entre las densidades lo que da lugar a una ventana secundaria pequeña.

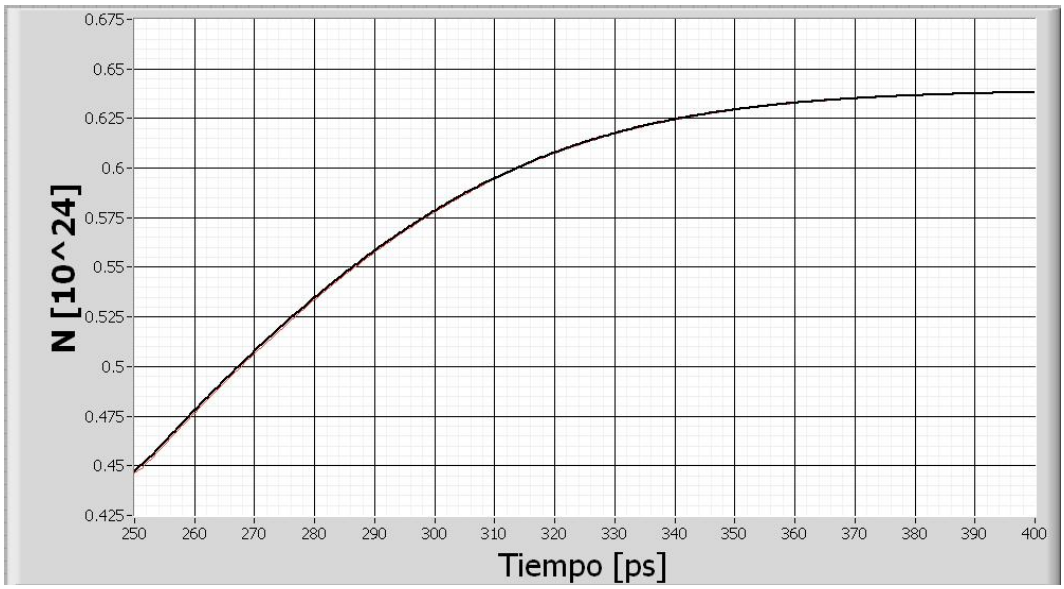


Figura 4.21: Ambos comportamientos son practicamente iguales por lo que no se genera una ventana evidente.

Un adecuado anális gráfico facilita la comprension de los fenómenos actuantes. Ahora resulta más sencillo asociar los fenómenos físicos que ocurren en el modelo al resultado de esta primera etapa de la simulación

4.4 Optimización del desempeño de la compuerta XOR seleccionada

Ha quedado claro el comportamiento del modelo de la compuerta XOR en diversas aristas de estudio; de manera conceptual, matemática y gráfica. Haciendo uso de estas herramientas es posible buscar la optimización del desempeño de rigor de la compuerta óptica. En esta sección se pretende adecuar los parámetros de diseño de la compuerta para mejorar su desempeño y elevar su confiabilidad.

4.4.1 Parámetros de Evaluación

La manera de evaluar la calidad del resultado se basará en dos parámetros, un parámetro gráfico y uno numérico. Gracias a la plataforma de simulación utilizada es posible obtener diagramas de ojo de las diferentes simulaciones, además es posible calcular su factor de calidad.

Diagrama de ojo

El diagrama de Ojo, es una herramienta de análisis muy utilizada en la evaluación de formas de ondas en comunicaciones digitales, consiste en un diagrama en el que se muestra la superposición de las diversas combinaciones posibles de “unos” y “ceros” lógicos en un rango de tiempo o cantidad de bits determinados. Particularmente para nuestro estudio, estos diagramas permiten observar las características de los pulsos que se generan del MZI, tales como: su forma, coincidencia, niveles de uno y cero entre otros[40]. Obsérvese la gráfica 4.22.

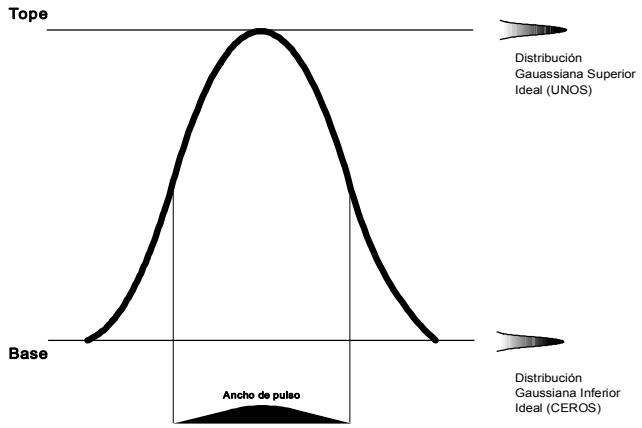


Figura 4.22: Parámetros principales del Diagrama de ojo: Dsitribución superior, Distribución inferior, ancho de pulso. El diagrama de ojo ideal aparenta solo una línea y las campanas de las distribuciones gaussianas son muy delgadas.

El diagrama de ojo ideal es aquel que luce como una sola línea pues todos los bits son coincidentes. Las campanas de las distribuciones gaussianas que se generan al emplamar todos los niveles lógicos de "uno" y "cero" son muy delgadas, pues todos los niveles lógicos "uno" se hayan confinados en lo que aparenta una sola línea y los niveles "cero" son inapreciables. En la realidad, a medida que el ojo se cierra y los bits son menos coincidentes las campanas de las distribuciones gaussianas superior e inferior se hacen de mayor amplitud y la calidad del diagrama disminuye. Observése la figura 4.23.

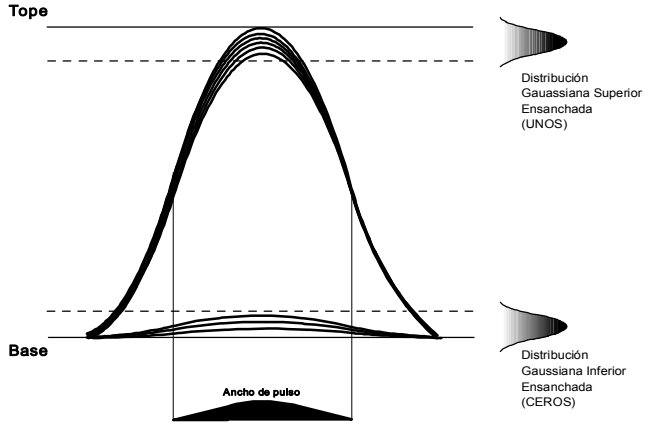


Figura 4.23: Este esquema representa un diagrama de ojo real, donde las campanas de las distribuciones gaussianas estan un tanto ensanchadas pero el ojo se observa apropiadamente abierto, lo que explica un buen rendimiento del modelo simulado.

Factor de Calidad.

El factor que servirá de índice de comparación entre las diversas simulaciones que se realicen esta basado en la ecuación 4.48.

$$Q = \frac{X_2 - X_1}{\sigma_2 - \sigma_1} \tag{4.48}$$

Donde:
X_2 y X_1, corresponden a la media de las distribuciones gaussianas superior e inferior.
σ_2 y σ_1, corresponden a la desviacion estándar de las distribuciones superior e inferior.

El factor de calidad Q es calculado por la herramienta de simulación utilizada. Esto nos permite de forma práctica percibir las mejoras en el comportamiento de los diagramas de ojo. En términos generales el factor conmensura que el diagrama de ojo se encuentre lo más abierto posible, entre más delgadas sean las campanas de las distibuciones gaussianas más alto será el valor de Q. Los valores del factor de calidad superiores a 7[u] son valores aceptables. El factor de calidad cuantifica si los parámetros de simulación logran que el modelo confine la mayor parte de los bits procesados con una misma amplitud, forma y eficiencia.

4.4.2 Etapas de optimización

A continuación la evolución del proceso de adecuación para el desempeño de la compuerta, se subdividirá en siete etapas. Cada etapa representará un criterio de mejoramiento en las características de diseño de la compuerta y rendirá un diagrama de ojo del resultado y su factor de calidad Cabe destacar que todas las siguientes simulaciones están basadas en señales PRBS de 512 bits mejorando por mucho el estándar de simulación de 128 bits.

Etapa primera.

Los valores de diseño utilizados en el ejemplo de la sección anterior revelan un diagrama de ojo como el de la figura 4.24 donde la distribución superior es amplia y el ojo se ve cerrado. En cuanto a la distribución inferior es mayor al 10 % del valor tope y se observa francamente amplio el pulso secundario que deriva de la creación de la ventana secundaria. El factor de calidad de este diagrama es de 7.0303 con los siguientes datos de diseño:

Potencia del pulso: 0.97 [mW]
Potencia de la señal de control 0.0277 [mW]:
Corriente en el SOA 1: 0.5 [A]
Corriente en el SOA 2: 0.5 [A]
Ambos SOA con una longitud de 1 [mm]

A pesar de ser un ejemplo no optimizado en general los valores de las características del ojo son aceptables pero pueden mejorarse.

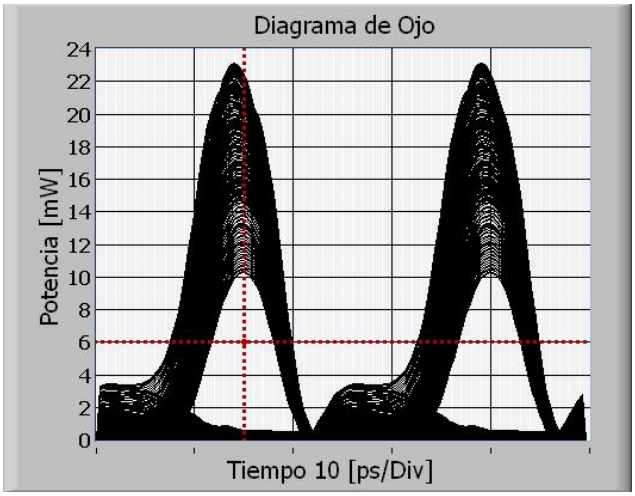


Figura 4.24: Etapa primera. En el diagrama del ejemplo primario, la distribución superior es mayor al 50% de la amplitud máxima del ojo y la inferior mayor al 10%. Lo que lo convierte en un diagrama de ojo mediocre.

Etapa segunda.

Es conocido en el equipo de trabajo que auspicia esta tesis que una ínfima diferencia entre las corrientes de los SOA permite en el fenómeno de conversión de onda disminuir la amplitud del pulso secundario[41]. Entonces, aplicando este conocimiento en este caso también se observa una mejoría en ese aspecto. Los valores asimétricos de las corrientes en los SOA's del MZI permiten la disminución de la distribución inferior. Los valores mejorados en este aspecto del diseño revelan un diagrama de ojo como el de la figura 4.25 donde la distribución superior es más amplia y el ojo se ve aún cerrado. En cuanto a la distribución inferior es notablemente menor al 10 % del valor tope y se observa muy aminorado el pulso secundario que deriva de la creación de la ventana secundaria. El factor de calidad del diagrama es de 5.897 con los siguientes datos de diseño:

Potencia del pulso: 0.97 [mW]
Potencia de la señal de control 0.0277 [mW]:
Corriente en el SOA 1: 0.5 [A]
Corriente en el SOA 2: 0.5004 [A]
Ambos SOA con una longitud de 1 [mm]

La asimetría en las corrientes debe ser menor para lograr aminorar la distribución inferior y la amplitud del pulso secundario, sin afectar demasiado a la distribución superior.

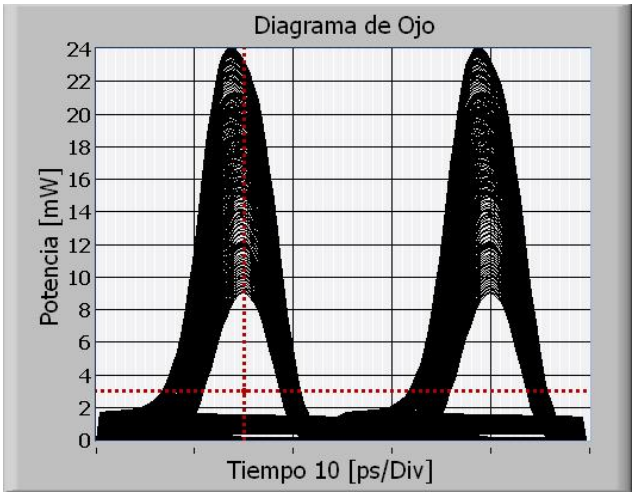


Figura 4.25: Etapa segunda. Al establecer la asimetría de corrientes en los SOA's, la distribución inferior se aguzó al 10 %.

Etapa tercera.

Con el objetivo de lograr una adecuada disminución de la distribución inferior se propone una asimetría en las corrientes de los SOA's del MZI muy pequeña. Por otra parte para coadyuvar a la disminución de la amplitud de la distribución superior; la potencia de los pulsos de entrada y de la señal de control se disminuyen. Con el hecho de disminuir esos parámetros se pretende aminorar su impacto en la densidad de portadores en los SOA. Los valores disminuidos en esta parte del diseño dejan ver un diagrama de ojo como el de la figura 4.26 donde la distribución superior es menor al 50% del valor tope del diagrama y el ojo se observa menos cerrado. En cuanto a la distibución inferior es notablemente menor al 10 % del valor tope del diagrama y se observa muy aminorado el pulso secundario que deriva de la creación de la ventana secundaria. El factor de calidad de este diagrama es de 7.564 con los siguientes datos de diseño:

Potencia del pulso: 0.5 [mW]
Potencia de la señal de control 0.01 [mW]:
Corriente en el SOA 1: 0.5 [A]
Corriente en el SOA 2: 0.5002 [A]
Ambos SOA con una longitud de 1 [mm]

Los valores aminorados, efectivamente ayudan elevar la calidad del diagrama pero no es suficiente para calificarlos con un buen desempeño.

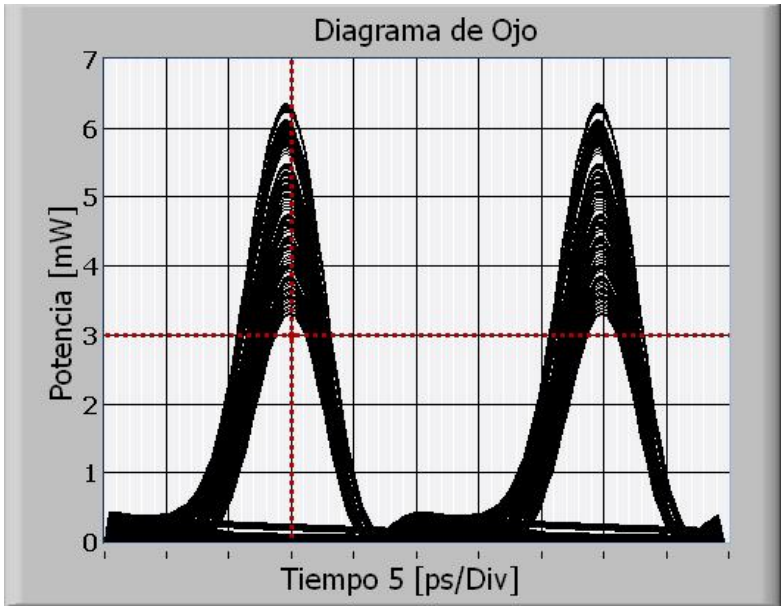


Figura 4.26: Etapa Tercera. La disminución de la potencia de las señales de entrada logran que el diagrama de ojo luzca menos cerrado, pues la anchura de la dsitribución superior decreció al igual que en la distribución inferior.

Etapa cuarta.

Con el fin de aminorar la anchura de la distribución superior en esta etapa, además de continuar aminorando los valores de la potencia de las señales de entrada. Se elevaron conjuntamente los valores de las corrientes en ambos SOA, manteniendo la asimetría para conservar las mejoras logradas en las etapas anteriores. Se pretende con este hecho proveer al MZI de una densidad de portadores mayor, capaz de resistir con mayor eficacia el efecto de las señales que atraviesan al interferómetro en las densidades de portadores en cada rama del arreglo. Los valores aumentados en este aspecto del diseño generan un diagrama de ojo como el de la figura 4.27 donde la distribución superior es notablemente menor al 50% del valor tope del diagrama y el ojo se observa aún menos cerrado. En cuanto a la distribución inferior, se observa una elevación de su amplitud, inherente al hecho de aumentar las corrientes. Sin embargo no resulta alarmante pues es el 10 % del valor tope del diagrama. El factor de calidad del diagrama es de 8.6407 con los siguientes datos de diseño:

Potencia del pulso: 0.45 [mW]
Potencia de la señal de control 0.005 [mW]:
Corriente en el SOA 1: 0.55 [A]
Corriente en el SOA 2: 0.55002 [A]
Ambos SOA con una longitud de 1 [mm]

Los valores de corriente elevados, efectivamente ayudan elevar la calidad del diagrama pero la distribución inferior se ve afectada.

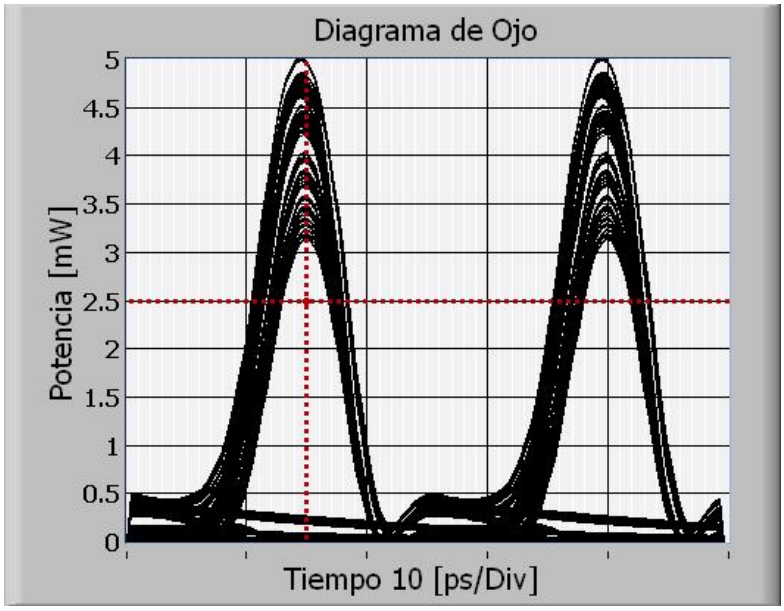


Figura 4.27: Etapa Cuarta. Gracias a la elevación del valor de la corriente en los SOA's, el factor Q es más elevado que en la etapa primera pero aún es posible mejorar sus características.

Etapa quinta.

En esta etapa surge la idea de saturar ambos SOA del MZI. En búsqueda de este fin se igualaron las potencias en las señales de entrada. Después de algunos ajustes se encontró un buen resultado al mantener una asimetría en estas potencias. Se elevaron conjuntamente valores de las potencias para saturar el dispositivo y lograr que las diferencias entre los comportamientos de la densidad de portadores en las dos ramas del MZI fueran similares. Los valores aumentados en este rubro del diseño generan un diagrama de ojo como el de la figura 4.28 donde la distribución superior es sobresalientemente menor al 50% del valor tope del diagrama y el ojo se observa aún menos cerrado. En cuanto a la dsitribución inferior, se observa una disminución de su amplitud; ésta es menor al 10 %. El factor de calidad de este diagrama es de 9.2411 con los siguientes datos de diseño:

Potencia del pulso: 0.97 [mW]
Potencia de la señal de control 0.8 [mW]:
Corriente en el SOA 1: 0.55005 [A]
Corriente en el SOA 2: 0.55 [A]
Ambos SOA con una longitud de 1 [mm]

El factor de calidad es bastante bueno y es posible tratar de aumentarlo aplicando la experiencia de las etapas anteriores.

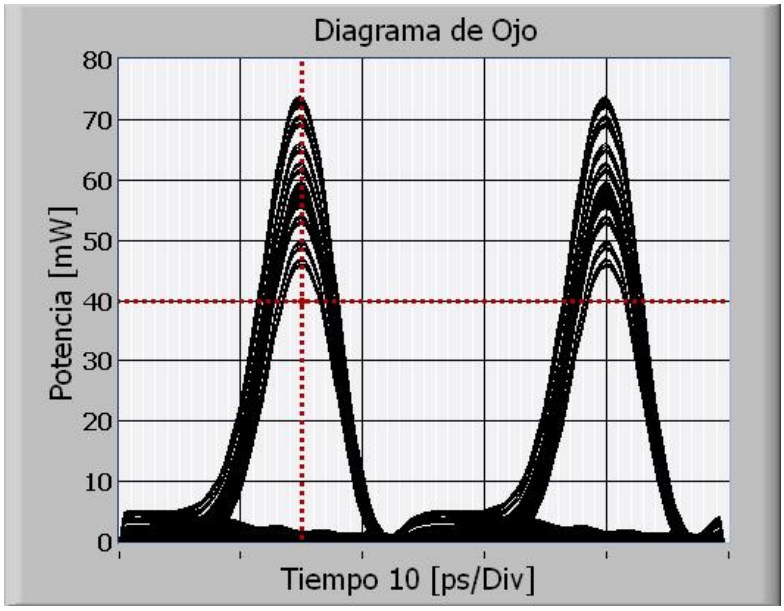


Figura 4.28: Etapa Quinta. Al saturar los SOA's se observa una mejoría notable en el valor de Q y en la apertura del diagrama

Etapa sexta.

En esta etapa se descubre que es posible hallar una relación óptima entre las potencias de las señales de entrada. Durante la etapa anterior todas las pruebas realizadas en el entorno de las potencias revelaron la existencia de un factor entre ellas hallado empíricamente. Hasta cierto punto esto es funcional pues se hicieron pruebas exhaustivas para determinar que es eficaz para un cierto rango de funcionamiento. Al dividir la potencia del pulso entre la potencia de la señal CW hallamos un factor adimensional que las relaciona. Los valores optimizados en este rubro del diseño generan un diagrama de ojo como el de la figura 4.29 donde la distribución superior es prominentemente menor al 50% del valor tope del diagrama y el ojo se observa abierto. En cuanto a la distribución inferior, se observa una disminución de su amplitud en comparación a la etapa anterior aún menor al 10 %. El factor de calidad de este diagrama es de 9.2385 con los siguientes datos de diseño:

Potencia del pulso: 0.336 [mW]
Potencia de la señal de control: 0.277 [mW]:
Corriente en el SOA 1: 0.55005 [A]
Corriente en el SOA 2: 0.55 [A]
Ambos SOA con una longitud de 1 [mm]

El factor de calidad es prácticamente igual al de la etapa anterior y la distribución inferior resulto aminorada.

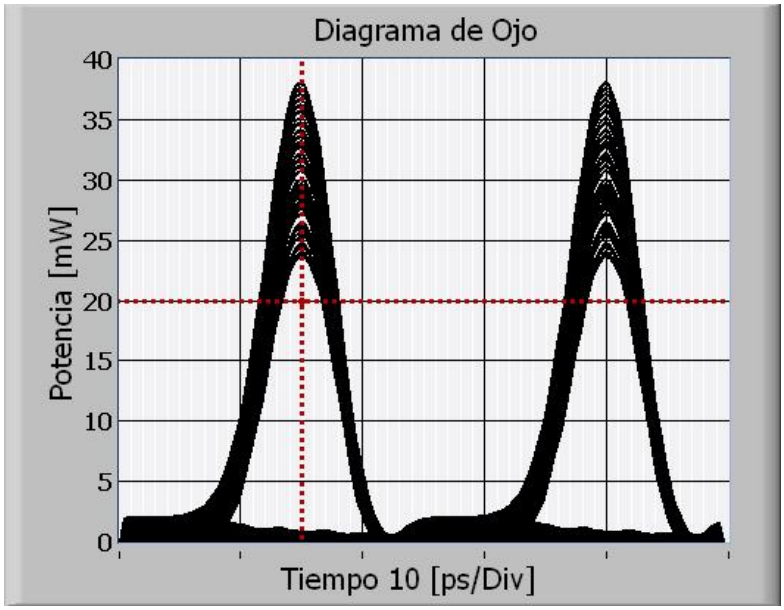


Figura 4.29: Etapa sexta. Con el hallazgo de un adecuado factor de relación entra las potencias de las señales de entrada, el factor Q se eleva considerablemente.

Etapa séptima.

En esta etapa se intenta aplicar un concepto muy básico en las compuertas lógicas. Introducir un bloque más al diseño al agregar un SOA a la salida del SOA. La función de este bloque es parecido a la rectificación de las señales. El bloque funciona como un búffer que dota de una mayor robustez a las características de funcionamiento del modelo. En la figura 4.30 se muestra el modelo optimizado, es necesario incluir un atenuador que permita escalar la salida del MZI y obtenga un nivel adecuado para ingresar al SOA 3.

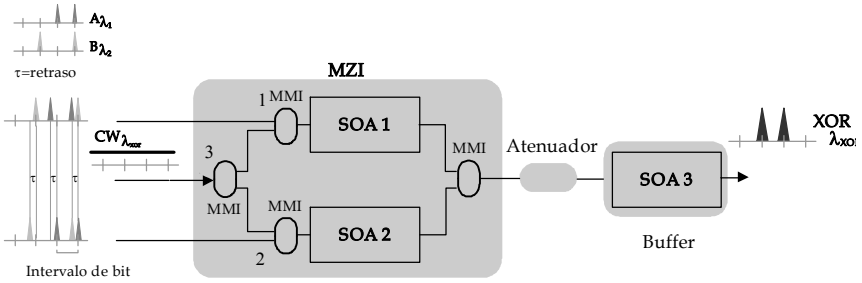


Figura 4.30: Diagrama final de la compuerta donde un bloque más se establece. Un SOA funcionando como búffer e incrementando notablemente el rendimiento de la compuerta.

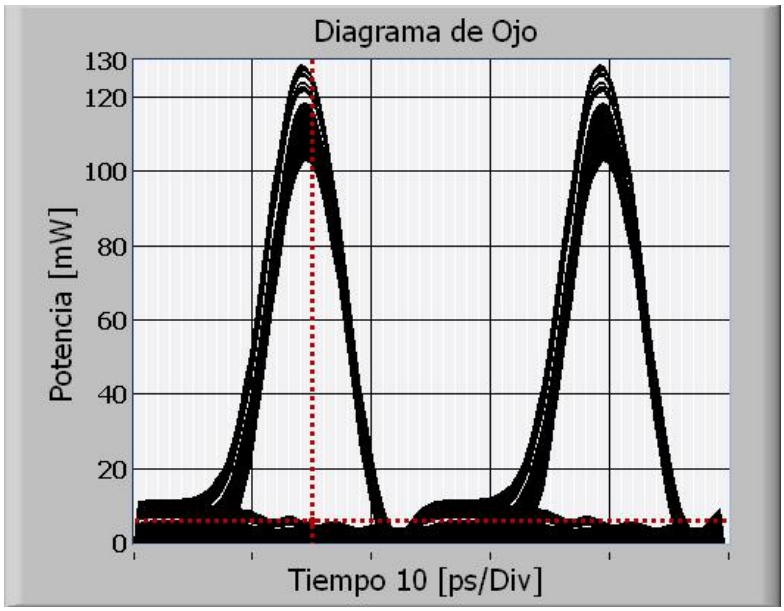


Figura 4.31: Etapa Séptima. Con la inclusión de la nueva etapa del modelo se alcanza un factor Q=12. El diagrama de ojo ostenta un nivel de eficiencia elevada para el modelo de la compuerta.

Los valores optimizados en esta innovación del diseño generan un diagrama de ojo como el de la figura 4.31 donde la distribución superior es ya muy delgada. En cuanto a la distribución inferior, se observa un ligero aumento, poco alarmante, equivalente al 10 %. El factor de calidad de este diagrama es de 12 con los siguientes datos de diseño:

Potencia del pulso: 0.336 [mW]
Potencia de la señal de control: 0.277 [mW]:
Corriente en el SOA 1: 0.55005 [A]
Corriente en el SOA 2: 0.55 [A]
Ambos SOA con una longitud de 1 [mm]
Atenuación de la salida: 26 [dB]
Corriente en el SOA 3: 0.55 [A]
Longitud del SOA 3: 2[mm]

Esta aportación advierte una mejora considerable en el factor Q. El diagrama es exitosamente optimizado, lo que significa una optimización del funcionamiento de la compuerta superior a la esperada. Esta aportación al modelo es consecuencia de una investigación exhaustiva en la forma de optimización del modelo. Con esta sección se concluye con el trabajo de investigación, en la siguiente sección se conceptuará el cumplimiento del objetivo de esta tesis. Por ahora se presenta en la figura 4.32 un cartel desarrollado por el autor de la tesis como herramienta de divulgación de la investigación realizada. Este cartel tiene como objetivo interesar mediaticamente al público en general en el impacto tecnológico de esta investigación. Ahora el lector podrá conocer una parte de la publicidad de la labor de investigación, parte vital para el interés generado sobre el tema en otros investigadores y en el público en general.

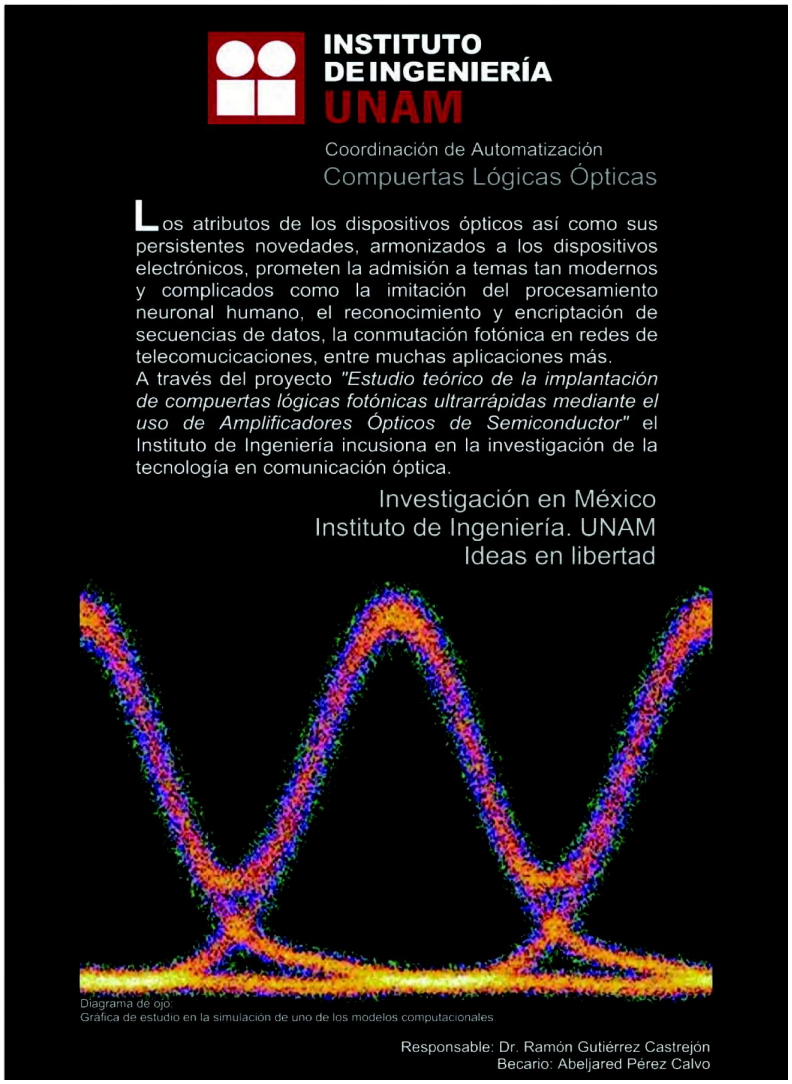


Figura 4.32: Cartel publicitario elaborado para estimular el interés del público en el tema de investigación.

Capítulo 5

Conclusiones

Las diferentes ramas de la ingeniería convergen para modelar soluciones a dilemas de la actividad humana diaria. Una amalgama importante es la opto-electrónica, que constituye una fusión trascendental de dos tópicos ingenieriles amplios para la conclusión de dichos conflictos. Esta combinación injiere una nueva tendencia de investigación que promete alcanzar visionarios logros tecnológicos. Los sistemas ópticos comprenden la creación de una nueva perspectiva para la solución de encrucijadas tecnológicas y este documento de tesis permite introducir al lector en esta incipiente tecnología.

Los proyectos de orden mundial ya no solamente sugieren la comunicación sin fronteras. Ahora se pretende comunicar al mundo con la mayor velocidad posible, con una transferencia de datos más eficaz y sobretodo con nuevas posibilidades de comunicación en verdadero tiempo real. La base para esta misión son los dispositivos ópticos primarios, el estudio de estos dispositivos conforma el sustento de la tecnología óptica. A través de los capítulos que conforman esta tesis se ha estudiado, dilucidado, clasificado y experimentado sobre el conocimiento existente en cuanto a las compuertas lógicas ultrarrápidas. El aborde al estudio de las compuertas fotónicas se llevó a cabo de forma gradual, permitiendo al lector empaparse de la teoría que sustenta el funcionamiento de las compuertas fotónicas. Se estudió su comportamiento lógico, los fenómenos físicos que intervienen en su funcionamiento, así como los diferentes modelos que existen para su elaboración.

Se presentó de manera detallada el elemento central del diseño de las compuertas lógicas fotónicas, el SOA. Los amplificadores ópticos de semiconductor son dispositivos que se revelan en contra de la desestima científica, pues al ser malos dispositivos lineales eran tachados de dispositivos improductivos. Ahora los SOA's favorecen el desarrollo de la tecnología óptica gracias a la razón por la cual fueron desdeñados; su no linelidad. Los efectos no lineales de los SOA's los colocan en una posición privilegiada, pues como se estudió en el capítulo 2, estas propiedades y las dinámicas de los fenómenos actuantes permiten los efectos de XGM y XPM, entre otros, que coadyuvan a la formación de diversos diseños para la creación de compuertas lógicas. Al exponer tal información quedaron eficazmente verificados los primeros dos tópicos circunscritos en el objetivo de la tesis:

1. Referenciar la teoría básica que rige el comportamiento lógico de las compuertas
2. Explicar el funcionamiento del dispositivo primario para la construcción de compuertas lógicas fotónicas. El SOA

Para dar cabal cumplimiento al tercer tópico del objetivo, se realizó una laboriosa investigación sobre los diferentes modelos que existen de las compuertas lógicas fotónicas. En el capítulo 3 se presentó la información recopilada en tablas condensadas, en las cuales se expresa para las compuertas XOR, XNOR, OR, NOR, AND y NAND. Los condensados contienen las características

de funcionamiento y operación de cada modelo, las configuraciones en las que se apoyan y las ventajas que cada modelo posee. Con base en esta investigación y tomando en cuenta una gran cantidad de variables, se tomó la decisión de elegir la compuerta XOR basada en una configuración MZI diferencial como modelo principal de estudio y simulación. La compuerta XOR fue elegida por su robustez lógica, pues las demás compuertas lógicas pueden ser construidas a partir de esta compuerta. Además su construcción esta basada en SOA's y su configuración esta dispuesta como un MZI, dando como resultado que los fenómenos actuantes en la física de esta configuración sean XPM y XGM. Fenómenos que han sido ampliamente estudiados en el los capítulos del documento y que proveen de sencillez y eficacia al funcionamiento de la compuerta. Gracias a la configuración utilizada y a que el modelo esta basado en SOA's, la compuerta hereda las características más notables de estos dispositivos: transparencia a la tasa de bits y al formato original de la señal, insensibilidad a la polarización de la señal de entrada, no degradar la relación de extinción de la señal de salida lo que hace posible la conexión en serie de estos dispositivos, baja potencia para la entrada, un ancho de banda considerable, conversión a longitudes de onda mayores y a menores, bajo ruido, además de que es muy viable la implementación por su sencillez de modelado y el bajo costo en comparación a otros dispositivos ópticos. Bondades que a pesar de no ser ideales resultan equilibradas y aceptables en niveles estándares de funcionamiento.

Habiéndose elegido la compuerta XOR, se dio paso a la simulación del modelo. La plataforma utilizada para tal fin es un programa en boga en la comunidad científica por su versatilidad y amabilidad de programación. LabVIEW© resultó ser un simulador adecuado para analizar el rendimiento de la compuerta. El programa en el cual se basó la simulación fue desarrollado con antelación por el equipo de investigación que auspicia esta tesis. La ejecución del modelo seleccionado en la plataforma de simulación fue hecha por el autor de la tesis. Posteriormente se dio paso a la optimización de los parámetros de modelado de la simulación. Los distintos valores en las corrientes del SOA, su longitud, y demás factores de diseño. Aunados a la potencia de las señales de entrada, el filtrado y muy destacadamente a la inclusión de una nueva etapa del modelo.

Venturosamente la simulación de la compuerta fotónica XOR rebasó las expectativas de los tópicos contenidos en el objetivo general de la tesis. La compuerta simulada rinde óptimamente a 40 Gb/s, cuatro veces más de la velocidad planteada originalmente. Además la viabilidad de la implantación de la compuerta hace que la etapa consecuente al tema de esta tesis se observe más cercana. Es posible entonces aseverar que el objetivo de esta tesis esta íntegramente cumplido, lo que beneficia no solamente al equipo de trabajo, sino que comprende una pequeña contribución a la investigación que se realiza en la máxima casa de estudios en México y América Latina, la UNAM.

De manera personal, el autor y el director de esta tesis nos hallamos complacidos con sus resultados y esperamos sean de utilidad en la nueva forma de ejercer la ingeniería y la investigación en México.

Bibliografía

[1] Adel S. Sedra. *Dispositivos electrónicos y amplificación de señales*. Ed. Mc Graw-Hill S.A. de C.V., México, 1993. ed. en español por Denio A. Topete pp.210-226.

[2] L. Nashelsky. *Fundamentos de Tecnología Digital*. Ed. Limusa S.A. de C.V., México, 1993. ed. en español por David Chong Chong pp. 182-190.

[3] Thomas L. Floyd. *Fundamentos de Electrónica Digital*. Ed. Limusa S.A. de C.V., México, 1996. ed. en español por Roberto R. García pp.112-14, 182-190, 357-359.

[4] M. Herenstein. *Microelectronic circuits and devices*. Prentice Hall, 2a ed., U.S.A., 1996. pp. 1029-1033.

[5] G. P. Agrawal. *Fiber-Optic Communication Systems*. Wiley Series in Microwave and Optical Engineering. John Wiley, 2a ed., U.S.A., 1997. pp. 1-6,172,210-211.

[6] G. P. Agrawal. *Fiber-Optic Communication Systems*. Wiley Series in Microwave and Optical Engineering. John Wiley, 1era ed., U.S.A., 1992. pp. 329-337.

[7] M. J. Adams, D. A. O. Davies, M. C. Tatham, M. A. Fisher. Nonlinearities in semiconductor laser amplifiers. *Optical and Quantum Electronics*, 27:1–13, 1995.

[8] G. P. Agrawal, N. K. Dutta. *Semiconductor Lasers*. Wiley Series in Microwave and Optical Engineering. John Wiley, 2a ed., U.S.A., 1993. pp. 210-211.

[9] J. Leuthold. *Advanced indium-phosphide waveguide Mach-Zehnder interferometer all-optical switches and wavelength converters*, volume 12 of *Series in Quantum Electronics*. Hartung-Gorre, Konstanz, 1999. ETH, Zurich, Ph.D. Dissertation.

[10] G. Keiser. *Optical Fiber Communications*. Electrical Engineering Series. Mc Graw-Hill, 3era ed., Singapur, 2000. pp. 282-287,554-557.

[11] C. H. Henry. Theory of linewidth of semiconductor lasers. *IEEE Journal of Quantum Electronics*, 18(2):259–264, feb 1982.

[12] R. Inohara, K. Nishimura, et.al. Experimental analysis of cross-phase modulation and cross-gain modulation in soa-injecting cw assist light. *IEEE Photonics Technology Letters*, 15(9):1192–1194, sept 2003.

[13] J. Mørk, M. L. Nielsen, T. W. Berg. The dynamics of semiconductor optical amplifiers: modeling and applications. *Optics and Photonics News*, 14(7):42–48, 2003.

[14] R.P. Schmid, Schneider, J. Reif. Optical processing on a femtosecond time scale. *Optics communications*, 207:155–160, ene. 2002.

[15] A. Sharaiha, J. Topomondzo, P. Morel. All-optical logic AND-NOR gate with three inputs based on cross-gain modulation in a semiconductor optical amplifier. *Optics communications*, 265:322–325, mar. 2006.

[16] H. Dong, H. Sun, N.K. Dutta, et.al. 80 Gb/s All-optical logic AND operation using Mach-Zehnder interferometer with differential scheme. *Optics communications*, 265:79–83, feb. 2006.

[17] Y. Zhou, J. Wu, J. Lin. A novel 40Gb/s all-optical XOR logic gates. *IEEE Electronics Letters*, pages 995–996, Ago. 2004.

[18] K. E. Stubkjaer. Semiconductor optical amplifier-based all-optical gates for high-speed optical processing. *IEEE Journal of Quantum Electronics*, 6(6):1428–1435, dic. 2000.

[19] S. A. Hamilton, B.S. Robinson, et.al. 100Gb/s optical time-division multiplexed networks. *Journal of Lightwave Technology*, 20(12):2086–2088, dic 2002.

[20] k.H. Kim. Wide-area real-time distributed computing in a tightly managed optical grid an optiputer version. *Computer society*, 18(AINA 04):1–11, ene 2004.

[21] G. Berrettini, A. Simi, A. Malacarne, et.al. Ultrafast integrable and reconfigurable xnor, and,nor, and not photonic logic gate. *IEEE Photonics Technology Letters*, 18(8):917–919, Abril 2006.

[22] Zhihong Li. Ultrahigh-speed reconfigurable logic gates based on four-wave mixing in a semiconductor optical amplifier. *IEEE Photonics Technology Letters*, 18(12):1341–1343, jun. 2006.

[23] H. Soto, E. Álvarez, L. Occhi, et.al. Design of an all-optical NOT XOR gate based on cross-polarization modulation in a semiconductor optical amplifier. *Optics communications*, 237:121–131, mar. 2004.

[24] Liuyan Han, H. Zhang, et.al. All optical NOR and OR gates using cross polarization modulation in a single SOA. *IEEE Letters*, pages 438–439, mayo 2005.

[25] S. H. Kim, J. H. Kim, et.al. All-Optical Logic And in a SOA-Based Mach-Zehnder All-Optical Wavelength Converter. *IEEE Letters*, pages 117–118, 2000.

[26] J. H. Kim, B. C. Kim, Y. T. Byun, Y. M. Jhon. All-optical and gate using cross-gain modulation in semiconductor optical amplifiers. *Japanese Journal of Applied Physics*, 43(2):608–610, feb. 2004.

[27] M. Zhang, L. Wang, P. Ye. All-optical XOR logic gates: Technologies and experiment demonstrations. *Optics communications*, 163:519–524, mayo 2005.

[28] R. Gutiérrez-Castrejón, M. Duelk, St. Fischer, G. Guekos. Novel scheme for optical time-division demultiplexing using a delayed interferometer. *Optics Communications*, 192:245–254, May 2001.

[29] Xuetian Huang, Min Zhang, Lin Wang. Novel scheme of 40 Gb/s all-optical NOT gate based on SOA-assisted sagnac interferometer. *IEEE*, 0-7803-8647-7/04:621–624, Jul. 2004.

[30] N. Deng, K. Chan, Chun-Kit Chan, et.al. An all-optical XOR logic gate for high-speed RZ-DPSK signals by FWM in semiconductor optical amplifier. *IEEE Journal of Quantum Electronics*, 12(4):702–707, mar 2006.

[31] K.E. Zoiros, G. Papadopoulos, T. Houbavlis, G.T. Kanellos. Theoretical analysis and performance investigation of ultrafast all-optical boolean XOR gate with semiconductor optical amplifier-assisted sagnac interferometer. *Optics Communications*, 258:114–134, jul. 2006.

[32] K. Zoiros, T. Houbavlis, K. Machos, H. Avramopoulos et.al. 10 GHz boolean XOR with semiconductor optical ampllfier fiber sagnac gate. *IEEE letters*, page 379, ene 1999.

[33] J.-Y. Kim, J.M. Kang, T.Y. Kim, S.K. Han. 10 Gbits all-optical composite logic gates with XOR, NOR, OR and NAND functions using SOA-MZI structures. *IEEE Electronics Letters*, 42(5):1–2, Mar. 2006.

[34] Q. Wang, G. Zhu, H. Chen, K. Dutta, et.al. Study of all-optical XOR using mach-zehnder interferometer and differential scheme. *IEEE Journal of Quantum Electronics*, 40(6):703–710, jun. 2004.

[35] T. Houbavlis, K.E. Zoiros, et.al. Performance analisys of ultrafast all-optical boolean XOR gate using semiconductor optical amplifier-based mach-zender interferometer. *Optics Communications*, 232:179–199, Dic. 2003.

[36] H. Dong, H. Sun, N.K. Dutta, et.al. XOR performance of a quantum dot semiconductor optical amplifier based Mach-Zehnder interferometer *Optics communications*, 13:1892–1899, Ene. 2005.

[37] S. Kumar, A.E. Willner. All optical XNOR gate using simultaneous four-wave mixing and cross-gain modulation in SOA. *IEEE*, 0-7803-8557-8/04:913–914, Ago. 2004.

[38] H. Dong, H. Sun, N.K. Dutta, et.al. All-optical logic OR gate using SOA and delayed interferometer. *Optics communications*, 260:81–86, Oct. 2005.

[39] S.H. Kim, J.M. Kim, Y.T. Byun, et.al. All-optical NAND gate using cross-gain modulation in semiconductor optical amplifiers. *IEEE Electronics Letters*, 41(18):1–2, Sep. 2005.

[40] S. Fisher. Vesatile All-optical interferomic switch for optical telecommunication systems. *Quantum Electronics*, 20, Alemania, 2000.

[41] R. Gutiérrez-Castrejón, M. Duelk, P. Bernasconi. A versatile modular computational tool for complex optoelectronic integrated circuits simulation. *Optical and Quantum Electronics*, 38:1125–1134, Nov. 2006.