

# U N I V E R S I D A D  N A C I O N A L
# A U T Ó N O M A  D E  M É X I C O

## F A C U L T A D  D E  I N G E N I E R I A

**DISEÑO Y CONSTRUCCIÓN DE UNA TARJETA ELECTRÓNICA PARA REGISTRO Y ESTUDIO VOLCÁNICO BASÁNDOSE EN MICROCONTROLADOR**

**T E S I S**

**QUE PARA OBTENER EL TITULO DE:**

**INGENIERO ELÉCTRICO ELECTRÓNICO**

**P R E S E N T A:**

**E D G A R  M O T A  P É R E Z**




**D I R E C T O R  D E  T E S I S:**

**ING. ALEJANDRO SOSA FUENTES**

**México D.F. 2006**

# *AGRADECIMIENTOS*


***A Dios...***

*Por brindarme la oportunidad de vivir y trasmitirme enseñanzas, aunque en el momento no las comprenda del todo.*

***A mis padres…***

*Por saber guiar y apoyar al más complicado de sus hijos. Pese a que no siempre estamos de acuerdo y que hemos pasado momentos difíciles en muchos sentido; el respeto, el apoyo y sobretodo el amor es mutuo e inquebrantable.*

*¡ ¡ ¡ Los quiero mucho ! ! !*

***A mis hermanos…***

*Por su solidaridad y comprensión. Por su tolerancia*

*¡ También los quiero mucho!*

***Al Ingeniero Javier González Prado…***

*Quién me apoyó en muchos sentidos; en lo técnico, en lo personal, en lo humano, en lo moral. Él encabeza a las pocas personas que vieron con buenos ojos esto.*

*Con toda mi admiración, cariño y respeto, para alguien que ha sabido ser maestro, consejero y buen amigo.*

***Al ingeniero Alejandro Sosa Fuentes…***

*Por dirigir mi trabajo de tesis, apoyarme y transmitirme un poco de su experiencia laboral.*

***A la Universidad…***

*Que en conjunto con profesores, compañeros de clases y amigos, han contribuido en enriquecer mi formación tanto personal como profesional.*

# DISEÑO Y CONSTRUCCIÓN DE UNA TARJETA ELECTRÓNICA PARA REGISTRO Y ESTUDIO VOLCÁNICO BASÁNDOSE EN MICROCONTROLADOR

**INTRODUCCIÓN** **1**

**CAPÍTULO 1 PANORAMA GENERAL** **5**
Antecedentes 6
1.1. Localización y características de las estaciones de registro 6
1.2. Descripción del elemento primario 16
1.2.1. Principios de operación 16
1.2.2. Pruebas de laboratorio 19
1.2.3. La instalación y seguridad 21
1.2.4. Conversión de las lecturas a ángulos de inclinación y temperatura 22
1.2.5. Mejoras 23
1.3. Características de operación de la tarjeta de adquisición de parámetros actual 23
1.3.1. Antecedentes 23
1.3.2. Módulo de alimentación 24
1.3.3. Módulo de acoplamiento tarjeta electrónica-inclinómetro 25
1.3.4. Módulo de adquisición y transmisión de datos 26
1.3.5. Módulo de control 29
1.4. Descripción del software de captura y gráficas actuales 32
1.4.1. Porky 33
1.4.2. Bob2000 34

**CAPÍTULO 2 DESCRIPCIÓN DEL SISTEMA PROPUESTO** **37**
Descripción global 38
2.1. Fuente de alimentación 39
2.2. Selección del microcontrolador 41
2.2.1. Microprocesador y microcontrolador 41
2.2.2. Arquitectura de microcontroladores 41
2.2.3. El procesador 45
2.2.4. Familia de los PIC’s 47
2.2.5. Características del microcontrolador elegido 48
2.3. Multiplexor analógico 50
2.4. Conversión analógica digital 51
2.4.1. Introducción 51
2.4.2. Técnicas de conversión 52
2.4.3. Elección del convertidor 55
2.5. Norma de transmisión 57
2.5.1. Introducción 57

2.5.2. Interfaz RS – 232C 57
2.5.3. Protocolo de comunicación 61
2.6. Visualización de datos (display) 62
2.6.1. Características de la LCD 63
2.6.2. Memoria de la LCD 64
2.6.3. Bus de datos y de control 66
2.6.4. Temporización 68

**CAPÍTULO 3 DISEÑO Y PROGRAMACIÓN 71**
3.1. Hardware 72
3.1.1. Fuente de alimentación 72
3.1.1.1. Fuente de ± 5 V 72
3.1.1.2. Fuente de ± 12 V 74
3.1.2. Acoplamiento sensor – tarjeta 77
3.1.3. Selección de variables analógicas y Convertidor analógico digital 79
3.1.3.1. Convertidor analógico digital (sección analógica) 79
3.1.3.2. Convertidor analógico digital (sección digital) 83
3.1.4. Microcontrolador 86
3.1.4.1. Organización de la memoria 86
3.1.4.2. Contador de programa y pila (stack) 91
3.1.4.3. Direccionamiento directo e indirecto 91
3.1.4.4. Puertos de entrada/salida 91
3.1.4.5. Módulo TMR0 95
3.1.4.6. Módulo USART 96
3.1.4.7. Interrupciones 99
3.1.5. Interfaz RS232 100
3.2. Software 101
3.2.1. Software de programación 101
3.2.2. Programación asociada al sistema 106
3.2.2.1. Programa principal 106
3.2.2.2. Servicio de interrupción 112
3.2.2.3 Manejo de la LCD y sus mensajes 118
3.2.2.4. Operaciones 122
3.3. Integración Hardware – software 125

**CAPÍTULO 4 RESULTADOS 133**
4.1. Pruebas 134

**CONCLUSIONES 141**

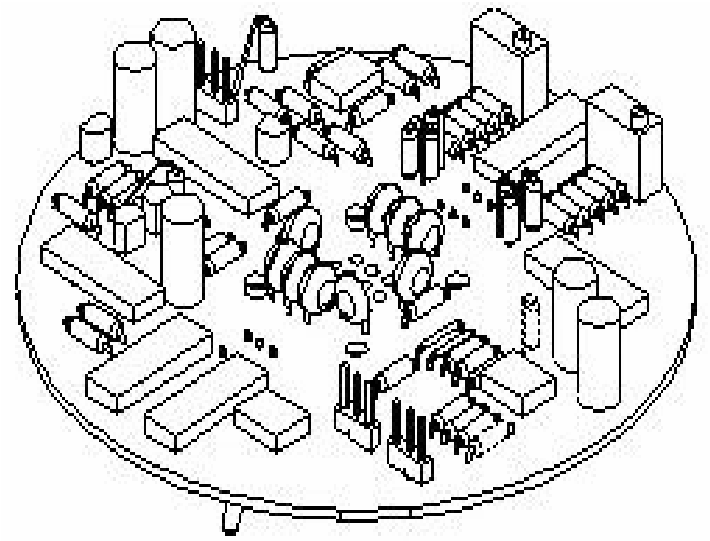
**BIBLIOGRAFÍA 147**

**APÉNDICES 151**

**CONTENIDO**


A Conjunto de instrucciones del microcontrolador
B Parámetros característicos del sensor
C Nomenclatura abreviada de las estaciones
D Código fuente del programa
E Hojas de especificaciones de los componentes

**CONTENIDO**



# INTRODUCCIÓN

# INTRODUCCIÓN

Uno de los espectáculos más impresionantes de la naturaleza es sin duda la erupción de un volcán. No obstante, produce resultados catastróficos debido al material que arroja y los sismos que provoca, pero no todo es perjudicial, pues este tipo de fenómeno natural genera una gran riqueza en cuanto a recursos minerales y geotérmicos.

Desde un punto de vista científico, a un volcán se le puede definir como la ruptura de la corteza terrestre cuyo espesor mide por debajo del océano de 5 a 6 km, según Mohorovicic, en la corteza continental de 30 a 40 y en las montañas puede superar los 70 km de espesor, por la cual sube el magma. Debido a las altas presiones, tanto la corteza terrestre como el manto rocoso de su interior se funden y fluyen por una chimenea, como si fueran líquidos con temperaturas mayores de 1000°C.

México es un país cuya superficie está formada por una vasta altiplanicie rodeada de cadenas montañosas, con una extensa gama de volcanes de distintos tipos; viejos, jóvenes, gigantescos, sumamente pequeños, etc. A lo largo de la historia de México la actividad volcánica ha desempeñado un papel significativo, pues nuestro país se encuentra ubicado en la zona denominada Cinturón de fuego (costas del Océano Pacífico, zona donde se encuentran el 60% de los volcanes actuales activos).

Se han llegado a contar un poco más de 2000 volcanes en el territorio mexicano. La mayoría de estos volcanes ya no son activos y no representan peligro alguno. Los principales volcanes activos son (figura I): Tres Vírgenes, en Baja California Sur; Bárcena y Everman, en las islas Revillagigedo; Ceboruco y Sangangüey, en Nayarit; la Primavera en Jalisco; el Volcán de Colima, en la frontera de Jalisco y Colima; Paricutín y Jorullo, en Michoacán; el Popocatépetl, en los estados de México y Puebla; los Humeros y Pico de Orizaba (Citlaltépetl); en los estados de Puebla y Veracruz, San Martín Tuxtla, en Veracruz; y el Chichón y Tacaná, en Chiapas. Existen más volcanes de los cuales se conoce poco de su nivel de actividad.

De la lista de volcanes mencionados con anterioridad, el que ha tomado mayor relevancia en estos últimos años ha sido sin duda el Popocatépetl, debido a la actividad que ha presentado desde 1994 y por las poblaciones aledañas a él, pues representa un alto riesgo. Para enfrentar este tipo de situaciones el gobierno Mexicano cuenta con una dependencia llamada SINAPROC (Sistema Nacional de Protección Civil), ésta se encarga de informar a la población con la finalidad de alertarla y prevenirla de cualquier siniestro que pudiese ocurrir y, en su caso, brindarle alojamiento temporal en otro sitio si fuese necesario. En este caso es Protección Civil de Amecameca, Estado de México, quién participa directamente en estas labores.

SINAPROC lleva a cabo esta toma de decisiones con base en un organismo que representa su parte científica y técnica, el Centro Nacional de Prevención de Desastres, CENAPRED. Es decir, la tarea de CENAPRED se enfoca hacia el estudio y la investigación del fenómeno; así como de la interpretación de los datos que recaba. De esta manera, los datos recibidos son interpretados y enviados a Protección Civil para que ésta cumpla su función como dependencia de difusión y traslado de la población civil si es el caso.




Figura I Localización de los volcanes que han presentado actividad reciente en México.

Para que CENAPRED pueda realizar ese estudio del que se ha hablado, se tienen montadas tres estaciones de estudio hidrometeorológico y detección de flujos de agua, ceniza y rocas; dos están en la ladera norte del volcán y son para cada una de las barrancas que descienden del glaciar. La tercera estación se encuentra en la unión de las dos barrancas y cuesta abajo. Los estudios mencionados con anterioridad son un proyecto conjunto con el U.S. Geological Survey.

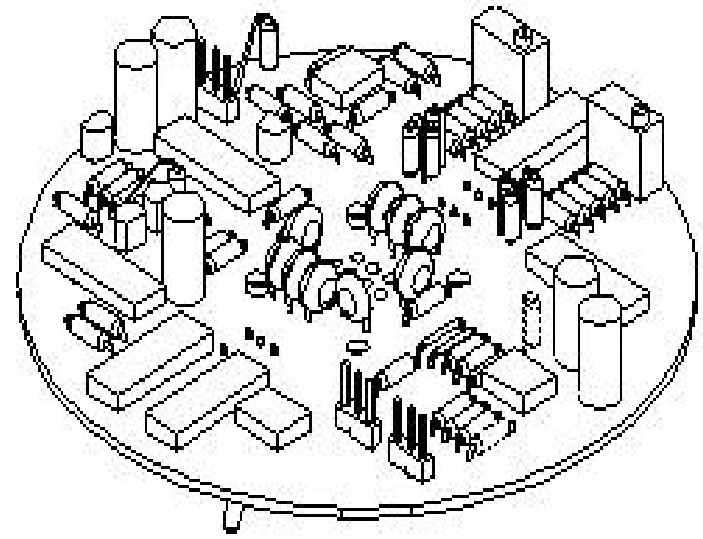
Por otro lado cuenta con otras seis estaciones que se encuentran instrumentadas con equipos que permiten estudiar sismos y fenómenos de carácter geodésico, deformación de suelo. Así como una cámara de video para observar el comportamiento del volcán.

Sin embargo, el equipo que está destinado para la adquisición de la información referente al registro de la deformación del suelo no ha operado como se esperaba en los últimos años, incluso, algunas tarjetas han salido de operación. Por ende, el área de Instrumentación y Monitoreo Volcánico de CENAPRED se ha dado a la tarea de diseñar y construir un sistema electrónico que permita cubrir esa necesidad.

En este trabajo se presenta el diseño y programación del sistema que sea capaz de realizar la tarea descrita en el párrafo anterior, con la firme intención de mejorar el

sistema que se encuentra operando actualmente en las estaciones instaladas en el volcán Popocátepetl y pueda ser empleado para cualquier otro volcán en estudio.

# CAPÍTULO 1



# PANORAMA GENERAL

# CAPÍTULO 1 PANORAMA GENERAL

Antecedentes

En este primer capítulo se presenta un preámbulo de cómo están conformadas las estaciones que permiten al CENAPRED estudiar el comportamiento del Volcán Popocatépetl. Así mismo, se describe el elemento primario de todo el sistema que originó el propósito de este trabajo, el sensor. Se analizan sus elementos más sobresalientes, como su estructura básica, instalación, pruebas, seguridad y principio de operación. Posteriormente, se describe minuciosamente la operación de la tarjeta electrónica que opera actualmente para la adquisición de los parámetros de interés. El capítulo culmina con una puntualización del software de captura y graficación, que opera actualmente.

## 1.1. Localización y características de las estaciones de registro

El CENAPRED cuenta con nueve estaciones donde se encuentra el equipo que permite hacer los diferentes registros que necesita para el estudio de los distintos fenómenos naturales como son sismos, deformación del suelo, hidrometeorológico y detección de flujos; los cuales están relacionados con la actividad del volcán. Dichas estaciones son de dos tipos: A y B.

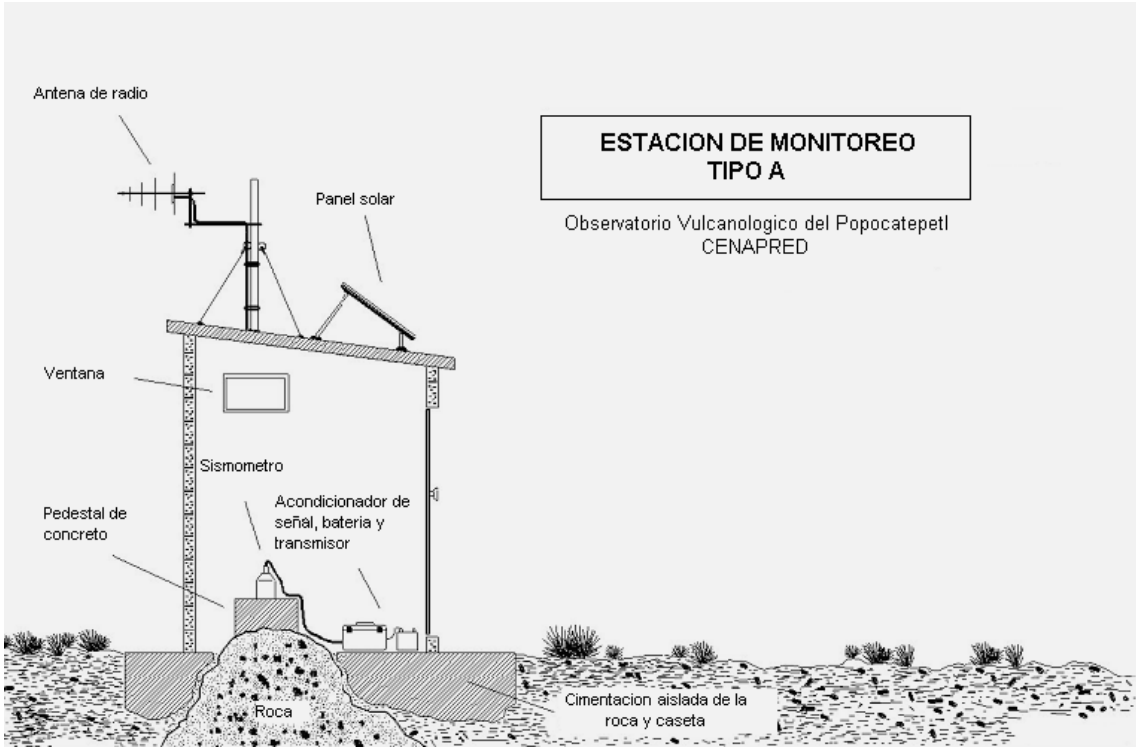



Figura 1.1a Estación de registro tipo A.

La estación de tipo A es una caseta especial de resguardo construida con mampostería que protege a los equipos contra vandalismo y del medio ambiente (pues están a menos de 4000 m de altura), sirve a su vez de protección y seguridad al personal que opera y mantiene las estaciones. Las casetas cuentan con una puerta metálica de acceso y pequeñas ventilas. Algunas de estas estaciones cuentan con una cerca de protección mediante malla ciclónica ahulada. La figura 1.1a muestra un diagrama esquemático de este tipo de estación.

La estación tipo B, mostrada en la figura 1.1b, es una instalación temporal en el campo de forma subterránea, dichas estaciones tienen la característica de estar a una gran altitud (más de 4000 metros de altura y a menos de 3 km del cráter del volcán). La instalación fue subterránea por lo inaccesible y riesgoso de su ubicación, además de la dificultad de subir los materiales y construir una caseta formal.

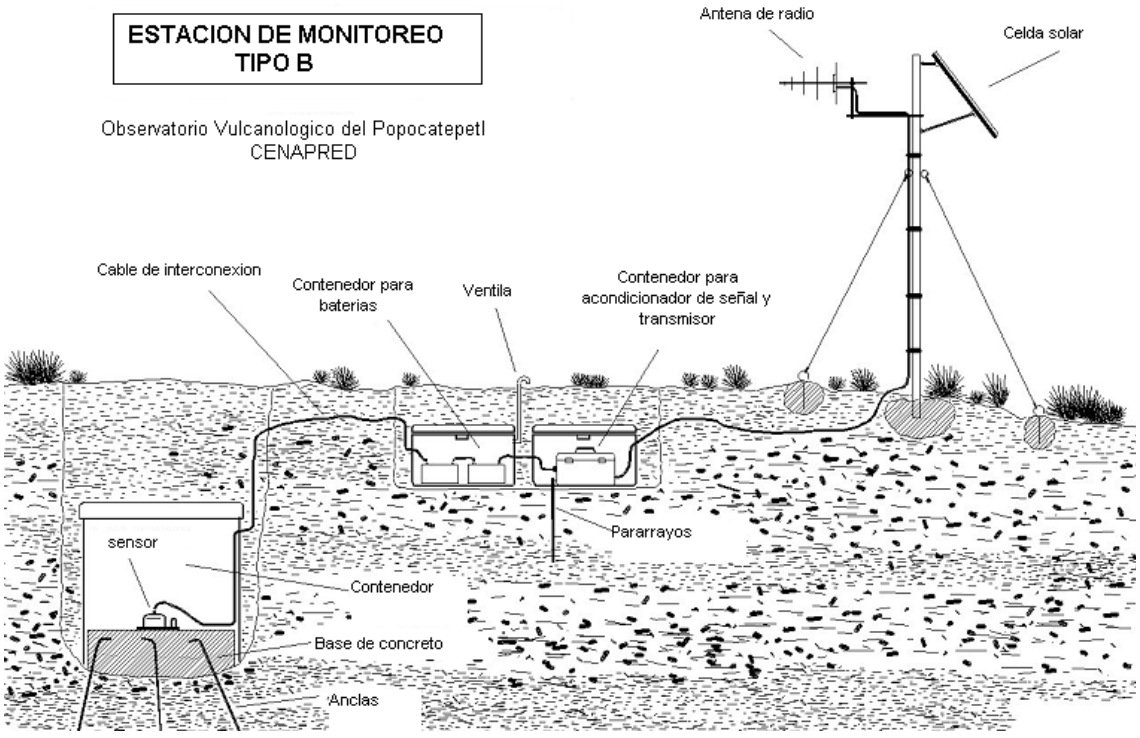



Figura 1.1b. Estación de registro tipo B.

Las estaciones antes mencionadas están ubicadas de acuerdo a un estudio previo de investigadores (geofísicos, volcanólogos, etc.) que a su consideración, son los sitios donde puede analizarse mejor el comportamiento del volcán. Otro aspecto que influye para su instalación es la disminución de peligro para subir y llegar a ellas, pues esto es indispensable porque se requiere hacer visitas a dichas estaciones con objeto de mantenimiento. Sin embargo, aunque haya un fácil ascenso y sea el lugar propicio para el estudio del volcán, pero no hay una línea directa de comunicación entre la estación y el CENAPRED, o alguna repetidora, no se puede instalar la estación en ese lugar. Por lo que el aspecto de enlace de comunicaciones juega un papel importante. La figura 1.1c muestra un mapa de la ubicación de las estaciones de registro y su clave de identificación se encuentra en el apéndice C.

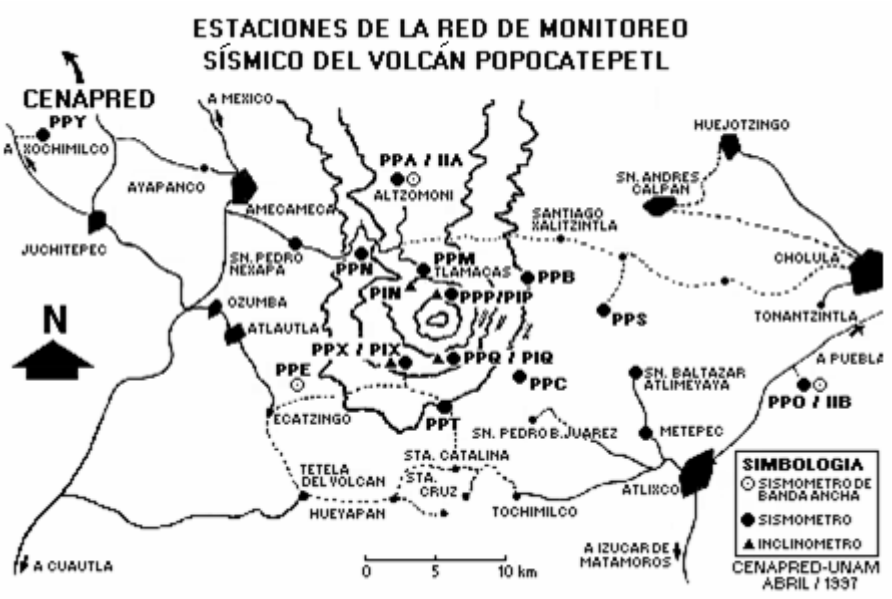



Figura 1.1c. Muestra la ubicación de las estaciones de la red de estudio volcánico.

Existe otro tipo de estación que se emplea para la detección de flujos (figura 1.1d), no obstante, este tipo de estación pude incorporarse a cualquiera de las otras dos que se mencionaron con anterioridad. Esta clase de estaciones se han instalado en base a diversos estudios de riesgo realizados al sitio, lo que indica que es posible que se generen lahares, ya sea por una intensa precipitación pluvial en la temporada de lluvia, o por la fundición del glaciar durante una erupción del volcán. Lo que produce en ambos casos flujos de agua, ceniza y rocas que escurrirían a lo largo de las barrancas.

Además de las estaciones que se encuentran en el volcán, CENAPRED cuenta con otras tres estaciones cuya característica común e importante entre ellas es que son estaciones repetidoras de estaciones que no tienen vista directa hacia el CENAPRED.
Estas estaciones se encuentran ubicadas en los cerros de Altzomoni y Tlamacas en el Estado de México, con 4000 y 3980 metros sobre el nivel del mar (m.s.n.m); y en el cerro de Caló en Puebla a 2500 m.s.n.m.

De manera general, las estaciones instaladas en el volcán están conformadas por los siguientes aparatos:

- *Sensores*: que son sismómetros de periodo corto, sismómetros de banda ancha, geófonos, pluviómetros, inclinómetros. En una estación pueden estar todos a algunos de ellos.
- *Equipo acondicionador*: integrado por las etapas de modulación, filtrado y amplificación.
- *Sistema de alimentación*: paneles solares, controladores de carga y baterías
- *Equipo de comunicaciones:* Antenas y radios transmisores y receptores (VHF o UHF).

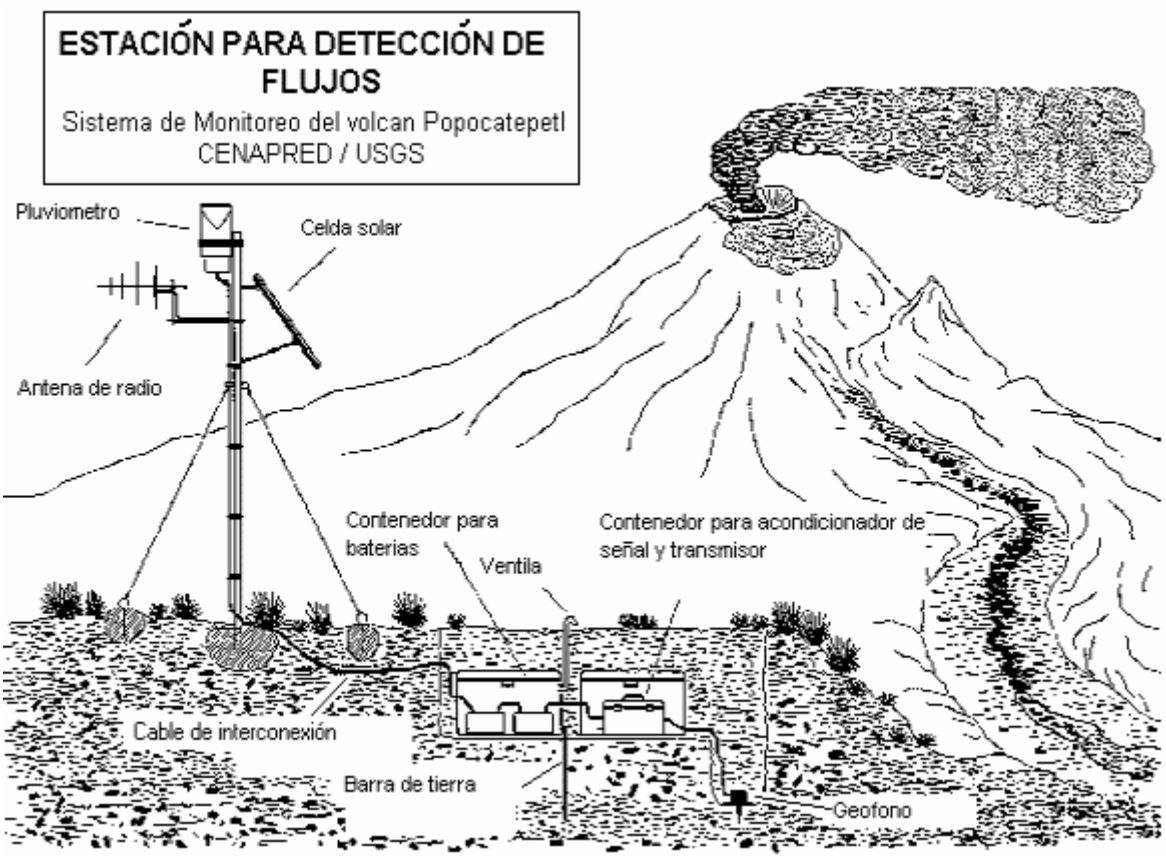



Figura 1.1d. Estación para detección de flujos.

En la tabla 1.1 se muestran las estaciones que están instaladas en el volcán Popocatépetl, en ella se indica con qué instrumentos cuentan, sus coordenadas geográficas de latitud y longitud, así como la altitud medida en metros sobre el nivel del mar, fecha de instalación y demás aspectos que se incluyen en dicha tabla.

En dicha tabla se mencionan instrumentos de medición como pluviómetros, géofonos, sismómetros e inclinómetros. A continuación se presentan algunas definiciones de estos equipos, con la finalidad de entender la razón de ser de éstos en las estaciones de registro.

- Sismómetros

Aunque en la práctica se suele manejar de forma indistinta el término sismógrafo y sismómetro, es bueno marcar la diferencia entre ambos. El sismómetro es el instrumento que registra los movimientos de la superficie de la tierra en función del tiempo y que son causados por ondas sísmicas (terremotos). Un sismómetro el componente principal de un sismógrafo, pues es el sensor que percibe y traduce las ondas sísmicas en pulsos eléctricos, es decir, responde al movimiento del suelo. De este modo el sismógrafo es el instrumento que dibuja la gráfica del comportamiento de las ondas sísmicas.

| NOMBRE Y TIPO DE ESTACIÓN | LOCALIZACIÓN | ALTITUD (en metros) | FECHA DE INSTALACIÓN | EQUIPOS | |
|---|---|---|---|---|---|
| | | | | Sísmico | Deformación y flujos |
| Canario (Tipo A) | Refugio el Canario Latitud: 19.0412° norte Longitud: 98.6280° oeste | 4170 | Enero de 1995 | **Periodo corto**: Sismómetro triaxial Mark L-4C-3D de 1 Hz; Acondicionador TH13 Kinemetrics; Equipo de transmisión: Monitron UHF Potencia de transmisión: 1 W **Banda ancha**: Sensor CMG-40T Guralp; Codificador digital Monitron (Encoder) DE-10; **Decodificador digital Monitron (Decoder) DD-10** Potencia de transmisión:: 2 W | **Inclinométrico:** Sensor 701-2A Applied Geomechanics **Equipo de transmisión:** Motorola Handy Talkie **Detector acústico de flujos:** Geófono de 10 –250 Hz Pluviómetro Ambos con una potencia de transmisión de 4 W. |
| Chipiquixtle (Tipo A) | Arenales ladera suroeste del Volcán, Chipiquixtle Latitud: 19.0088° norte Longitud: 98.6566° oeste | 3980 | Octubre de 1994 | **Periodo corto**: Sismómetro triaxial Mark L-4C-3D de 1 Hz Acondicionador TH13 Kinemetrics Equipo de transmisión: Monitron Potencia: 1 W **Banda ancha**: Sensor CMG-40 Guralp; Codificador digital (Encoder) DE-10; Decodificador digital (Decoder) DD-10 Potencia de transmisión: 2 W | **Inclinométrico**: Sensor 701-2A Applied Geomechanics **Equipo de transmisión:** Motorola Handy Talkie Potencia de: 4 W |

Tabla 1.1. Aspectos importantes de las estaciones del volcán Popocatépetl, con base en un reporte realizado durante los días 27 y 28 de marzo de 2003.

| NOMBRE Y TIPO DE ESTACIÓN | LOCALIZACIÓN | ALTITUD (en metros) | FECHA DE INSTALACIÓN | EQUIPOS | |
|---|---|---|---|---|---|
| | | | | Sísmico | Deformación y flujos |
| Colibrí (Tipo A) | **Noroeste de San Pedro Benito Juárez, Colibrí** Latitud: 18.9870° norte Longitud: 98.5572° oeste | 2650 | Noviembre -1994 | **Periodo corto**: Sismómetro triaxial Mark L-4C-3D de 1 Hz; Acondicionador TH13 Kinemetrics Equipo de transmisión: Monitron Potencia: 1 W | |
| Los Cuervos (Tipo B) | Parte alta ladera sur del volcán, Los Cuervos. Latitud: 19.0009° norte Longitud: 98.6246° oeste | 4200 | Enero de 1995 | **Periodo corto**: Sismómetro uniaxial Mark L-4 de 1 Hz Acondicionador TH11 Kinemetrics Equipo de transmisión: Monitron **Potencia de transmisión: 200 mW** | **Inclinométrico:** Sensor 701-2A Applied Geomechanics Equipo de transmisión: Motorola Handy Talkie Potencia de transmisión: 4 W. |
| Los Juncos (Tipo B) | Base del ventorrillo ladera noroeste Los Juncos Latitud: 19.0342° norte Longitud: 98.6446° oeste | 4452 | Noviembre de 1997 | **Periodo corto**: Sismómetro triaxial Mark L-4C-3D de 1 Hz Acondicionador TH13 Kinemetrics *Equipo de transmisión: Monitron Potencia de transmisión: 1 W | Se retiró por la antena robada |

Continuación de la tabla 1.1.

| NOMBRE Y TIPO DE ESTACIÓN | LOCALIZACIÓN | ALTITUD (en metros) | FECHA DE INSTALACIÓN | EQUIPOS | |
|---|---|---|---|---|---|
| | | | | Sísmico | Deformación y flujos |
| Nexpayantla (Tipo B) | Loma suroeste de Tlamacas , Nexpayantla Latitud: 19.0465° norte Longitud: 98.6355° oeste | 4100 | Enero de 1995 | | **Inclinométrico:** Sensor 701-2A Applied Geomechanics<br><br>Equipo de transmisión: Motorola Handy Talkie<br>Potencia de transmisión: 4 W. |
| Tetexcaloc (Tipo A) | Ladera sur del volcán, Edo de Puebla Tetexcaloc Latitud: 18.9745° norte Longitud: 98.6241 °oeste | 3300 | Mayo de 1996 | **Periodo corto:** Sismómetro triaxial Mark L-4C-3D de 1 Hz Acondicionador TH13 Kinemetrics | |

Continuación de la tabla 1.1.

Tomando en consideración el principio de operación de los sismómetros se clasifican en mecánicos y electromagnéticos.
Un sismómetro mecánico (vertical) más simple está formado por una masa (**m**), suspendida por un muelle de constante elástica (**k**) y con una amortiguación viscosa de constante **c**, tal como se muestra en la figura 1.1e. Cuando el soporte anclado a la superficie de la tierra recibe una excitación x(t), la masa se mueve con un movimiento y(t), de tal manera que el desplazamiento relativo de la masa con respecto al soporte es:

$$Z(t) = y(t) - x(t)$$

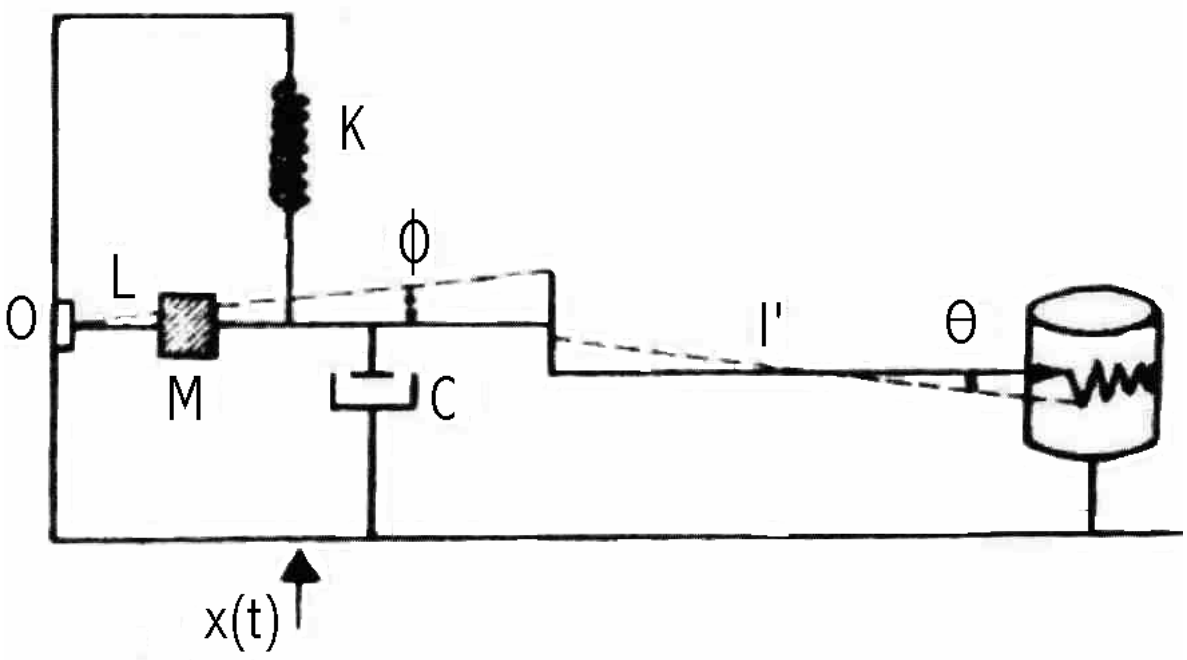



Figura 1.1e. Referente al sismómetro de tipo mecánico.

En un sismómetro electromagnético la única variación que guarda con relación al anterior es que el desplazamiento de la masa produce al movimiento relativo de una bobina en el campo magnético de un imán. En este caso la parte móvil es el imán y en otros la bobina. Al producirse el movimiento del suelo se genera una corriente en la bobina proporcional a la velocidad del movimiento del suelo, la cual pasa por un galvanómetro y produce una cierta deflexión del espejo. Ahora, si se ha hecho incidir un haz de luz sobre el espejo unido al hilo del galvanómetro, éste sufrirá una desviación A, que recogida en un papel fotográfico proporciona el movimiento del sismómetro, tal como se ilustra en la figura 1.1f

Con lo que respecta al rango de frecuencia de las ondas de vibración del suelo que logran percibir estos instrumentos, se clasifican como: de periodo corto (menor o igual a 1 Hz) y banda ancha. El primero adecuado para sismos que ocurren en el campo cercano. Sin embargo, los sismómetros de banda ancha permiten registrar sismos con rangos mayores de frecuencia (construidos en los años 70), además consiguen detectar los registros los de periodo corto; es decir, su intervalo de captación es entre 0.1 – 100 segundos (desde una

centésima de Hertz a 120Hertz). Este tipo de instrumentos pueden ser de tipo biaxial o triaxial.

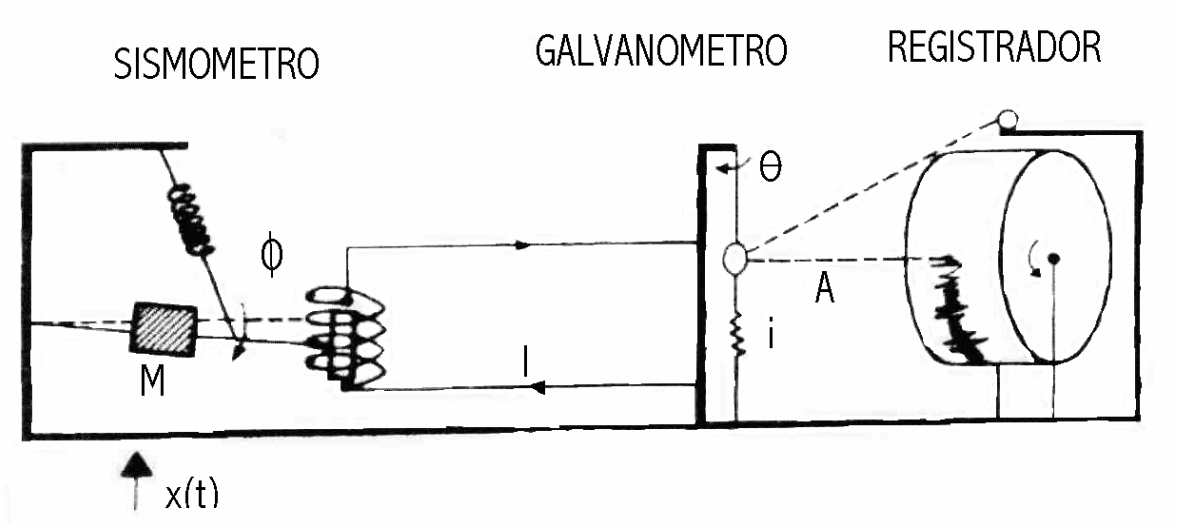



Figura 1.1f. Esta figura ilustra la operación de un sismómetro de tipo electromagnético.

➶ Geófonos

Este es otro sensor de tipo sísmico, pero su peculiaridad radica en que registra el fenómeno en un solo eje o dirección. Puede haber geófonos de periodo corto y banda ancha. En la figura 1.1g se muestra un esquema de un geófono, así como su sección transversal.

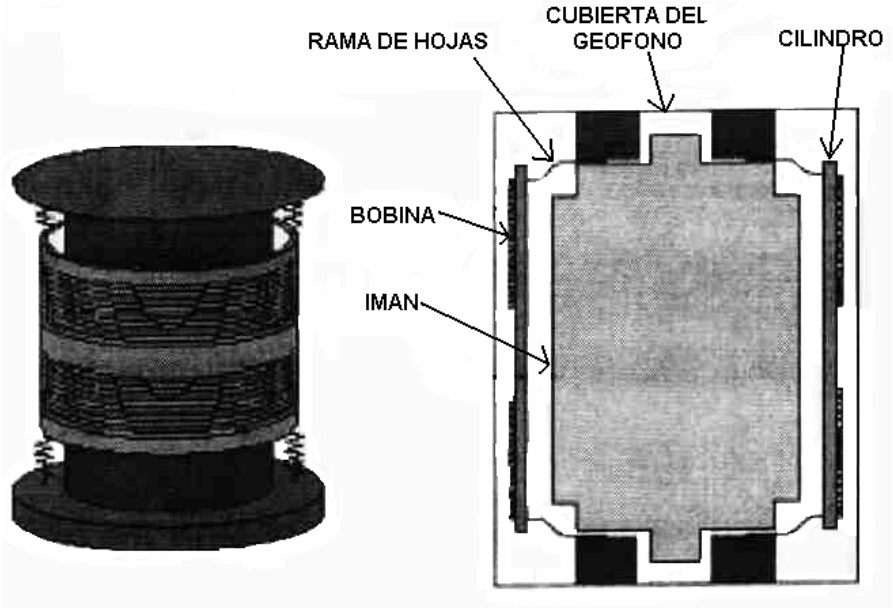



Figura 1.1g. Dibujo de un geófono tradicional y su sección transversal.

↗ Pluviómetros

Este tipo de instrumento permite medir la altura de las precipitaciones pluviales, supuestas uniformemente repartidas sobre la superficie horizontal estancada y no sujeta a evaporación o filtración. La unidad de medida es el milímetro (mm). Un milímetro de lluvia recolectado equivale a un litro por metro cuadrado.

Los pluviómetros básicamente están formados por un cilindro recto de sección conocida con un borde agudo horizontal (boca) y un dispositivo para recoger el agua (colector). Entre éstos existe a veces un embudo. Un ejemplo sencillo de un pluviómetro se ilustra en la figura 1.1h.

A continuación se describen las partes principales del pluviómetro:

*Boca.* Generalmente, su borde está hecho de material más resistente a la intemperie y mas apto para un tratamiento metálico – fino que el resto de la armadura del pluviómetro. Suele consistir en un anillo biselado y cortante, cuyo fin es evitar salpicaduras y la gota que cae en el borde quede partida, quedando dentro solo la parte interceptada por la boca. El anillo de la boca es de latón o bronce, debido a que estos materiales son suficientemente rígidos, y de este modo la superficie receptora se mantenga constante y lo suficientemente inalterable a la intemperie.

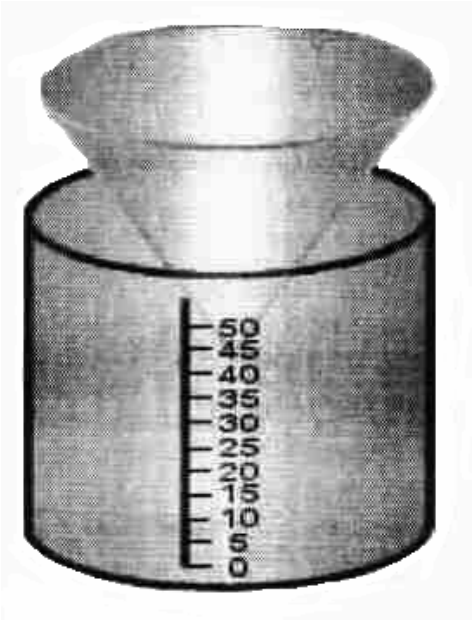



Figura 1.1h. Dibujo básico de un pluviómetro.

*Colector.* Lleva una cámara de aire a su alrededor para evitar que se caliente el agua recogida y disminuir la evaporación. Debe tener poco contacto con le aire exterior.

*Embudo.* En los pluviómetros que lo tienen, sirve para canalizar el agua hacia el colector y, simultáneamente, de tapadera de éste.

## 1.2. Descripción del elemento primario

### 1.2.1. Principio de operación

De la variedad de instrumentos que se mencionaron anteriormente, se hablará solo de uno en especial, el inclinómetro. Este tipo de instrumento permite hacer la medición del movimiento angular, es decir, la rotación con respecto a un punto estable de referencia, como lo es el vector de la acción gravitatoria. Dicho de otra manera, es un aparato que sirve para medir las deformaciones del suelo.

El principio de operación de esta clase de instrumentos está basado en una burbuja encerrada en un vaso, suspendida en un líquido, que se orientará siempre a su posición vertical, conocido como vector gravedad. La peculiaridad de este sensor es que el contenedor está lleno de un fluido electrolítico y tiene electrodos de platino montados dentro de él, como lo muestra la figura 1.2.1a. Cuando el sensor se inclina, los electrodos de excitación se mueven a través de los "meniscus" de la burbuja (parte curva de la superficie), esta acción produce un cambio lineal de la resistencia de AC entre el electrodo de recuperación y los electrodos de excitación.

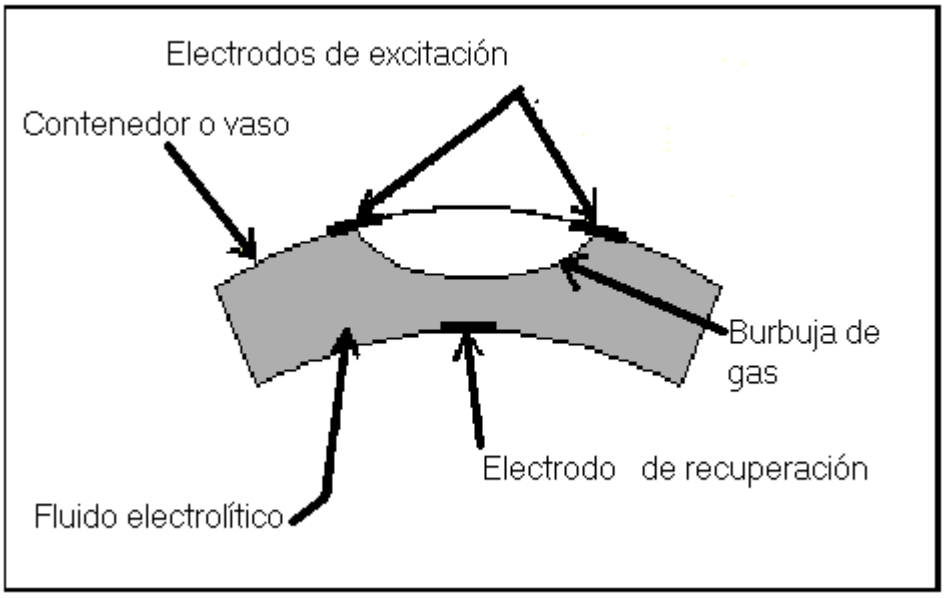



Figura 1.2.1a. Muestra un esquema representativo del principio de operación del inclinómetro.

El sensor al medir el cambio de resistencia, logra medir la posición angular con gran precisión. Dicho cambio de resistencia se logra a partir de otro arreglo que consiste en un puente balanceado o una red de divisor de voltaje, posteriormente la electrónica del instrumento amplifica, rectifica y filtra la salida de AC del sensor para obtener una señal de un nivel de DC proporcional al ángulo de inclinación. La figura 1.2.1b muestra un diagrama a bloques de las

etapas antes mencionadas y dos etapas de ganancia y filtrado que se pueden elegir con un par de interruptores (“gain” y “filter”), de los cuales se hablará mas adelante.

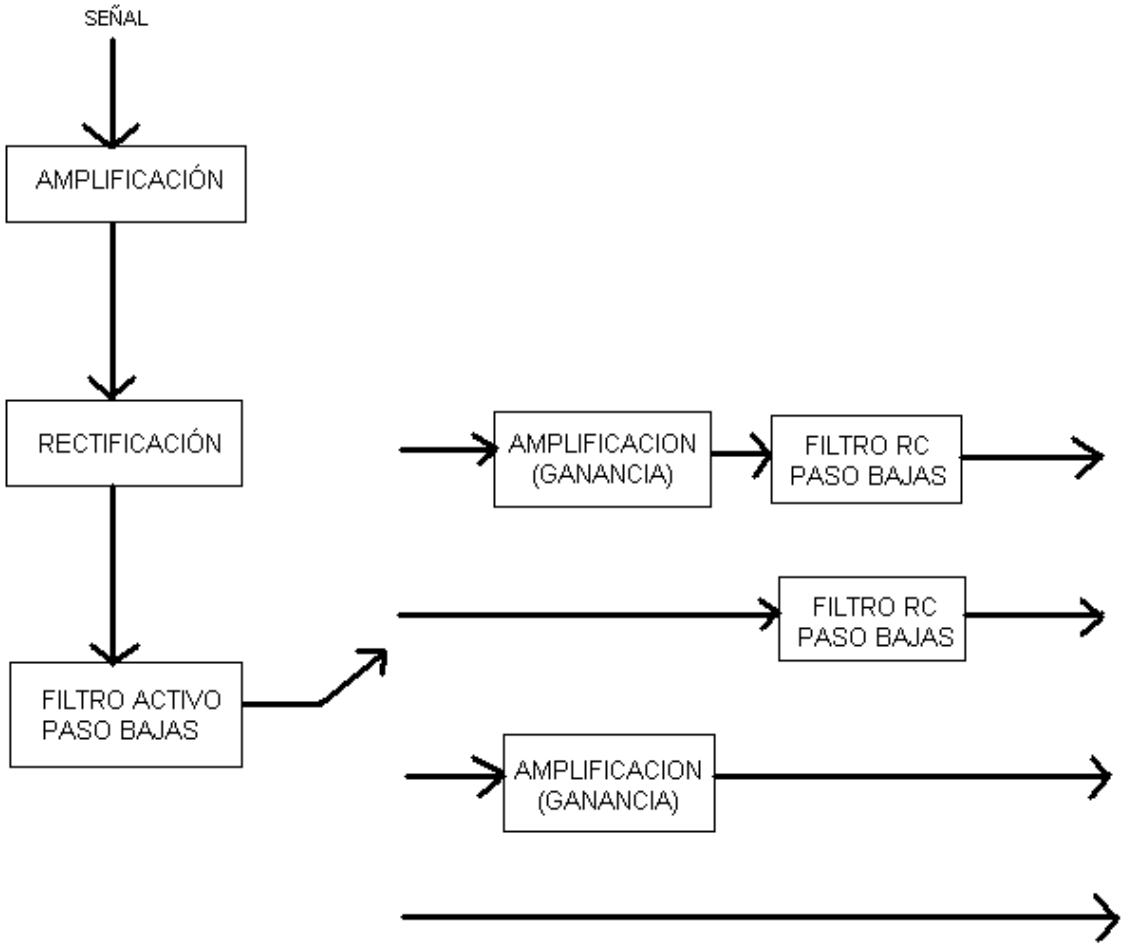



Figura 1.2.1b. En esta figura se pretende únicamente dar una idea de cómo está estructurada la electrónica del sensor.

Los dos electrodos del inclinómetro son ortogonales entre si, entonces el vector resultante de la suma de la salida de ambos canales entrega la magnitud y dirección de la rotación con respecto al eje vertical. El máximo rango angular es una función de la longitud que alcanza el electrodo de excitación y el radio de curvatura del contenedor.

El CENAPRED maneja un inclinómetro de la marca Applied Geomechanics, la cual cuenta con una gran variedad de modelos, se eligió trabajar con la serie 700, por su bajo consumo de potencia, alta sensibilidad y durabilidad. Esta familia de instrumentos cuenta con sensor de temperatura que se encuentra instalado en la placa base junto a los electrodos de inclinación (figura 1.2.1c). Este tipo de sensor permite hacer la correlación entre las variables de deformación y de temperatura. En ocasiones se llegan a registrar cambios aparentes de

inclinación que sin embargo no son debidos a una deformación sino son producto de la contracción y dilatación del material por efectos térmicos.

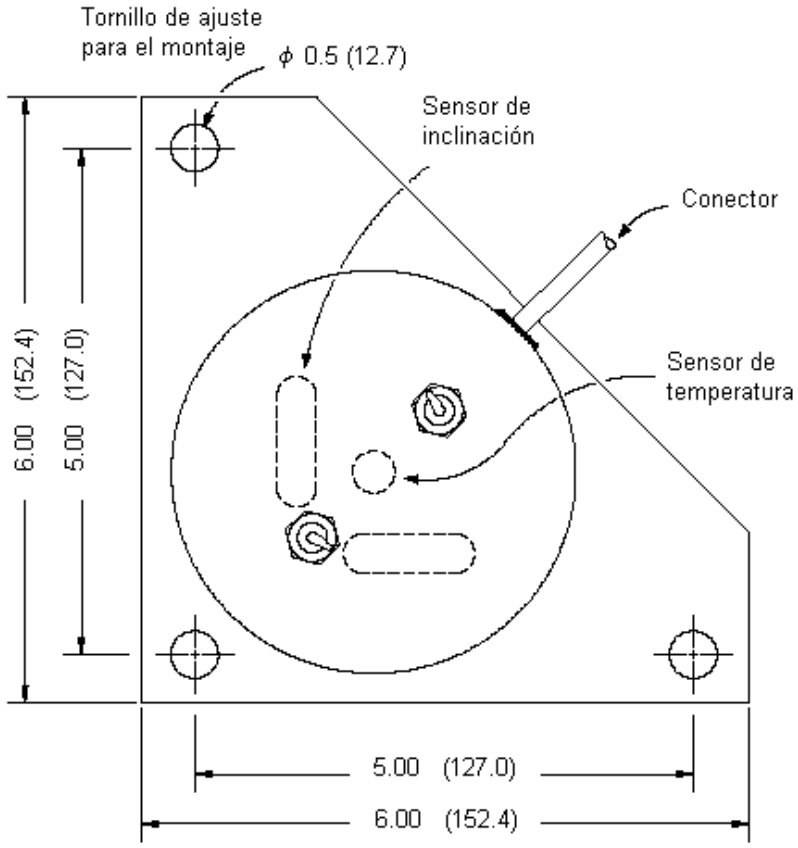



Figura 1.2.1c. Esta figura muestra una visión desde arriba del sensor, en ella se aprecia la ubicación de los electrodos montados sobre la placa base.

Es necesario aclarar que este tipo de sensor cuenta con un conector tipo Bendix, las salidas se identifican de acuerdo a la tabla 1.2.1.

Dentro de la tarjeta electrónica que hace posible el funcionamiento, la tierra de la alimentación y la de las señales es la misma. Por el tipo de salidas que puede manejar el sensor, éste puede operar en modo diferencial y modo simple. El primero ocurre cuando la medición de los canales Y y X es hecha entre las salidas ±Y y ±X, respectivamente. Para una operación en modo simple la salida de esos canales se miden con respecto a la tierra de la señal.
Para las estaciones que se encuentran trabajando en el volcán, el sensor opera en modo simple, y esto se logra simplemente tomando la medición de la salida X y tierra, para el caso del canal X.

| Terminal del conector | Función / señal |
|---|---|
| H | Entrada +12 V DC |
| A | Tierra de alimentación |
| B | Entrada -12 V DC |
| G | Salida canal +Y |
| K | Salida canal –Y |
| J | Salida canal –X |
| C | Salida canal +X |
| E | Tierra de la(s) señal(es) |
| D | Salida Temperatura |

Tabla 1.2.1. Tipo de señal que se obtiene del conector Bendix

### 1.2.2. Pruebas de laboratorio

Antes de instalar el equipo, primero debe verificarse que éste funcione de forma adecuada. Para ello se emplea la Unidad de Lectura Digital, DRU (Digital Readout Unit ). El DRU nos permite medir los distintos parámetros en cuestión (deformación del suelo en un par de ejes y temperatura) y asimismo, comprobar el funcionamiento correcto del instrumento.

Dentro del CENAPRED se fabricó un DRU, se hizo con una pequeña caja con unas borneras que sirven como extensión de las líneas que tienen la información de las lecturas en la tarjeta; de esas borneras se conectan un par de multímetros que permiten visualizar las mediciones. Es muy recomendable que se cuente con los dos multímetros, porque especialmente se necesita observar los cambios de los ejes de inclinación uno contra otro y poner a cero (o muy próxima a cero) las lecturas de ambos.

El mecanismo cuenta con dos interruptores, GAIN y FILTER (figura 1.2.2.). Para el caso del inclinómetro de aluminio ambos interruptores están sobre la superficie del domo. En el inclinómetro de acero inoxidable se encuentran dentro del domo. Ambos interruptores cuentan con dos posiciones, las de FILTER están marcadas como “on” y “off”, es decir, cuando el inclinómetro tiene elegida la opción de “off”, al ser movido ligeramente la salida entrega una respuesta inmediata; por el contrario si el interruptor está colocado en “on” la respuesta del inclinómetro será muy gradual; por lo que el mecanismo funciona con o sin filtro. Este es un filtro pasivo de segundo orden tipo paso bajas.

El interruptor de GAIN maneja “H” (High) y “L” (Low) como sus estados de operación, alta y baja ganancia respectivamente. Esto implica que dependiendo de la posición de estos interruptores el sensor cuenta con un factor de escala para determinar la magnitud de la media tomada.

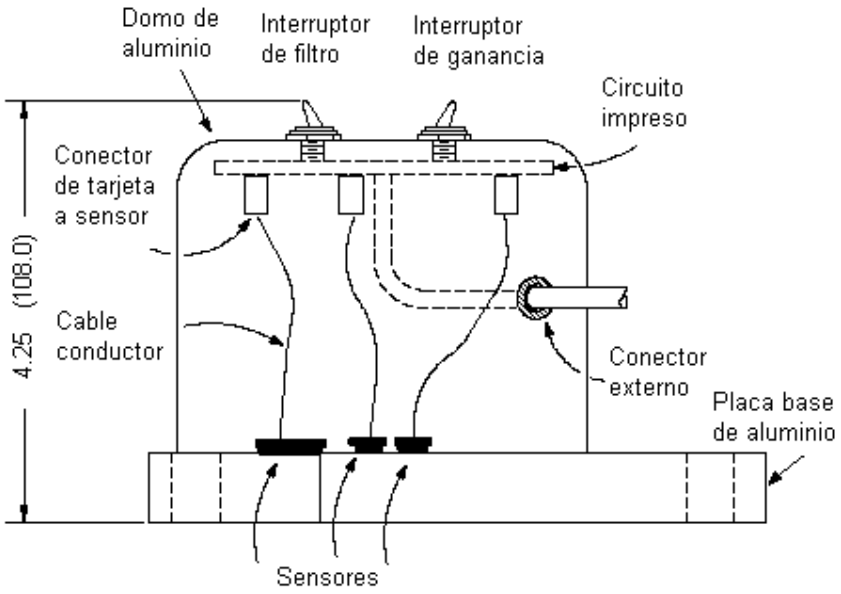



Figura 1.2.2. Esta figura muestra un esquema frontal del inclinómetro para se identifique donde están las partes que se han mencionado. Las dimensiones están en pulgadas (mm).

Para una salida de tipo diferencial, su factor de escala es la mitad del factor de escala del modo simple. Los factores de escala se obtuvieron por el método de regresión lineal. En la tabla 1.2.2 se muestra ese factor conversión de unidades. La "no linealidad" es la máxima desviación de la regresión lineal, dividida por el espacio de calibración. Según el fabricante estos datos se obtuvieron a una temperatura de 24 ºC.

| | Factor de escala [μrad / mV | Máxima no linealidad( en porcentaje) | Calibración sobre un rango angular de [μrad]: |
|---|---|---|---|
| X GAIN – high | 0.0999 | 1.01 | ± 840.9 |
| X GAIN – low | 0.9110 | 0.94 | ± 7416.8 |
| Y GAIN – high | 0.1003 | 1.75 | ± 840.9 |
| Y GAIN – low | 0.9231 | 20.6 | ± 7416.8 |

Tabla 1.2.2. En esta tabla se presentan los parámetros de factor de escala.

A continuación se enumeran los pasos para verificar el estado del sensor:

i. Colocar el interruptor GAIN en su posición baja.
ii. Poner en estado de apagado el interruptor de FILTER.
iii. Conectar el inclinómetro al DRU.

iv. Encender el DRU.
v. Ahora se sujeta el inclinómetro en las manos, se inclina en una posición positiva y negativa en las direcciones X y Y, verificando la convención de los signos (polaridad) de la salida. La convención es simple, si la inclinación con respecto al punto de referencia o pivote es hacia abajo la polaridad es positiva, y es negativa si la inclinación es dirigida hacia arriba.
vi. Verificar que las salidas del inclinómetro se mueven a través de la escala completa para ambos ejes. Las características eléctricas del sensor así como su rango de operación están en el Apéndice B.
vii. Leer la salida del sensor de temperatura para comprobar que éste trabaja correctamente.

### 1.2.3. La instalación y seguridad

El inclinómetro cuenta con tres tornillos grandes que permiten ajustar la posición para los ejes perpendiculares X y Y, sus cabezas sirven de piernas para el instrumento. Estos tornillos son muy sensibles al giro que se produce en ellos. Su instalación puede ser sobre superficies como azulejo, piso de concreto o alguna roca lo mas plana posible. Es muy importante que el sitio de instalación sea muy estable para mediciones bajas en ruido.

Puede emplearse un nivel de burbuja de aire para llevar a cabo un ajuste aproximado de la posición inicial (lo mas plana posible) del inclinómetro en ambos ejes, X y Y . Una vez que se logra esa posición se conecta el DRU y con éste se pretende tener el ajuste lo más plano posible, esto se logra midiendo cero volts en ambas direcciones. Durante este proceso de calibración es necesario que los interruptores del sensor estén colocados de la siguiente manera: FILTER – on y GAIN – low. Si se desea que el inclinómetro opere con alta ganancia se pude hacer, pero el interruptor de GAIN debe pasar primero por el estado de low y posteriormente por high, es decir, una vez que se hizo la calibración con los interruptores en on y low de FILTER y GAIN, respectivamente, se cambia el interruptor de low a high. Se hace por esto por la alta sensibilidad que tienen, pues durante la instalación se hacen bastantes movimientos, y si se mantiene el inclinómetro con alta Ganancia, éste operará bajo situaciones demasiado bruscas para él que pueden dañarlo o desajustarlo.

Los inclinómetros están diseñados para ser montados sobre pernos o pequeños postes, previamente cimentada una superficie sólida. Los pernos deben ser de 6 a 9 mm de diametro con 5 cm de longitud sobre la superficie a la cual el inclinómetro será montado. Primero se coloca una tuerca en cada perno con su respectiva roldana, luego el inclinómetro se pone sobre los pernos, seguido por otras roldanas y finalmente otras tuercas sobre cada perno. Puede emplearse nuevamente un nivel de burbuja para verificar que no se haya descalibrado el sensor.

Una vez logrado lo anterior, se recurre nuevemente al proceso de calibración con el DRU.

Para las estaciones que tiene CENAPRED en el volcán se procede de la siguiente manera:
i. Se excava un pozo de aproximadamente 3m de profundidad y de 1.5m de diámetro.
ii. En el fondo se cuela una base circular de concreto armado con anclas introducidas al suelo para darle mayor estabilidad.
iii. Sobre la base se fija el inclinómetro, de manera que los dos ejes X y Y queden orientados en forma radial al centro del volcán.

iv. Posteriormente se cubre la base con un contenedor metálico hecho de un barril de petróleo, el cual tiene un orificio para los cables de interconexión.
v. Antes de cubrir el contenedor con la tapa se ajusta la posición a cero del inclinómetro, como se describió anteriormente.
vi. Una vez hecha la calibración del instrumento se tapa el contenedor y se cubre completamente con tierra el pozo.

Con este tipo de instalación subterránea se logra una buena estabilidad mecánica, así como un mejor aislamiento térmico, que es fundamental en estas mediciones, ya que el instrumento es muy sensible a la temperatura.

De acuerdo al manual de uso del instrumento, estos equipos no requieren de un mantenimiento especial, pero deben tomarse en cuenta algunos aspectos para que el sensor trabaje de manera eficiente.

i. Debe permanecer alejado del frío y calor extremos. Las temperaturas extremas acortan la vida del sellado y de los componentes electrónicos. Una exposición directa al sol puede provocar que la temperatura interna alcance niveles considerablemente mayores a los de la temperatura ambiente.
ii. Los inclinómetros hechos de aluminio están sellados de fábrica con silicon blanco para unir el domo y la placa base, dicho sello tiene la finalidad de proteger al sensor de lluvias ligeras o de alguna salpicadura. Sin embargo este sensor no debe sumergirse en agua o cualquier otro líquido.
iii. En condiciones normales el sello proporciona una adhesión segura y fuerte. Para maximizar la vida de la unión y reducir la posibilidad de separación, al levantar el inclinómetro debe sujetarse de la placa base. Si se separan el domo y la placa se pueden volver a adherir, limpiando la zona del antiguo silicon se aplica nuevamente esta sustancia y se sujetan con firmeza ambas partes para que las junte nuevamente.

### 1.2.4. Conversión de las lecturas a ángulos de inclinación y temperatura

Las salidas de voltaje del inclinómetro son fácilmente convertidas a ángulos de inclinación de la siguiente manera:

i. Verificar el factor de escala que se maneja (dependiendo de la posición del interruptor GAIN).
ii. Las unidades del factor de escala son [desplazamiento angular / tensión], entonces basta con multiplicar la lectura recibida del sensor (en unidades de tensión) por el factor de escala, de esta manera se tiene unidad de desplazamiento angular, en este caso el microradian [μrad]. Por ejemplo, si el sensor para un eje y una ganancia determinada tiene un factor de escala de 0.1 [μrad/mV] y la lectura en voltaje es de 200 [mV], se tiene que el valor en microradianes es de 20.
iii. Para interpretar la lectura de la temperatura, el procedimiento es similar al de la conversión de tensión a desplazamiento angular, la diferencia es que el factor de escala es 0.1[°C/mV]. Es decir, cada grado Celsius equivale a 10 milivolts.

### 1.2.5. Mejoras

A pesar de que actualmente se tiene el equipo de aluminio funcionando, existe la posibilidad de cambiar al de acero inoxidable, la única diferencia que tiene con el actual es que los interruptores se encuentran dentro del domo, esto permite mayor protección a estos elementos delicados del sistema, pues se deterioran con facilidad al exponerlos por mucho tiempo a la intemperie. Y se tiene la facilidad de quitar y poner el domo, sin recurrir al pegado de éste.

## 1.3. Características de operación de la tarjeta de adquisición de parámetros actual

### 1.3.1. Antecedentes

La tarjeta electrónica que está operando actualmente para las estaciones de registro del fenómeno de la deformación del suelo en el volcán, fue diseñada y fabricada por el Servicio Geológico de los Estados Unidos (United States Geological Survey, U.S.G.S) en la década de los 80's. Dicha tarjeta está identificada como la XMRT versión 2a. Cabe mencionar que ésta, en su momento remplazó a otro sistema que contaba con una estructura más complicada en cuanto a su programación y reparación.

En este apartado se aborda el funcionamiento de dicha tarjeta; se describen sus etapas de alimentación, adquisición y transmisión de datos, dentro de cada uno de estos módulos va implícita una sección de activación o control de una parte de adquisición del circuito, así como una de temporización. Esto quiere decir que la tarjeta no está operando de forma continua, en lo que se refiere al suministro de energía de los componentes que participan en el muestreo de los datos del inclinómetro; sino por algunos intervalos de tiempo. De manera general los componentes que intervienen en este diseño son:

- Reguladores de voltaje
- Transistores MOSFET( Metal Oxide Semiconductor Field – Efect Transistor, Transistor de Efecto de Campo Semiconductor sobre Óxido Metálico)
- Contadores y osciladores
- Conversor analógico – digital
- UART ((Universal Asynchronous Receiver Transmitter, Recepción Transmisión Asíncrona Universal)
- Modulador FSK (Frecuency Shift Keying, por corrimiento de frecuencia)
- Multiplexor analógico
- Comparador digital
- Diodos
- Un par de memorias EPROM (Erasable Programmable Read Only Memory, Memoria de solo lectura, programable y borrable)
- Buffer

Además se aborda una pequeña tarjeta que acopla el sensor al sistema electrónico. En la figura 1.3.1 se muestra un diagrama a bloques de la XMRT v.2a. A lo largo de esta sección se presentan las diferentes figuras que ilustran el diagrama electrónico completo del sistema.

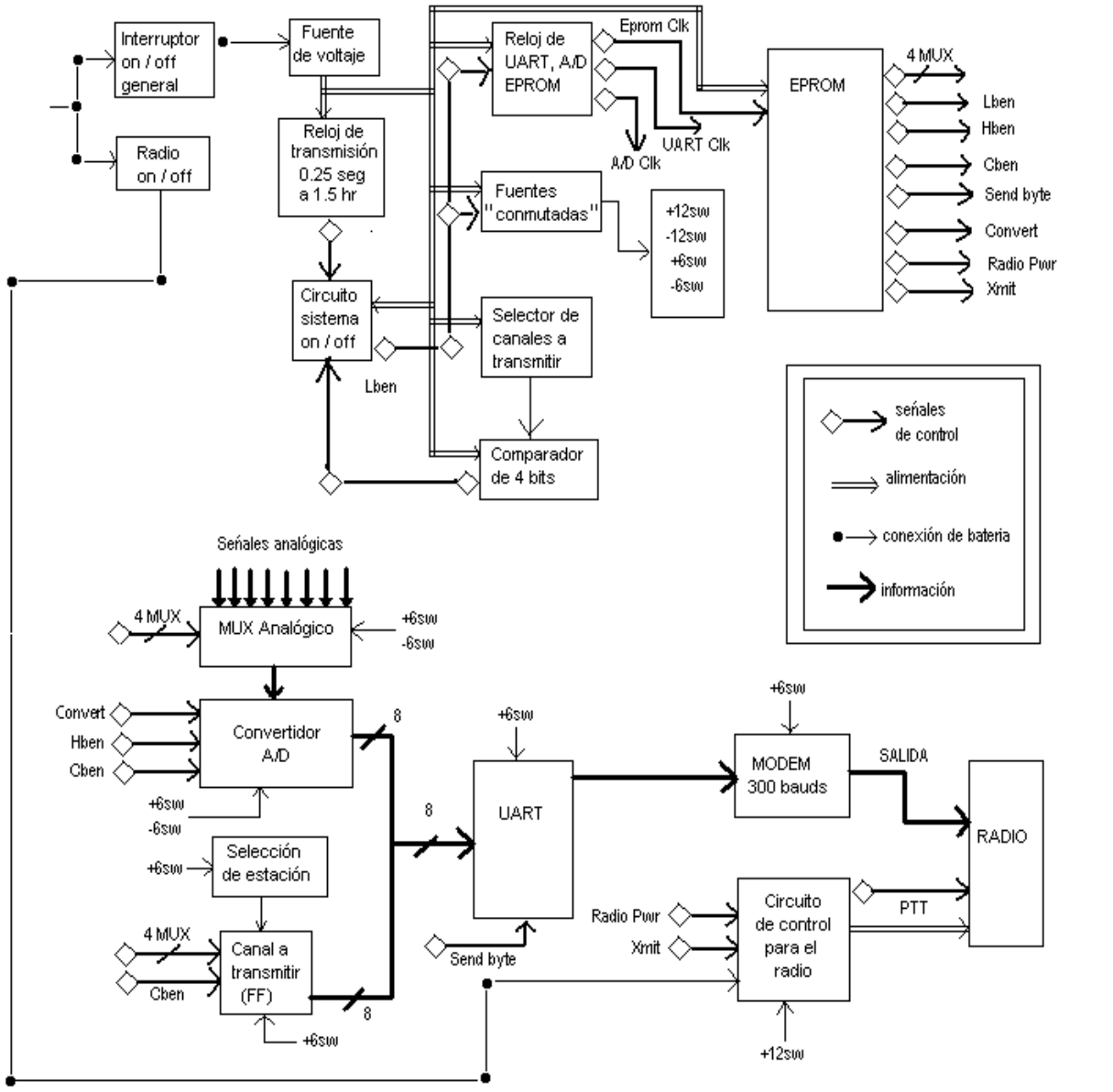



Figura 1.3.1. Este esquema muestra de una manera general como está estructurada la tarjeta.

### 1.3.2. Módulo de alimentación

La XMRT v.2a se polariza con una batería de ciclo profundo de descarga de 12 volts. La tarjeta cuenta con un interruptor identificado como *sw4* que la enciende y apaga para suministrarle dicho voltaje. Esto servirá para alimentar al inclinómetro, un par de MOSFET's y un circuito regulador programable de voltaje positivo (ICL7663, U5) a través de la terminal 8. Este componente (por medio de un arreglo de resistores y capacitores que lleva necesariamente) entrega a su salida una tensión de 6V, pin 6. De este modo el sistema tiene dos fuentes de alimentación para polarizar algunos de los componentes electrónicos que están relacionados con la parte de control del sistema, así como los circuitos de temporización.

Para energizar a los circuitos relacionados que intervienen en el muestreo de los datos, la tarjeta entrega también ±6 y ±12 volts pero "switcheados", lo que provoca que esta parte del sistema opere en forma enciende / apaga. Para obtener esos voltajes la XMRT cuenta con un par de circuitos integrados convertidores de voltaje de positivo a negativo (ICL7662, U8 y U9). Es decir, U8 se energiza con 12V, dicho circuito va acompañado de un par de capacitores y a su salida, pin 5, entrega –12V. Para el caso de –6V, se tiene polarizado un MOSFET VPO300L con 12V, éste se enciende con una señal de control, la cual se analiza en la etapa correspondiente de este subtema. El MOSFET, Q1, le entrega los 12V a un regulador de voltaje variable LM317, U7. La salida del regulador va otro circuito ICL7662 que con un arreglo idéntico al de U8, proporciona –6V. Esta etapa de alimentación se ilustra en la figura 1.3.2.

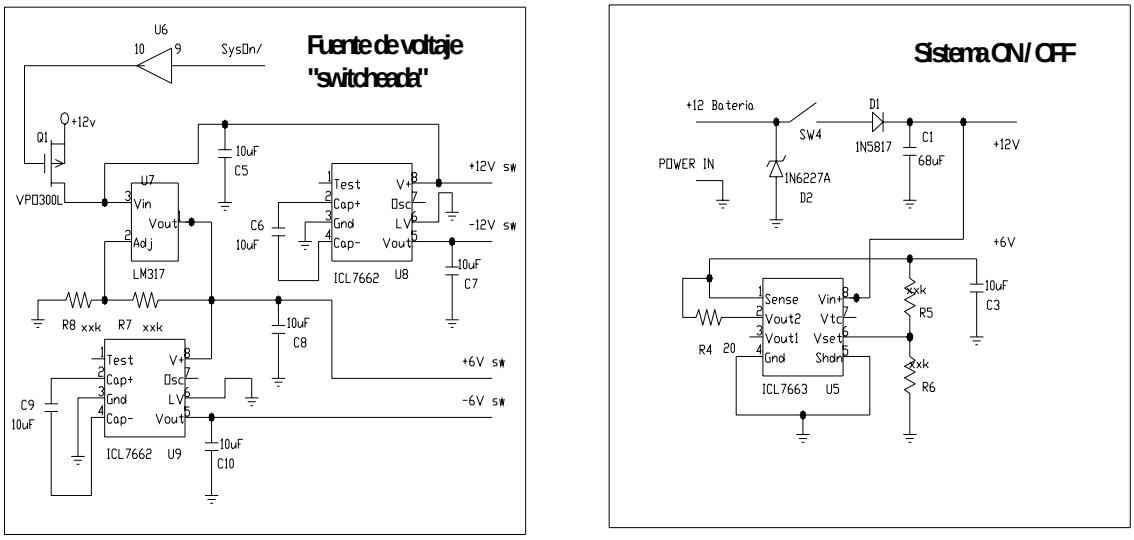



Figura 1.3.2. La figura muestra el diagrama correspondiente al sistema de alimentación.

### 1.3.3. Módulo de acoplamiento tarjeta electrónica – inclinómetro

La tarjeta XMRT cuenta con un par de conectores identificados como J1y J2. J2 es empleado para conectarle el DRU y de este modo hacer pruebas al sensor desde la tarjeta. Para acoplar el sensor a la tarjeta el conector J1 se conecta con J3 (de la tarjeta de acoplamiento) a través de un cable plano. La tarjeta de acoplamiento tiene conectados diodos tipo transzorbs en las entradas provenientes del sensor, cumplen la función de proteger a la tarjeta de alguna tensión muy grande que pudiese presentarse.

Este circuito no solo permite pasar las lecturas del sensor a la XMRT, sino que ofrece la característica de censar la batería del sistema. Mide el estado de la batería por medio de un divisor de voltaje que entrega a la tarjeta una tensión reducida a la cuarta parte del valor de la batería. Ésta tensión se toma de un punto después de *sw4*. También cuenta con un fusible para su protección contra sobrecorriente. De la figura 1.3.3 se observa que hay una conexión que

entrega una tensión de –12V, ésta únicamente sirve para que en el DRU se aprecie que el estado de la fuente correspondiente funcione correctamente.

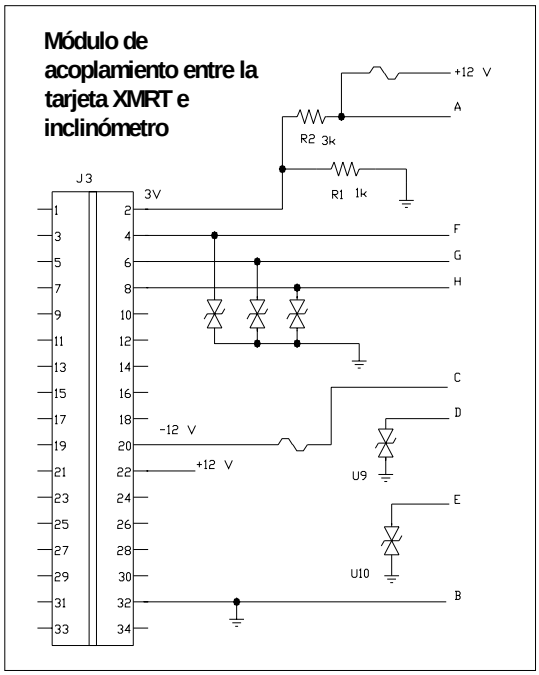



Figura 1.3.3 La figura muestra el diagrama de la tarjeta de acoplamiento entre el inclinómetro y la tarjeta.

Antes de pasar a la siguiente sección, cabe mencionar que hay de por medio un circuito integrado habilitado como temporizador, el CD4060, del cual se toman tres señales de reloj, las cuales son de gran importancia para la operación del módulo de control, módulo de transmisión y para la adquisición. Si bien este circuito no pertenece al módulo de acoplamiento, si es un elemento que actúa como comodín en el sistema, por ello se señala antes de entrar a las etapas siguientes. Su conexión se ilustra en la figura 1.3.3b.

### 1.3.4. Módulo de adquisición y transmisión de datos

Este módulo está representado en la figura 1.3.4. Después de que las señales provenientes del inclinómetro pasan por los conectores J1 y J2, llegan a un multiplexor analógico (CD4051, U15) que determina que señal analógica deja pasar, en base a un código binario que le es introducido en sus pines 9, 10 y 11. Dicho código es mandado por la parte de control del sistema, de la que se hablará un poco mas adelante. U15 maneja tres señales provenientes del sensor: temperatura, canales X y Y. Además del estado de la batería.

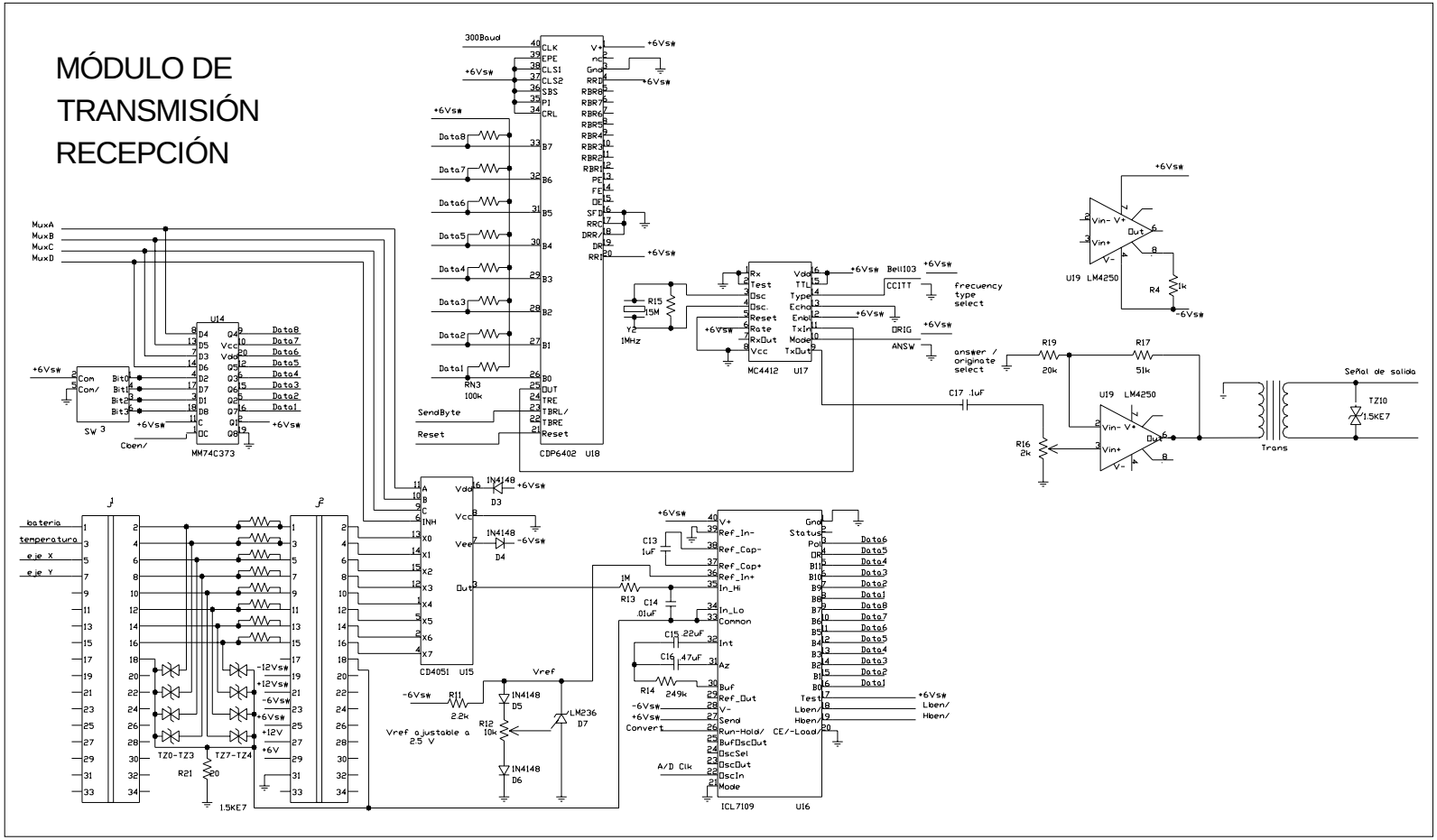



Figura 1.3.4. Diagrama electrónico del módulo de adquisición transmisión de la XMRT.

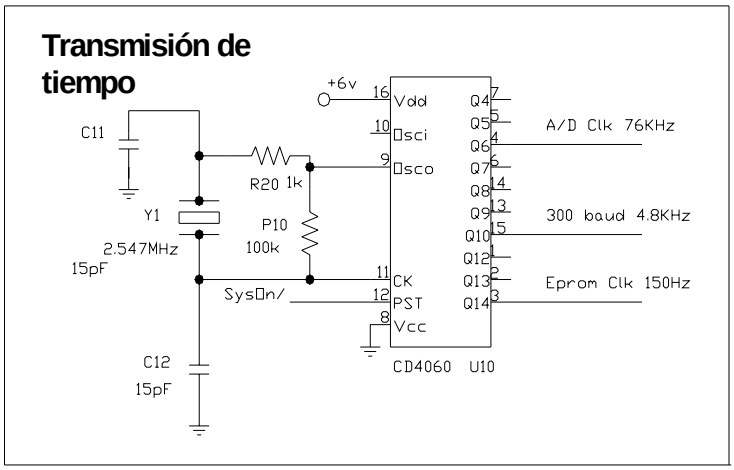



Figura 1.3.3b. Conexiones para el contador binario CD4060 (U10).

Al pasar la señal analógica entra a un conversor analógico digital (ICL7109, U16) de 12 bits de datos con salida en paralelo, a esa información se le agregan otros dos bits, identificados en los pines 3 y 4 de U16 como POL (polaridad) y OR (sobrerango), respectivamente. Es decir, el dato muestreado se representa con 14 bits donde 12 son de su magnitud, uno indica la polaridad y otro que superó el rango de voltaje admitido por el convertidor analógico digital.

El U16 requiere de una señal de reloj de 153.6 kHz, tomada del contador binario CD4060 (U10, ver figura 1.3.3b) que controla el tiempo de varios circuitos integrados. El convertidor analógico digital pone en alto el bit correspondiente al pin 2, *status*, mientras está realizando la conversión, una vez terminada esta operación, dicho bit se pone en estado bajo. De esta manera digitaliza las cuatro señales de estudio.

Una vez que se tiene la información en bits, pasan a una UART ICL6402, U18, que pasa los bits de paralelo en forma serial. La entrada de la UART es de 8 bits, por lo que primero entra el byte bajo del convertidor analógico digital, posteriormente entran los restantes 4 bits más significativos junto con dos bits de estado de la información; sin dejar de ser este segundo paquete de 8 bits (observar el arreglo de la entrada de U18). Lo anterior lo logra con unas señales de control en el convertidor A/D. La UART manda la información a una velocidad de 300 bauds, por medio de una señal de 4.8 kHz que entra por el pin 40 de la UART y es generada por el contador binario U10 (ver figura 1.3.3b).

El formato de los datos es el siguiente:
Primero se envía el byte bajo del dato, luego el byte alto del mismo, enseguida va el nibble que representa el número de estación y finalmente el nibble que identifica que señal se está recibiendo; esto se repite una vez. La siguiente cadena de números hexadecimales ejemplifica lo descrito anteriormente

65EA21EA6521

Donde 65 y EA representan el dato con el byte bajo y el byte alto, respectivamente. El 21 es un byte que significa estación (2) y canal transmitido (1).

La salida de la UART no sale con niveles RS232, sino con 6V CMOS. Por lo tanto entra a un MODEM MC4412 de 300 bauds, U17, que convierte la salida serial de U18 a una modulación FSK (Frecuency Shift Keying), compatible con la estándar red de telemetría analógica sísmica. Cuando la tarjeta está transmitiendo, se aprecia una onda senoidal solo por ese lapso en el pin 9 de U17. La salida de el MODEM se introduce a un amplificador LM4250, U19, y luego a un transformador de acoplamiento. La resistencia R16 da un ajuste a la amplitud de la señal senoidal.

Este módulo cuenta con un "dip switch" que deja configurar a la tarjeta con un único número de estación para cada transmisión de datos, dicho valor se forma con cuatro bits y se combina con las entradas de control del multiplexor analógico. De esta manera en el software de captura del CENAPRED, del que se hablará después, se tiene conocimiento de la estación que se reporta con la información tomada.

### 1.3.5. Módulo de control

Este módulo tiene su base en un oscilador de baja potencia CD4047, U1, que hace trabajar a un contador CD4020, U2, que divide los periodos de frecuencia para transmitir, los cuales se muestran en la figura 1.3.5a (en esta figura también se aprecia el circuito electrónico completo) y se selecciona con *sw1*.

Al encenderse el bit correspondiente a la posición seleccionada de *sw1,* provocará que por medio de un arreglo básico de flip flop la señal de control *SysOn* se levante, en este momento la tarjeta está en estado de operación, cuando está en estado bajo se encuentra sin trabajar. Sin embargo la señal que hace que el sistema trabaje es *SysOn* negada, *SysOn/*. El arreglo de flip flop se construyó en base a una compuerta OR CMOS CD4001, U4.

La señal *SysOn/* en estado bajo hará operar a las fuentes de ±6 y ±12 volts. Primero pasará el cero lógico por un buffer CD4504, U6, y luego se aplicará al MOSFET VPO300L, Q1. A su vez activa a un reloj de transmisión CD4060, U10, que entrega las frecuencias a las que trabajarán el convertidor analógico digital y la UART, de las que ya se explicó, y la frecuencia que tendrán las memorias EPROM, 153.6 kHz.

Al estar la tarjeta en estado de operación, el pulso del contador CD4020 también provoca un reset al contador CD4040, U3, y en conjunto con la señal de reloj de 153.6 kHz provoca un conteo ascendente desde cero y da la secuencia de direcciones de 13 bits de las memorias EPROM (U11 y U12). Es decir, las memorias solo direccionan una serie de eventos a realizarse durante la transmisión y constituyen la parte manipuladora del sistema, formando así un bus de control de 13 líneas. Otra manera de mandar el pulso de reset a las memorias, es por medio de un botón, *sw6,* esto sirve para hacer pruebas con la tarjeta y no esperar hasta que llegue el tiempo de muestreo.

MUXA, MUXB y MUXC son líneas de control que salen de U11, éstas entran al multiplexor analógico para dar la secuencia de conteo que requiere el mux para dar paso a las distintas señales analógicas provenientes del inclinómetro.

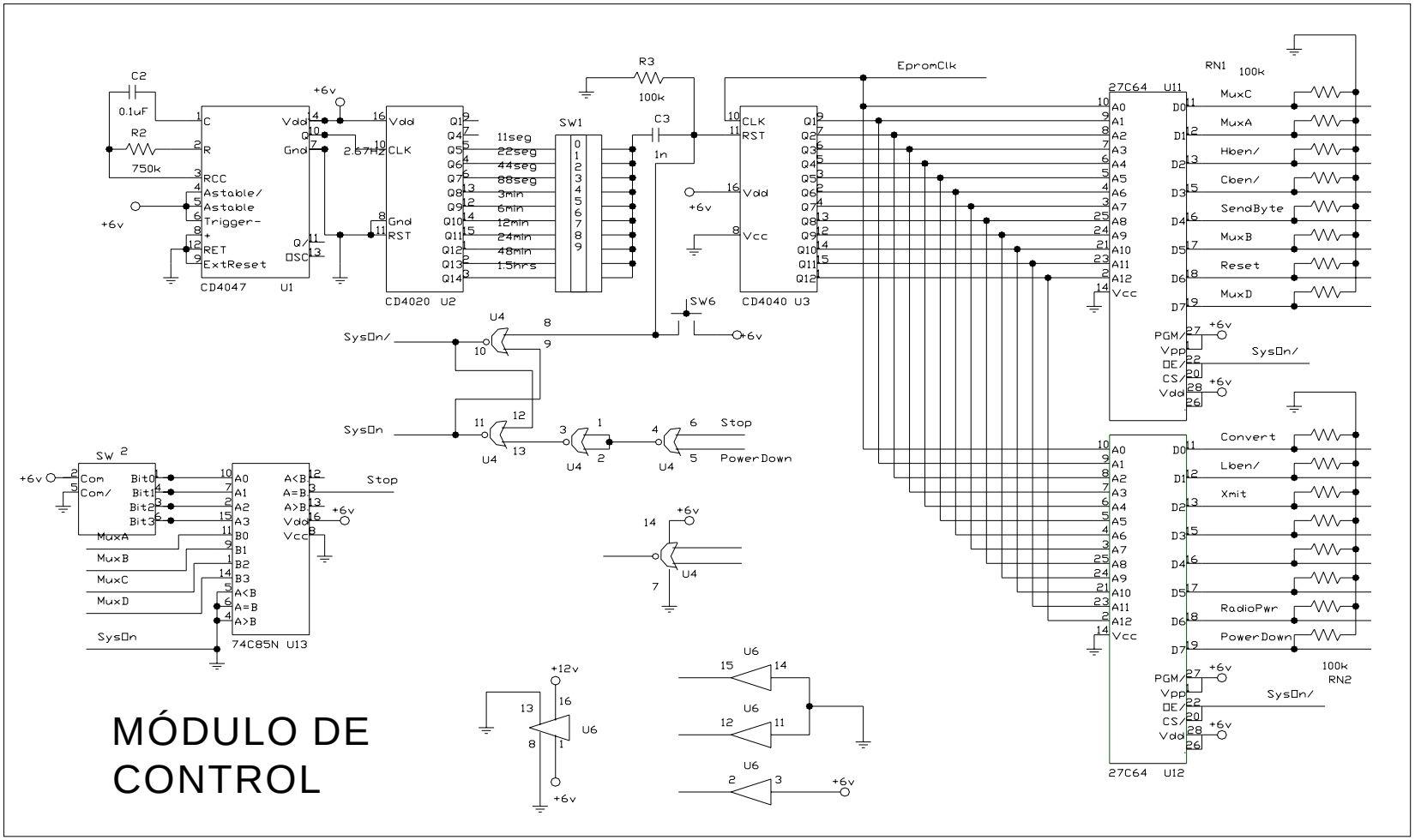



Figura 1.3.5a. Circuito electrónico del módulo de control del sistema.

Con lo que respecta al convertidor analógico digital, la señal de control que le indica que realice la conversión es *convert*, pin 11 U12, para que active el byte bajo le manda la señal *Lben* y para habilitar el byte alto envía la señal *Hben*, cabe recordar que el bus de datos es de 8 líneas, por lo que estas señales no pueden enviarse al mismo tiempo, así que se habilitan en el orden antes mencionado.

A la UART le corresponde las señales de *sendbyte* y *reset* para enviar la información y limpiar el buffer de la misma.

Otra parte que también controla el sistema, es el radio, el circuito relacionado con esta etapa se ilustra en la figura 1.3.5b. El radio solo se activa cuando se están enviando datos. Mientras los datos se muestrean el radio no trabaja para evitar interferencias de ruido por radio frecuencia (RF) con el convertidor analógico digital. El interruptor *sw5* desconecta por completo al radio. Para que el radio opere, U12 le envía una señal de control en estado bajo (*RadioPwr*) para encender el MOSFET Q2, MTP8P08, de este modo el radio se polariza con 12V. Cuando se apaga el radio, *RadioPwr* se va a un estado alto de 6V y con esto apaga a Q2, y como consecuencia interrumpe la alimentación del radio.

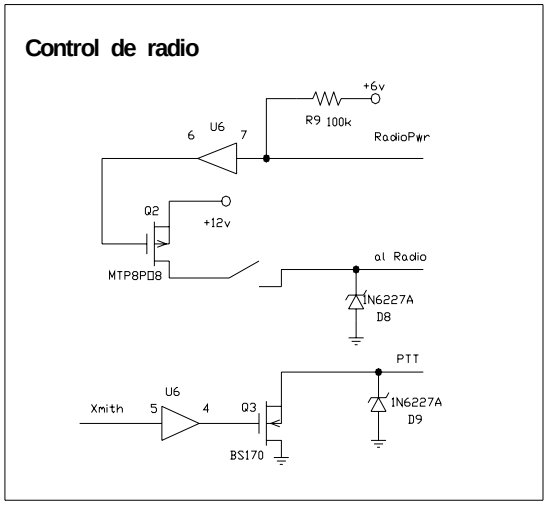



Figura 1.3.5b. Control de radio.

El radio es puesto en modo transmisor por una señal en alto llamada *Xmith* aplicada a la compuerta de Q3, lleva la línea de Push to talk (PTT) a tierra y pone el radio en modo de transmisión. Cuando la transmisión es hecha *Xmith* se va a estado bajo y deshabilita Q3. Entonces la señal de PTT se quedará en alto y el radio estará sin trabajar.

Para que regrese la transmisión sin operar, se lleva a cabo de dos maneras. La mas común es que se comparen los valores de sw2, los canales a transmitir y la corriente del canal a digitalizar (MUXA, MUXB, MUXC) en el comparador de magnitud binaria 74C85N, U13. Cuando dos valores son iguales, por el pin 13 sale una señal en alto (*stop*) que va al flip - flop y provoca que SysOn/ se levante, dejando el sistema sin trabajar. Otra opción es que U12

envíe una señal *PowerDown* y también provoca que el flip - flop apague la transmisión. Esta última opción sirve de respaldo para evitar que la tarjeta se quede trasmitiendo de manera continua.

## 1.4. Descripción del software de captura y graficación actuales

En el Puesto Central de Registro ubicado en las instalaciones del CENAPRED, se lleva a cabo la recepción, procesamiento y resguardo de las señales de telemetría de todas las estaciones remotas de medición y demás datos que conforman el monitoreo del volcán.

El Puesto Central de Registro cuenta principalmente con un banco de radios receptores, equipos acondicionadores de señales; equipos para el despliegue, visualización y graficación de los datos; así como de una red de computadoras interconectadas. Esta red del Puesto Central de Registro cuenta con 12 computadoras, figura 1.4, dedicadas exclusivamente para la recepción, procesamiento, análisis, visualización y almacenamiento de las señales provenientes de las estaciones ubicadas en el volcán y cerca de él.

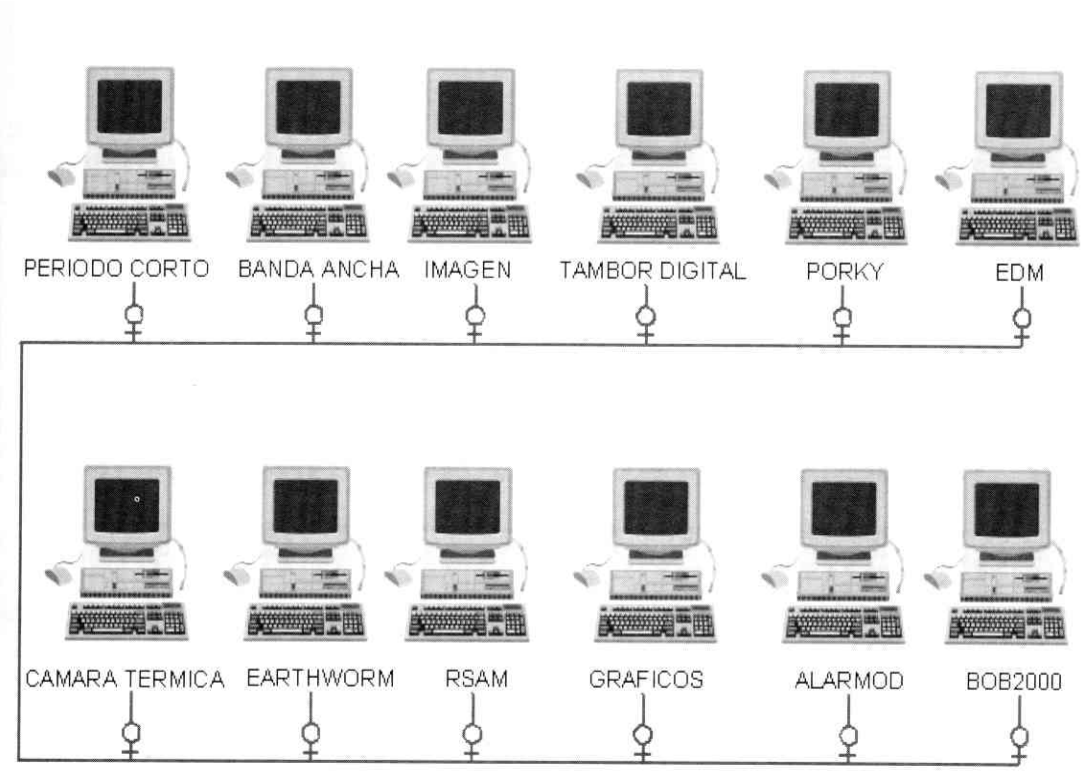



Figura 1.4. Diagrama de la red de computo del Puesto Central de Registro.

De toda la red de computadoras solo se hablará de dos máquinas en particular, Porky y Bob2000. Pues son las computadoras que entregan los registros de la deformación de suelo.

### 1.4.1. Porky

La computadora designada como Porky está dedicada a la adquisición, visualización y almacenamiento de los datos provenientes de los inclinómetros y de los sensores de flujos. Este programa fue donado U.S.G.S. El sistema Porky está compuesto por tres subsistemas (figura 1.4.1):

- Tilt. Muestra los datos tomados de inclinómetros.
- AFM. Despliega la información de los sensores de flujos.
- SSAM. Indica las señales sísmicas espectrales.

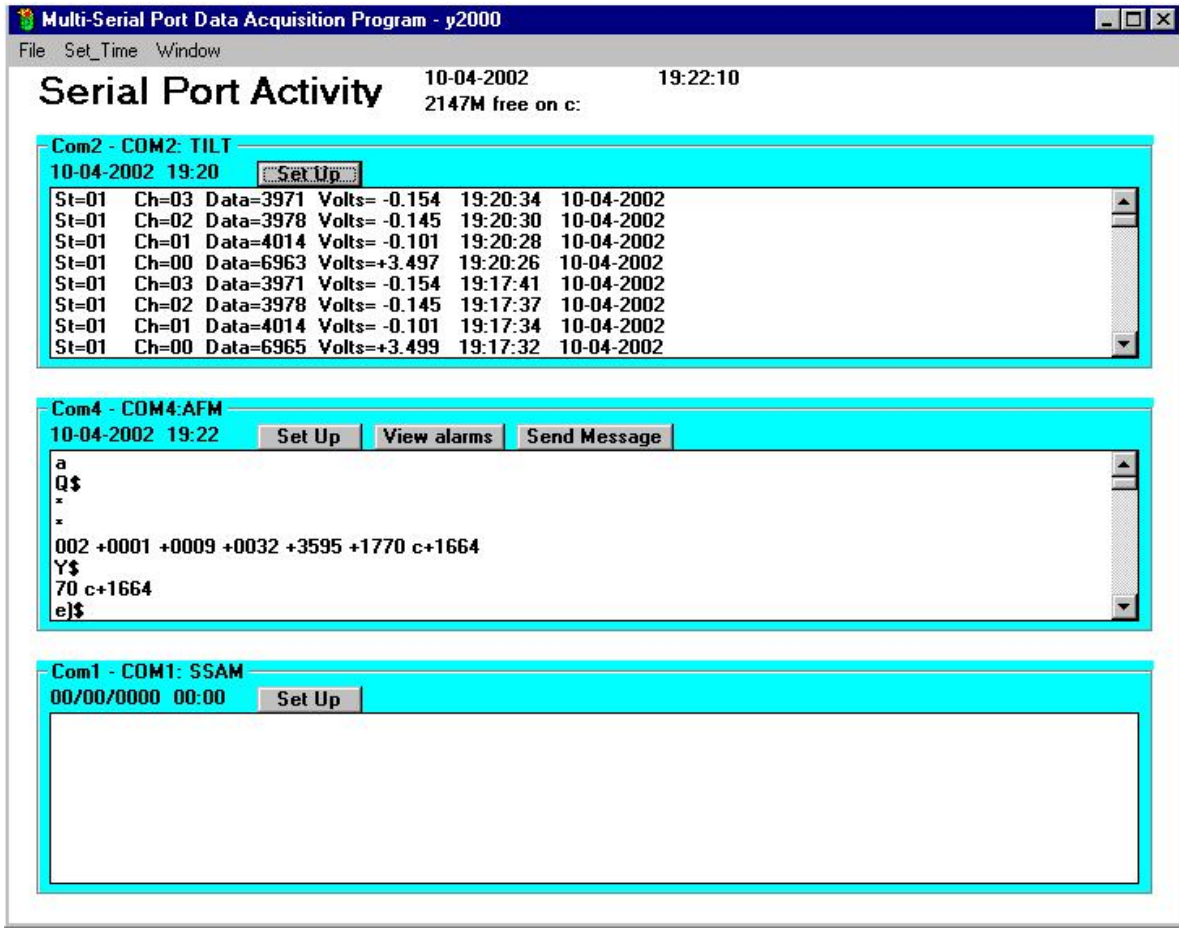



Figura 1.4.1. Se muestra en esta figura como es la presentación de los datos de interés, así como la apariencia del software.

Todos estos subsistemas reciben la información por el puerto serie de la computadora. En el caso de Tilt, previo a la captación de la información, las señales llegan al CENAPRED a un radio receptor y posteriormente la señal entra a una etapa de demodulación.

Los datos desplegados por Tilt son mostrados en siete columnas y si se observa cada línea del desplegado, se nota que es la información completa de un dato. La primera columna indica el número de estación que se está reportando, a cada estación que cuenta con inclinómetro ya se le asignó un número en la configuración del sistema Porky.

La segunda columna muestra el canal, es decir, si se trata de la tensión en la batería, el valor de la temperatura, la lectura del eje X y del eje Y; cada uno de éstos reconocidos con el número 00, 01, 02 y 03 respectivamente.

En la tercera columna aparece el número de cuentas, es decir, el valor en decimal de la lectura en hexadecimal. Para un rango máximo de una medición que entrega +5V el número de cuentas será de 8192 y para el rango mínimo de lectura –5V se tendrá el valor de cero cuentas; en cero volts se tiene el número de 4096. Esto se obtiene a partir de que el conversor es de 12 bits, lo cual entrega 4096 posibilidades de combinación; pero como se obtienen tanto valores positivos como negativos, se cuenta con el doble de combinaciones (8192) y el centro del rengo de lecturas está en 4096 cuentas.

En la cuarta columna aparece el valor en volts de la lectura, luego en la siguiente columna se indica la hora en que llegó el dato y finalmente se despliega la fecha en que se está reportando. Así pues del dato que se encuentra en la parte baja del recuadro que pertenece a Tilt (figura 1.4.1) reporta que la estación 01 con el canal 00 (que en este caso se trata de la tensión en la batería) entrega un valor en cuentas de 6965 con una tensión correspondiente de 3.499 volts. Esto llegó a las 19:37:32 horas del día 10 de Abril de 2002 (10 - 04 - 2002).

### 1.4.2. Bob2000

Para llevar a cabo el análisis y procesamiento de los datos relacionados a la actividad del volcán se cuenta también con el sistema Bob2000, el cual alberga varias herramientas de análisis sísmico y de visualización. Cuenta con un pequeño subprograma llamado Bob que permite analizar los datos de las distintas estaciones de monitoreo.

Bob es un programa controlador de comandos hecho en FORTRAN, el cual logra dibujar fácilmente la gráfica que compara la variación de la magnitud de algún dato con relación al tiempo transcurrido, logrando que éste pueda ser visualizado en un periodo desde un año hasta de un día. Esta modificación, así como cambiar algún nivel de offset en la medición, pueden hacerse dentro los macros de Bob, sin que esto modifique los datos reales de la medición.

Los macros de Bob son pequeñas partes de “código” donde únicamente se escriben sencillas instrucciones con algunos parámetros de interés de modificación para la variable a contemplar. Para esto no se requiere algún conocimiento de programación, basta con un mínimo de nociones sobre computo (y tener conocimiento de la aplicación de los comandos) para poder acceder a los datos y su manipulación gráfica.

Bob permite elegir entre distintas señales de tipo sísmico, de deformación, temperatura y voltaje en la batería, por mencionar algunas. Para este caso la señal de interés es la de deformación. La obtención y consulta de estos gráficos, les da la facultad a los responsables del monitoreo de realizar las evaluaciones oportunas sobre la actividad del volcán.

La figura 1.4.2 da un ejemplo de las gráficas obtenidas de Bob. En este caso se muestra una gráfica típica de la información relacionada con la deformación del suelo.

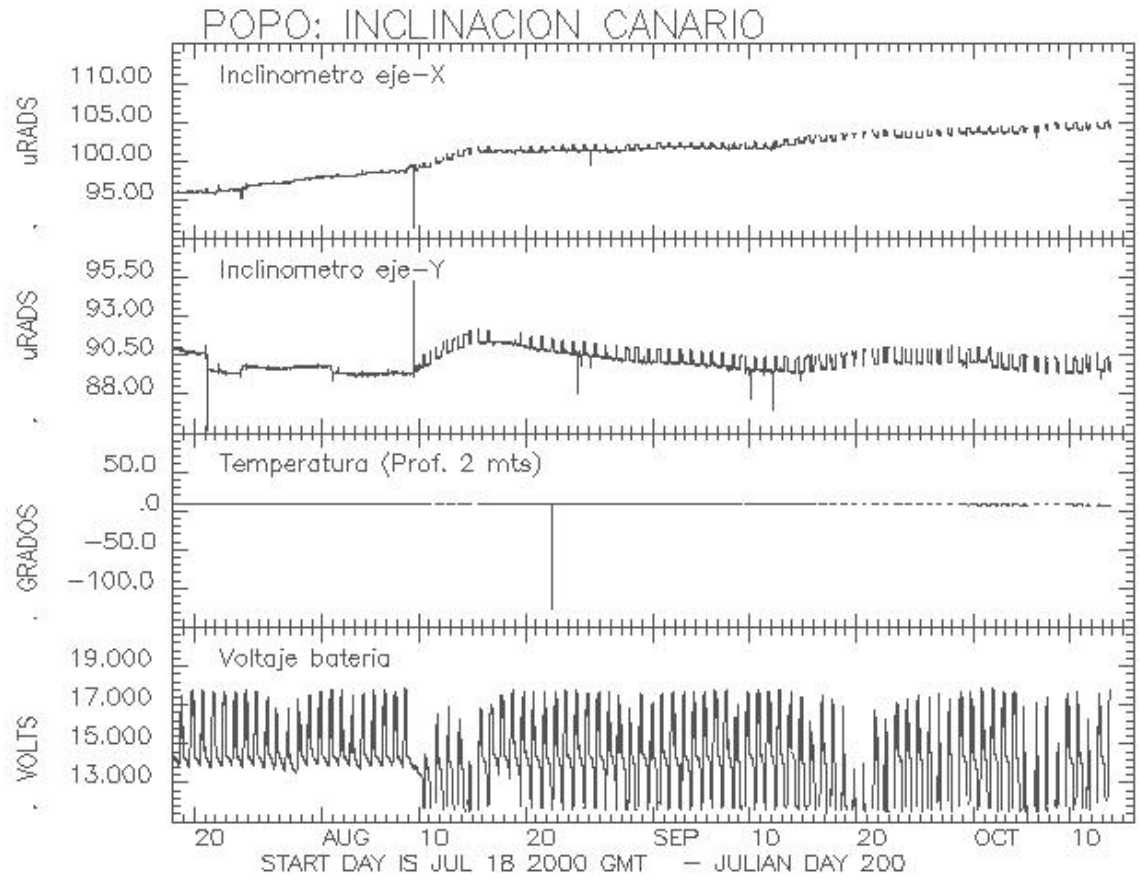
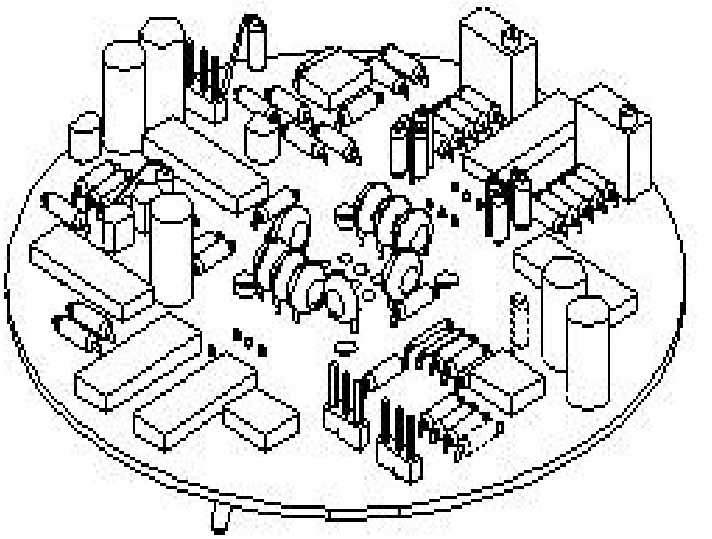



Figura 1.4.2. En la figura se aprecian las gráficas correspondientes a la inclinación de los ejes Y y X, así como la temperatura y el estado de la batería. Estos datos fueron tomados a mediados de Agosto hasta Mediados de Octubre del año 2000.

# CAPÍTULO 2



# DESCRIPCIÓN DEL SISTEMA PROPUESTO

# CAPÍTULO 2 DESCRIPCIÓN DEL SISTEMA PROPUESTO

## Descripción global

En este capítulo se plantea la estructura electrónica de la nueva tarjeta que reemplazará a la actual de adquisición, así mismo se indican las fallas que tuvo y se proponen soluciones a dichos inconvenientes. El diagrama a bloques que se ve en la figura 2, indica como quedará el circuito propuesto, así como el flujo de las señales que intervienen en el mismo.

Entre lo diferente que se percibe del nuevo circuito, se encuentran: el microcontrolador, un display LCD y una interfaz RS232. La fuente de alimentación también cambia notablemente. El diseño basa su lógica de control en un microcontrolador, que sustituirá por completo a las memorias EEPROM y a los circuitos de reloj que dan pauta a las señales de control. Por otro lado se conservan algunos componentes, por razones que se explicarán más delante detalladamente.

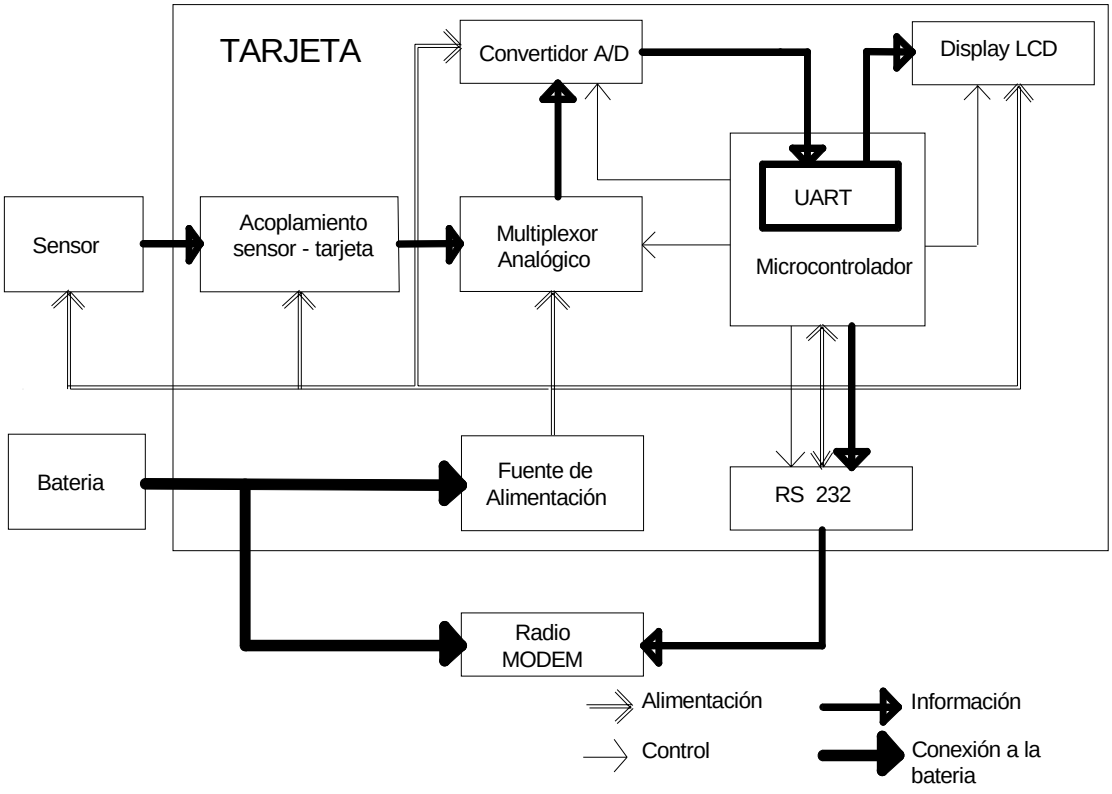



Figura 2. Diagrama a bloques del sistema propuesto para la tarjeta electrónica.

## 2.1. Fuente de alimentación

Antes de describir la fuente de alimentación propuesta, es bueno recordar que este sistema se encuentra trabajando a la intemperie y sin posibilidad de conectarlo a la línea de 127 volts. Por lo que esta instrumentación es alimentada previamente con un sistema fotovoltaico, cuya estructura básica está integrada por un panel solar, un controlador de carga y un banco de baterías (figura 2.1a).

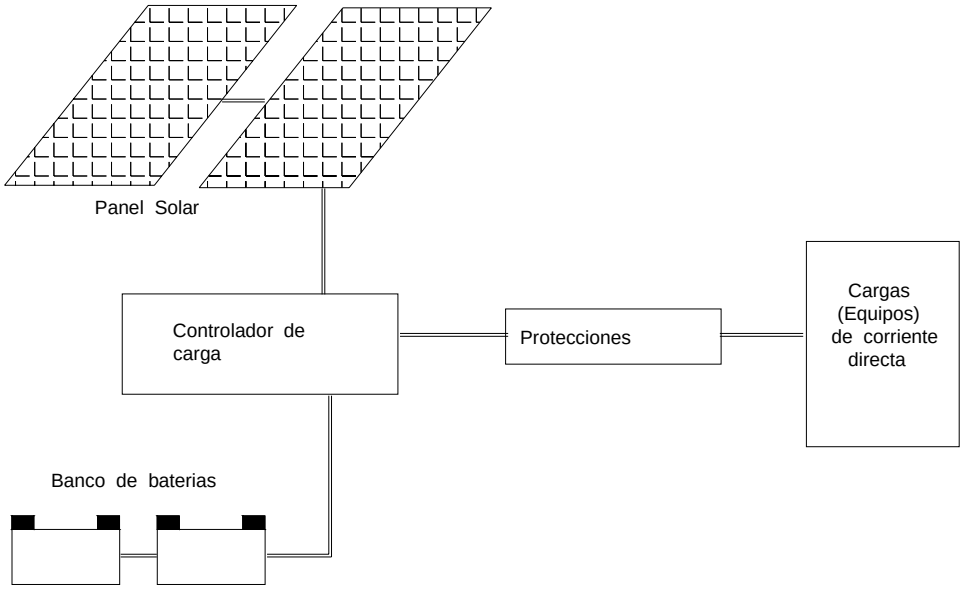



Figura 2.1a. Esquema general de un sistema fotovoltaico.

Con lo respecta al diseño del circuito para la tarjeta de adquisición, es prudente puntualizar que todos los instrumentos electrónicos requieren de una fuente de alimentación de corriente continua estable. Por lo tanto es preciso prestar especial atención al diseño de o a la especificación de la fuente si se pretende que el sistema en su conjunto funcione de un modo satisfactorio. Así pues, la fuente de alimentación no debe dejarse como un tramo al final del diseño o como un añadido al sistema, ya que es una parte vital del sistema.

Como pudo observarse en el capítulo anterior, el sistema actual de adquisición cuenta con una fuente que alimenta al sistema (circuitos y sensor) por intervalos de tiempo, es decir, la fuente no se encuentra trabajando todo el tiempo. De este modo, una vez que entra en operación la fuente también comienzan a trabajar los demás circuitos y el sensor; este detalle provoca que el sensor no logre estabilizarse y muy probablemente la tarjeta registre datos incorrectos, pues al tomar muestras se tiene al elemento primario en su etapa transitoria.

Por otro lado, esa fuente de alimentación no alcanza a cubrir la demanda de corriente requerida cuando la tarjeta trasmite por radio la información. Esto se debe a que no se consideró la demanda máxima de corriente para el sistema en su conjunto y además, los circuitos empleados en la fuente no son adecuados para dicho fin, mas bien son circuitos que podrían servir para obtener un voltaje de referencia, pues su salida en corriente es baja. Ligado a este hecho, cuando el sistema demanda más corriente la primera etapa en fallar es la fuente de alimentación.

Por las razones expuestas anteriormente se plantea para la nueva tarjeta electrónica, una fuente de alimentación con las siguientes características:

- *En operación continua*. Sobre todo para que el sensor también trabaje sin interrupciones y se procure ampliar la vida útil del instrumento y demás componentes que integraran la tarjeta, y por consiguiente, se evita que las muestras se tomen en algún transitorio del sensor.

- *Regulada*. Entregará ± 5 volts y ± 12 volts regulados para alimentar la tarjeta y el sensor, respectivamente. Estas fuentes se encontrarán separadas para evitar que fallas en la adquisición perjudiquen al sensor. Previo a las regulaciones que se manejarán, habrá una pre – regulación de 15 volts que asegurará el funcionamiento del sistema pese a que el sistema fotovoltaico no trabaje de forma adecuada por días nublados o por algún deterioro en el banco de baterías.

- *Protección contra corto circuito.* Este hecho protege tanto a los componentes de la fuente como a los del sistema en general. Además la salida máxima de corriente se encontrará limitada para evitar que en caso de presentarse esta falla, deteriore otros componentes. La máxima salida en corriente para la fuente de ±5 V será de 500 mA y para la de ±12 V será de 150 mA.

- *Protección contra cargas inducidas en el ambiente (rayos).* Aquí se emplearán diodos de tipo tranzorb, pues el sistema se encontrará prácticamente expuesto al ambiente y es prudente que tenga protecciones contra algún efecto de inducción de un rayo que caiga cerca del lugar de instalación.

A continuación se muestra un diagrama a bloques (figura 1.2b) que ilustra la manera en que quedará la fuente de alimentación.

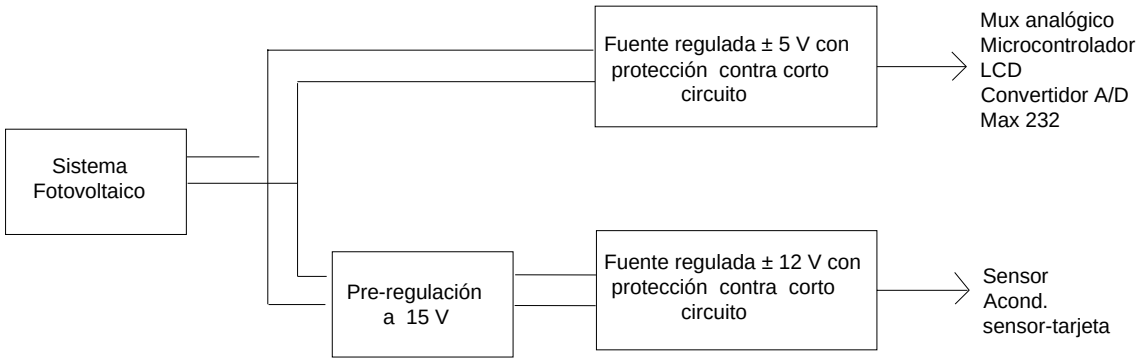



Figura 1.2b. Diagrama a bloques de la fuente de alimentación.

## 2.2. Selección del microcontrolador

### 2.2.1. Microprocesador y microcontrolador

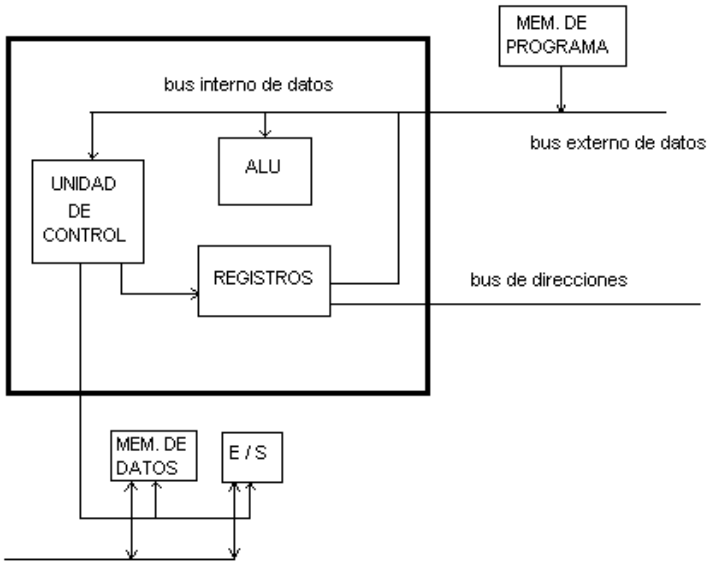
Primeramente debe decirse que un microprocesador es un circuito integrado de alta escala (LSI) o de muy alta escala de integración (VLSI) que trabaja o procesa información de forma discreta; que contiene una unidad aritmética lógica (ALU), una unidad de control y una unidad de almacenamiento (registros). Así como un bus de direcciones (con el que accede a los registros), un bus de control (controla a los periféricos externos o éstos lo controlan) y un bus de datos.

Al microprocesador se le conectan por medio de un bus externo de datos, elementos externos llamados periféricos los cuales son: una memoria de programa, memoria de datos y puertos de entrada / salida, principalmente. También se le pueden agregar otros periféricos como un convertidor analógico digital, un modulador por ancho de pulso, una unidad de transmisión o recepción asíncrona de datos, por mencionar algunos (figura 2.2.1a).

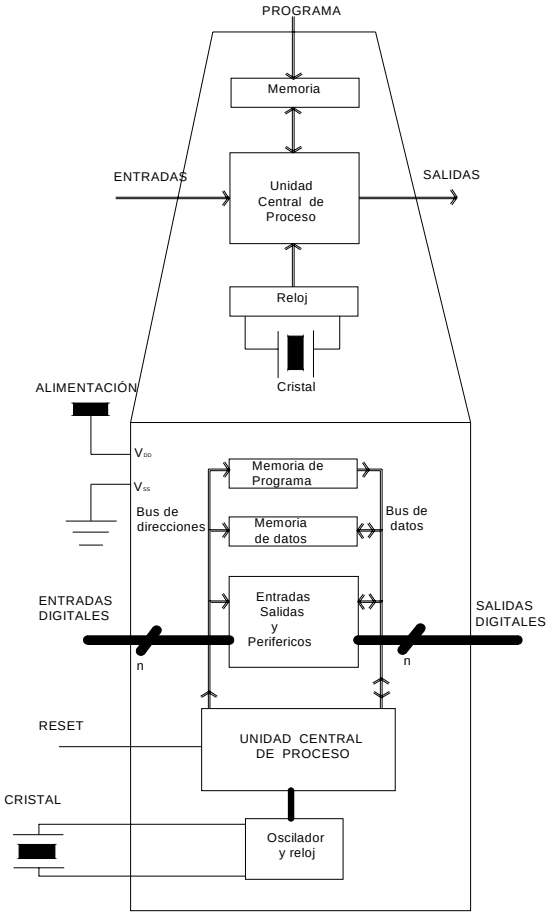
Cuando se integran el microprocesador y periféricos en un solo circuito integrado, se tiene un dispositivo llamado microcontrolador. Un microcontrolador esta hecho para resolver un tipo de tarea específica, a diferencia del microprocesador, que se destina para un tipo de tarea cualquiera (figura 2.2.1b)

### 2.2.2. Arquitectura de microcontroladores

Con relación a la organización de bloques de memoria, existen dos tipos de arquitectura por las que están formados los microcontroladores: Von Neumann y Harvard.




(a)




(b)

Figura 2.2.1. Esquema general de (a) un microprocesador y (b) un microcontrolador.

La arquitectura Von Neumann se caracteriza por utilizar el mismo dispositivo de almacenamiento tanto para las instrucciones como para los datos, es decir, la memoria de datos y la de programa esta en un solo bloque de memoria. (Figura 2.2.2a).

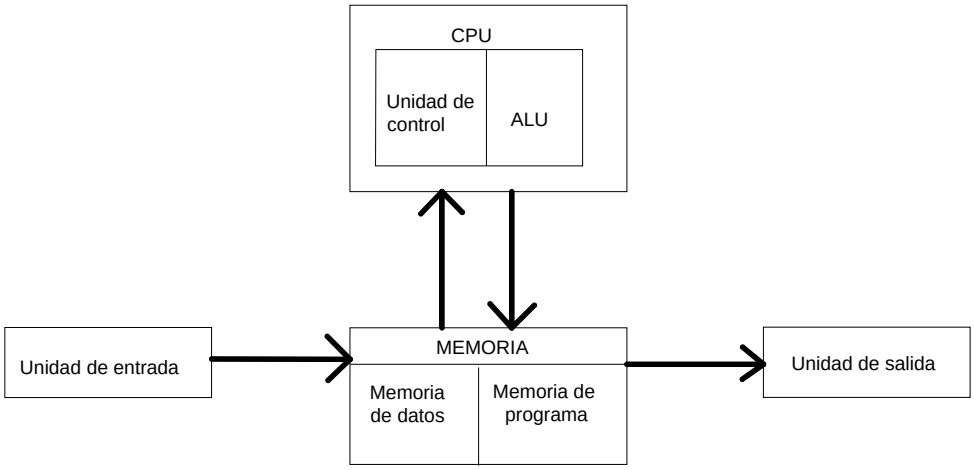



Figura 2.2.2a. Esquema de la arquitectura Von Neumann.

En los microcontroladores con arquitectura Von Neumann su procesador trabaja realizando los siguientes pasos secuencialmente:

i. Obtiene la siguiente instrucción desde la memoria en la dirección indicada por el contador de programa y la guarda en el registro de instrucción.
ii. Aumenta el contador de programa en la longitud de la instrucción para apuntar a la siguiente.
iii. Descodifica la instrucción mediante la unidad de control. Ésta se encarga de coordinar el resto de componentes del microcontrolador para realizar una función determinada.
iv. Se ejecuta la instrucción. Ésta puede cambiar el valor del contador del programa, permitiendo así operaciones repetitivas. El contador puede cambiar también cuando se cumpla una cierta condición aritmética, haciendo que el microcontrolador pueda 'tomar decisiones', que pueden alcanzar cualquier grado de complejidad, mediante la aritmética y lógica anteriores.
v. Luego se regresa al paso 1

En la figura 2.2.2b se muestra un sencillo ejemplo con un par de instrucciones de un microcontrolador de arquitectura Von Neuman (MC68HC11).

Los microcontroladores que trabajan con el modelo Harvard, su procesador está segmentado (tipo “pipe line”). Esta característica permite al procesador realizar simultáneamente la ejecución de una instrucción y la búsqueda del código de la siguiente instrucción en un ciclo de instrucción. Cada ciclo de instrucción está formado por cuatro ciclos de reloj, que sería la señal del oscilador externo.

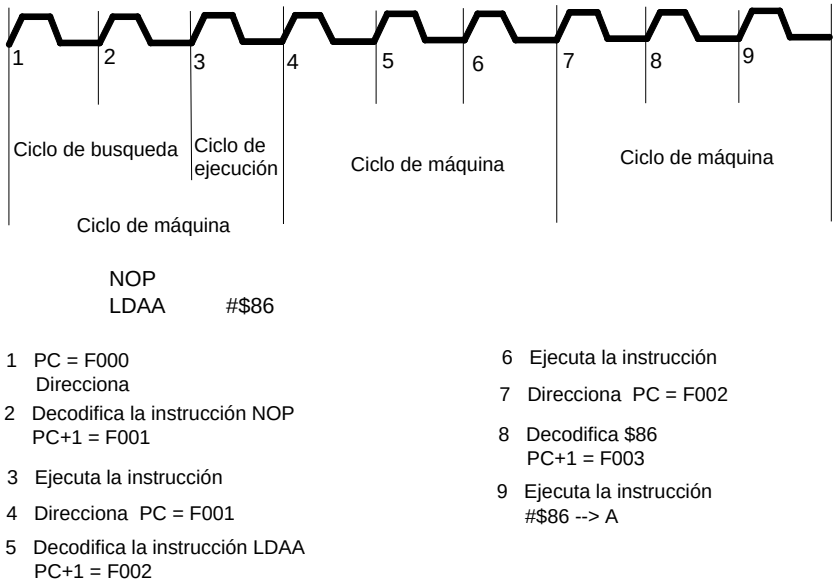



Figura 2.2.2b. Ejemplo del tiempo transcurrido en la señal de reloj con respecto a las instrucciones de un procesador CISC.

El modelo Harvard , representado en la figura 2.2.2c, dispone de dos memorias: una memoria de datos y una memoria de programa. Además cada memoria dispone de su respectivo bus, lo que permite, que la CPU pueda acceder de forma independiente y simultánea a la memoria de datos y a la de instrucciones. Como los buses son independientes éstos pueden tener distintos contenidos en la misma dirección

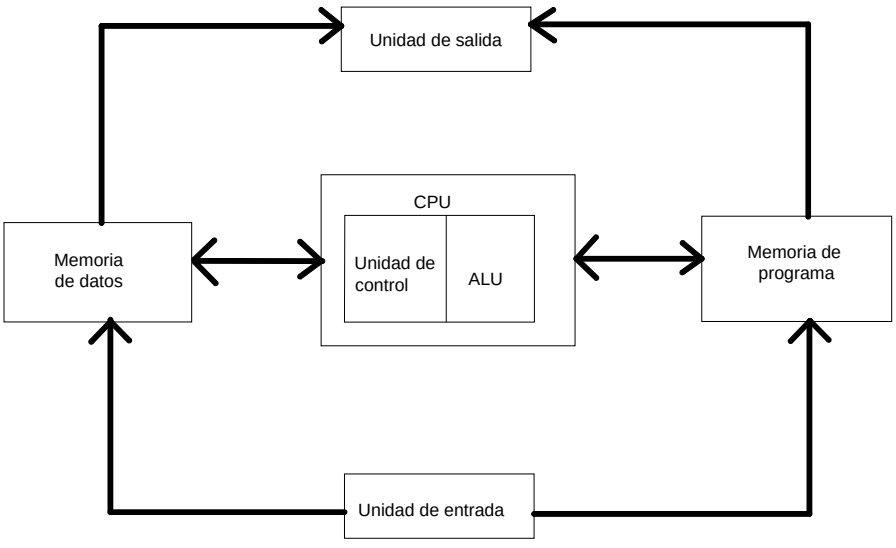
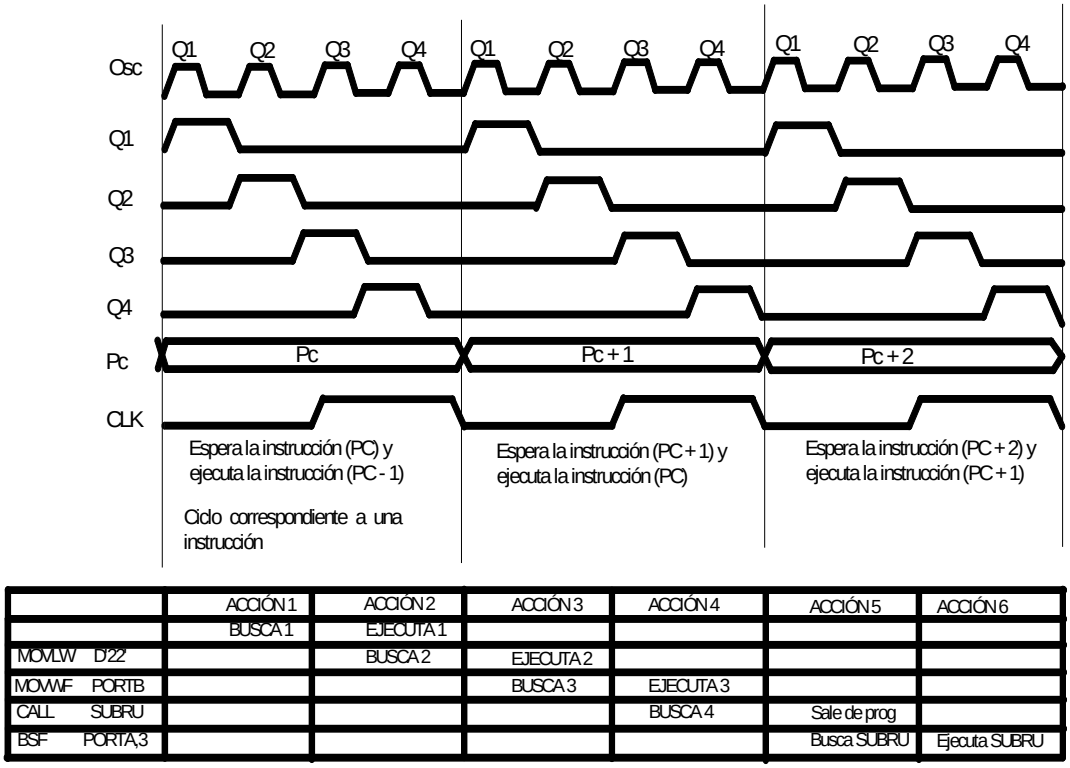



Figura 2.2.2c. Esquema de la arquitectura Harvard.




| | ACCIÓN 1 | ACCIÓN 2 | ACCIÓN 3 | ACCIÓN 4 | ACCIÓN 5 | ACCIÓN 6 |
|---|---|---|---|---|---|---|
| | BUSCA 1 | EJECUTA 1 | | | | |
| MOVLW D'22' | | BUSCA 2 | EJECUTA 2 | | | |
| MOVWF PORTB | | | BUSCA 3 | EJECUTA 3 | | |
| CALL SUBRU | | | | BUSCA 4 | Sale de prog | |
| BSF PORTA,3 | | | | | Busca SUBRU | Ejecuta SUBRU |

Figura 2.2.2d. Aquí se muestran las cuatro señales generadas en el ciclo de instrucción.

Los cuatro pulsos de reloj del ciclo de instrucción entregan cuatro señales denominadas como Q1, Q2, Q3 y Q4 (figura 2.2.2d). El estado Q1 hace que el contador de programa se incremente, Q2 y Q3 se encargan de la decodificación y la ejecución de la instrucción y finalmente Q4 es la fase de búsqueda de la siguiente instrucción. El diagrama de tiempos ilustra como se llevarían a cabo la búsqueda y ejecución de las instrucciones dentro de un programa. Los mnemónicos de la parte inferior de la izquierda corresponden a un microcontrolador del fabricante Microchip

### 2.2.3. El procesador

El elemento mas importante en un microcontrolador es su procesador, pues este determina sus principales características tanto en software como hardware. Sus principales tareas son encontrar la dirección asociada a la memoria de instrucciones, recibir el código de operación de la instrucción en curso, su decodificación y la ejecución de la operación que implica la instrucción, así como la búsqueda de los operandos y el almacenamiento del resultado

Existen tres orientaciones en cuanto a la arquitectura y funcionalidad de los procesadores actuales: CISC (Controlador con juego de instrucciones complejo), RISC (controlador con juego de instrucciones reducido) Y SISC (controlador con juego de instrucciones especifico).

- *CISC*. Un gran número de microcontroladores operan bajo esta filosofía. Disponen de más de 80 instrucciones en su repertorio, donde algunas son muy poderosas, pues ahorran líneas de código al programador; sin embargo requieren muchos ciclos de instrucción para su ejecución.

- *RISC*. Los microcontroladores de este tipo de procesador, han ido ganando terreno en el campo industrial. Las instrucciones que forman del repertorio de los microcontroladores RISC son muy simples y en algunos casos no alcanzan ni 50 instrucciones. Esta característica provoca que el procesador se optimice tanto en software y hardware, así mismo las instrucciones se realizan en un ciclo de instrucción, generalmente.

- ***SISC.*** Este tipo de microcontroladores están fabricados para aplicaciones muy concretas, el juego de instrucciones además de ser reducido es específico, es decir, las instrucciones se adaptan a las necesidades de la aplicación prevista.

En la lucha por ganar el mercado predominan los dos primeros. Resulta difícil decir quien es mejor o quién prevalecerá, la realidad es que se pretende que el microcontrolador que circule en mercado en un futuro sea un híbrido de estas arquitecturas, buscando que el juego de instrucciones sea bastante amplio y a la vez éstas se realicen en pocos ciclos de instrucción. A continuación se muestra una tabla comparativa que muestra las mejores características de los procesadores RISC y CISC.

| CISC | RISC |
|---|---|
| Énfasis en el hardware | Énfasis en software |
| Instrucciones complejas | instrucción reducida solamente |
| Memoria-a-memoria:<br>"CARGA" y "ALMACÉN"<br>incorporado en instrucciones | Inter-registro:<br>"CARGA" y "ALMACÉN"<br>son las instrucciones independientes |
| Tamaños de código pequeños,<br>altos ciclos por segundo | Ciclos bajos por segundo,<br>tamaños de código grandes |
| Transistores usados para almacenar<br>instrucciones complejas | Pasa más transistores<br>en los registros de la memoria |

Por otra parte, entre los fabricantes de microcontroladores hay dos tendencias para resolver las demandas de los usuarios: microcontroladores de arquitectura cerrada y los de arquitectura abierta.

Los microcontroladores de arquitectura cerrada además de tener una determinada unidad central de proceso, una cierta capacidad de memoria de datos y un cierto tipo y capacidad de memoria de programa, cuentan con un número de puertos de entrada / salida y un conjunto de recursos auxiliares muy concreto. A este modelo no se le puede amplia su estructura, por lo que la aplicación que lo requiera debe encontrar en él todo lo que necesita.

Los microcontroladores de arquitectura abiertas se caracterizan por, además de contar con su estructura interna determinada, pueden emplear sus líneas de entrada / salida para sacar al exterior los buses de datos, direcciones y control, por lo que se posibilita la ampliación de la memoria y las entradas / salidas con circuitos integrados externos.

### 2.2.4. Familia de los PIC's

La familia de los PIC's está conformada por tres gamas, de acuerdo a los periféricos y recursos que posee; gama baja, gama media y gama alta.

La *gama baja* se caracteriza por tener una memoria de programa de 512, 1 k. o 2 k palabras de 12 bits, y ser de tipo ROM, EPROM. También hay modelos con memoria OTP ("One Time Programmable"), que sólo puede ser grabada una vez por el usuario. La memoria de datos puede tener una capacidad comprendida entre 25 y 73 bytes. Sólo disponen de un temporizador (TMR0), un repertorio de 33 instrucciones y un número de patitas para soportar las E/S comprendido entre 12 y 20. El voltaje de alimentación admite un valor muy flexible comprendido entre 2 y 6,25 V, lo cual posibilita el funcionamiento mediante pilas comunes teniendo en cuenta su bajo consumo (menos de 2 mA a 5 V y 4 MHz ). No admiten interrupciones y la pila o "stack" sólo dispone de dos niveles, lo que provoca no poder encadenar más de dos subrutinas. .

En la *gama media* sus componentes añaden nuevos periféricos a los que poseían los de la gama baja, haciéndoles más adecuados en las aplicaciones complejas. Admiten interrupciones, poseen comparadores de magnitudes analógicas, convertidores A/D, 8 niveles de pila, puertos serie y diversos temporizadores. Hay modelos de esta gama que disponen de una memoria de instrucciones tipo EEPROM, que, al ser borrables eléctricamente, son mucho más fáciles de reprogramar que las EPROM, que tienen que ser sometidas a rayos ultravioleta durante un tiempo determinado para realizar dicha operación.

Los dispositivos correspondientes a la *gama alta* responden a microcontroladores de arquitectura abierta. Así se pueden configurar sistemas similares a los que utilizan los microprocesadores convencionales, siendo capaces de ampliar la configuración interna del PIC añadiendo nuevos dispositivos de memoria y de E/S externas. Esta facultad obliga a estos componentes a tener un elevado numero de patitas comprendido entre 40 y 44. Admiten interrupciones, 16 niveles de pila, poseen puerto serie, varios temporizadores y mayores capacidades de memoria, que alcanza los 8 k palabras en la memoria de programa y 454 bytes en la memoria de datos.

Comercialmente el fabricante ofrece cuatro versiones de microcontroladores en prácticamente todas las gamas:

*1ª. Versión EPROM*. Borrable con rayos ultravioleta. La cápsula dispone de una ventana de cristal en su superficie para permitir el borrado de la memoria de programa al someterla durante unos minutos a rayos ultravioleta procedentes de lámparas fluorescentes especiales**.**

*2ª. Versión EEPROM*. Borrable de forma eléctrica. Esta versión logra que al sobrescribir el programa este se borre, lo que permite grabarlo un gran número de veces (1000).

*3ª. Versión OTP*. "Programable una sola vez". Son similares a la versión anterior, pero sin ventana y sin la posibilidad de borrar lo que se graba.

*4ª. Versión QTP*. Es el propio fabricante el que se encarga de grabar el código en todos los chips que configuran pedidos medianos y grandes.

*5ª. Versión SQTP*. El fabricante solo graba unas pocas posiciones de código para labores de identificación, numero de serie, palabra clave, etc.

### 2.2.5. Características del microcontrolador elegido

Para la aplicación en especial de este trabajo, se optó por un microcontrolador de arquitectura Harvard (de acuerdo a su disposición de las memorias de dato y programa) y RISC (de acuerdo al procesador), que trabaja con una arquitectura cerrada. En específico, el cerebro de la aplicación es un PIC16F877A de Microchip, cuyo modelo de programación y la estructura de su unidad Central de Proceso se ilustran en la figura 2.2.5. Las razones de la elección de este dispositivo fueron:

- *Costo*. En la actualidad este tipo de microcontrolador es de un precio accesible y se consigue fácilmente. Además, el fabricante del dispositivo regala muestras del mismo vía correo electrónico.
- *Herramientas de desarrollo*. El software de programación puede conseguirse de forma gratuita en la red y cuenta con muchas herramientas para facilitar el desarrollo del programa; esto con relación a software. Con relación a hardware, hay muchos programadores a bajo costo en tiendas de electrónica y hay la posibilidad de hacer uno por cuenta propia.

El PIC16F877 es un microcontrolador de gama media versión EEPROM, pese a que sus características de memoria de programa y de datos sean de una gama alta, 8K y 368 bytes respectivamente. Además su encapsulado tipo DIP es de 40 pines. Cuenta con 14 posibles fuentes de interrupción, 5 puertos de entrada / salida, 3 temporizadores, 2 módulos de captura y comparación, interfaz de comunicación serial, interfaz de comunicación paralela, un modulo de conversión analógica digital de 10 bits que dispone de 8 canales, 8 niveles de pila y un juego de 35 instrucciones.

| Device | Program FLASH | Data Memory | Data EEPROM |
|---|---|---|---|
| PIC16F874 | 4K | 192 Bytes | 128 Bytes |
| PIC16F877 | 8K | 368 Bytes | 256 Bytes |

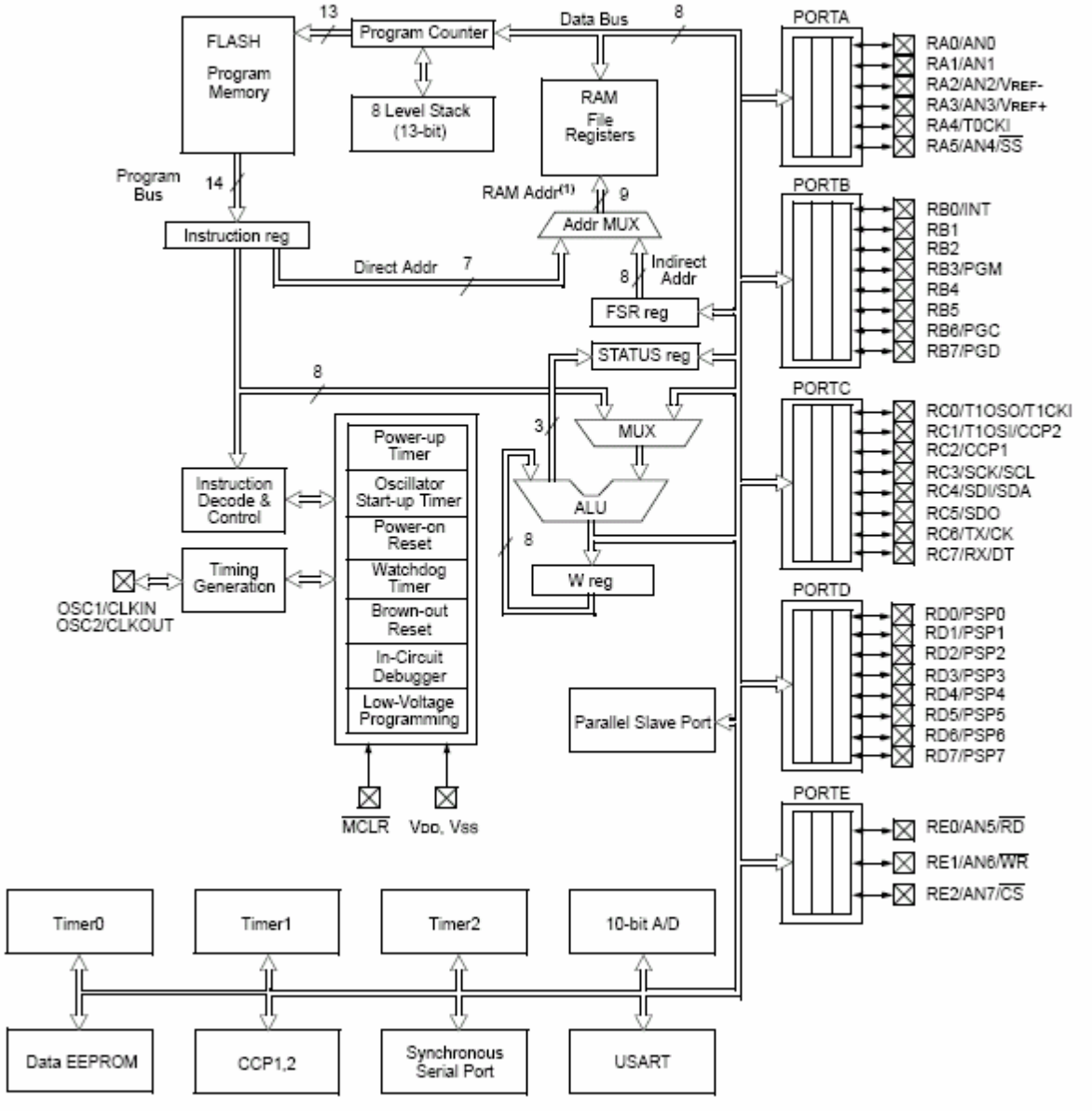



Figura 2.2.5. Modelo de programación y Unidad Central de Proceso.

## 2.3. Multiplexor analógico

Naturalmente, debe emplearse un dispositivo que permita dar el paso a las distintas señales de estudio bajo un orden conveniente, así posteriormente ingresarán a un convertidor analógico digital.

Para esta finalidad se emplea un multiplexor analógico. Este componente es el mismo de la tarjeta XMTR V2.A (CD4051).

El CD4051B es un multiplexor analógico que cuenta con tres entradas digitales de control (A, B, C) y una entrada de inhabilitación total de las señales analógicas. La combinación binaria de las entradas A, B y C conectan uno de 8 canales a la salida. El diagrama a bloques del circuito integrado para este propósito se muestra en la figura 2.3.

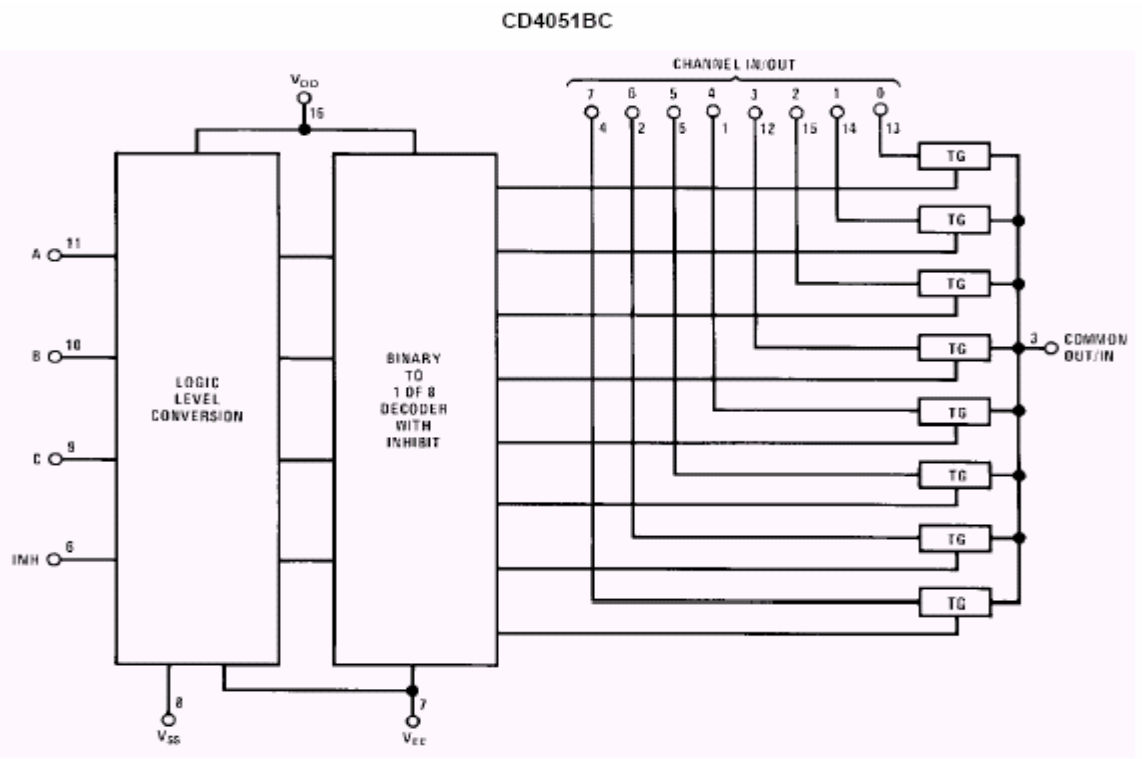



Figura 2.3. Diagrama a bloques del multiplexor analógico.

La tabla de verdad (tabla 2.3) indica el canal analógico que aparecerá en la salida de acuerdo a la combinación de las entradas digitales del multiplexor.
Obsérvese que este dispositivo emplea una cuarta entrada digital. Ésta si está habilitada desconecta a la entrada analógica presente de la salida, sin importar el código digital introducido.

| Estado de las entradas | | | | Canal activo |
|---|---|---|---|---|
| INHIBIT | C | B | A | |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 2 |
| 0 | 0 | 1 | 1 | 3 |
| 0 | 1 | 0 | 0 | 4 |
| 0 | 1 | 0 | 1 | 5 |
| 0 | 1 | 1 | 0 | 6 |
| 0 | 1 | 1 | 1 | 7 |
| 1 | X | X | X | Ninguno |

Tabla 2.3. Tabla de verdad del MUX analógico.

Como puede observarse, el multiplexor analógico trabaja de la misma manera que un multiplexor digital, con la variante de que maneja señales analógicas (como su nombre lo indica).

## 2.4. Conversión analógica – digital

### 2.4.1. Introducción

En la naturaleza las señales que se producen (presión, temperatura, voltaje, corriente) tienen una variación continua, este tipo de señales se conocen como analógicas. Las variaciones pueden ser lentas (como un cambio en la temperatura) o rápidas, como la salida de un sistema de audio. La mejor manera de representar y describir los procesos analógicos es mediante números decimales y letras del alfabeto, específicamente las primeras seis, es decir mediante un sistema hexadecimal. Por otra parte, el hardware electrónico maneja patrones binarios.

Al no ser tan sencillo guardar, calcular o recuperar la información con una tecnología analógica, se han empleado las computadoras, como un hardware mas general, para llevar a cabo estas tareas rápidamente, por consiguiente, la tecnología digital es la utilizada para este fin. Debido a esta necesidad se han creado convertidores que vinculan el mundo analógico y digital. De esta manera, un convertidor analógico - digital (ADC, Analog Digital Converter) comunica el mundo real con las computadoras o con un hardware electrónico más simple que opere con lógica digital.

En todo ADC la característica que no debe perderse de vista y además es primordial en la aplicación, es la resolución. Ésta se define de dos maneras:

i. Como la cantidad máxima de códigos digitales de salida, es decir:

$$resolución = 2^n \tag{2.1}$$

ii. Como la relación del cambio necesario en el valor de voltaje de entrada, $V_E$, para producir un cambio en la salida digital de 1 bit menos significativo (LSB, low significan bit). Escrito en forma de ecuación queda:

$$resolución = \frac{V_{EC}}{2^n - 1} \tag{2.2}$$

donde $V_{EC}$ es el valor de voltaje a escala completa y n es el número de bits

La manera simple de la ecuación entrada - salida de un ADC es la siguiente:

*código de salida digital = equivalente binario de D*

donde D es igual a la cantidad de bits presentes en la salida digital; se calcula de la siguiente forma:

$$D = \frac{V_E}{resolución} \tag{2.3}$$

### 2.4.2. Técnicas de conversión

Principalmente se cuenta en el mercado con tres tipos estándar de ADC´s clasificados de acuerdo al tiempo que tardan en llevar cabo la conversión:

- ADC integrador de doble pendiente

En la figura 2.4.2a se presenta un diagrama a bloques general de un convertidor de este tipo. Un divisor entre cuatro integrado controla la lógica a una frecuencia determinada, f, la cual es definida a través la resistencia externa $R_T$ y del capacitor externo $C_T$. Esa frecuencia debe ser un múltiplo de la frecuencia de línea local (50 o 60 Hz), de este modo el dispositivo es inmune al ruido producido de la línea.

La unidad de control lógico activa una compleja red de circuitos e interruptores analógicos mediante los cuales se convierte el voltaje analógico de la entrada, $V_{ent}$ en una salida digital. Dicha conversión se lleva a cabo en tres etapas: fase de integración, fase de integración de referencia o desintegración y fase de puesta a cero.

La unidad de lógica de control (figura 2.4.2a) conecta $V_{ent}$ con un integrador en la fase de integración (marcada como $T_1$). La salida $V_o$ del integrador produce una rampa en sentido ascendente o descendente dependiendo de la polaridad de $V_{ent}$ y a una velocidad que depende de $V_{ent}$, $R_{INT}$ y $C_{INT.}$ De este modo en esta etapa se define la polaridad de $V_{ent}$ se carga un capacitor de referencia $C_{ref}$, que no aparece en la figura.

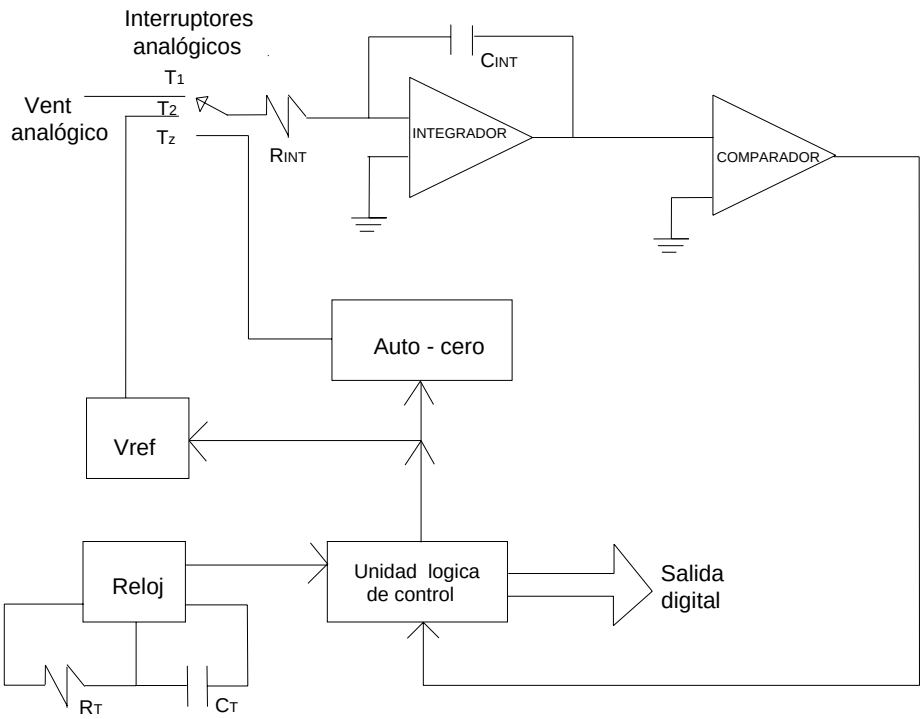



Figura 2.4.2a. Diagrama a bloques de un ADC integrador.

Al comenzar la fase de desintegración la unidad lógica conecta a $C_{ref}$ con el integrador (mostrado como $T_2$), por lo que $V_{ref}$ tiene polaridad opuesta a la de $V_{ent}$. De este modo $V_{ref}$ genera una respuesta del integrador tipo rampa que regresa a cero. Dado que $V_{ref}$ es constante, la salida del integrador $V_o$ disminuye en forma de rampa a velocidad constante. En esta etapa se produce la conversión propiamente dicha de $V_{ent}$, la unidad de control conecta el reloj con un contador interno decimal con decodificación binaria al inicio de la desintegración y lo desconecta al finalizar dicha etapa. De este modo el contador se convierte en la salida digital.

En la última etapa, puesta a cero o autocero, la unidad de control lógica activa varios interruptores analógicos y conecta un capacitor de puesta a cero $C_{AZ}$ (no se muestra y se identifica como $T_Z$). El capacitor de puesta cero se conecta a través del capacitor integrador, $C_{INT}$, y a través de cualquier desviación del voltaje de entrada de los amplificadores operacionales integradores y comparadores. $C_{AZ}$ se carga a un voltaje aproximadamente igual al voltaje promedio de error debido a $C_{INT}$. De este modo, el ADC automáticamente se pone a cero en cada conversión realizada.

- *ADC de aproximaciones sucesivas*

Este tipo de convertidor consta de un convertidor digital – analógico (DAC, Digital Analog Converter) y un registro de aproximaciones sucesivas (RAS). Se requiere una terminal para el voltaje de entrada analógico, $V_{ent}$. La salida digital se obtiene tanto en serie como en

paralelo. Cuenta con una señal para iniciar la conversión y otra para precisar el fin de ésta. El diagrama general de este tipo de convertidor se muestra en la figura 2.4.2b.

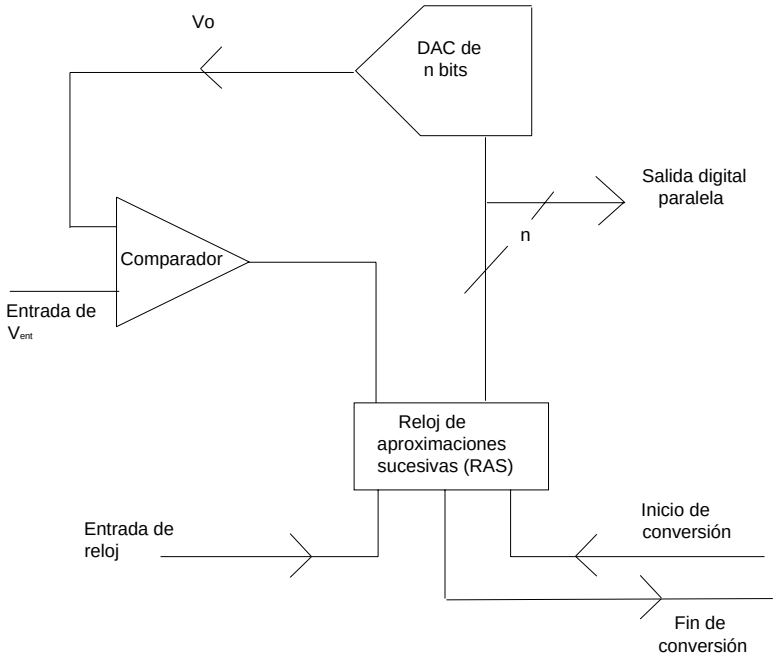



Figura 2.4.2b. Diagrama a bloques de un ADC de aproximaciones sucesivas.

Precisamente con la señal de inicio de conversión comienza el ciclo de conversión analógico – digital. El RAS conecta una secuencia de números digitales, un número por cada bit, en las entradas de un DAC. El DAC convierte el número digital en una salida analógica, Vo. El voltaje de entrada analógico, $V_{ent}$, se compara con $V_o$ a través de un comparador. El comparador informa al registro de aproximaciones sucesivas si $V_{ent}$ es mayo o igual que la salida del DAC, $V_o$, y ejecuta una comparación por cada uno de los bits. En el caso de una salida de 8 bits se hacen 8 comparaciones.

La comparación empieza por el bit mas significativo (MSB, more significant bit) y finaliza con el bit menos significativo (LSB). Al final de la comparación del LSB, el registro de aproximaciones sucesivas indica una señal que indica la finalización de la conversión. El equivalente digital de $V_{ent}$ se encuentra ahora en la salida digital del registro de aproximaciones sucesivas.

➶ ADC flash

El mas rápido de todos los ADC es el convertidor paralelo flash, mostrado en la figura 2.4.2c. Mediante un voltaje de referencia y un circuito divisor de resistencias se crea la resolución del convertidor, cuyo número de comparadores menos uno da la resolución de bits. El voltaje de entrada analógico, $V_{ent}$, se aplica a las entradas + de todos los comparadores. Sus salidas excitan un codificador de prioridad.

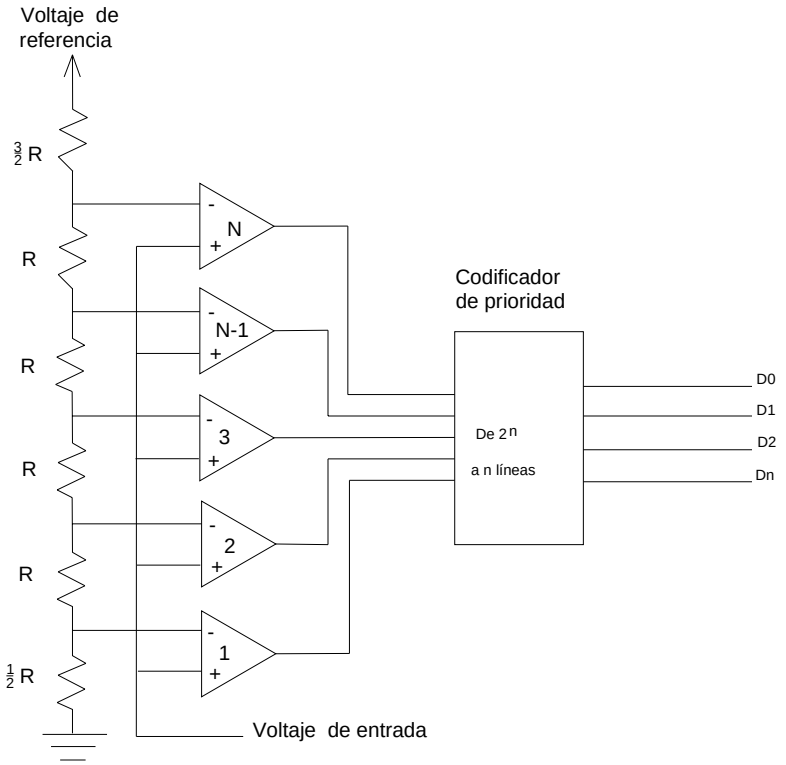



Figura 2.4.2c. Diagrama a bloques de un ADC de tipo flash.

Este tipo de convertidores son capaces de digitalizar señales de video y de radar, por lo que son convertidores de alto costo, que se incrementa aun más con el aumento de la resolución.

### 2.4.3. Elección del convertidor

Este apartado parece un poco raro debido a que en el diseño se plantea el uso de un microcontrolador que entre sus periféricos cuenta con un convertidor analógico digital de 10 bits. Precisamente esta resolución es una de las razones de emplear un convertidor externo. De acuerdo a la segunda definición de resolución, ecuación (2.2) vista en el apartado 2.4.1, se tiene para un convertidor de 10 bits:

$$resolución = \frac{5V}{2^{10} - 1}$$

$$= \frac{5}{1023} = 4.88 \frac{mV}{LSB}$$

Con lo cual se observa que por 4.88 mV se tiene un cambio de bit menos significativo. Tomando en cuenta que el sensor de inclinación cuenta con factor de escala de 0.1 °C/mV, al tener una variación de 0.1°C en el estudio del fenómeno, no se percibirá el cambio paulatino de

temperatura en la señal digital hasta que haya una variación de casi medio grado Celsius. Esto no es muy conveniente debido a que una transición de temperatura de un grado Celsius es un incremento grande.

Aunque el pequeño inconveniente de la resolución no sea un aspecto preocupante para las variables de batería y ejes de inclinación, debe tomarse en cuenta que las señales de deformación de suelo tomarán valores positivos y negativos, además alcanzarán hasta 8 V en un caso crítico. Situación que el convertidor del microcontrolador no lograría cubrir, pues su rango de entrada de valores va de 0 a 5 V.

No obstante, se podrían escalar los valores negativos (con electrónica analógica) y en un determinado caso, en vez de tener señales de ±8 V tener de 0 a 16 V, posteriormente ajustar esta escala a una de 0 a 5 V para poder introducirla al microcontrolador. Está opción se desechó por lo complejo que resultaría adaptar estas variaciones al software del microcontrolador.

La opción que se manejó fue optar por un ADC externo que cubriera ese rango de valores y contara con la resolución óptima para la aplicación, en concreto, se eligió el convertidor de la tarjeta actual, ICL7109. Aunque se buscaron varias opciones, había algunos que no cantaban con la resolución adecuada, principalmente.

La ventaja de este tipo de convertidor es que cuenta con varias señales de control que permiten comunicarlo con el microcontrolador, haciéndolo compatible a éste. Al contar con 12 bits de salida digital, partiendo de la ecuación (2.2), su resolución es de:

$$resolución = \frac{5V}{2^{12} - 1}$$

$$= \frac{5}{4095} = 1.22 \frac{mV}{LSB}$$

Este dato lo hace muy propicio para esta aplicación. Además, cuenta con un bit de signo, lo que en realidad hace que la salida sea de 13 bits, si se sustituye este dato en la ecuación anterior la resolución sería la misma, puesto que la entrada a escala completa ya no sería 5 V sino 10 V.

Podría preguntarse ¿qué pasa con las señales de –5 a –8 V y de 5 a 8 V? Este convertidor cuenta con un bit de salida que indica sobre rango cuando la lectura supera la polarización del circuito, aunque este hecho no podría notificar si el sensor está en saturación (-8 u 8 V) o es un valor ligeramente mayor a 5 V, en el mejor de los casos (precisamente así funciona la tarjeta actual). Para evitar esto, el diseño contempla acondicionadores de la señal analógica en la entrada del convertidor, para evitar lo antes citado.

De los tres tipos de ADC que se mencionaron anteriormente, el elegido corresponde a un tipo de convertidor de integración de doble pendiente. Este tipo de convertidor se adapta

satisfactoriamente a la aplicación, pues las variaciones de los datos que recibirá son lentas y por lo tanto es innecesario contar un convertidor de mayor velocidad.

## 2.5. Norma de Transmisión

### 2.5.1. Introducción

Diferentes asociaciones, organismos y fabricantes están tratando continuamente de definir una serie de especificaciones, de tal manera, que estando normalizadas las diferentes interfaces y protocolos, sean compatibles unos equipos con otros.

Entre éstos, destacan el CCITT (Comité Consultivo Internacional de Telecomunicaciones y Telefonía), el ANSI (Instituto Nacional Americano de Normalización), el ISO (Organización Internacional de Normalización y el EIA (Asociación de Industrias Electrónicas).

La asociación EIA enfoca principalmente su actividad en el campo de la normalización eléctrica, y entre sus logros más destacados se encuentra la interfaz RS – 232C, convertida en estándar y usada por la mayoría de fabricantes de equipos informáticos, facilitando así al usuario la elección de los sistemas más adecuados a sus necesidades y ampliando la gama de equipos y periféricos que éste puede elegir, sin problema alguno de compatibilidad.

Ahora, con lo que respecta al presente trabajo, la nueva tarjeta incorpora la interfaz de comunicación RS232, recuérdese que la etapa de comunicación de la tarjeta XMRT V2.A cuenta con un modulador de FSK, a la salida de éste un amplificador y posteriormente la señal entra al radio (sección 1.3.4). Así pues, al añadir dicha interfaz, se suprime al modulador y el amplificador, de este modo puede ser empleado cualquier radio MODEM, (siempre y cuando se adapte a las necesidades del circuito propuesto) a la salida de dicha interfaz. Otro inconveniente de la XMRT es que utiliza un tipo de radio en específico y aunado a esto, tiene un alto consumo de corriente durante la transmisión de datos.

En la presente sección se describen características de esta interfaz, las señales que utiliza, entre otros detalles que se considera convenientes saber para el desarrollo del presente proyecto.

### 2.5.2. Interfaz RS – 232C

En la actualidad, la gama de protocolos y estándares de comunicaciones existentes es muy amplia, aunque en la práctica se ha extendido el uso de dos: la interfaz serie, asociado al RS – 232C y la interfaz paralela.

Las interfaces tipo serie, se caracterizan por el envío de la información bit a bit de una manera seriada o secuencial; en los bits simultáneamente.

Cada una de ellas presenta sus ventajas e inconvenientes, estando condicionado el uso de una y otra por el tipo de equipo o por el costo de las mismas. Mientras que en una interfaz tipo serie el costo de la misma es muy pequeño, por emplear pocos circuitos, en una tipo paralelo se

necesita un circuito por cada bit del carácter, necesitándose de esta manera más lógica; por el contrario, su rapidez y fiabilidad es mayor, siendo ideal para la interconexión en distancias cortas.

La interfaz RS – 232C, es entre un terminal DTE (Data Terminal Equipment) y un equipo de comunicaciones DCE (Data Communications Equipment), utilizando intercambio de datos binarios en serie. El CCITT dispone de una normalización equivalente, denominada V24/28. Esta interfaz cubre tres áreas:

1) Características mecánicas.

Al tratar de establecer la conexión de un equipo con otro, lo primero que se plantea es la compatibilidad física de los conectores a utilizar. La interfaz RS – 232C define un conector de 25 patas, macho el asociado al DTE y hembra el asociado al DCE. Típicamente se usa el tipo DB-25, aunque como éste no está definido en el estándar, otros fabricantes utilizan uno diferente, el DB9.

Lo que si define perfectamente la norma es la asignación de señales a los contactos del conector, tabla 2.5.1a, así como la longitud máxima recomendada, determinada por la capacidad del mismo.

| CONECTOR | | NOMBRE | HACIA | | FUNCIÓN |
|---|---|---|---|---|---|
| DB25 | DB9 | | DTE | CDE | |
| 2 | 3 | TXD (Transmitted Data) | → | | Transmisión de datos |
| 3 | 2 | RXD (Received Data) | | ← | Recepción de datos |
| 4 | 7 | RTS (Request to Send) | → | | Petición de emisión |
| 5 | 8 | CTS (Clear to send) | | ← | Preparado para transmitir |
| 6 | 6 | DSR (Data set ready) | | ← | Modem preparado |
| 7 | 5 | SG (Signal Ground) | | | Tierra de referencia |
| 8 | 1 | DCD (Data Carrier Detect) | | ← | Detector de portadora |
| 20 | 4 | DTR (Data Terminal Ready) | → | | Terminal datos preparado |
| 22 | 9 | RI (Ring Indicator) | | ← | Indicador de llamada |
| 1 | | FG (Frame Ground) | | | Tierra de protección |

Tabla 2.5.1a. Descripción de las terminales para conector DB9 y DB25 para la interfaz RS232.

## 2) Características eléctricas

Parte fundamental, dentro de la recomendación RS – 232C, es la definición de las características de las señales que por él transitan; el nivel eléctrico cubre el margen de tensiones y corrientes en cada terminal (pin), estando limitado el voltaje entre ± 3 y ± 25 volts, y la intensidad a 3 miliampers, de tal manera que aun en el caso de cortocircuito entre las terminales no se cause daño alguno a los diversos componentes (ver figura 2.5.1 y tabla 2.5.1b)

Dentro de estas características eléctricas cabe destacar la impedancia de la interfaz, con una resistencia de carga comprendida entre 3.000 y 7.000 ohms, y a la capacidad de la misma, con un valor máximo de 2.500 picofarads. Teniendo en cuenta que la capacidad por metro media de los cables utilizados

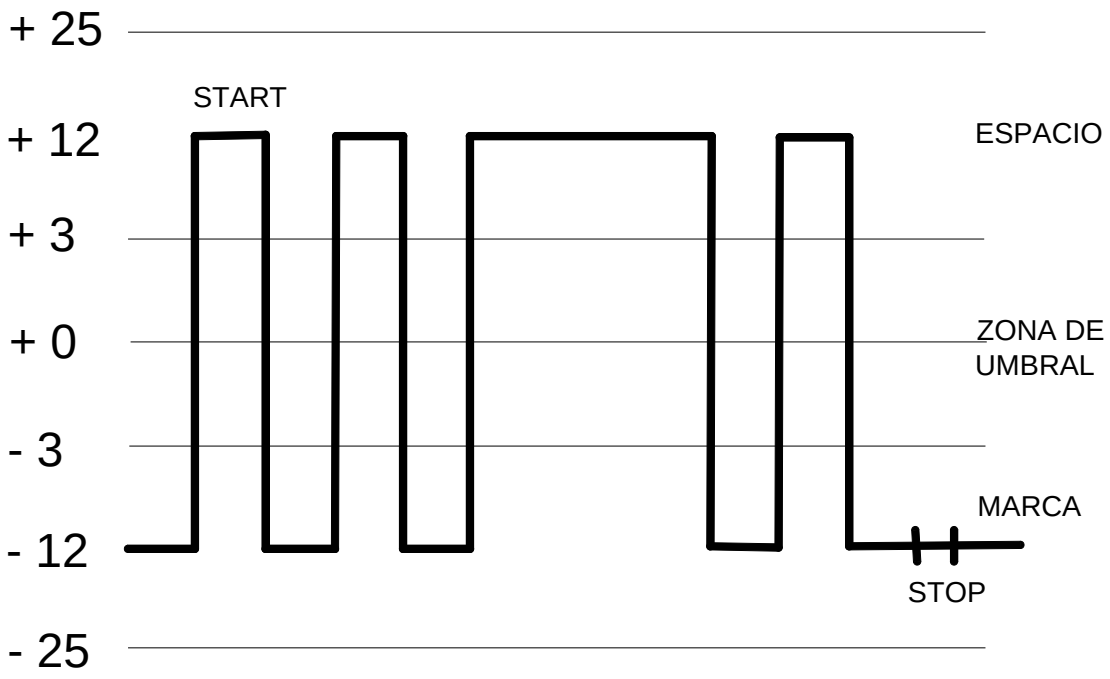



Figura 2.5.1. Nivel eléctrico del interfaz RS232.

en comunicaciones es del orden de 160 picofarads/metro, se tiene que la distancia máxima de los cables utilizados debe ser de 15 metros, para poder garantizar la correcta transmisión de la señal digital sin distorsiones apreciables.

De igual forma, estas características, definidas en la recomendación V – 28 del CCITT, se aplican a todos los circuitos binarios de enlace con velocidades inferiores a los 20.000 bits/segundo, siendo los valores más comunes los de 300 – 600 – 1.200 – 2.400 – 4.800 – 9.600 – 19.200 b.p.s

| | | TENSIÓN – (-3 a -25) | TENSIÓN + (+3 A +25) |
|---|---|---|---|
| CIRCUITOS DE DATOS | ESTADO BINARIO | 1 | 0 |
| | SITUACIÓN DE LA SEÑAL | MARCA | ESPACIO |
| CIRCUITOS DE CONTROL | | (OFF) ABIERTO | (ON) CERRADO |

Tabla 2.5.1b. Nivel eléctrico de la interfaz RS232 y nomenclatura correspondiente.

3) Características funcionales.

Para poder realizar una correcta aplicación, son éstas las más interesantes desde el punto de vista del uso de la interfaz. Dentro de éstas, destacan las siguientes:

- Transferencia de datos a través de la interfaz.
- Control de las diversas señales en la interfaz.
- Proporcionar las señales de sincronización que regulan la transferencia de bits.
- Referencia de la señal eléctrica.

A continuación se va a comentar la descripción funcional de los circuitos de intercambio, teniendo en consideración que pueden existir diversas opciones, por lo que se debe examinar cuidadosamente.

Asimismo y puesto que la recomendación RS – 232C contempla dos canales independientes, principal y secundario, coexistiendo en la misma interfaz, se hace mención a las señales de uno solo de ellos, siendo las del otro similares.

*Circuitos de intercambio de datos*

- TD (Transmitted Data)
- RD (Received Data)

Estos son los más importantes, pues en definitiva representan la información a transmitir. Todos los demás circuitos están destinados a garantizar esta correcta transmisión.

*Circuitos de control de intercambio*

- RTS (Request To Send)
- CTS (Clear To Send)
- DSR (Data Set Ready)
- DCD (Data Carrier Detect)
- DTR (Data Terminal Ready)
- RI (Ring Indicator)

Estos circuitos, entre otros más, permiten establecer y controlar el enlace y la transferencia de información entre un equipo terminal de datos (DTE) y un equipo de comunicaciones de datos (DCE), estableciendo la llamada y el control de la señal portadora en el medio de enlace.

*Circuitos de sincronización*

En una transmisión en modo síncrono y asíncrono, es necesario el uso de unas señales que regulen la cadencia de la información; éstas son las señales del reloj.

- TC (Transmitter Clock)
- RC (Receiver Clock)
- ETC (External Transmitter Clock)

Estas señales se encargan de mantener perfectamente sincronizados al transmisor y al receptor, permitiendo el correcto muestreo de la señal y evitando errores, además de temporizar las señales de datos:

*Circuitos de referencia*

- GND (Protective Ground)
- SG (Signal Ground)

Todas las señales tiene como referencia la terminal 7 y 5 del conector DB25 y DB 9, respectivamente, por tanto éste es fundamental, pues su ausencia impedirá el correcto funcionamiento de las demás, al alterar su significado.

Para el conector DB25 la terminal 1, conectada al chasis del equipo, sirve de protección, tanto eléctrica como electromagnética, pues en caso de utilizar cables apantallados minimiza las interferencias producidas en el exterior, si está debidamente conectada a tierra.

### 2.5.3. Protocolo de comunicación

El protocolo de transmisión de datos es el Bell 103, la información se transmite a una velocidad de 300 baud, 8 bits de información, sin paridad, 2 bits de parada, transmisión asíncrona, con una modulación original por desplazamiento de frecuencia (FSK). Este protocolo se utilizó porque se mantiene vigente el software de captura de información.

## 2.6. Visualización de datos (display)

La tarjeta XMRT no cuenta con un módulo de visualización de datos, lo que provoca el uso necesario del DRU y por ende, resulta un tanto incómodo trabajar en campo. El empleo de una pantalla de LCD (Liquid Crystal Display) para la nueva tarjeta representa una gran ayuda en campo para el personal que trabaje con ella, aunque esto no quiere decir que reemplace por completo al DRU, únicamente se logra que éste se use en caso de que pudiese haber alguna duda con las mediciones obtenidas. La pantalla seleccionada es de 16 x 2 ( 2 renglones de 16 caracteres cada uno ).

Así pues, cada vez que se requieran conocer los grupos de datos registrados (batería, temperatura, ejes X y Y), éstos podrán observarse por medio de la LDC y presionando un botón. Al llegar al equipo, el técnico se encontrará con un mensaje de inicio que dirá "CENAPRED EST. CANARIO", por citar un ejemplo. Al presionar el botón el mensaje cambiará y ahora mostrará los datos correspondientes de batería y temperatura, por ejemplo. Al pasar aproximadamente ocho segundos los datos que aparecerán en la pantalla serán eje x y eje y. Nuevamente al transcurrir ocho segundos el mensaje desplegado es el de inicio. Para volver a ver los datos almacenados habrá que presionar el botón una vez más. En la figura 2.6 se ilustra como se verían los mensajes una vez presionado el botón.

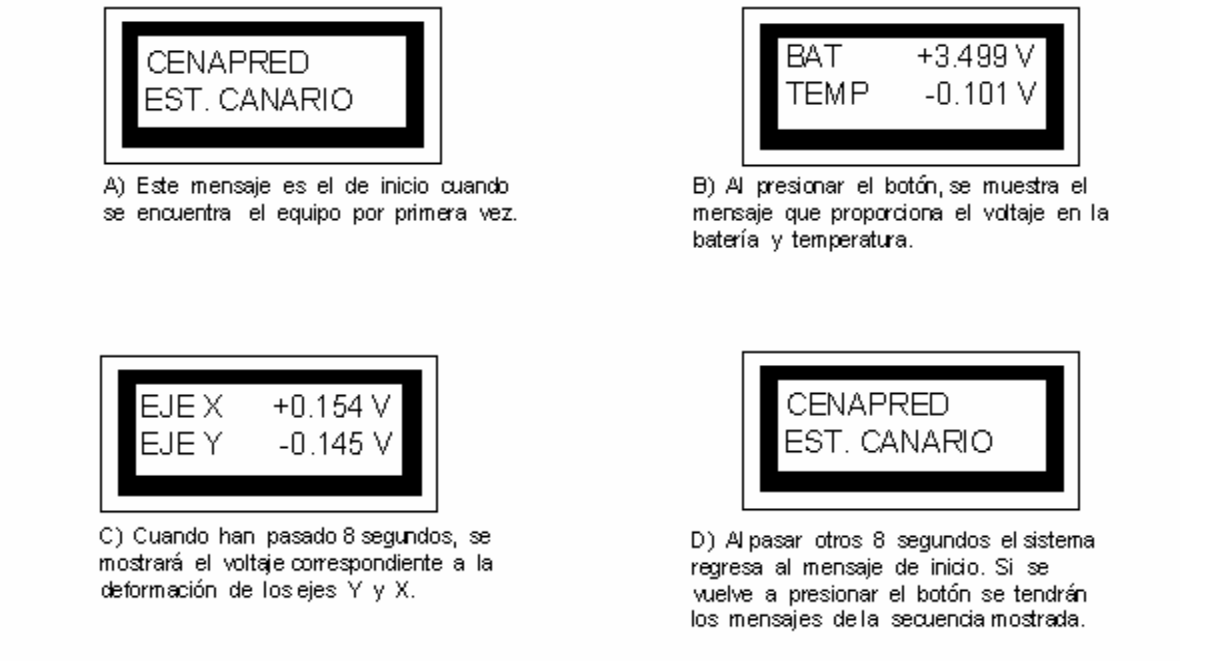



Figura 2.6. Al presionar el botón de despliegue, se seguirán las secuencias aquí mostradas en la figura.

A continuación se presenta información relacionada con la pantalla de LCD, como son características físicas y electrónicas, aspectos para tomar en cuenta de hardware y software para trabajar con ella.

### 2.6.1. Características de la LCD

Físicamente, la pantalla de LCD está constituida por un circuito impreso en el cual se integran circuitos controladores y terminales de conexión para la pantalla, sobre ésta se encuentra montada la pantalla propiamente dicha. Pueden visualizarse 2 líneas de 16 caracteres cada una, aunque en realidad la línea alberga hasta 40 caracteres. El aspecto de la pantalla de LCD es como el de la figura 2.6.1

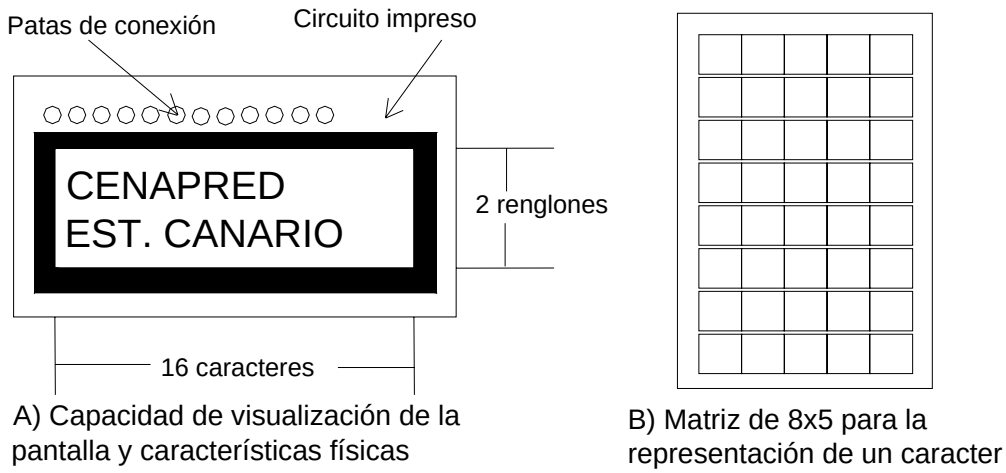



Figura 2.6.1. Características de una pantalla de LCD.

Para representar un caracter la LCD cuenta con una matriz de 5 x 8 puntos, en total se pueden representar hasta 256 caracteres diferentes, 240 caracteres están grabados dentro de la LCD y representan las letras del alfabeto (mayúsculas y minúsculas), signos de puntuación, números, etc. El usuario puede definir 8 caracteres de forma personal. En la tabla 2.6.1 se muestran los caracteres que pueden ser enviados por la pantalla. Las letras que parecen en los encabezados de renglón y columna hacen referencia a un 1 lógico (H) y un cero lógico (L).

En cuanto a las características que contemplan su funcionamiento se encuentran:

- La tensión de alimentación de la pantalla: 5 V. Con un consumo máximo de 5 mA.
- Dispone de dos tipos de memorias independientes: DDRAM ( Display Data RAM) y CGRAM ( Character Generator RAM), donde se almacenan los caracteres definidos dentro de la pantalla y están guardados los generados personalmente, respectivamente.
- Para tener manejo de la pantalla cuenta con un bus de datos y uno de control, de este modo puede comunicarse con algún dispositivo de control.

Por otro lado, el conocimiento del diagrama de tiempo de las señales enviadas (de datos o de control) es indispensable, pues de ello depende el correcto funcionamiento de la aplicación.

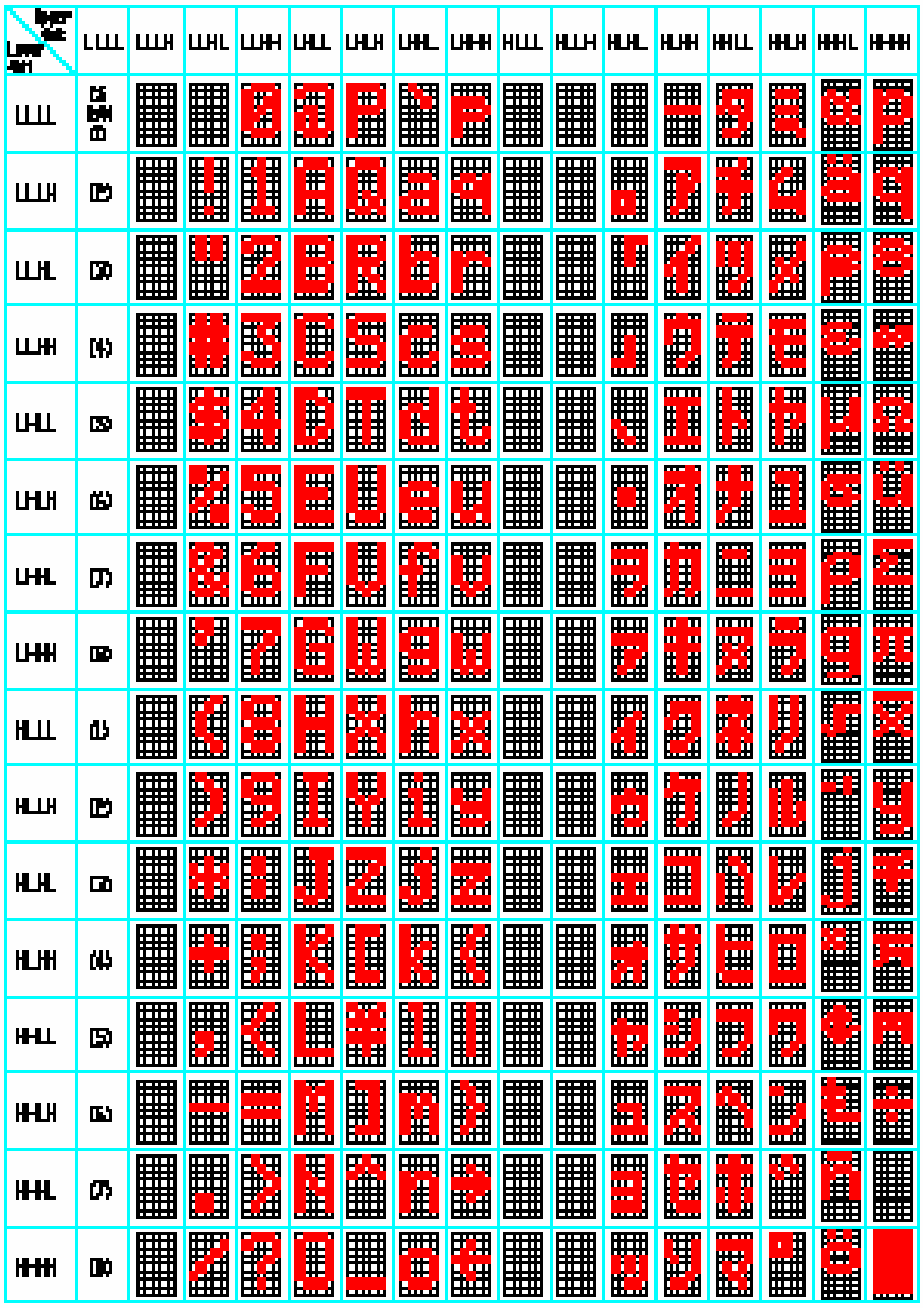


Tabla 2.6.1. Caracteres capaces de ser escritos por la pantalla de LCD.

### 2.6.2. Memoria de la LCD

- DD RAM

La pantalla almacena en esta memoria de dos líneas de 40 caracteres cada una, sin embargo, solo se pueden ver dos líneas de 16 caracteres. Por lo tanto, la DDRAM, tiene un tamaño de 2 x 40 = 80 bytes. La posición localizada más a la izquierda de cada línea es la posición 1 y la ubicada más a la derecha es la posición 40. Para la localización mas precisa

dentro de la pantalla se utiliza un sistema coordenado (x,y), donde "y" representa la posición vertical y "x" la posición horizontal. Así pues, el usuario solo puede ver 16 caracteres. Por ejemplo, el mensaje "QUE LES QUEDA A LOS JOVENES", la parte del mensaje que podría verse sería "QUE LES QUEDA A " (figura 2.6.2a).

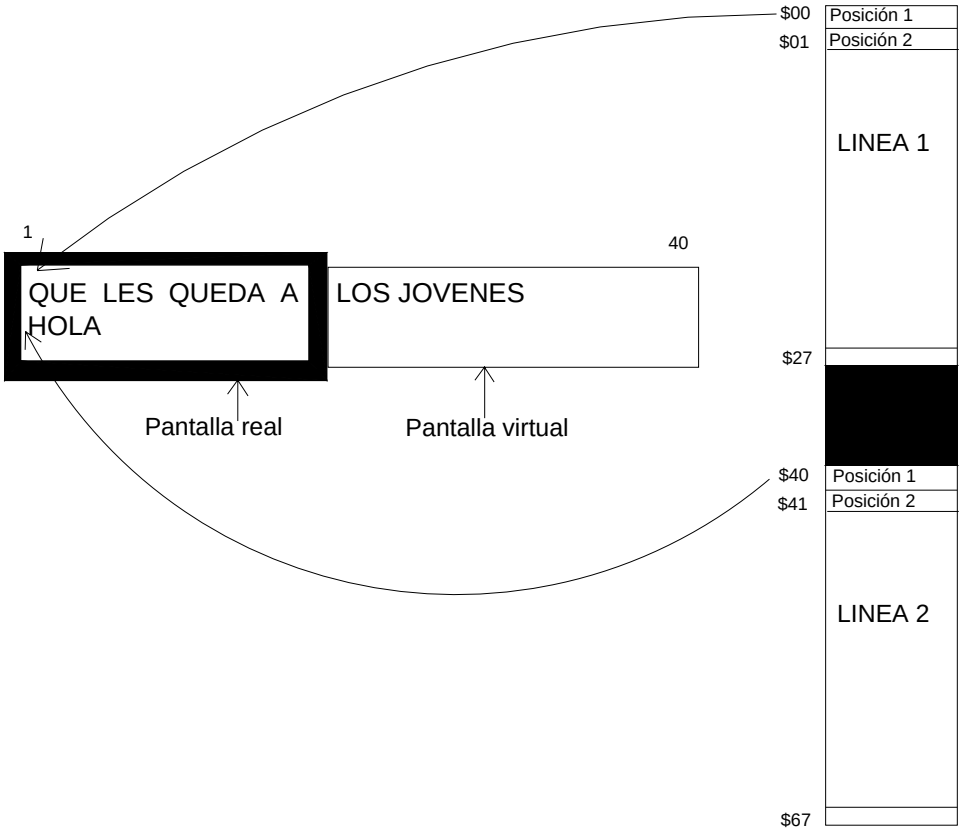



Figura 2.6.2a A la izquierda se observa la disposición de la pantalla real contra la virtual. A la derecha se encuentra el mapa de memoria de la DD RAM y su posición dentro de la pantalla.

El mapa de memoria de la DD RAM está formado por dos bloques de 40 bytes. El primer bloque corresponde a los 40 caracteres asociados a la línea 1 y el segundo pertenece a la línea 2, esto se ilustra en la figura 2.8.2a. De la figura se aprecia que de la posición (1,1) a la (40,1) las direcciones correspondientes son de $00 a $27 respectivamente (en notación hexadecimal). Para las posiciones (1,2) a la (40,2) los valores asociados son de $40 a $67. Entonces retomando el ejemplo de la figura 2.6.2b, la letra "Q" de la palabra "QUE" está en la posición $00 y en la $06 está la letra "S" de la palabra "LES". La palabra "HOLA" está ocupando las direcciones de la $40 a la $43.

Las operaciones de escritura en la pantalla, realmente son operaciones de escritura en la memoria DD RAM. Según en la posición de esta memoria en la que se escriba el carácter, aparecerá en una posición u otra en la pantalla "visible".

- CG RAM

Está formada por 64 posiciones, con direcciones de $00 a $3F. Cada posición es de 5 bits. La memoria está dividida en 8 bloques y cada bloque corresponde a un caracter definido por el usuario, cuyos códigos van de 0 a 7. Por lo tanto se compone un caracter de una matriz de ocho direcciones de la CG RAM por cinco bits de posición. Para definir un carácter y asignarle el código 3 se debe almacenar en las posiciones $18 a $1F los valores binarios de las ocho filas del caracter del usuario. Un bit con valor 1 representa un punto encendido, para representar un punto apagado se emplea un bit con valor a cero.

En la figura 2.6.2b se muestra el carácter que se desea definir indicando el valor correspondiente asociado a la dirección en turno.

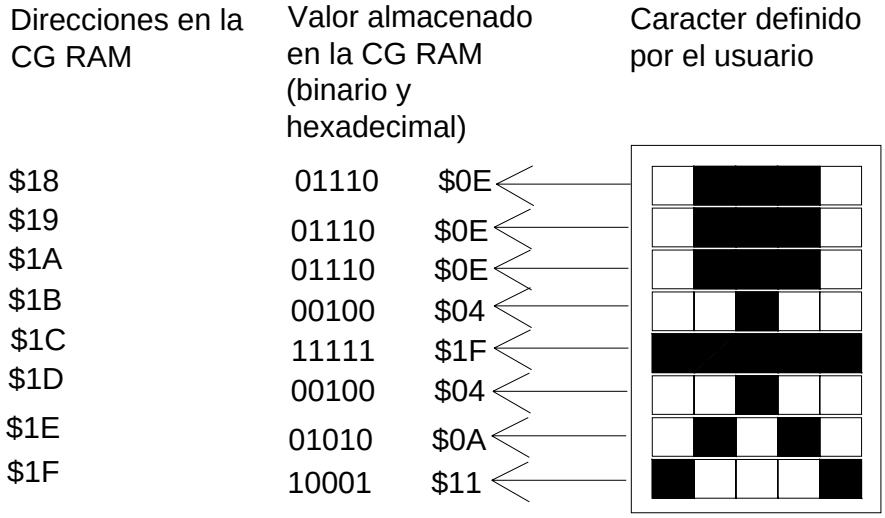



Figura 2.6.2b Valores a almacenar en la CG RAM para definir el carácter 3

### 2.6.3. Bus de datos y de control

Para comunicar la pantalla con algún dispositivo de control (en este caso es el microcontrolador) dispone de tres líneas para este propósito y ocho de datos. La asignación de patas está mostrada en la tabla 2.6.3a.

- Bus de datos

Este se puede configurar para funcionar de dos formas diferentes: como un bus de ocho bits o de cuatro bits. Al utilizar el bus multiplexado de cuatro bits se ahorran bits en el sistema de control, en lugar de usar 11 líneas se emplean 7. Sin embargo, se gana complejidad en la programación. Cuando se utiliza un bus de 8 bits se tiene un control mas sencillo, pero se gastan líneas.

| TERMINAL | SÍMBOLO | DESCRIPCIÓN |
|---|---|---|
| 1 | $V_{SS}$ | Tierra |
| 2 | $V_{DD}$ | Alimentación |
| 3 | $V_C$ | Voltaje de ajuste de contraste |
| 4 | RS | Selección de registro |
| 5 | R/W | Lectura / Escritura |
| 6 | E | Habilitador |
| 7 | D0 | Bit menos significativo de datos |
| 8 | D1 | Bit de datos |
| 9 | D2 | Bit de datos |
| 10 | D3 | Bit de datos |
| 11 | D4 | Bit de datos |
| 12 | D5 | Bit de datos |
| 13 | D6 | Bit de datos |
| 14 | D7 | Bit mas significativo de datos |

Tabla 2.6.3a. Asignación de patas en la pantalla.

En la figura 2.6.3 se muestran las configuraciones de las líneas. En el caso de utilizar un bus de 4 líneas se emplean únicamente D4 – D7. La transferencia de información se lleva a cabo de la siguiente manera: primero 4 bits mas significativos y posteriormente los 4 bits menos significativos.

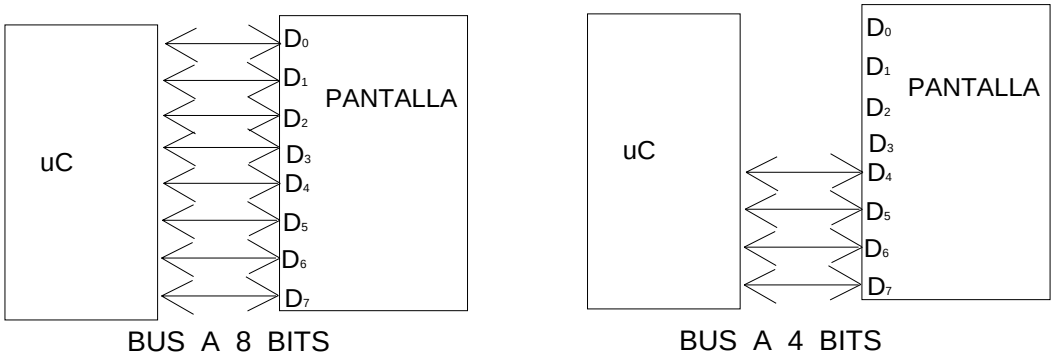



Figura 2.6.3. Conexión de una pantalla de LCD a un microcontrolador.

- Bus de control

Las tres señales que conforman el bus de control son: RS, R/W y E. La señal E (Enable, habilitado) es la de validación de los datos. Cuando no se utiliza la pantalla esta señal debe permanecer a 0. Únicamente en las escrituras o lecturas de información esta señal debe ir a nivel 1, pasado después de algún tiempo regresa a 0.

La señal R/W (Read / Write, lectura / escritura) permite seleccionar si la operación que se va realizar sobre la pantalla es una lectura o una escritura. Cuando R/W=1 se llevan a cabo lecturas y se realizan escrituras si R/W=0. Comúnmente se realizan escrituras, sin embargo, puede ser posible leer datos almacenados en la memoria CG RAM o DD RAM, así como el estado interno de la pantalla (ocupado o disponible) y el contador de direcciones.

Con RS (Register Select) se selecciona el registro interno de la pantalla sobre el que se va a leer o escribir. La LCD cuenta con dos registros internos: registro de control y registro de datos. Ambos son de lectura y escritura. RS=0 selecciona el registro de control y RS=1 el registro de datos. En la tabla 2.6.3b se muestra que operación se lleva a cabo de la LCD con la combinación de las líneas RS y R/W.

| | **REGISTRO DE CONTROL** | **REGISTRO DE DATOS** |
|---|---|---|
| **LECTURA** | Lectura de la bandera de Ocupado | Leer el contenido de la memoria CG RAM o DD RAM |
| **ESCRITURA** | Ejecución de un comando interno: Borrar o desplazar pantalla, mover cursor | Escribir en la DD RAM o CG RAM |

Tabla 2.6.3b.

### 2.6.4. Temporización

Para poner en funcionamiento la pantalla es necesario dar algún tiempo necesario para que capte las señales de control (RS, R/W y E). Los cronogramas de la figura 2.6.4a ilustran el tiempo necesario para las operaciones de lectura y escritura. Cabe aclarar que el tiempo a emplear en la aplicación sea mayor al que se índica como mínimo, y menor al tiempo que se índica como máximo.

Para le caso en que se desee trabajar con un bus de 4 u 8 bits, los cronogramas de la figura 2.6.4b muestran las operaciones a realizar para escribir un carácter en la pantalla. Recuérdese que para el caso de 4 bits, primero se envía el nibble mas significativo (MSB) y después el nibble menos significativo.

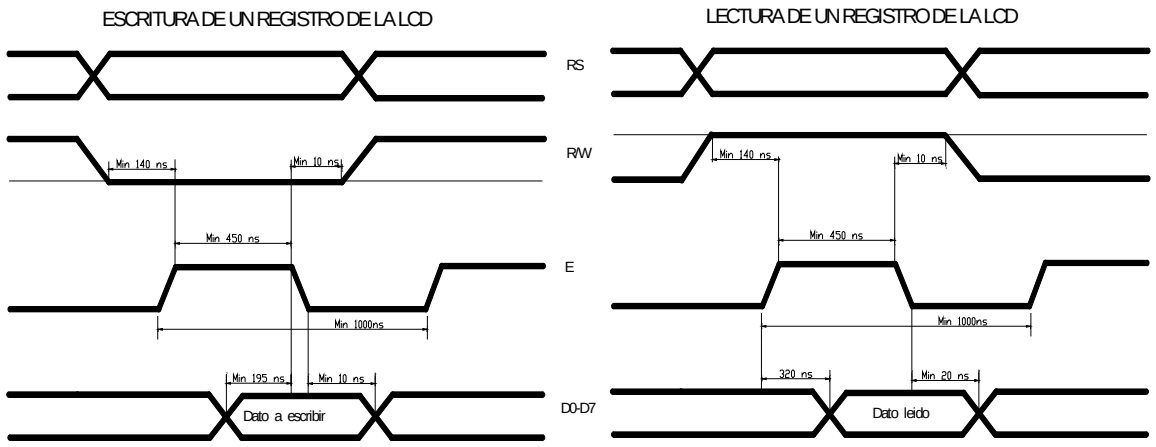



Figura 2.6.4a. Cronograma de la LCD para escritura y lectura.

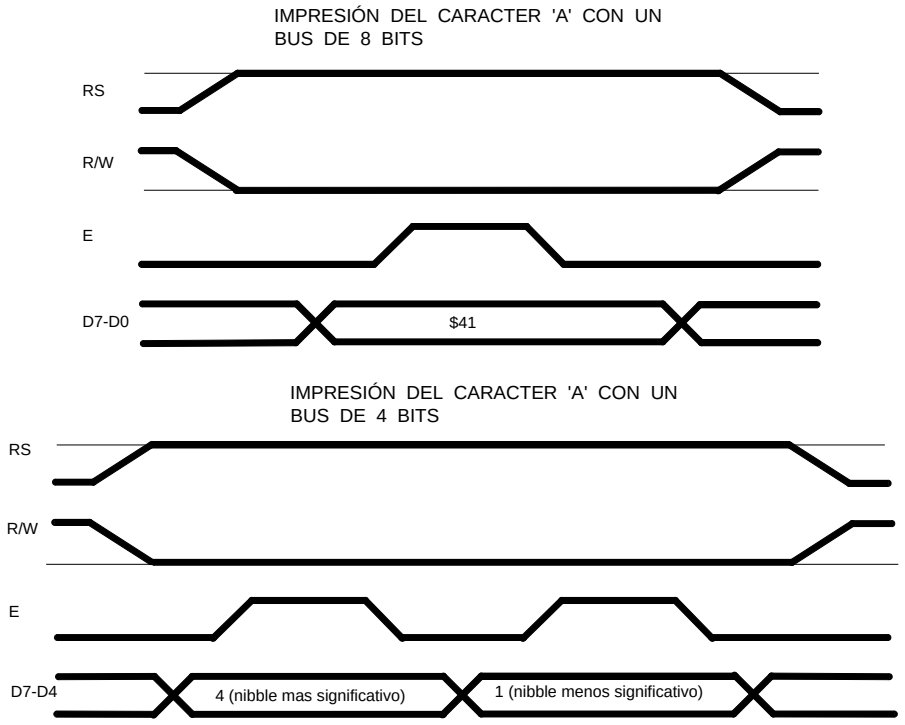
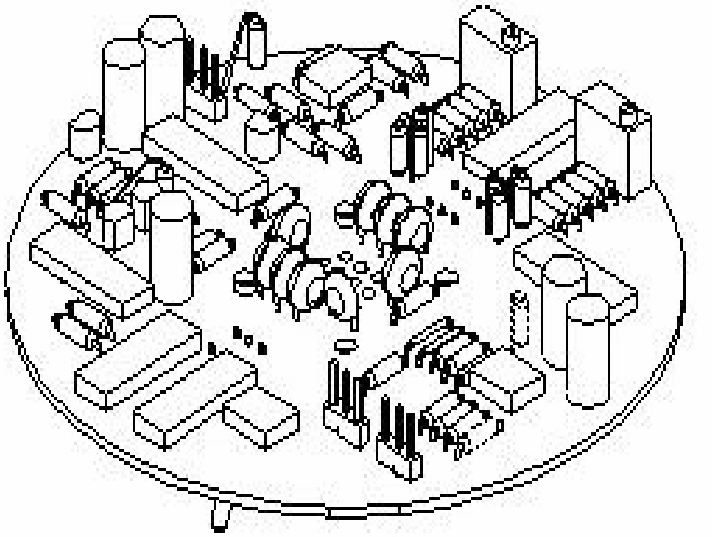



Figura 2.6.4b. Cronogramas correspondientes a la operación de escribir el dato $41 (carácter ‘A’) en la pantalla de LCD con un bus de 8 y de 4 bits.

# CAPÍTULO 3



# DISEÑO Y PROGRAMACIÓN

# CAPÍTULO 3 DISEÑO Y PROGRAMACIÓN

## 3.1. Hardware

### 3.1.1. Fuente de alimentación

En este apartado se describen la operación de ambas fuentes, analizadas separadamente y las características de operación de cada una de ellas. En ambas se consideró que el circuito integrado pertinente para la construcción de las mismas es el LM723. Este circuito permite cumplir, sobre todo, con la característica de protección contra corto circuito de una manera muy simple y barata. Las demás características se detallan bajo el desarrollo de los puntos siguientes.

#### 3.1.1.1. Fuente de ± 5 V

El regulador multiterminal LM723 consiste de un diodo compensado en temperatura, un amplificador de error, un transistor de paso en serie para una capacidad máxima de 150 mA y un circuito limitador de corriente. El diagrama a bloques del circuito integrado se muestra en la figura 3.1.1.1a.

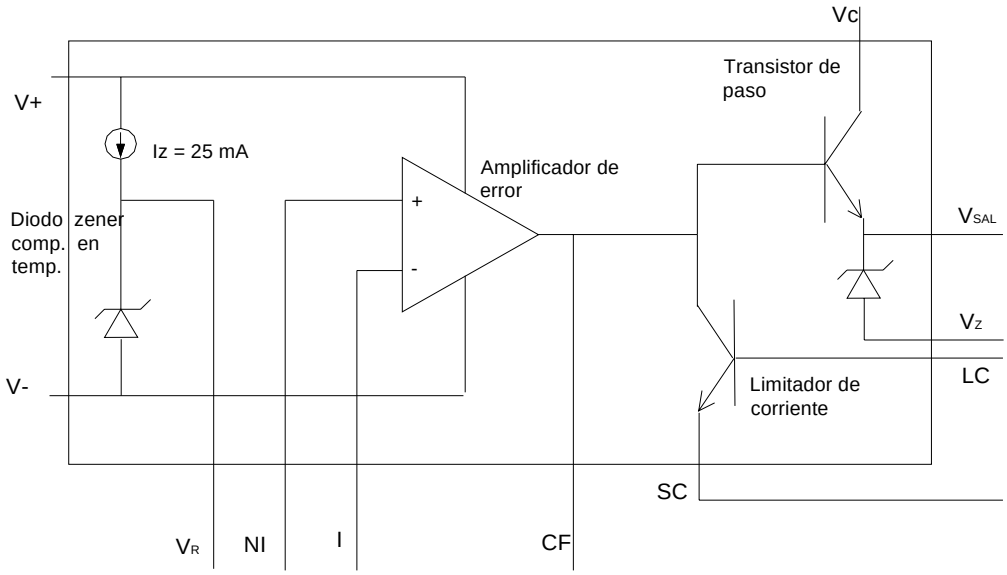



Figura 3.1.1.1a. Estructura interna del LM723.

Asociando los circuitos de aplicación de las figuras 1 y 2 de las hojas de especificación del LM723 (Apéndice E) con la figura 3.1.1.1a se procede a hacer el siguiente análisis. El circuito LM723 proporciona una referencia de aproximadamente 7.15 V a través de la terminal $V_R$. Para fijar el voltaje regulado de 5 V, se conecta esa terminal a un divisor de voltaje y éste a la entrada no inversora del amplificador de error, NI. El amplificador de error compara la tensión del divisor de voltaje (NI), con el voltaje proporcional al de $V_{SAL}$. De este modo:

$$V_{NI} = \frac{R_2}{R_1 + R_2} V_R \tag{3.1}$$

Para el amplificador no inversor:

$$V_{SAL} = V_{NI}\left(1 + \frac{R_1'}{R_2'}\right) \tag{3.2}$$

Si de la ecuación anterior $R_1$' y $R_2$' son iguales a 0. Se tiene $V_{SAL} = V_{NI.}$ Esto provoca que el amplificador de error tenga una ganancia de 1. Por lo tanto, de (3.2) se tiene:

$$5V = \frac{R_2}{R_1 + R_2} 7.15V$$

$$\frac{5}{7.15} = \frac{R_2}{R_1 + R_2}$$

Desarrollando la expresión anterior, se tiene que $R_1$ y $R_2$ están relacionadas por:

$$R_1 = 0.43R_2 \tag{3.3}$$

Entonces, empleando un resistor de $R_2 = 4.7k\Omega$ se tiene un resistor de $R_1 = 2.02\ k\Omega$. Para R1 se eligió el valor comercial de 1.8 kΩ.

Como se mencionó anteriormente, $R_1$' y $R_2$' son iguales a cero, entonces se puede conectar directamente la terminal inversora (I) y la de sensado de corriente (SC). No obstante se recomienda utilizar un resistor ($R_4$), para evitar corrimiento por temperatura, cuyo valor sea igual al paralelo entre $R_1$ y $R_2$. Por lo tanto $R_4 = R_1 // R_2 = 1.3\ k\Omega$. El valor comercial para este resistor es 1.2 kΩ.

Para proporcionar una salida mayor de 150 mA, se empleó un transistor de potencia TIP31 tipo NPN, pues la carga es grande y es necesario proporcionar una salida mayor en corriente.

La ecuación que permite calcular la salida de corriente máxima en un corto circuito es:

$$I_{SC} = \frac{0.7}{R_3} \tag{3.4}$$

Donde $I_{SC}$ es la corriente de corto circuito y $R_3$ es el resistor que permite tal efecto. Al ser conocida la salida de corriente, dicha ecuación se resuelve para $R_3$. El 0.7 aparece porque es la tensión a la que está sometido el resistor, el voltaje $V_{BE}$ y es constante (observar figura 3.1.1.1a). Por lo tanto si se resuelve para una corriente de 300 mA, $R_3$ es 2.3 Ω. Si se utiliza el valor comercial de 2.2 Ω, la salida máxima de corriente será de 318.18 mA. El diagrama correspondiente para la fuente de alimentación aparece en la figura 3.1.1.1b

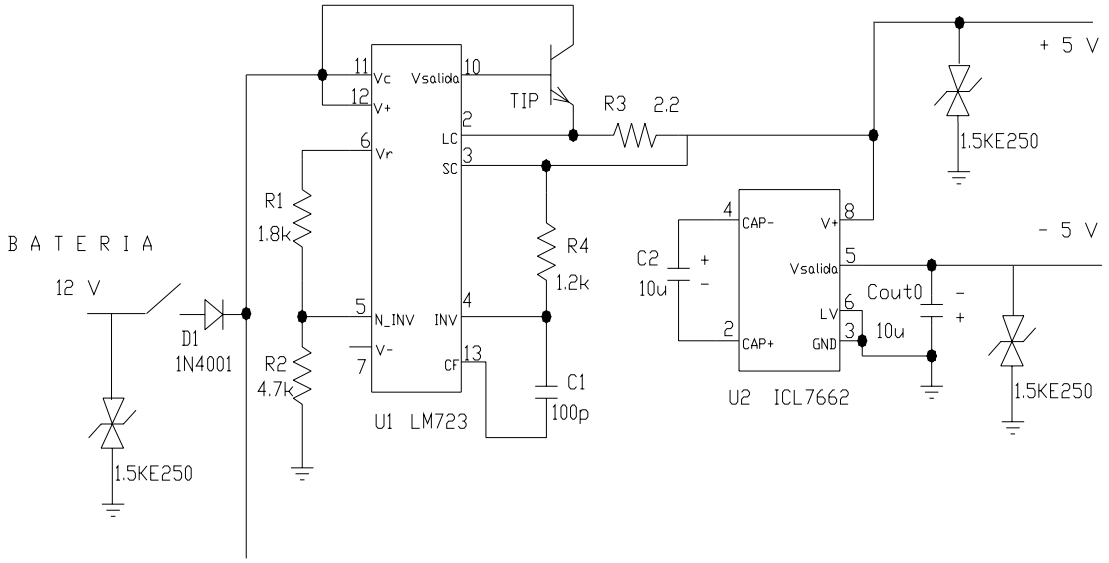



Figura 3.1.1.1b. Fuente de ±5 V.

Para generar los – 5 V, se utilizó el circuito integrado ICL7262, el cual es un inversor de voltaje, ese circuito no es recomendable su uso como fuente de alimentación, sin embargo, la demanda de corriente que requieren los componentes que utilizan esa alimentación no es mucha, y el convertidor de voltaje es capaz de proporcionarlo.

### 3.1.1.2. Fuente de ± 12 V

Para la fuente de + 12 V, también se respaldó el diseño de ésta en la figura 1 de las hojas de especificación del LM723 y con la figura 3.1.1.1a. Como en este caso el valor de la fuente ya es mayor al valor de la referencia de 7.15 V, se emplea la ecuación (3.2), pero modificada, para determinar la salida del LM723 se tiene:

$$V_{SAL} = V_R\left(1+\frac{R_8}{R_7}\right) \tag{3.5}$$

Entonces, si se sustituye el valor de salida de 12 V, el valor de la referencia de 7.15 V y desarrollando los términos se obtiene:

$$R_8 = 0.6783R_7 \tag{3.6}$$

Eligiendo el valor de $R_7$ = 10 kΩ se obtiene el valor de $R_8$ = 6.78 kΩ, el valor comercial para $R_1$ es 6.8 kΩ. Nuevamente se utiliza un tercer resistor ($R_9$) para evitar corrimiento por

temperatura, calculada bajo el mismo criterio que el resistor de la fuente de ± 5 V. El valor teórico es de 4 kΩ, el valor práctico es 3.9 kΩ.

La salida de corriente para esta fuente es de 150 mA, por lo tanto no se necesita un transistor de paso externo. La ecuación (3.4) permite relacionar la salida máxima de corriente y el resistor apropiado también en este caso. Por lo tanto, el resistor es de 4.6 Ω y queda identificado como $R_6$, el valor práctico es de 4.7 Ω y provoca una salida de 148.9 mA. La figura 3.1.1.2 muestra el diagrama electrónico de esta fuente. Obsérvese que para esta fuente se utiliza una etapa previa.

Primeramente, con el ICL7662 se "duplica" la tensión proveniente de la batería (no se considera una duplicación porque la salida de tensión es $2V_{BAT} - V_{DIODOS}$), posteriormente viene una etapa de regulación por diodo zener a 15 V, con dicho voltaje se alimenta al LM723. Esta etapa permite que el voltaje de alimentación para el LM723 se sostenga a 15 V, pese a que la batería esté por debajo de los 12 V. Solo habrá que considerar que el voltaje regulado no se sostendrá siempre. Este aspecto se aclara a continuación:

El voltaje a la entrada del resistor, que sería la salida del doblador de tensión, se llamará $V_{ENT}$, entonces este voltaje en relación al voltaje del diodo zener y el resistor R5 (1 kΩ) es:

$$V_{ENT} = V_{R5} + V_Z \tag{3.7}$$

$V_Z$ es fijo, 15 V, sin embargo el valor de voltaje en R5 variará dentro de los límites de corriente mínimo y máximo del diodo zener. De las hojas de especificación del 1N4744 (Apéndice E) se tiene que la corriente mínima $I_{ZK}$ es 0.25 mA y la corriente máxima $I_{ZM}$ es 61 mA. Para calcular el valor de $V_{R5}$, se aplica la ley de Ohm:

$$V = IR \tag{3.8}$$

Para conocer el valor mínimo de tensión en R5 se sustituyen el valor de ésta y de $I_{ZK}$ en la ecuación (8), VMAX se obtiene de la misma manera, únicamente se cambia $I_{ZM}$ por $I_{ZK}$:

$$V_{R5_MIN} = (0.25 \text{ mA})\ (100\ \Omega) = 0.025 \text{ V}$$
$$V_{R5_MAX} = (61 \text{ mA})\ (100\ \Omega) = 6.1 \text{ V}$$

Si se sustituyen estos valores en (3.7) se obtiene el intervalo de voltaje en el cual es capaz de regular el diodo zener:

$$V_{ENT_MIN} = 15.025 \text{ V}$$
$$V_{ENT_MAX} = 21.1 \text{ V}$$

el valor mínimo es el mas importante, pues es el valor crítico para la regulación del voltaje de alimentación para el LM723. Lo anterior quiere decir que cuando la batería baje su nivel de tensión hasta 10 V (el doble es 20 V), se asegurará que la regulación de voltaje es de 15 V y por consiguiente de la fuente de +12 V.

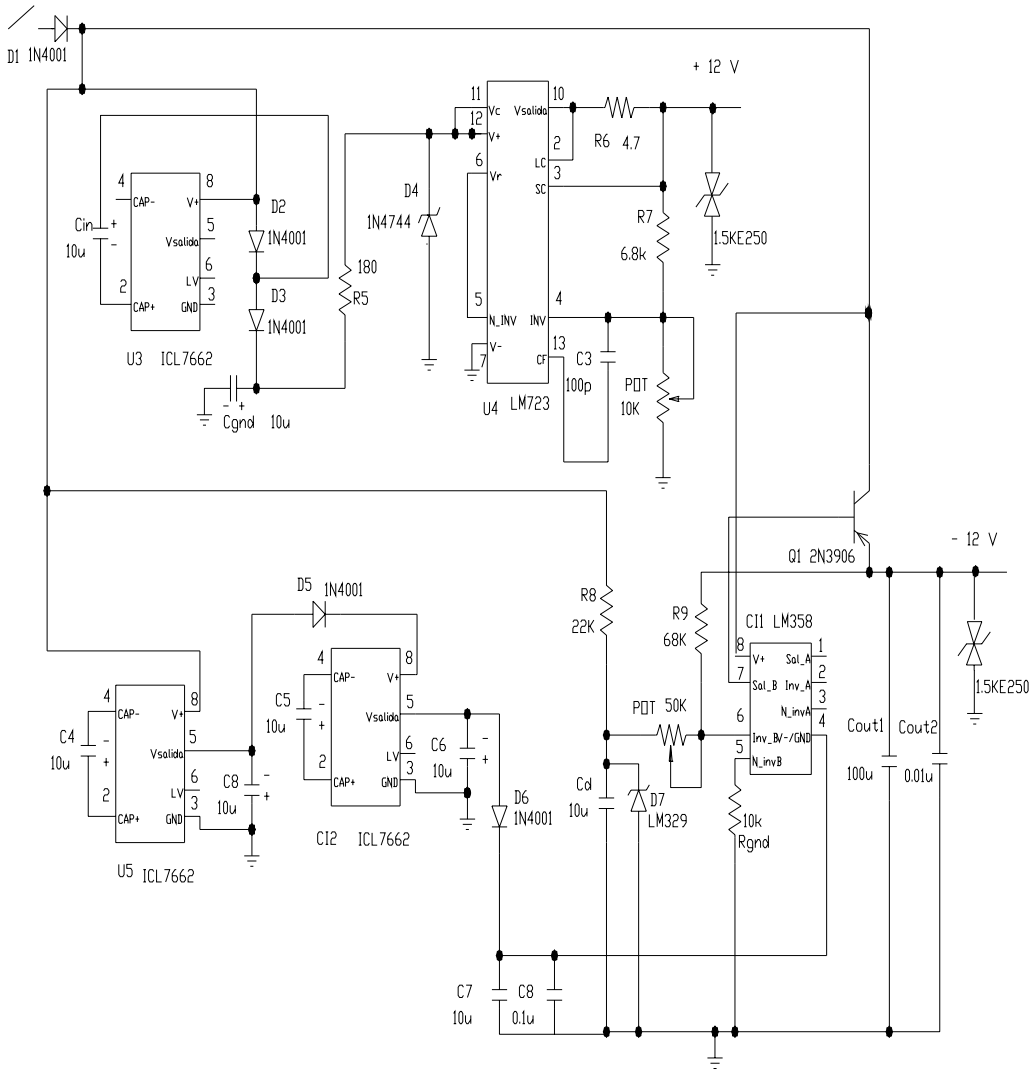



Figura 3.1.1.2. Fuente de ± 12 V.

Para la fuente de -12 V también se partió del principio de mantener esa tensión aunque la batería baje de su valor nominal. No obstante se procedió de una manera un poco distinta a de la fuente de +12 V. En principio no se utilizó el regulador LM723, en lugar de esto se optó por un amplificador operacional (LM358) reforzado en corriente por un transistor.

Para asegurar un voltaje negativo se colocaron dos circuitos ICL7662 en cascada, en un arreglo de inversión de voltaje, como el empleado por la fuente de - 5V; el detalle de esto es que los 7662 no soportaron como carga al regulador de voltaje en operación, por eso el empleo del LM358. Ese arreglo de los 7662 provoca una tensión de alimentación de - 20 V, el otro valor de voltaje se toma de la batería (+ 12V), con estos valores de tensión se alimenta al amplificador operacional.
Para generar la tensión de –12 V, el LM358 se conecta en configuración inversora, cuya relación de entrada – salida es para este caso:

$$V_{SAL} = \frac{R_9}{POT} V_{ENT} \tag{3.9}$$

en la entrada inversora aparece la tensión de un diodo de referencia (6.9 V) que permite fijar el valor de la entrada pese a las variaciones en la tensión de la batería. Posteriormente se le ajusta la ganancia, con un potenciómetro de precisión ("trimpot" multivuelta), al valor deseado. En la realimentación se conecta un transistor para proporcionar mayor capacidad de corriente a la salida de – 12 V. En la figura 3.1.1.2 se ilustra la fuente de alimentación que se acaba de comentar.

### 3.1.2. Acoplamiento sensor – tarjeta.

Como se mencionó con anterioridad, la salida máxima del sensor es de ±8 V para los ejes de inclinación, por otra parte el convertidor está polarizado a ±5 V. Por lo tanto, se ajustó esa salida máxima del sensor al convertidor A/D. La idea general de esto es aplicar un amplificador operacional con una ganancia ajustable a la relación de voltajes entre los valores máximos que permiten el sensor y el convertidor. Considerando que la tensión de entrada es de 8 V y la salida del amplificador operacional, 5 V, se tiene:

$$\begin{aligned} V_{sal} &= KV_{ent} \\ 5 &= K * 8 \\ K &= 0.625 \end{aligned} \tag{3.10}$$

Por lo anterior se necesita emplear un amplificador inversor de ganancia –0.625, sin embargo, habrá que utilizar otra configuración inversora de ganancia –1, para que no provoque una salida negativa. Recordando que la ecuación para un amplificador inversor es:

$$\frac{V_{sal}}{V_{ent}} = -\frac{R_{ret}}{R_{ent}} \tag{3.11}$$

Para el primer amplificador inversor se utilizaron resistencias de 1 kΩ. Para el segundo amplificador inversor, la resistencia de entrada se eligió de 4.7 kΩ y para la retroalimentación se utilizó un potenciómetro de precisión para ajustar el valor de 2.937 kΩ. Este es un valor teórico, tomando en cuenta que la resistencia de 4.7 kΩ tiene una tolerancia del 5 %, el potenciómetro se ajustó a 2.82 kΩ.

Para las anteriores señales se debe emplear un potenciómetro ("trimpot") de 5 kΩ, aunque durante el desarrollo del proyecto se emplearon "trimpots" de 20 KΩ. Los amplificadores operacionales que se utilizaron para cumplir con esta tarea fueron tres amplificadores LM358, son duales y se alimentaron con la fuente de ±12 V, para evitar la saturación con la tensión de la batería como entrada. Ese concepto de la fuente se trató en el punto anterior. Con lo que respecta al amplificador operacional, este tipo es muy utilizado para señales transducidas, debido al bajo ruido que presentan, dan mayor confiabilidad a la señal tratada. Obsérvese hay un LM358 (US) antes de U9 y U10, este amplificador operacional cumple la función de

seguidor, para evitar que se genere un divisor de voltaje entre la impedancia de salida del sensor y la impedancia de entrada de los amplificadores.

Para la entrada correspondiente a la batería, se utilizó el mismo concepto que para los ejes X y Y, sin embargo la metodología cambió, en este caso se empleó un "trimpot" de 50 KΩ, conectado como ilustra la figura 3.1.2. De este modo el trimpot actúa como un divisor de voltaje que representa a $R_n$ y $R_m$.

$$V_{sal} = \frac{R_n}{R_n + R_m} V_{ent} \tag{3.12}$$

Entonces el "trimpot" se ajusta para mantener una constante de 0.333, por lo tanto entran cuatro volts al multiplexor para una tensión de batería de 12 V.

$$V_{sal} = KV_{ent}$$
$$4 = K * 12$$
$$K = 0.333$$

Para la variable temperatura no es necesario emplear lo anterior, pues las salidas correspondientes (-400 mV a 1000 mV) entran perfectamente en el convertidor. El diagrama correspondiente a esta etapa está plasmado en la figura 3.1.2.

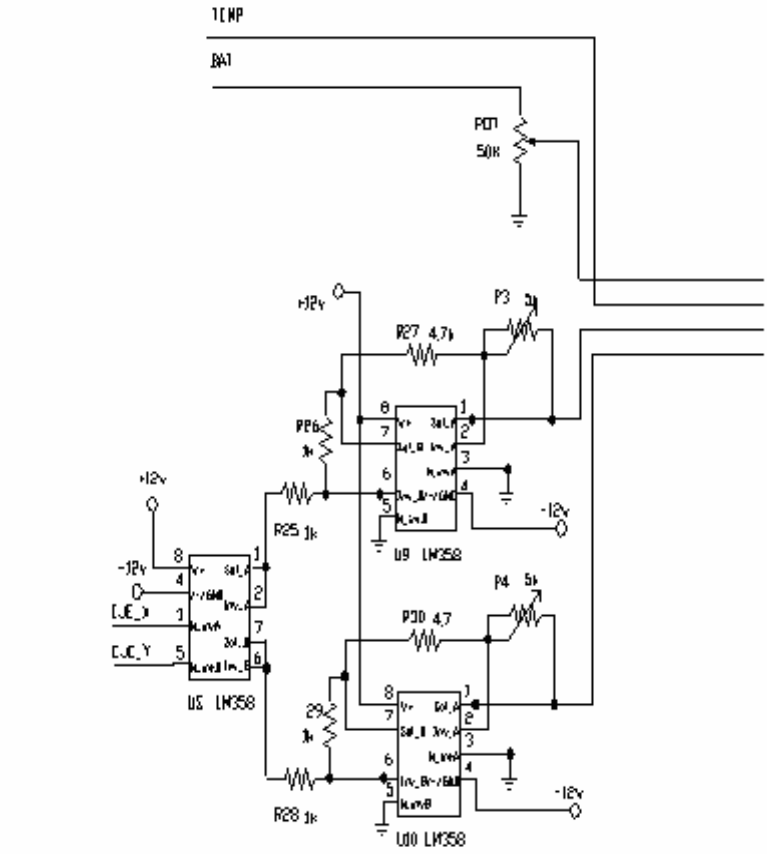



Figura 3.1.2 Diagrama del acoplamiento sensor – tarjeta.

### 3.1.3. Selección de variables analógicas y Convertidor Analógico Digital

La selección de las variables analógicas se lleva a cabo mediante el multiplexor analógico descrito en el punto 2.3. Este dispositivo plantea un par de casos críticos para su uso:

Si $V_{DD} - V_{SS} = 3$ V, una diferencia de voltajes $V_{DD} - V_{EE}$ de hasta 13 V puede ser controlada.

Para una diferencia de tensiones $V_{DD} - V_{EE}$ superior a 13 V, debe existir una diferencia de por lo menos 4.5 V entre $V_{DD}$ y $V_{SS}$ ($V_{DD} - V_{SS}$).

Para la polarización del multiplexor en esta aplicación se tiene: $V_{DD}$ =5 V, $V_{SS}$ = 0 V y $V_{EE}$ = -5 V. Por lo tanto $V_{DD} - V_{SS} = 5$ V y $V_{DD} - V_{EE} = 10$ V. Tomando en cuenta los casos planteados con anterioridad, se está trabajando tranquilamente dentro de los limites permitidos para el uso correcto del dispositivo. Por otra parte, las entradas que ingresaran al multiplexor serán del orden de ± 5 V como ya se justificó en la parte del acondicionamiento del sensor.

Las entradas de control para el MUX pueden ser de niveles TTL (5 V) y CMOS (hasta 15 V). Para la alimentación del dispositivo se sugieren un par de diodos para evitar corrientes de regreso y afecten la alimentación.

La figura 3.1.3 que aparece al final de este apartado, muestra el diagrama del multiplexor analógico junto con el convertidor. En lo que respecta a este dispositivo, ya se comentó que el convertidor empleado es el mismo de la tarjeta XMTR. En la tabla 3.1.3.1 se muestran las terminales utilizadas del convertidor y la función que desempeñan éstas. El convertidor se analiza en dos partes: analógica y digital.

#### 3.1.3.1. Convertidor Analógico Digital (sección analógica)

Este tipo de convertidor cumple con las tres fases típicas de un convertidor del tipo de integración: auto-cero (AZ), integración (INT) y desintegración (DE). Además de una cuarta (Integrador a Cero, ZI ), la cual se justifica mas adelante. Estas fases se ilustran en la figura 3.1.4.1

Durante la etapa de Auto-Cero (AZ) suceden tres eventos. Las entradas In-Hi e In-Lo (entrada alta y baja respectivamente) son desconectadas, de forma interna, de las terminales del circuito ICL7109 y conectadas internamente a tierra analógica. El capacitor de referencia es cargado al voltaje de referencia. Posteriormente se cierra el lazo de realimentación del sistema para cargar al capacitor de Auto-Cero ($C_{AZ}$).

Al transcurrir la fase de Integración (INT), las entradas In-Hi e In-Lo se conectan las terminales del circuito, por lo que la puesta a tierra analógica se desconecta y el lazo de realimentación se abre, esto internamente. Posteriormente el convertidor integra el voltaje diferencial entre las entradas In-Hi e In-Lo en un lapso constante de 2048 cuentas, sin importar el valor de la entrada de tensión. La polaridad de la señal integrada se determina al final de esta fase.

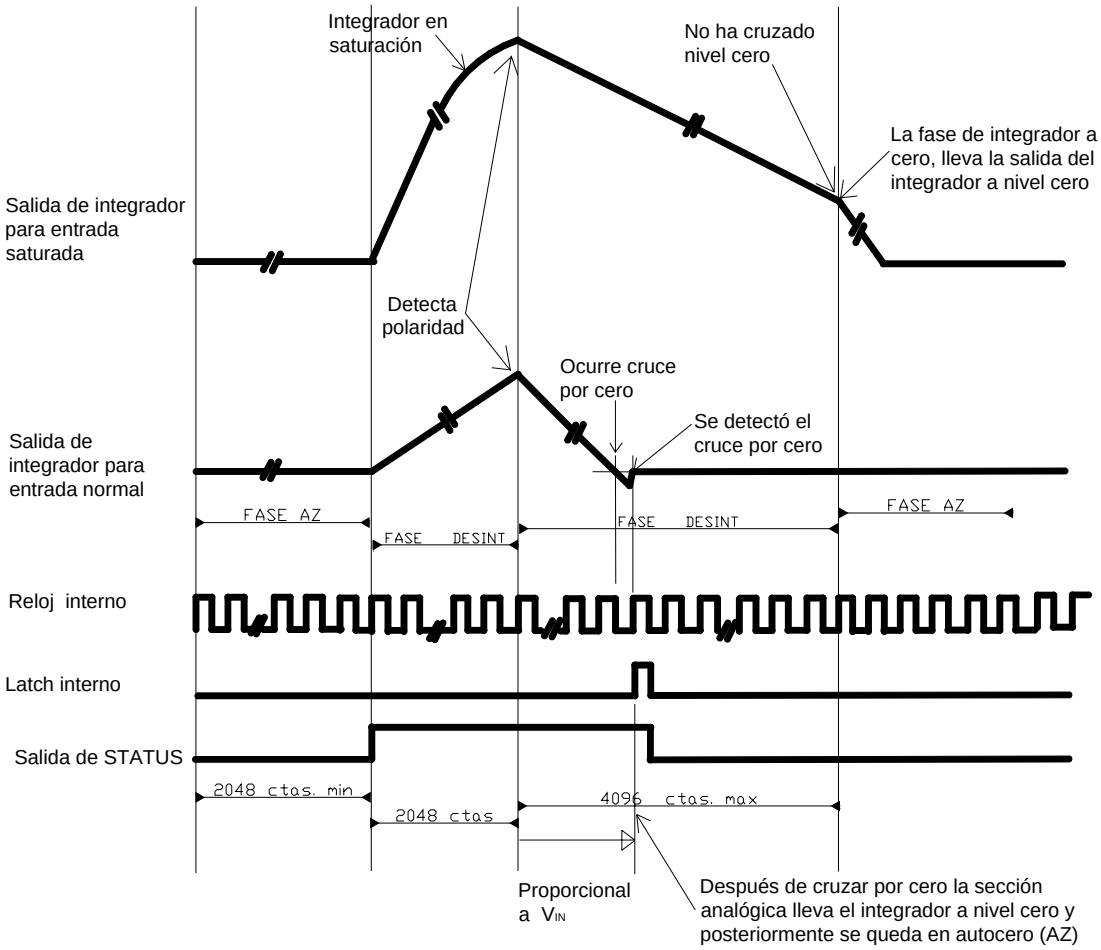



Figura 3.1.3.1. Esquema de las fases del convertidor A/D.

La siguiente fase es la de Desintegración (DE). En esta etapa, la entrada alta se conecta al capacitor de referencia, cargado previamente, y la entrada baja se conecta a tierra analógica, esto sucede de forma interna. El circuito detector de polaridad conecta el capacitor de referencia con la polaridad correspondiente, de tal modo que la salida del integrador regresa con una pendiente fijada a un nivel de cero. La cual se estabiliza en la próxima fase de Auto-Cero. El número de cuentas para llevar a cabo esta operación es proporcional a la entrada de la señal.

Fase de Integrador a Cero (ZI). La entrada baja esta en corto circuito a tierra analógica y el capacitor de referencia esta cargado al voltaje de referencia. Un lazo cierra el sistema en la entrada alta causando que la salida del integrador regrese rápidamente a cero. Esta fase dura entre 16 y 32 cuentas para entradas no saturadas, pero se extiende hasta 1552 cuentas en caso de una entrada saturada.

| PIN | FUNCIÓN | TIPO | DESCRIPCIÓN |
|---|---|---|---|
| 1 | GND | | Retorno a tierra para lógica digital |
| 2 | STATUS | Salida | *Alto* – Convertidor en fase de integración o desintegración hasta el dato almacenado.<br>*Bajo* – Convertidor en fase Auto-Cero o desintegración después de almacenar el dato. |
| 3 | POL | Bits de Salida de 3 estados | Polaridad – *en alto* entrada positiva |
| 4 | OR | | Sobrerrango – *en alto* el dato saturó al convertidor |
| 5 | B12 | | B12 el bit mas significativo |
| 6 | B11 | | B11 |
| 7 | B10 | | B10 |
| 8 | B9 | | B9 |
| 9 | B8 | | B8 |
| 10 | B7 | | B7 |
| 11 | B6 | | B6 |
| 12 | B5 | | B5 |
| 13 | B4 | | B4 |
| 14 | B3 | | B3 |
| 15 | B2 | | B2 |
| 16 | B1 | | B1 el bit menos significativo |
| 17 | TEST | Entrada | *Alto* – Operación normal<br>*Bajo* – Todos los bits de salida en alto<br>Conectado a +5v si no se usa |
| 18 | LBEN | Entrada<br>Salida | Habilita el byte bajo (B1 – b8). Cuando MODE y CE/LOAD están en bajo.<br>En modo Handshake (MODE en alto), esta terminal regresa el byte bajo de las salidas de bandera. |
| 19 | HBEN | Entrada<br>Salida | Habilita el byte alto (B9 – b12) , POL y OR. Cuando MODE y CE/LOAD están en bajo.<br>En modo Handshake (MODE en alto), esta terminal regresa el byte alto de las salidas de bandera. |
| 20 | CE/LOAD | Entrada<br>Salida | Cuando MODE está en bajo, habilita o inhabilita las salidas B1 – B12, OR y POL<br>En modo HandShake (Mode en alto ), esta terminal regresa una salida strobe |
| 21 | MODE | Entrada | ***Bajo* – El convertidor trabaja en modo directo. LBEN, HBEN y CE/LOAD actuan como entradas controladoras de las salidas de información**<br>*Alto* – El convertidor trabaja en modo Handshake. LBEN, HBEN y CE/LOAD actuan como salidas. |
| 22 | OSC IN | Entrada | Entrada de oscilador. |
| 23 | OSC OUT | Salida | Salida de oscilador |
| 24 | OSC SEL | Entrada | *Alto* – Configura OSC IN, OSC OUT y BUF OSC OUT como un oscilador RC. Frecuencia de reloj = BUF OSC OUT<br>*Bajo* – Configura OSC IN y OSC OUT para un cristal. Frecuencia de reloj = frecuencia BUF OSC OUT / 58 |
| 25 | BUF OSC OUT | Salida | Salida del oscilador buffereada |

Tabla 3.1.3.1. Terminales del convertidor.

| PIN | FUNCIÓN | TIPO | DESCRIPCIÓN |
|---|---|---|---|
| 26 | RUN/HOLD | Entrada | *Alto* – Conversión continua cada 8192 ciclos de reloj.<br>*Bajo* – Detiene la conversión en Auto-Cero después de completar la conversión en progreso. |
| 27 | SEND | Entrada | Indica la habilitación de un dispositivo externo para aceptar datos cuando el convertidor está en modo Handshake. Se conecta a 5 V si no se usa. |
| 28 | V - | | Alimentación negativa. Normalmente – 5 V. |
| 29 | REF OUT | Salida | Salida de referencia de voltaje. Normalmente 2.8 V. |
| 30 | BUFFER | Salida | Salida de amplificador |
| 31 | AUTO-CERO | | Donde se conecta el capacitor $C_{AZ}$. |
| 32 | INTEGRADOR | Salida | Donde se conecta el capacitor $C_{INT}$. |
| 33 | COMMON | | Tierra analógica |
| 34 | INPUT LO | | Lugar bajo de la entrada diferencial |
| 35 | INPUT HI | | Lugar alto de la entrada diferencial. |
| 36 | REF IN + | | Entrada positiva de la referencia diferencial |
| 37 | REF CAP + | | Lugar positivo del capacitor de referencia |
| 38 | REF CAP - | | Lugar negativo del capacitor de referencia |
| 39 | REF IN - | | Entrada negativa de la referencia diferencial |
| 40 | V + | | Alimentación positiva. Normalmente 5 V. |

Tabla 3.1.3.1. (Continuación) Terminales del convertidor.

Esta fase elimina alguna carga residual en el capacitor de integración después de haberse registrado una señal saturada. La fase de integración a cero elimina el problema de "crosstalk" entre las entradas de un sistema de adquisición múltiple (como lo es en esta aplicación).

Después de haber asociado las fases comunes del convertidor de integración con el dispositivo, ahora se procede a indicar los criterios para seleccionar los componentes asociados a esas etapas: resistor de integración, capacitores de integración, de autocero y de referencia

La *resistencia de referencia* emplea la siguiente ecuación que permite calcularla:

$$R_{INT} = \frac{Voltaje_escala_completa_(V)}{20\mu A}\Omega \qquad (3.13)$$

Sustituyendo en la ecuación anterior 5 V como voltaje de entrada a escala completa, se tiene un resistor de 250 kΩ, el empleado fue de 249 kΩ (de precisión).

El *capacitor de integración* se elige de tal manera que a una máxima salida del integrador con variación en la salida no provoque saturación. Para una alimentación de ±5 V la variación de voltaje en la salida es de entre ±3.5 y ±4 V, con la tierra analógica conectada a GND.
Normalmente los valores de los capacitores de integración y autocero ($C_{INT}$ y $C_{AZ}$) son de 0.15 µF y 0.33 µF respectivamente, para 7½ conversiones por segundo con un reloj de 61.44 kHz.

Si se desea modificar esos valores, $C_{INT}$ puede ser calculado con la siguiente ecuación:

$$C_{INT} = \frac{2048 * periodo_de_reloj * 20\mu A}{\text{var}iación_de_salida_del_\text{int}egrador}\ \mu F \qquad (3.14)$$

En este caso se utilizó un reloj de 76 kHz (13.15 μs de periodo), del cual se hablará mas tarde, y la salida de variación de 3.5 V. De lo anterior se obtiene un $C_{INT}$ de 0.15 μF, capacitor que resultó difícil conseguir, el valor comercial mas cercano fue de 0.22 μF.

Aunque se puede pensar que el capacitor de 0.1 μF pudo ser mas viable, no entregó buenos resultados, razón que está relacionada con el capacitor de auto-cero y se expone a continuación

El *capacitor de Auto-Cero* del convertidor ICL7109 tiene su función dentro de la fase de Integrador a Cero, su cometido es asegurar que alguna lectura que corresponda a un sobrerrango, no se pierda cuando empiece la fase de Auto-Cero. El valor de este capacitor debe de ser de 2 a 4 veces el valor $C_{INT}$. De este modo, al tener un capacitor de integración de 0.22 μF, el valor comercial mas próximo al doble fue el de 0.47 μF. Un capacitor mas pequeño de auto-cero incrementa el ruido en el lazo de auto-cero. Un capacitor mayor prolongará el tiempo de carga del valor introducido.

El valor común para el *capacitor de referencia* es de 1 μF. Los tres capacitores que se mencionaron con anterioridad, se recomienda ampliamente que sean de polipropileno o de teflón (para aplicaciones militares), los cuales entregarían menos de 0.5 cuenta de error debido a la absorción del dieléctrico. En el desarrollo del presente se emplearon capacitores de tantalio, pues son económicos y presentan mayor estabilidad. No obstante, se hace hincapié a que la construcción del sistema contemple los capacitores del material recomendado por el fabricante

*Voltaje de Referencia*. Para una entrada de voltaje a escala completa, se emplea la ecuación:

$$V_{ENT} = 2 * V_{REF} \qquad (3.15)$$

El sistema trabaja a escala completa, cuya entrada es de 5 V, despejando de la ecuación anterior $V_{REF}$, este valor corresponde a 2.5 V. Este voltaje de referencia se consiguió con un arreglo de división de voltaje respaldado por un diodo de referencia a 2.5V, LM336, el cual contempla un arreglo de diodos para compensar variaciones debido a las variaciones de temperatura Este componente trabaja correctamente entre 0 °C y 70 °C. Por ello debe emplearse el LM236, que puede operar en rangos de temperatura por debajo de 0 °C (). Recuérdese que el sistema operará en campo y bajo condiciones adversas de temperatura.

### 3.1.3.2. Convertidor analógico digital (sección digital)

El ICL7109, como ya es bien sabido, cuenta con una salida de 12 bits, un bit de sobrerrango (OR) y otro de polaridad (POL). Para controlar esas salidas el convertidor cuenta con tres señales para ese cometido CE/LOAD, LBEN y HBEN, ambas son activas a nivel bajo. El

convertidor trabaja en dos modos: directo y handshake. El modo de operación para esta aplicación es el directo, en esa modalidad las señales antes mencionadas actúan como entradas. La tabla 3.1.4.2 muestra la manera en que operan estas entradas.

| CE/LOAD | LBEN | HBEN | B1 – B8 | B9 – B12 POL,OR |
|---|---|---|---|---|
| 1 | X | X | Alta Z | Alta Z |
| 0 | 1 | 1 | Alta Z | Alta Z |
| 0 | 0 | 1 | Sale dato | Alta Z |
| 0 | 1 | 0 | Alta Z | Sale dato |
| 0 | 0 | 0 | Sale dato | Sale dato |

Tabla 3.1.3.2. Líneas de control para el bus del convertidor analógico digital.

Si se desea conocer el modo de operación Handshake, en el apéndice E se encuentran las hojas de especificación del ICL7109, para mayor información.

Cuando la entrada RUN/HOLD está en estado alto, el convertidor trabaja de forma continua, es decir, una conversión la lleva a cabo durante 8192 cuentas o ciclos de reloj. Cuando RUN/HOLD permanece en estado bajo, el convertidor completa la conversión en progreso y luego se va a la fase de Auto-Cero. Después de haberse completado el tiempo mínimo de Auto-Cero, un pulso en RUN/HOLD de por lo menos 200 ns es necesario para iniciar una nueva conversión; pero algunos ciclos durante alguna conversión o 2048 ciclos después de haber pasado de estado alto a bajo la señal STATUS serán ignorados. Precisamente bajo esta modalidad trabaja el convertidor para es sistema propuesto. El cronograma de la figura 3.1.3.2 puntualiza el funcionamiento de esta lógica de control.

Con lo respecta al oscilador, es muy versátil, puede ocupar un arreglo RC o un cristal y configurarlo con una división de frecuencia de 58, empleando la entrada OSC SEL. En esta aplicación se dejó sin conectar esa línea, lo cual conlleva a que el reloj interno tiene la misma frecuencia del oscilador externo al convertidor. En la aplicación se empleo como oscilador el circuito integrado CD4060, para proporcionar la señal de reloj requerida. La frecuencia de reloj es de 76 kHz. Se intentó emplear una señal de reloj mayor, sin embargo, al hacer pruebas previas con el convertidor para conocer el comportamiento del mismo, se observó que había muchas variaciones en la respuesta digital, además de que los capacitores empleados en ese entonces eran de cerámica. Por ese hecho se conservó el oscilador que tenía anteriormente.

En la figura 3.1.3 se muestra el diagrama completo del convertidor. Al igual que la tarjeta antecesora, se hace un puente entre las terminales 16 – 8, 15 – 7, 14 – 6, 13 – 5 del bus en paralelo, para que sea compatible al bus del microcontrolador

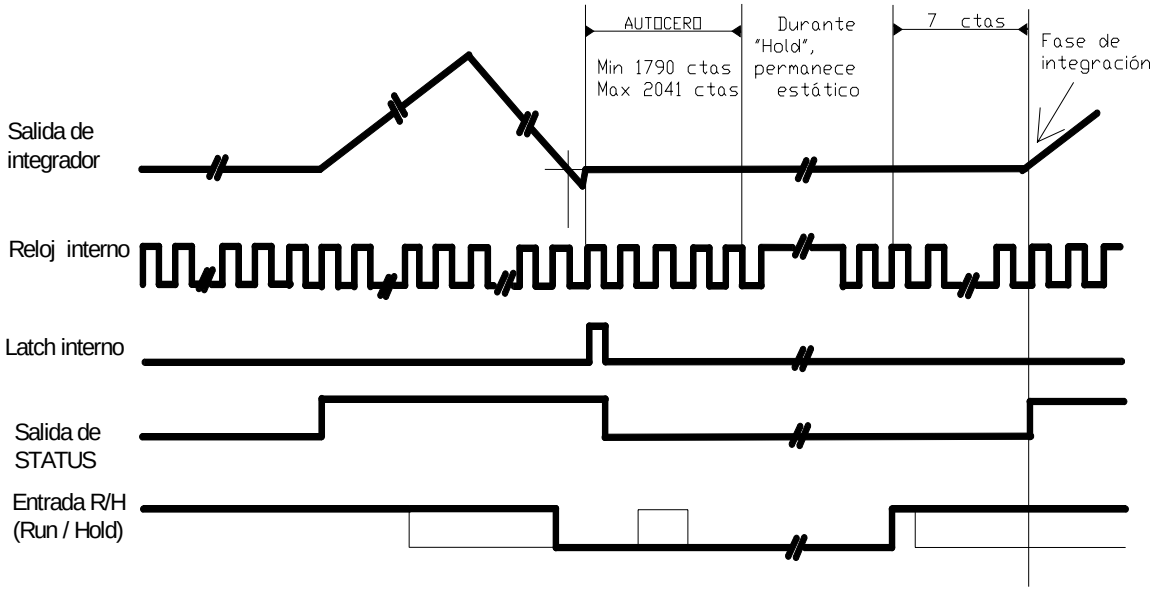



Figura 3.1.3.2. Cronograma correspondiente al comportamiento de la entrada R/H.

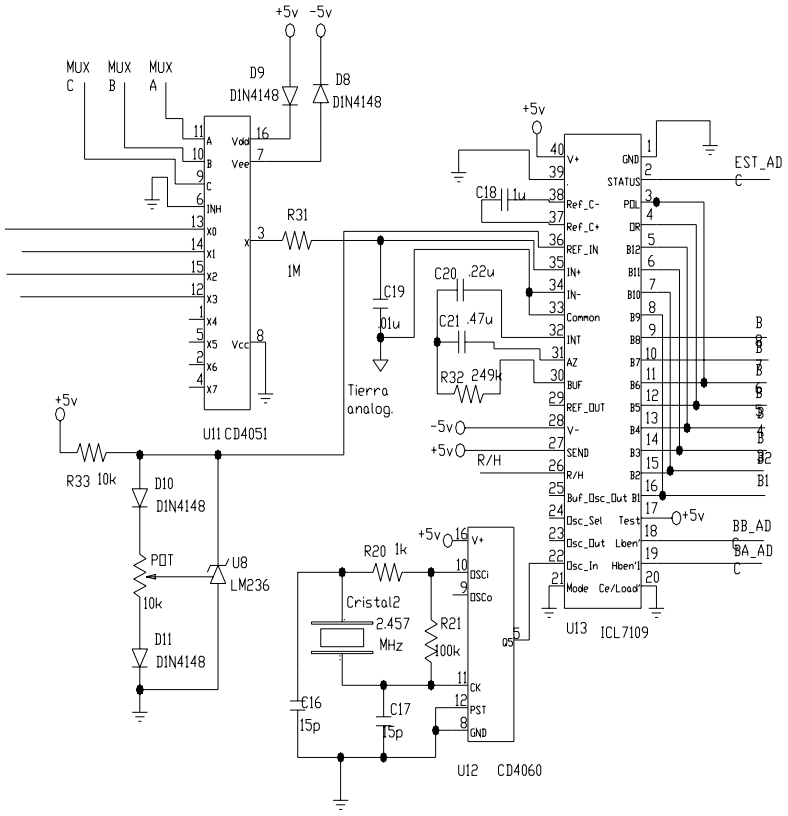



Figura 3.1.3. Diagrama completo para el convertidor, hardware relacionado a su funcionamiento y multiplexor analógico.

### 3.1.4. Microcontrolador

En lo que respecta al PIC16F877A , por lo mencionado con anterioridad, se sabe que cuenta con una buena cantidad de periféricos, sin embargo, únicamente se tratará los que se emplearon en esta aplicación: la USART y el temporizador TMR0. De las 14 fuentes de interrupción que posee, meramente se atenderán dos: la interrupción externa por RB0 y la de TMR0. Así como los registros relacionados a éstos y la USART. Las características de los cinco puertos utilizados, mapas de memoria (programa y datos), manejo de interrupciones, modos de direccionamiento y la conexión física de las terminales para actuar con los dispositivos previstos anteriormente.

#### 3.1.4.1. Organización de la memoria

Con lo que respecta a ésta, principalmente se consideran dos bloques: programa y dato.
*Memoria de programa*. Este dispositivo tiene un contador de programa de 13 bits capaz de direccionar una memoria de programa de 8k X 14 palabras (figura 3.1.4.1a), dividida en cuatro páginas. La memoria de programa es de tipo FLASH. El vector de reset y el de interrupción se encuentran en las direcciones 0000h y 0004h.

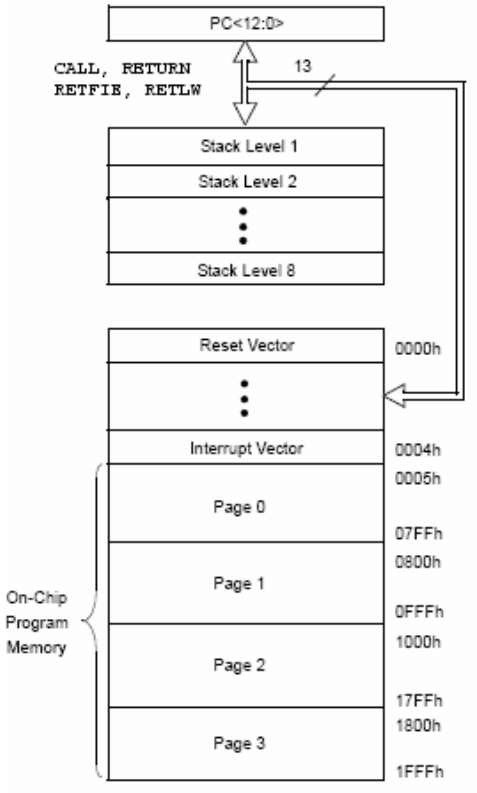



Figura 3.1.4.1a. Memoria de programa.

*Memoria de datos*. La memoria de datos está dividida en 4 bancos, los cuales contienen registros de propósito general y registros de funciones especiales. Cada banco se extiende a 128 bytes. Para seleccionar el banco en uso se emplean los bits RP0 y RP1 del registro STATUS, de acuerdo a la tabla siguiente.

| RP1 : RP0 | Banco |
|---|---|
| 00 | 0 |
| 01 | 1 |
| 10 | 2 |
| 11 | 3 |

En la figura 3.1.4.1b se muestra que la distribución de los registros de funciones especiales se encuentra en la parte "baja" de los bancos de memoria y los registros de propósito general ocupan la parte "alta" de cada banco. De 00h hasta 1Fh, 9Fh, 10Fh y 18Fh, en los bancos 0,1, 2 y 3, respectivamente).

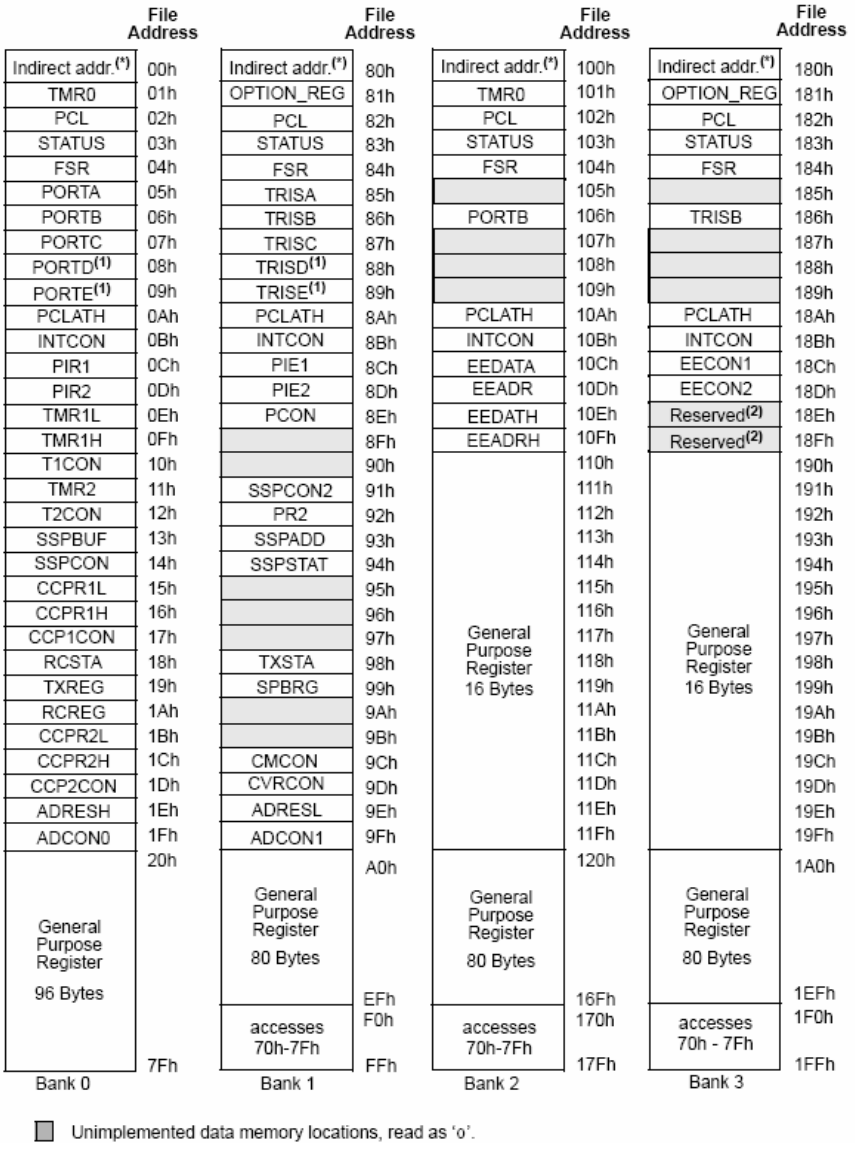



Figura 3.1.4.1b. Memoria de datos. Registros de propósito general y de funciones especiales.

El primer registro de funciones especiales que se tratará es STATUS. Éste contiene el estado aritmético de la ALU, el estado de reset y los bits selectores de bancos. Ocupa la posición 03h en el banco 0. A continuación se describen los bits del registro STATUS.

| IRP | RP1 | RP0 | TO’ | PD’ | Z | DC | C |
|---|---|---|---|---|---|---|---|

bit 7 bit 0

IRP: Selecciona el banco (cuando se emplea direccionamiento indirecto)
1 = Banco 2, 3 (100h – 1FFFh).
0 = Banco 0, 1 (00h - FFh).

RP1:RP0 : Selecciona el banco (cuando se emplea direccionamiento directo)
11 = Banco 3 (180h – 1FFFh).
10 = Banco 2 (100h – 17Fh).
01 = Banco 1 (80h – FFh).
00 = Banco 0 (00h – 7Fh).

TO’ : Fin de tiempo
1 = Después de encendido, de ejecutarse la instrucción CLRWDT o SLEEP.
0 = Al rebasar el tiempo de perro guardián (WDT).

PD’ : Bit de Power down
1 = Después de encender o por la instrucción CLRWDT.
0 = Al ejecutar la instrucción SLEEP.

Z : Cero
1 = El resultado de la operación es cero.
0 = El resultado de la operación es distinto de cero.

DC: Acarreo en el cuarto bit de menos peso.
1 = Acarreo en la suma y no en la resta.
0 = Sin acarreo en la suma; si en la resta.

C: Acarreo en el octavo bit
1 = Cuando ocurre un exceso en el resultado del bit mas significativo. Acarreo en el suma
0 = Cuando no ocurre un exceso en el resultado del bit mas significativo. NO acarreo en la suma.

El siguiente registro es OPTION_REG. La misión principal de este registro es gobernar el comportamiento del Temporizador principal. Entre otros, configura la interrupción externa y las resistencias de pull-up del puerto B. En seguida se indican los bits de configuración de este registro.

| RBPU' | INTEDG | TOCS | TOSE | PSA | PS2 | PS1 | PS0 |
|---|---|---|---|---|---|---|---|

bit 7 bit 0

RBPU' : Conexión de las resistencias de pull-up en el puerto B
1 = desconectadas
0 = conectadas

INTEDG : Tipo de flanco para la interrupción
1 = RB0/INT activado por flanco ascendente.
O = RB0/INT activado por flanco descendente.

TOCS : Fuente de reloj para el TMR0
1 = Pulsos introducidos por TOCK1 (contador)
0 = Pulsos de reloj interno $F_{OSC}$ / 4 (temporizador)

TOSE : Tipo de flanco para TOCK1
1 = Incremento de TMR0 en cada flanco descendente
0 = Incremento de TMR0 en cada flanco ascendente

PSA : Asignación de división de frecuencia.
1 = Se le asigna al perro guardián (WDT)
0 = Se le asigna al TMR0

PS2 : PS0 : Valor del divisor de frecuencia.

| Valor binario | Rango del TMR0 | Rango del WDT |
|---|---|---|
| 000 | 1 : 2 | 1 : 1 |
| 001 | 1 : 4 | 1 : 2 |
| 010 | 1 : 8 | 1 : 4 |
| 011 | 1 : 16 | 1 : 8 |
| 100 | 1 : 32 | 1 : 16 |
| 101 | 1 : 64 | 1 : 32 |
| 110 | 1 : 128 | 1 : 64 |
| 111 | 1 : 256 | 1 : 128 |

Para la regulación de las interrupciones admisibles para este microcontrolador (en general para los PIC's), se cuenta con el registro INTCON. La operatividad de los bits de este registro se asocia con el módulo que se desea activar. Algunos bit's actúan como señalización de estado y

otros como autorizadores para generar la interrupción. A continuación se puntualiza la misión de cada uno de estos bits.

| GIE | PEIE | T0IE | INTE | RBIE | T0IF | INTF | RBIF |
|---|---|---|---|---|---|---|---|

bit7 bit0

GIE : Permiso global de interrupciones.
1 = Activo
0 = Inhabilitado

PEIE : Permiso de habilitación para la interrupción por periféricos
1 = Habilitado
0 = Inactivo

T0IE : Permiso de activación de la interrupción de TMR0
1 = Habilitado
0 = Inhabilitado

INTE : Permiso de la habilitación de la interrupción externa.
1 = Activo
0 = Inactivo

RBIE : Autorización de la interrupción de cambio de estado del puerto B
1 = Habilitada
0 = Inhabilitada

T0IF : Señalado (bandera) del desbordamiento del TMR0
1 = ha ocurrido el desbordamiento. Se borra por software.
0 = el TMR0 no se ha desbordado.

INTF : Bandera indicadora del estado de la interrupción de RB0.
1 = La interrupción externa (RB0) ha ocurrido
0 = No ha ocurrido la interrupción.

RBIF : Bandera de la interrupción por cambio de estado en el puerto B.
1 = Alguno de los bits (del 4 al 7) del puerto B ha cambiado de estado.
0 = Ninguno de los bits ha cambiado

Cabe aclarar que para el desarrollo de este proyecto, no se empleó la fuente de interrupción por cambio de estado en el puerto B.

El registro PIE1 y el registro PIR1 contienen las autorizaciones individuales para las interrupciones por periféricos y las banderas asociadas a éstas, respectivamente. El único periférico que se utilizó fue la USART, pero no como interrupción; así pues, únicamente se

empleó su bandera de estado localizada en el bit 4 (PIR <4>) denominada TXIF. Cuando tiene un 1 lógico indica que está vacío el buffer; por el contrario, si tiene un 0 lógico indica que el buffer esta lleno.

### 3.1.4.2. Contador de programa y pila (stack)

Cuenta con un contador de programa (PC) de 13 bits para poder ubicarse dentro de 8 k de memoria de programa. El byte bajo se encuentra en el registro PCL, el cual se puede escribir y leer. Los bits más altos (PC <12:8>) están en el registro PCH, éste no puede leerse; sin embargo es posible acceder a él indirectamente a través del registro PCLATH.

La pila (o Stack) cuenta con ocho niveles, esto quiere decir que se pueden tener hasta ocho llamadas a subrutina entrelazadas, o dentro de una interrupción contar con otras siete llamadas a subrutina enlazadas, por citar algunos ejemplos. El espacio de la pila no es parte de ningún programa ni de espacio de datos y el puntero de la pila no es posible leerlo ni escribirlo. Cuando se ejecuta una instrucción de llamada a subrutina o se produce una interrupción, se coloca en la pila la dirección de la siguiente instrucción a ejecutar, en el caso de una subrutina, o en la dirección donde se quedó, si fue alguna interrupción. La pila regresa el último valor guardado cuando se ejecutan las instrucciones de retorno de subrutina o de interrupción. En estos procesos no se alter el PCLATH. En este aspecto habrá que tener mucho cuidado con los niveles de pila que vaya a manejar el programa, porque si por alguna razón se supera el máximo nivel, un noveno nivel sobrescribirá el primer nivel de pila, un décimo se colocará en el segundo, así sucesivamente; lo cual afectará notablemente el desempeño del programa.

### 3.1.4.3. Direccionamiento directo e indirecto

Los tipos de direccionamiento se ilustran en la figura 3.1.4.3. Para direccionamiento directo se utilizan los primeros 7 bits del código de operación de la instrucción para apuntar a la posición de un banco. Para la ubicación de un banco se emplea los bits RP0 y RP1 del regsitro STATUS (<5:6>).

En las instrucciones con direccionamiento indirecto se usa como operando el registro INDF, que ocupa la dirección 0 de los cuatro bancos y físicamente no está “implementado”. En tal caso se accede a la posición que apunta el contenido del registro FSR, ubicado en la posición 04h del mapa de registros de dato. Sus 7 bits de menos peso apuntan la dirección del dato y su bit más significativo junto con el bit IRP de registro STATUS <7> seleccionan el banco.

### 3.1.4.4. Puertos de entrada/salida

El puerto A (PORTA localizado en la dirección 05h) es bidireccional y tiene una longitud de 6 bits. El registro correspondiente que permite configurarlo como entrada o salida es el TRISA, ubicado en la dirección 85h. Para asignar una terminal como entrada, al bit de TRISA relacionado con ella se le carga un “1”, si se desea que la terminal sea una salida se le carga un “0”. Precisamente, con esa lógica se configuran los puertos como entradas o salidas.

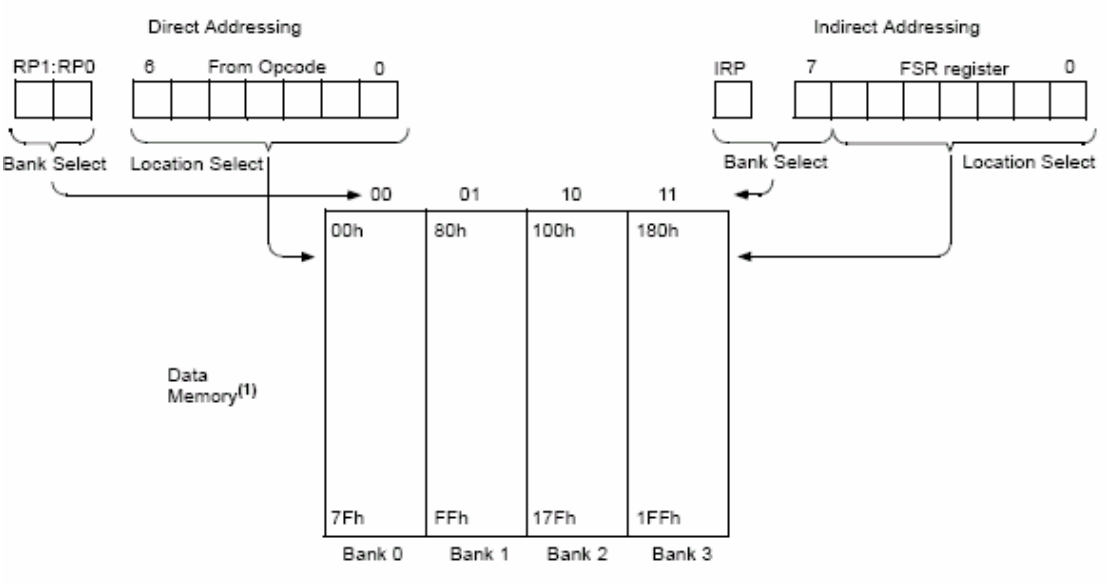



Figura 3.1.4.3. Direccionamiento directo e indirecto.

Los tres bits menos significativos también sirven como entradas analógicas, esto para trabajar con el convertidor A/D del microcontrolador. Para determinar si estas terminales trabajan como puerto de señales analógicas o digitales, se recurre al registro ADCON1, al cual se le carga el valor según la figura 3.1.4.4a, para puntualizar el desempeño del puerto.

Obsérvese que también el puerto E, PORTE ubicado en 09h, puede trabajar con señales analógicas o digitales, dependiendo del valor cargado a ADCON1. Si el puerto E trabaja con señales digitales, su configuración de entrada/ salida se realiza en el registro TRISE, ubicado en 89h.
La terminal RA4 está multiplexada con el módulo de TMR0, para que éste cuente con una fuente de reloj externo que reemplace el reloj interno, si fuese necesario.

El puerto B, PORTB, tiene una longitud de ocho bits. Es empleado como registro de propósito general y sirve para entradas y salidas digitales, ésta configuración se lleva a cabo en el registro TRISB. PORTB y TRISB se localizan el las direcciones 06h y 86h, respectivamente. El puerto B dispone de resistencias de pull – up, las cuales son activadas o desactivadas según el registro INTCON <0>. La terminal que asocia la interrupción por RB0, es precisamente el bit cero del puerto B, el cual se describe mas adelante.

PORTC (07h), aloja gran variedad de los periféricos que maneja el PIC16F877A, no obstante, las terminales de interés apuntan a PORTC<6:7>, que corresponden a la USART, transmisión y recepción, respectivamente. La USART se estudia a mayor detalle en unos párrafos más. El puerto C también es un puerto de entrada/salida configurable en el registro TRISC, dirección 87h.

| PCFG3: PCFG0 | AN7[1] RE2 | AN6[1] RE1 | AN5[1] RE0 | AN4 RA5 | AN3 RA3 | AN2 RA2 | AN1 RA1 | AN0 RA0 | VREF+ | VREF- | CHAN/ Refs[2] |
|---|---|---|---|---|---|---|---|---|---|---|---|
| 0000 | A | A | A | A | A | A | A | A | VDD | VSS | 8/0 |
| 0001 | A | A | A | A | VREF+ | A | A | A | RA3 | VSS | 7/1 |
| 0010 | D | D | D | A | A | A | A | A | VDD | VSS | 5/0 |
| 0011 | D | D | D | A | VREF+ | A | A | A | RA3 | VSS | 4/1 |
| 0100 | D | D | D | D | A | D | A | A | VDD | VSS | 3/0 |
| 0101 | D | D | D | D | VREF+ | D | A | A | RA3 | VSS | 2/1 |
| 011x | D | D | D | D | D | D | D | D | VDD | VSS | 0/0 |
| 1000 | A | A | A | A | VREF+ | VREF- | A | A | RA3 | RA2 | 8/2 |
| 1001 | D | D | A | A | A | A | A | A | VDD | VSS | 6/0 |
| 1010 | D | D | A | A | VREF+ | A | A | A | RA3 | VSS | 5/1 |
| 1011 | D | D | A | A | VREF+ | VREF- | A | A | RA3 | RA2 | 4/2 |
| 1100 | D | D | D | A | VREF+ | VREF- | A | A | RA3 | RA2 | 3/2 |
| 1101 | D | D | D | D | VREF+ | VREF- | A | A | RA3 | RA2 | 2/2 |
| 1110 | D | D | D | D | D | D | D | A | VDD | VSS | 1/0 |
| 1111 | D | D | D | D | VREF+ | VREF- | D | A | RA3 | RA2 | 1/2 |

A = Analog input D = Digital I/O

Figura 3.1.4.4a.

Finalmente, PORTD, es el puerto mas sencillo, pues no aloja ningún periférico o alguna interrupción, únicamente es un puerto bidireccional que es configurable en el registro TRISD. PORTD está ubicado en la dirección 08h y TRISD en 88h.

Con lo que atañe a las conexiones para esta aplicación, los tres bits menos significativos del puerto A tendrán la misión de elegir el tiempo de transmisión de datos. A cada terminal de circuito integrado incorporado al puerto A le corresponde un resistor de "pull down" y un interruptor SW1. Esto para asegurar el nivel bajo de la entrada cuando así sea requerido por interruptor puesto, y no entre alguna señal de ruido por allí. Respecto a los tres bits mas altos, PORTA <3> y <5> simplemente conectan leds para indicar que el sistema está trabajando correctamente y que la transmisión de las muestras tomadas del conversor se ha llevado acabo, respectivamente. PORTA <4> está conectado a la terminal 2 del convertidor A/D.

Los cuatro bits más significativos del puerto B están conectados a los pines 11, 12, 13 y 14 de la pantalla de LCD. En PORTB <0> está conectado un botón para activar la interrupción por RB0/INT. A la entrada de ese pin se cuenta con una resistencia de "pull up", con esa misma configuración se ha conectado otra para la terminal asociada a PORTB <1>; este botón cumple el cometido de activar el cambio de pantalla y mostrar sucesivamente los mensajes correspondientes a las lecturas de las variables en cuestión.

PORTC (07h), aloja gran variedad de los periféricos que maneja el PIC16F877A, no obstante, las terminales de interés apuntan a PORTC <6:7>, que corresponden a al USART, transmisión y recepción, respectivamente. La USART se describe mas adelante en al sección 3.1.4.6. El puerto C también es un puerto de entrada/salida configurable en el registro TRISC, dirección 87h.

El puerto C conecta interruptores de selección en los tres bits menos significativos, SW2, semejante al puerto A en su configuración de resistores., la diferencia del propósito, es que estos interruptores son para cambiar el código de identificación de la estación de registro y así mismo, el nombre de la estación que aparece en la pantalla de LCD. El cuarto bit de este puerto (PORTC <3>), está conectado a un resistor de "pull down" y a la terminal del convertidor que recibe la señal de R/H para comenzar otra conversión. La razón de ser del resistor es para hace énfasis al nivel bajo que predominará en ese pin para el convertidor y sea notorio el pulso enviado por el microcontrolador en el momento oportuno. PORTC <4:5> están conectados a las terminales del convertidor A/D para habilitar el byte bajo y alto, en el momento adecuado. Los dos bits mas significativos están relacionados con al transmisión (PORTC <6>) y la recepción (PORTC <7>), aunque la recepción no es empleada en la aplicación se deja disponible.0

El puerto D íntegramente está conectado a la salida de datos del convertidor y no hay mas que explicar. El último puerto es PORTE. Este por su parte, suministra las 3 señales de control para seleccionar el canal analógico que ingresa al convertidor A/D. Las conexiones involucradas al microcontrolador se ilustran en la figura 3.1.4.4b

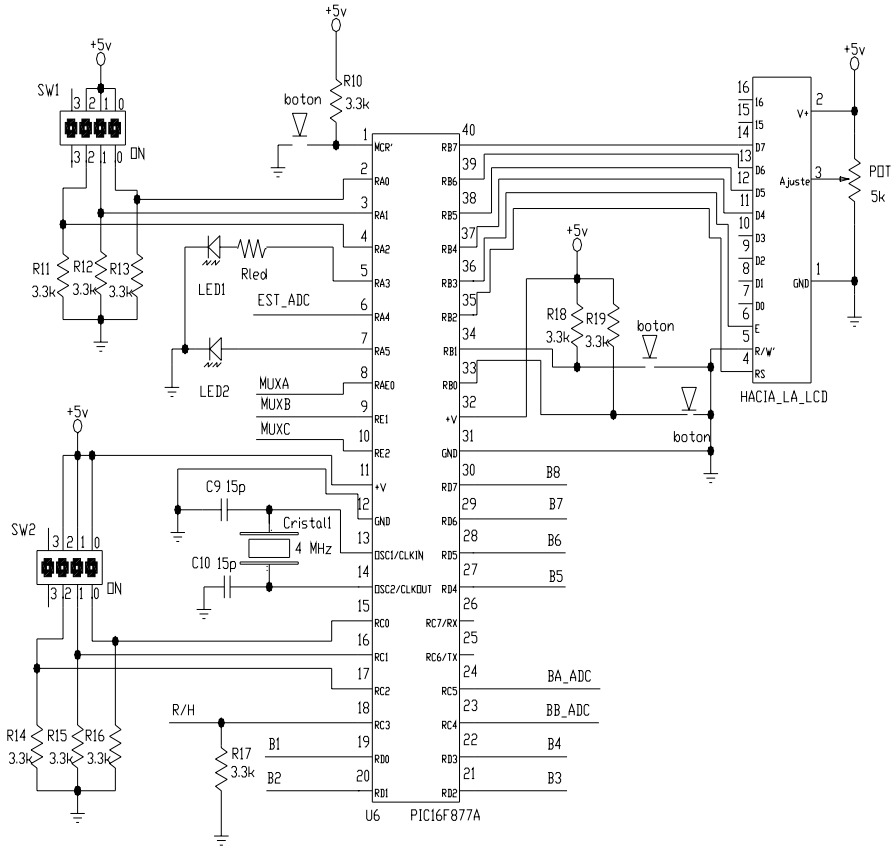



Figura 3.1.4.4b Diagrama de conexiones para el microcontrolador

### 3.1.4.5. Módulo TMR0

El módulo TMR0 es un temporizador/contador de 8 bits, es posible leerlo y escribirlo, cuenta con un pre-escalador programable a 8 bits, una selección de reloj interno o externo y una interrupción asociada. En la figura 3.1.4.5 se muestra el diagrama de TMR0.

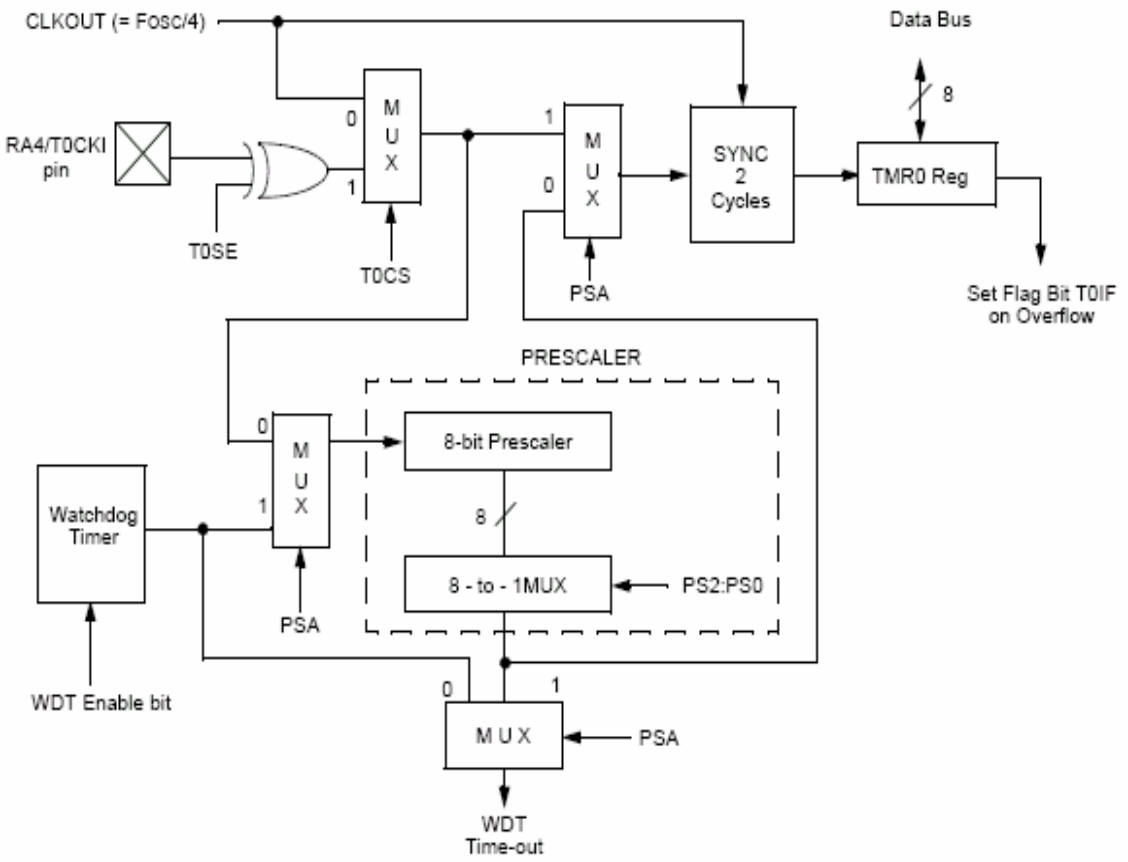



Figura 3.1.4.5 Módulo de TMR0. Los bits TOCS, TOSE, PSA, PS2:PS0 están en el registro OPTION_REG.

Como ya se mencionó, la modalidad de este módulo se elige en el bit TOCS del registro OPTION_REG. En el modo de "timer", el módulo se incrementa en cada ciclo de instrucción. Si se ha escrito sobre el registro, el incremento es inhibido durante los dos siguientes ciclos de instrucción.

En modo contador, TMR0 se incrementa en cada flanco de subida o de bajada del reloj externo que entra por la terminal RA4/TOCK1. Para determinar el tipo de flanco, se recurre al bit TOSE del registro OPTION_REG.
Aunque se había mencionado que la configuración del TMR0 se realiza desde OPTION_REG, es bueno recalcarlo nuevamente.

### 3.1.4.6. Módulo USART

El módulo de la Recepción / Transmisión Síncrona / Asíncrona Universal (USART, Universal Syncronous Asincronous Receiver Transmitter) se puede configurar como un sistema full duplex asíncrono, el cual se comunica con dispositivos periféricos como CRT (catode ray tube, tuco de rayos catódicos) y computadoras personales. También es configurable como un sistema síncrono half duplex que guarda comunicación con convertidores digital–analógico y analógico – digital, memorias EPROM, etc.

Los bits SPEN (RCSTA <7>) y TRISC<7:6> deben ser puestos a "1" para configurar las terminales RC6/TX/CK y RC7/RX/DT como parte de la USART. Los registros asociados a la USART son: TXSTA, RXSTA y SPBRG. Los bits relacionados a estos registros se describen a continuación.

| CSRC | TX9 | TXEN | SYNC | -- | BRGH | TRMT | TX9D |
|---|---|---|---|---|---|---|---|

bit7 bit0

CSRC : Selector de fuente de reloj
*Modo asíncrono:*
No importa
*Modo Síncrono:*
1 = Modo maestro (reloj generado internamente desde BRGH)
0 = Modo esclavo (reloj tomado de alguna fuente externa)

TX9 : Habilita la transmisión del 9° bit.
1 = Transmisión a 9 bits.
0 = Transmisión a 8 bits.

TXEN : Habilitación de la transmisión.
1 = Transmisión activada
0 = Transmisión desactivada.

Nota: SREN/CREN invalida TXEN en modo síncrono.

SYNC : Modo de trabajo de la USART
1 = modo síncrono
0 = modo asíncrono

BRGH : Selecciona el tipo de generador de baudaje
*Modo asíncrono:*
1 = Alta velocidad
0 = Baja velocidad.
*Modo síncrono:*
No se usa en este modo

TRMT : Estado del registro de transmisión
1 = TSR vacío.
0 = TSR lleno, transmitiendo.

TX9D : Noveno bit a transmitir, puede ser también bit de paridad.

El registro RCSTA es propiamente para llevar acabo una recepción en la comunicación, cosa que no contempla en el presente, sin embargo el bit SPEN (RCSTA <7>) sirve para habilitar las terminales correspondientes del puerto C (<6:7>) para la comunicación serial. Esto se logra al cargar un "1" en el bit SPEN.

| BAUD RATE (K) | Fosc = 20 MHz | | | Fosc = 16 MHz | | | Fosc = 10 MHz | | |
|---|---|---|---|---|---|---|---|---|---|
| | KBAUD | % ERROR | SPBRG value (decimal) | KBAUD | % ERROR | SPBRG value (decimal) | KBAUD | % ERROR | SPBRG value (decimal) |
| 0.3 | - | - | - | - | - | - | - | - | - |
| 1.2 | 1.221 | 1.75 | 255 | 1.202 | 0.17 | 207 | 1.202 | 0.17 | 129 |
| 2.4 | 2.404 | 0.17 | 129 | 2.404 | 0.17 | 103 | 2.404 | 0.17 | 64 |
| 9.6 | 9.766 | 1.73 | 31 | 9.615 | 0.16 | 25 | 9.766 | 1.73 | 15 |
| 19.2 | 19.531 | 1.72 | 15 | 19.231 | 0.16 | 12 | 19.531 | 1.72 | 7 |
| 28.8 | 31.250 | 8.51 | 9 | 27.778 | 3.55 | 8 | 31.250 | 8.51 | 4 |
| 33.6 | 34.722 | 3.34 | 8 | 35.714 | 6.29 | 6 | 31.250 | 6.99 | 4 |
| 57.6 | 62.500 | 8.51 | 4 | 62.500 | 8.51 | 3 | 52.083 | 9.58 | 2 |
| HIGH | 1.221 | - | 255 | 0.977 | - | 255 | 0.610 | - | 255 |
| LOW | 312.500 | - | 0 | 250.000 | - | 0 | 156.250 | - | 0 |

| BAUD RATE (K) | Fosc = 4 MHz | | | Fosc = 3.6864 MHz | | |
|---|---|---|---|---|---|---|
| | KBAUD | % ERROR | SPBRG value (decimal) | KBAUD | % ERROR | SPBRG value (decimal) |
| 0.3 | 0.300 | 0 | 207 | 0.3 | 0 | 191 |
| 1.2 | 1.202 | 0.17 | 51 | 1.2 | 0 | 47 |
| 2.4 | 2.404 | 0.17 | 25 | 2.4 | 0 | 23 |
| 9.6 | 8.929 | 6.99 | 6 | 9.6 | 0 | 5 |
| 19.2 | 20.833 | 8.51 | 2 | 19.2 | 0 | 2 |
| 28.8 | 31.250 | 8.51 | 1 | 28.8 | 0 | 1 |
| 33.6 | - | - | - | - | - | - |
| 57.6 | 62.500 | 8.51 | 0 | 57.6 | 0 | 0 |
| HIGH | 0.244 | - | 255 | 0.225 | - | 255 |
| LOW | 62.500 | - | 0 | 57.6 | - | 0 |

Figura 3.1.4.6a. Asignación de la velocidad de transmisión de acuerdo al valor cargado a SPBRG.

La velocidad de transmisión se controla desde el bit BRGH (TXSTA <2>, mencionado anteriormente). La tabla 3.1.4.6 muestra la ecuación para calcular el baudaje en los dos modos para la USART, en caso de modo síncrono solo aplica para modo maestro.

| SYNC | BRGH = 0 (baja velocidad) | BRGH = 1 (alta velocidad) |
|---|---|---|
| 0 | Asíncrono<br>Baudaje = $F_{OSC}/(64(X+1))$ | Baudaje = $F_{OSC}/(16(X+1))$ |
| 1 | Síncrono<br>Baudaje = $F_{OSC}/(4(X+1))$ | No aplica |

Tabla 3.1.4.6 Ecuaciones para el cálculo de la velocidad de transmisión, relacionan el cristal y la consideración del tipo de velocidad.

El microcontrolador se programó para trabajar en modo asíncrono, esto debido al protocolo de comunicación establecido por el programa de captura, tomando esta consideración, la transmisión debe ser a 300 baud, por ello el cristal elegido para el microcontrolador fue de 4 MHz (obsérvese la figura 3.1.4.6a).

Trabajando bajo la modalidad de comunicación asíncrona la USART emplea el formato estándar de no retorno a cero, NRZ (un bit de paro, 8 o 9 bits de transmisión y un bit de paro). El registro de transferencia TSR lleva a cabo la transmisión propiamente dicha. TSR obtiene el dato del registro de lectura / escritura TXREG, éste es cargado con un dato en el software.
La figura 3.1.4.6b muestra un diagrama a bloques de la USART.

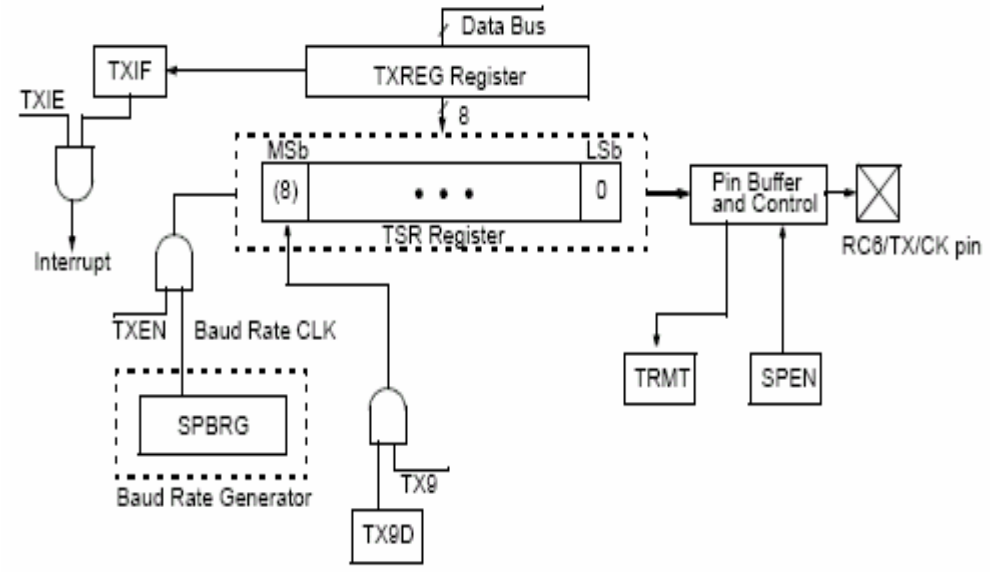



Figura 3.1.4.6b. Diagrama a bloques de la USART

El registro de transferencia no es cargado hasta que el bit de paro del dato anterior ha sido transmitido. Por lo tanto, hasta que el bit de paro ha sido transmitido, TSR se carga con el nuevo dato proveniente del registro TXREG. De este modo cada que TXREG transfiere el

dato TSR, TXREG permanece vacío y la bandera TXIF (PIR1 <4>) se encuentra levantada, puesta a uno. La bandera no se limpia por software, únicamente cuando se carga un dato en el registro TXREG se coloca el bit TXIF en cero. Así como la bandera TXIF está ligada a TXREG, TSR cuenta con el bit TRMT, éste solo se pude leer y permanece en "1" cuando TSR está vacío.

### 3.1.4.7. Interrupciones

Una interrupción consiste en detener el programa en curso para realizar una determinada rutina que atienda la causa que ha provocado la interrupción. Es como una llamada a subrutina, solo que ésta se origina por una instrucción de tipo CALL., y la interrupción por otra causa, ya sea por la activación de algún nivel lógico apropiado, por el desbordamiento de algún temporizador, por la atención de algún periférico, etc.

En los microcontroladores PIC, se llevan cabo las siguientes fases para la interrupción:

1. Se activa la posible causa de interrupción. El señalizador de dicha causa, el bit de permiso correspondiente y el global para todas las interrupciones (GIE) están a nivel alto. Antes de antender la interrupción termina de ejecutar la instrucción que estaba ejecutando.

2. El bit GIE se pone a cero. Esto para evitar que se produzca otra interrupción mientras dura el tratamiento de la que se ha aceptado.

3. El valor actual del contador de programa (PC) se coloca en la pila.

4. El PC se carga con el valor 0004h que es el vector de interrupción. Hasta este momento todo esto lo realiza el sistema, los siguientes puntos los lleva a cabo el programador.

5. Se respalda la información. En este caso lo que tenía el registro W, STATUS y PCLATH.

6. La interrupción empieza explorando el valor de las banderas de las interrupciones que admite el programa. Cabe señalar que el programador le da la precedencia que desea.

7. Según la causa de la interrupción el programa, se borra la bandera asociada y se bifurca a la sección de código correspondiente.

8. Al acabar la sección de código, se recupera el respaldo y se regresa al programa principal con la instrucción retfie. Esta instrucción implícitamente regresa el valor de "1" a GIE y saca de la pila el valor de PC.

En el caso del sistema desarrollado, únicamente se manejaron dos interrupciones: TMR0 y RB0/INT. La figura 3.1.4.7 muestra un diagrama lógico de estas interrupciones.

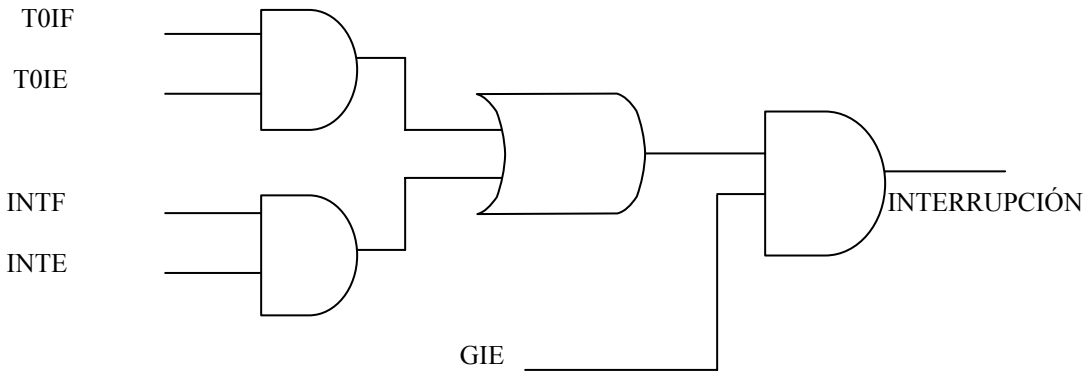



Figura 3.1.4.7. Diagrama lógico de las dos fuentes de interrupción usadas.

### 3.1.5. Interfaz RS232

Para llevar a cabo la comunicación entre el sistema de adquisición y el receptor, la computadora., se empleó el circuito MAX232 el cual permite acoplar una señal digital tipo TTL a una señal en niveles RS232, la conexión se ilustra en la figura 3.1.5a. Si bien la especificación original de esta interfaz digital es de veinticinco hilos, ésta aplicación empleó la versión de nueve hilos. Lo cual es aceptable, pues el proyecto básicamente emplea las líneas de tierra y recepción en el conector.

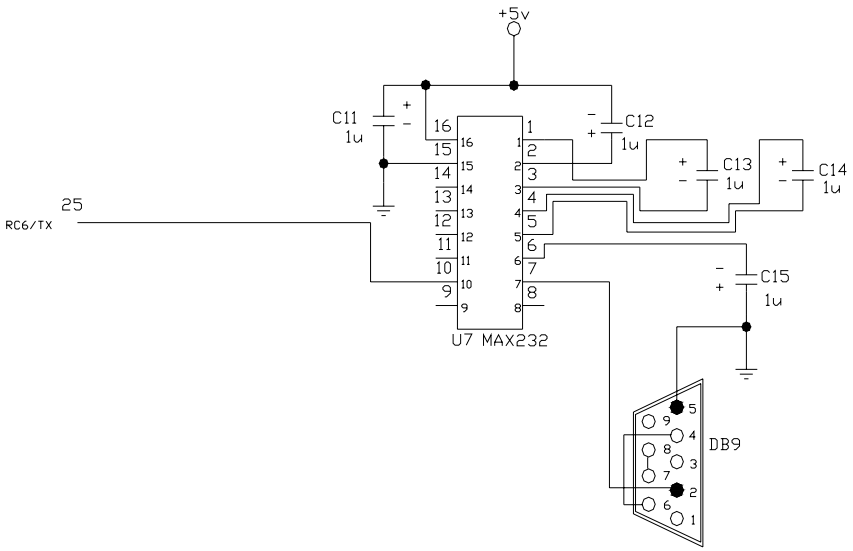



Figura 3.1.5a. Diagrama de conexión para el circuito MAX232 y el conector DB9.

En base a lo anterior, el tipo de conexión empleada fue MODEM nulo. La cual se aprecia en la figura 3.1.6b.

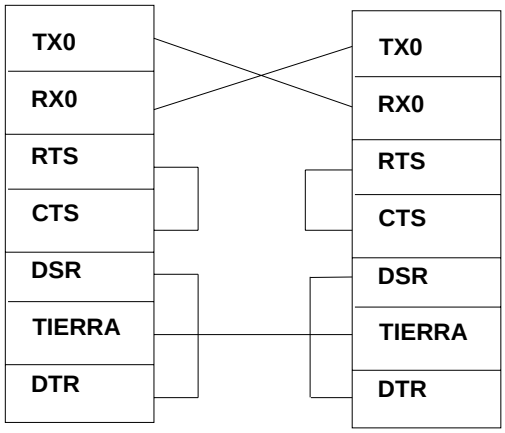



Figura 3.1.5b. Configuración para MODEM nulo.

## 3.2. Software

### 3.2.1. Software de programación

El MPLAB es un software para el trabajo y/o el diseño con los microcontroladores PIC, desarrollados y fabricados por la empresa Arizona Microchip Technology (AMT). El MPLAB incorpora las utilidades necesarias para la realización de proyectos, el programa permite editar el archivo fuente en lenguaje ensamblador del proyecto, además de ensamblarlo y simularlo en pantalla, se puede ejecutar posteriormente paso a paso y ver como evolucionan de forma real tanto sus registros internos, la memoria RAM y/o EEPROM de usuario como la memoria de programa, según se ejecuten las instrucciones.

La versión empleada de MPLAB fue la 6.30. Los requerimientos del sistema son:

- Un procesador compatible con Pentium.
- Windows 98 SE, ME, XP o 2000.
- 64 MB de memoria RAM (de preferencia 128 MB).
- 45 MB de disco duro

Una vez iniciado el sistema, la pantalla que se muestra es la que se ilustra en la figura 3.2.1a, el ambiente es el tradicional de windows y se ingresa a él como se entra en cualquier otro software. Para empezar a escribir el código correspondiente a la aplicación se abre un documento nuevo, siguiendo la ruta File\New. En la figura 3.2.1b se muestra de manera general el orden común del código a escribir. Todo lo relacionado a este código se explica en la sección 3.2.2, basta solo mencionar que la primera columna es para etiquetas, en la segunda se escribe la instrucción correspondiente, en la siguiente el operando que requieren algunas instrucciones y en la última se manejan los comentarios.

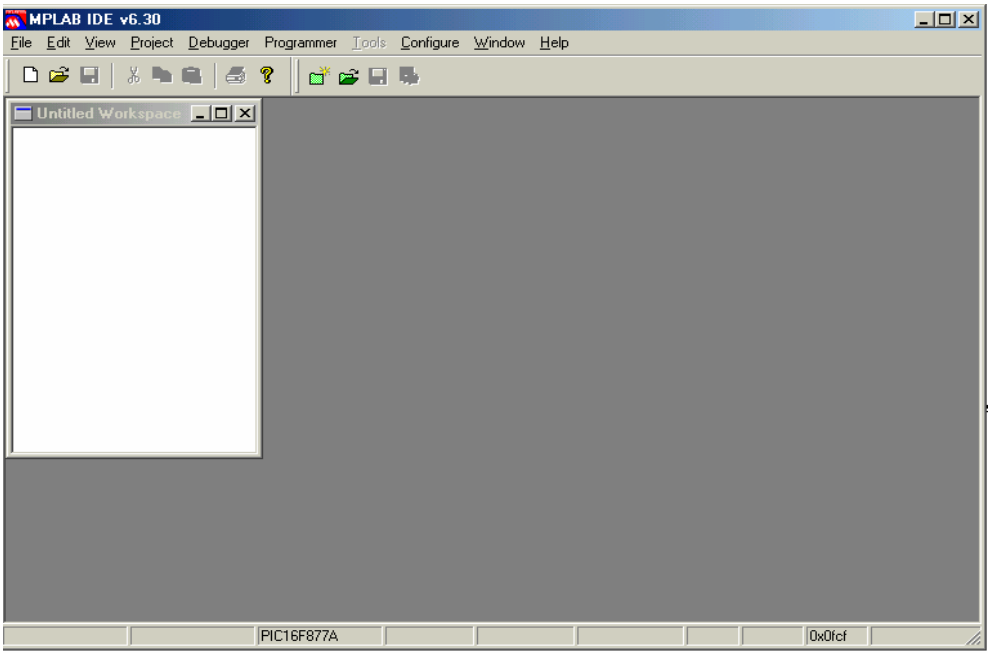



Figura 3.2.1a. Ambiente del software de programación.

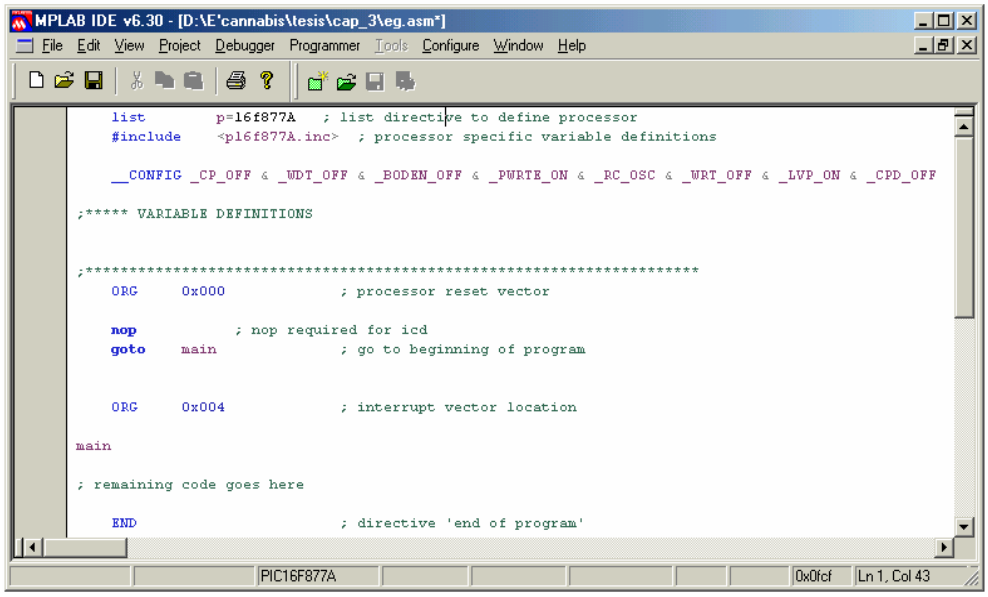



Figura 3.2.1b. Forma general para escribir el código de un programa en lenguaje ensamblador con MPLAB.

La extensión para guardar estos archivos es *.asm*. La manera de guardar la información es como se hace para cualquier archivo hecho en ambiente windows. Para ensamblar el programa, se sigue la secuencia Project\Quickbuild\nom _archivo. Esto se ilustra en la figura 3.2.1c. En la figura 3.2.1d se ilustra la salida cuando se ensambla el archivo correctamente.

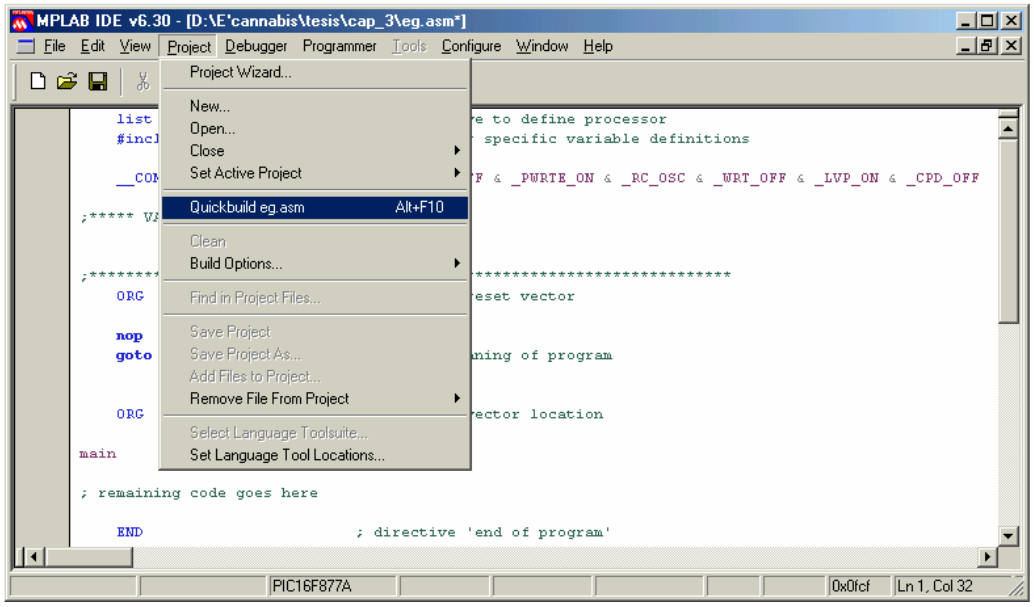



Figura 3.2.1c. Secuencia a seguir para ensamblar el programa.

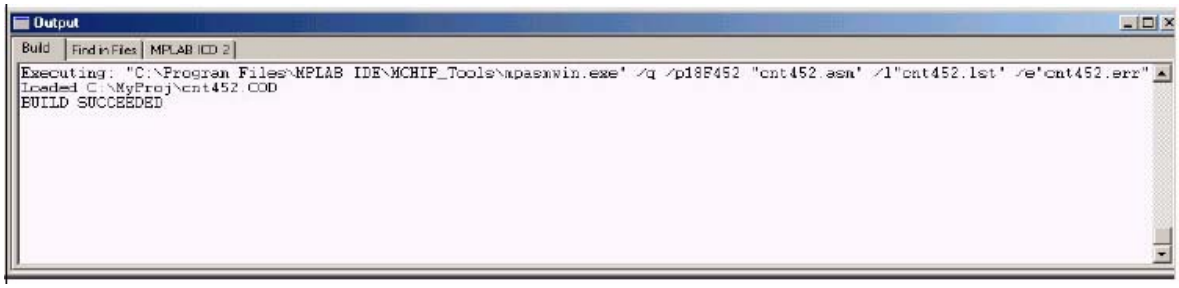



Figura 3.2.1d. Salida correspondiente a un programa que se ensambló correctamente sin errores.

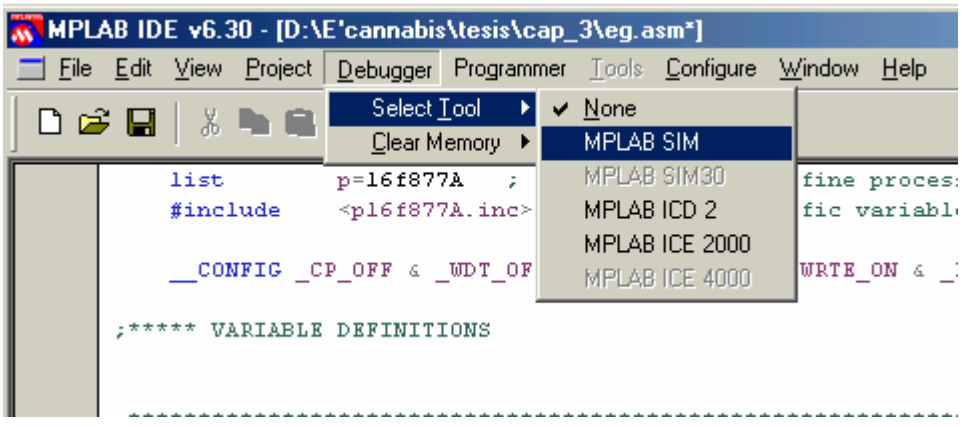



Figura 3.2.1e. "Ruta" a seguir cuando se desea utilizar el simulador de MPLAB.

Una vez que se tiene el programa terminado y ensamblado, puede simularse para tener una idea de cómo trabajaría en tiempo real, pues una cosa es no tener errores de sintaxis y otra distinta que el programa trabaje lógicamente en forma adecuada. Para recurrir al simulador de MPLAB, de la barra de menú se elige Debugger (figura 3.2.1e), en Select Tool se escoge MPLAB SIM. La figura 3.2.1f se observa, encerrado entre óvalos, las nuevas herramientas que proporciona MPLAB para la simulación, la utilidad de éstas se puntualiza en la tabla 3.2.1. Así mismo se puede agregar una ventana (watch) para ver con detenimiento el progreso y el cambio de las variables de mayor interés en el programa.

| Función | Botón | Tecla rápida |
|---|---|---|
| "Correr" el programa |  | F9 |
| Trabajo paso a paso |  | F7 |
| Para saltar alguna parte |  | F8 |

Tabla 3.2.1. Herramientas básicas para emplear el simulador.

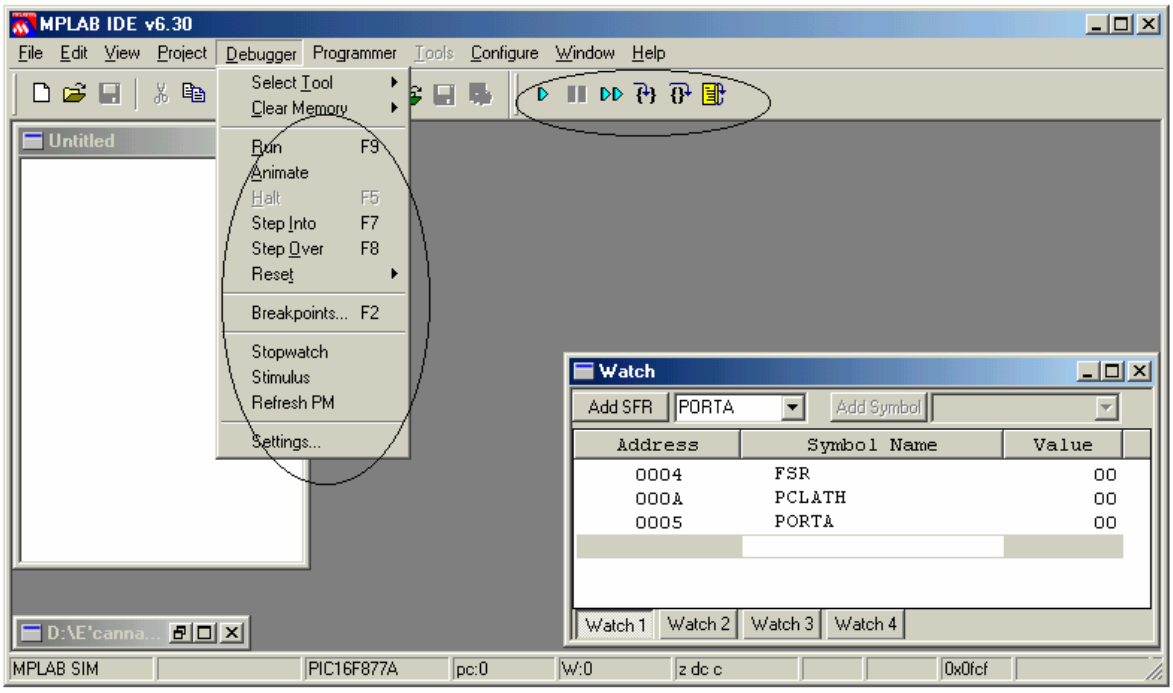



Figura 3.2.1f.

Lo anterior respecto al software que permite realizar el código de la aplicación que se realiza. Este mismo software cuenta con una opción para cargar el programa, no obstante, esta herramienta es viable cuando se dispone el "cargador" de programa de MICROCHIP. Ante esta situación es posible emplear otro software para cumplir dicha tarea, y emplear un "cargador" o "programador" distinto al de MICROCHIP.

La herramienta que permite cargar el programa al dispositivo es ICPROG. También cuenta con el ambiente típico de windows. Aparecen dos partes indicadas como zona de memoria, la de arriba es memoria programa, los números en azul señalan la localidad de memoria de comienzo para la fila, en ésta aparecerá el valor hexadecimal correspondiente a la posición de memoria. En lo que respecta a la parte de abajo, es para la memoria EPROM. En ambas zonas, la parte que aparece con y's, allí se presenta al valor ASCII de correspondiente a la localidad con numero hexadecimal.

En este software, lo principal que se hace para llevar a cabo la carga del programa al dispositivo, es seleccionar el dispositivo en la parte marcada como 1 en la figura 3.2.1g, posteriormente se procede a abrir el archivo *.hex* correspondiente al archivo que contiene el programa en mnemónicos. En caso de que no sea un dispositivo nuevo, se procede a borrarlo o directamente programarlo, acción marcada con el 3 en la misma figura. De manera opcional puede leer el dispositivo, para asegurarse que el programa fue grabado con éxito en el dispositivo.

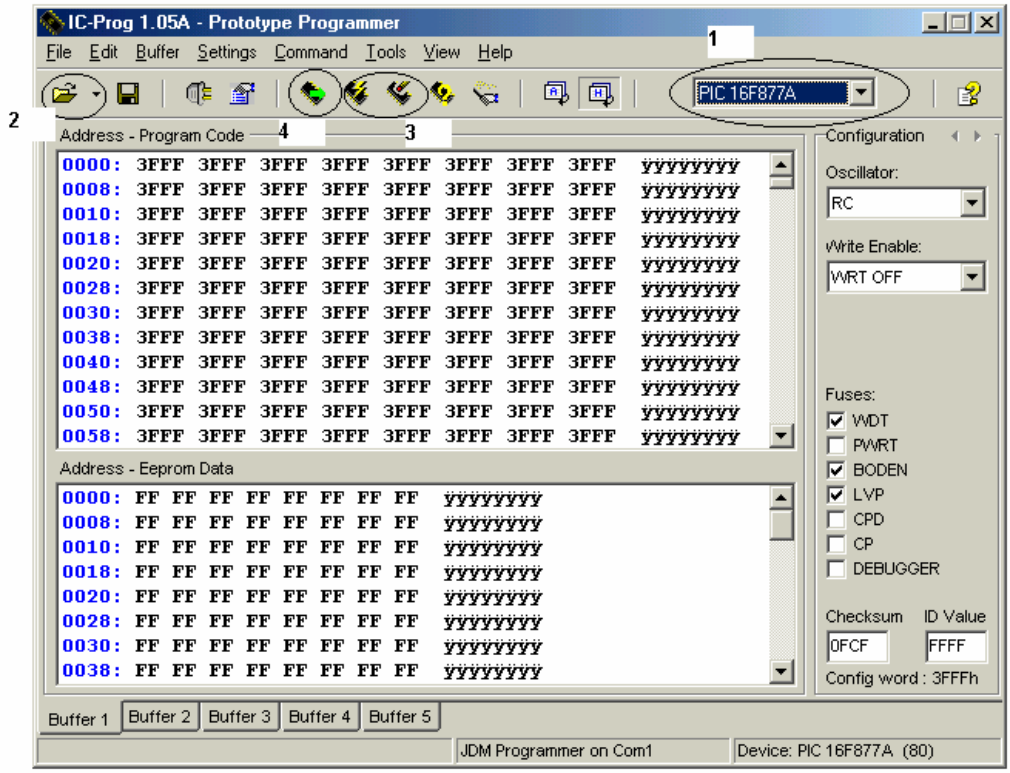



Figura 3.2.1g. Esquema correspondiente al ambiente de ICPROG 1.05A.

### 3.2.2. Programación asociada al sistema

Antes de comenzar a describir las líneas que integran el código del programa, se aclara el tiempo que le lleva al microcontrolador realizar una instrucción. En la sección 3.1.4.6 se justificó la razón de emplear un cristal de 4 MHz. Tomando como referencia este aspecto, se emplea la siguiente ecuación para calcular el ciclo de instrucción:

$$t_{CIC_INS} = \frac{4}{F_{OSC}} \tag{3.16}$$

Sustituyendo el valor de la frecuencia de oscilación en (3.16), se tiene que el ciclo de instrucción es de 1 µs, claro que para las instrucciones que necesitan de dos ciclos, tardarán 2 µs. Tomando en cuenta lo anterior se entra de lleno a la parte correspondiente del programa que controla todo el sistema.

La programación del sistema se ordena en cuatro módulos: *el programa principal, las interrupciones (es la parte que lleva a cabo la tarea fuerte), mensajes en la LCD y operaciones.* Cabe aclarar que en este apartado, no se enfatiza por completo en la operación de las instrucciones, para conocer un poco mas acerca de éstas se recomienda consultar el apéndice B.

#### 3.2.2.1. Programa principal

En lo que respecta a esta parte, en la figura 3.2.2.1 se muestra el diagrama de flujo que presenta el concepto operativo de este módulo, obsérvese que los primeros cuatro bloques aparecen numerados, esto permite hacer referencia a cada una de las partes que solamente tienen que ver con la preparación del microcontrolador, el bloque señalado con el número cinco corresponde al resto del diagrama de flujo, que es el programa principal. De manera general puede decirse que éste únicamente realiza una tarea de consulta de los datos que se han adquirido en determinado tiempo. Sin embargo, se empezará su desglose desde la primera línea que aparece:

*BLOQUE_1*

```
list       p=16f877A
      #include  <p16f877A.inc>

__CONFIG _CP_OFF & _WDT_OFF & _BODEN_OFF & _PWRTE_ON & _XT_OSC & _WRT_OFF & _LVP_OFF
& _CPD_OFF
```

En este segmento de código, la primer línea es una directiva de listado que le índica al ensamblador el tipo de procesador a utilizar, en este caso es el PIC16F877A. La siguiente línea hace referencia al archivo de registros de funciones especiales, dicho de otra manera, sin esta línea los registros que ya fueron definidos para alguna tarea especial, por ejemplo **STATUS**, no serían reconocidos como tal, y por consiguiente tendrían que ser definidos por el programador.

La última línea que aparece en este bloque de código, se refiere a la palabra de configuración que necesita el microcontrolador según la aplicación en cuestión. En seguida se explica la función de cada parte de esta palabra:

- CP: sirve para proteger el código del programa. Si tiene OFF indica que está desactivada esta opción, lo que quiere decir que el programa puede ser leído.
- WDT: es para la operación del perro guardián. El valor de OFF señala que no está activado.
- BODEN: detección de fallo en la alimentación. Si aparece un ON en esta parte, quiere decir que la operación del micro puede llevarse a cabo con una tensión entre 3 y 5 V.
- PWRTE: comienza la operación del microcontrolador hasta que el oscilador se estabilice. Con un ON esta activada esta opción.
- OSC: permite seleccionar el oscilador que se maneja para la aplicación. Oscilador RC , oscilador de alta velocidad (HS, 8 – 20 MHz), oscilador estándar (XT, 100 kHz – 4 MHz) y oscilador de bajo consumo de potencia (LP, 32 – 200 Hz)

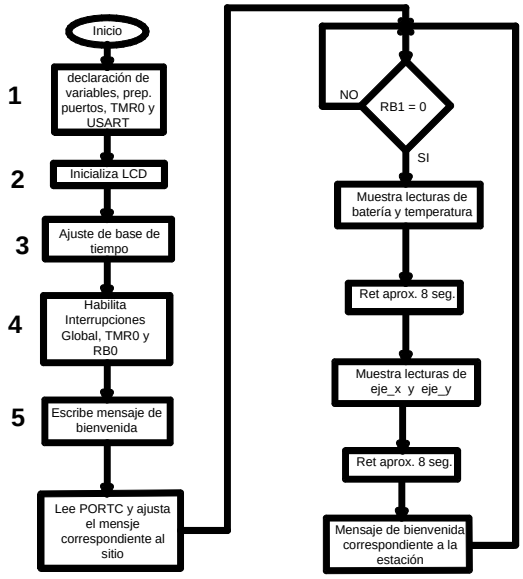



Figura 3.2.2.1. Diagrama de flujo de programa principal.

La siguiente parte es la declaración de las variables, ésta se puede llevar acabo de dos maneras; de forma individual y por bloque. Para hacerlo individualmente se procede de la siguiente manera:

```
w_temp       EQU    0x71
status_temp  EQU    0x72
pclath_temp  EQU    0x73
```

En esta modalidad, se escribe el nombre del registro seguido de la directiva **EQU** y finalmente la dirección de dato que ocupará. Por lo tanto en la localidad 71 hexadecimal

(0x significa hexadecimal, también se puede escribir 71h o h'71') se aloja la variable `w_temp`. Cabe aclarar que estas variables son de respaldo de los registros **`W`**, **`STATUS`** y **`PCLATH`**, para las interrupciones que se lleven a cabo.

La manera de declarar las variables como un bloque es como sigue:

```
CBLOCK 0x30
       bat_bajo, bat_alto, Ch0_Id_Est:4
       temp_bajo, temp_alto, Ch1_Id_Est:4
       eje_x_bajo, eje_x_alto, Ch2_Id_Est:4
       eje_y_bajo, eje_y_alto, Ch3_Id_Est:4
ENDC
```

Para evitar que se escriba reiteradamente la directiva **`EQU`**, se emplea la directiva **`CBLOCK`**, enseguida de ésta se señala la dirección donde empieza el bloque y éste termina con la directiva **`ENDC`**. Obsérvese que después de tres variables declaradas les proceden dos puntos y el número cuatro. Esto indica que después de la última variable declarada se respeten 3 localidades de memoria y continúa la declaración del bloque. Si el número fuese tres, se reservarían dos localidades de memoria. La declaración de todas las variables que se utilizan se ilustra en el apéndice E.

El programa propiamente dicho inicia con la directiva **`ORG 0x000`**, ésta indica al ensamblador donde debe comenzar a colocar las instrucciones en la memoria de programa. Por lo que la dirección de inicio es la 0x000 cada vez que se da un "reset" al microcontrolador o se enciende el sistema.

La instrucción **`goto main`** ha sido colocada en la dirección cero, que es la que sigue a la directiva `ORG`, y es la primer instrucción ejecutada por el microcontrolador. Así pues el flujo del programa se dirigirá al sitio donde se encuentre la etiqueta **`main`**. En la dirección cuatro se encuentra el vector de interrupción, al provocarse ésta el microcontrolador ejecuta la instrucción que se encuentre aquí, por lo que saltará a una localidad de memoria de programa donde esté la etiqueta **`RSI`**. Lo explicado anteriormente se ilustra en la siguiente parte de código.

```
       ORG    0x000
       goto   main

       ORG    0x004
       goto   RSI
```

En el desarrollo del programa hay un momento en el que se trabaja con algún bit de un registro o específicamente de un puerto. Para una mayor facilidad del manejo de estos bits y recordar para que son, se emplea la directiva **`DEFINE`**. Como ejemplo de esto la línea:

```
#DEFINE      CAM_PAN      PORTB,1
```

El bit uno del puerto B se le ha asignado el nombre de **`CAM_PAN`**.

Después de saltar la dirección donde se encuentra la etiqueta **main**, se lleva a cabo el cambio de banco de memoria de datos, para configurar los puertos, el temporizador y la USART. Para hacer uso de los puertos A y E como señales digitales se le carga el valor 07h al registro **ADCON1** (situación ya comentada en la sección 3.1.4.4), posteriormente el puerto E se configura en su totalidad como salida, los tres bits menos significativos de PORTA y el bit cuatro se configuran como entradas, el resto son salidas en este puerto.

Los dos bits de menor peso del puerto B se habilitan como entradas y el resto del puerto son salidas. El puerto D es completamente entrada. En el puerto C los bits tres, cuatro y cinco quedan configurados como salidas y los demás son entradas. Al registro **OPTION_REG** se le carga el valor de 85h, con esto se logra desconectar las resistencias de "pull-up" para el puerto B, la interrupción por RB0 es activada por flanco descendente, los pulsos de reloj los toma del reloj interno, el incremento de **TMR0** sucede en cada flanco ascendente y a este temporizador se le asigna el divisor de frecuencia, el cual es de 64. Este párrafo corresponde a la sección de código que se presenta a continuación:

```
main   banco1
       movlf  ADCON1,07h
       movlf  TRISB,0x03
       movlf  TRISE,0x00
       movlf  TRISA,0x17
       movlf  TRISD,0xFF

       movlf  TRISC,0xC7

       movlf  OPTION_REG,0x85
       banco0
```

Para la configuración de la USART, se le asigna el valor de 207 decimal a **SPBRG**, esto tomando como base la figura 3.1.5.6a y la velocidad de transmisión, ambos aspectos comentados en la sección 3.1.5.6. Al depositar en el registro **TXSTA** el valor binario indicado en el segmento de código mostrado a continuación, la transmisión de la USART opera de la siguiente manera: trabaja en modo asíncrono, elige el modo de baja velocidad para la transmisión, habilita el noveno bit y la transmisión. Lo anterior se representa en el siguiente fragmento de código.

```
       banco1
       movlf  SPBRG,.207
       movlf  TXSTA,b'01100001'
       banco0
```

En lo que respecta al registro **RCSTA**, únicamente se da de alta al puerto serie (RC7 es RX y RC6 es TX de manera automática) y se habilita el noveno bit de recepción solo para hacer compatibles las configuraciones de recepción y transmisión. Esto se logra con la siguiente línea de programa.

```
       movlf  RCSTA,B'11000000'
```

*BLOQUE 2*

Posteriormente se llama a la subrutina que inicializa a la pantalla de cristal líquido. Esta parte se menciona en la sección 3.2.2.3 asociada a la parte de la LCD. Inmediatamente continúa el siguiente fragmento de código:

```
movlf  BT1,.63
movlf  BT2,.10

movf   PORTA,W
andlw  0x07
call   VALORES

movwf  BT3
movff  BT3,r_BT3
```

**BT1** y **BT2** son registros para un par de bases de tiempo que se emplean en la interrupción por TMR0, en la siguiente sección se comenta más al respecto de esto. Posteriormente se hace una "máscara" con los tres bits menos significativos del puerto A y el resultado de esto es asignado a una tabla llamada **VALORES**. Recuérdese que esos bits del puerto A sirven para configurar el tiempo de transmisión. La tabla a la que se hace mención es la siguiente:

```
VALORES      clrf   PCLATH
             addwf  PCL,f
             retlw  .1
             retlw  .3
             retlw  .6
             retlw  .12
             retlw  .30
             retlw  .60
             retlw  .120
             retlw  .240
```

Dependiendo del valor tomado de la máscara al puerto A, es el renglón al que entrará de la tabla y dicho valor es asignado al registro **BT3**, el cual se respalda en **r_BT3**; este par de registros completan la base de tiempo a la que el sistema transmite la información. Nótese que **BT3** le dará la opción de transmitir en tiempo variable.

*BLOQUE 3*

En lo que respecta a la configuración del "Timer", utiliza el reloj interno ($F_{OSC}/4$) y las demás características de su operación ya se comentaron. Únicamente se aclara el aspecto del pre-escalador de 64. Esta peculiaridad indica que la interrupción por desbordamiento de **TMR0** se llevará a cabo cada 16 ms, este detalle se aclara en la sección 3.2.2.2. La siguiente línea muestra como queda cargado el registro **TMR0**.

```
movlf  TMR0,0x05
```

*BLOQUE 4*

Hasta este momento el código está relacionado con puras declaraciones, preparación de periféricos y de registros que se emplearán mas adelante. Esta etapa de declaraciones termina con la de las interrupciones, éstas se hacen hasta el final para evitar que interfieran sin que

todavía empiece el programa. El registro al que se hace referencia para las interrupciones es **INTCON**, el cual queda de la siguiente manera:

```
      movlf  INTCON,B'10110000'
```

La configuración es muy bien sabida; quedan habilitadas la interrupción global, la de desbordamiento por TMR0 y la externa, RB0. Se desactiva el permiso para las interrupciones por periféricos, pues el sistema únicamente espera estos dos tipos de interrupciones.

*BLOQUE 5*

Las siguientes líneas representan el código del programa principal, el cual se explica a continuación.

```
            clrf   C4

            escribe_lcd  h'00',MESINI

SIGUE       movf   PORTC,W
            andlw  0x07              ;PARA NO ALTERAR LAS SEÑALES ALTAS
            movwf  ID_EST            ;este reg. identifica la estación
            call   TABLA_MSG         ;esta manda los diferentes mensajes

            NOP

OTRAVEZ     movlf  C4,.16
            preg

CAMBIO1     movlw  0x18              ;si escribo 1C desplaza a la derecha
            call   ENV_CMD
            decfsz C4
            goto   CAMBIO1

            escribe_lcd  0x10,MENSAJE2
            prep_dat     bat_alto, bat_bajo, H'01', H'3E';39
            call   OPERACIONES

            escribe_lcd  0x50,MENSAJE3
            prep_datb    temp_alto, temp_bajo, H'01', H'3E';39
            call   OPERACIONES

            call   RET_2SEG
            call   RET_2SEG
            call   RET_2SEG
            call   RET_2SEG

            escribe_lcd  0x10,MENSAJE4
            prep_dat     eje_x_alto, eje_x_bajo, H'01', H'3E';F4
            call   OPERACIONES

            escribe_lcd  0x50,MENSAJE5
            prep_datb    eje_y_alto, eje_y_bajo, H'01', H'3E';F4
            call   OPERACIONES

            call   RET_2SEG
            call   RET_2SEG
            call   RET_2SEG
            call   RET_2SEG
```

```
CAMBIO2     movlw  0x1C              ;si escribo 18 desplaza a la izquierda
            call   ENV_CMD
            decfsz C4
            goto   CAMBIO2

            goto   OTRAVEZ
```

Después de limpiar el contador, se manda llamar una macro (pequeña sección de código definida por el programador para llevar a cabo una tarea específica) que permite escribir un mensaje en la pantalla de LCD. El mensaje es "CENAPRED". Cabe recordar que el sistema trabajará en varias localizaciones o estaciones; de este modo, para cada estación se tendrá un distinto mensaje para su identificación. Además cuando el sistema se comunica con el puesto central, éste debe reconocer qué estación se repórta, y emplea esa misma identificación para el mensaje en la pantalla.

Para tener este número de identificación, se hace una máscara al puerto C, el resultado se deposita en **ID_EST** y con este valor se entra a otra tabla para desplegar los diferentes mensajes solicitados, este aspecto se comenta mas adelante en la sección 3.2.2.3.

Posteriormente se almacena el valor decimal de dieciséis en el contador **C4**, con la finalidad de mover la pantalla de LCD en ese número de posiciones a la derecha, siempre y cuando haya detectado el cambio de nivel en el bit 1 del puerto B, esta acción se lleva a cabo con la macro **preg**. Al mover dieciséis lugares la pantalla se encontrará el mensaje que corresponde a las lecturas de batería y temperatura con el valor calculado, lo cual se logra con la llamada a subrutina de operaciones tratada en la sección 3.2.2.4. Posteriormente se espera aproximadamente ocho segundos para cambiar los mensajes y ahora mostrar las lecturas correspondientes a los ejes X y Y, nuevamente espera ocho segundos y regresa al mensaje de inicio de bienvenida, desplazándose ahora dieciséis posiciones hacia la izquierda.

### 3.2.2.2. El servicio de interrupción

El muestreo y el proceso fuerte del sistema se lleva cabo en las interrupciones, por TMR0 y RB0. Ambas hacen lo mismo, solo que con la interrupción por TMR0 se lleva a cabo por periodos preestablecidos y por RB0 al momento de cambiar de nivel esa terminal. El diagrama de flujo correspondiente a las interrupciones esta plasmado en la figura 3.2.2.2.

Como se mencionó anteriormente, al entrar a una interrupción es necesario respaldar los registros **W** (registro de trabajo), **STATUS** (el estado de las banderas) y **PCLATH** (parte alta del contador de programa). Estos registros son de gran importancia, por un lado **W** es registro donde fluye toda la información y se va modificando constantemente; por otra parte **STATUS** entrega cuentas de los estados lógicos de las operaciones que se llevan a cabo, así como el control de banco de memoria de datos al que se accede; y **PCLATH** es la parte alta del contador de programa, la cual no es respaldada por el sistema, como PCL. La siguiente sección de código corresponde a lo explicado en este párrafo.

```
RSI         movwf  w_temp
            movf   STATUS,W
```

```
movwf  status_temp
movf   PCLATH,W

movwf  pclath_temp
banco0
```

Obsérvese que en la primer línea aparece la etiqueta **RSI**, la cual está asociada al vector de interrupción localizado en la dirección 0x004.

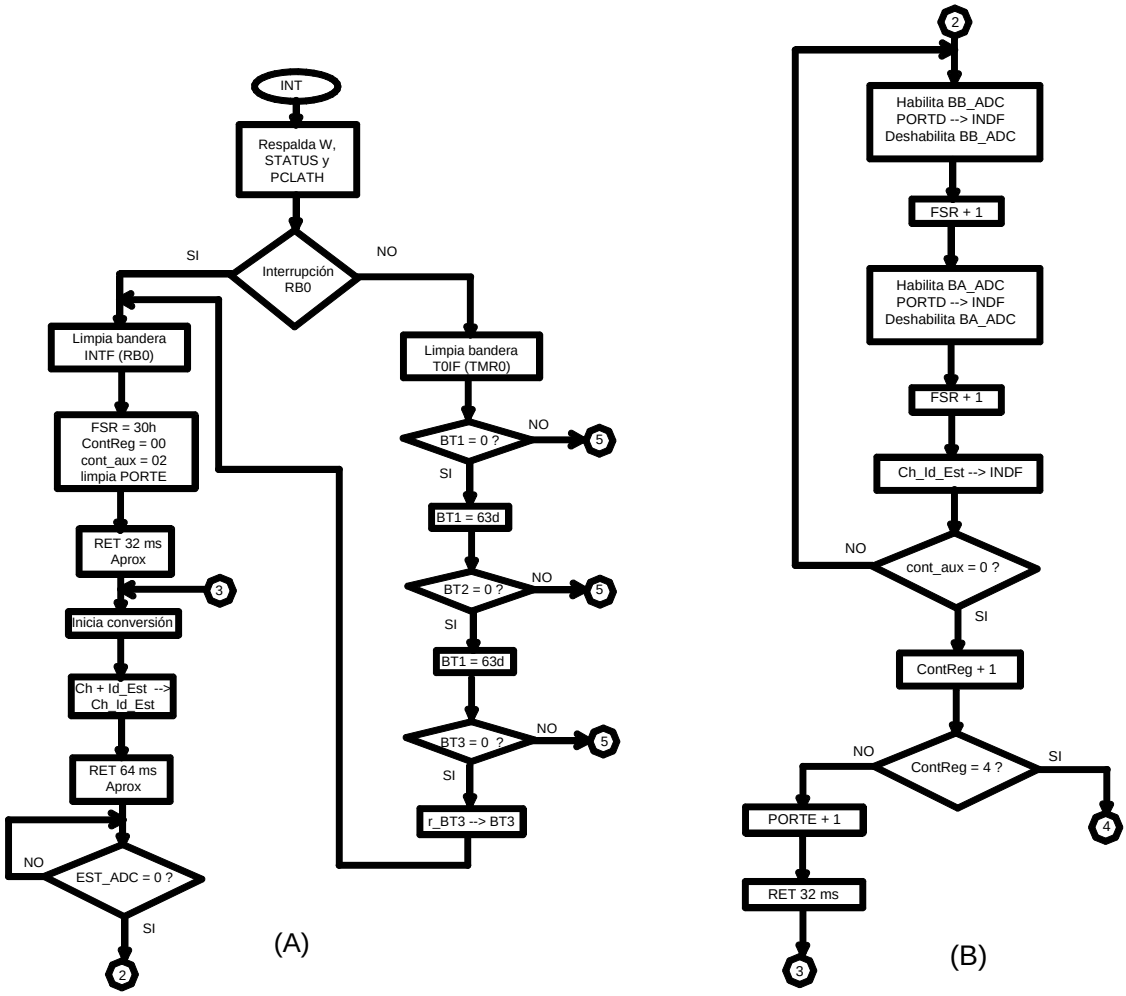



Figura 3.2.2.2. Diagrama de flujo de las interrupciones.

Una vez respaldada la información citada anteriormente, se procede a preguntar cual fue la causa de la interrupción. Se le da mayor prioridad a la interrupción por cambio de nivel en la terminal RB0, interrupción externa, y luego a la interrupción por TMR0. En esta aplicación no habría importado mucho a cual atender primero, pues ambas realizan la misma función y la empezarían en la línea posterior a la que tiene la etiqueta **INT_RB0**.

Al provocarse la interrupción por TMR0 inmediatamente se limpia la bandera asociada a este evento, **T0IF**; posteriormente debe hacer algunas operaciones previas a la entrada del proceso que desempeñará. Primeramente debe mencionarse que TMR0 es un contador de 8

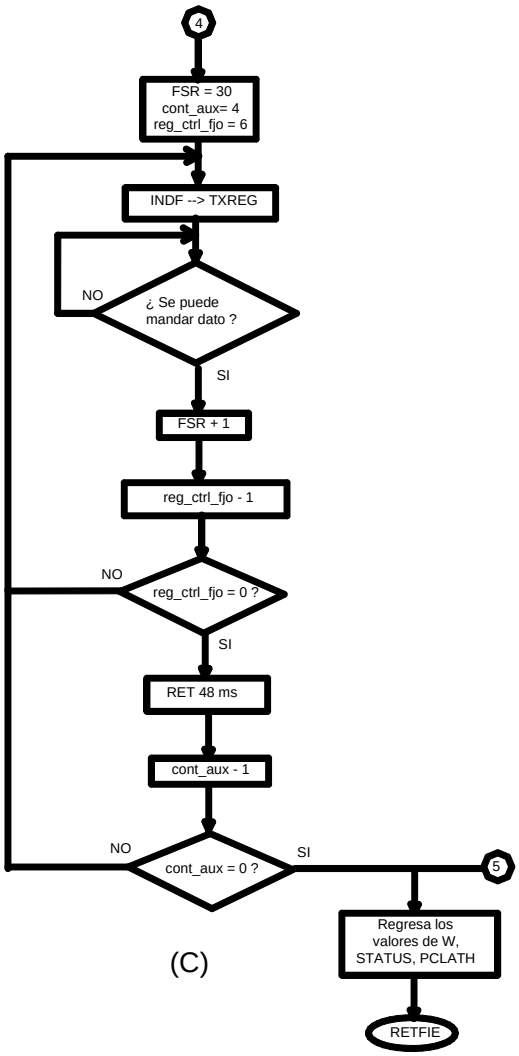



Figura 3.2.2.2 (Continuación) Diagrama de flujo de las interrupciones

bits, por lo que lleva a cabo 256 cuentas y se detiene, sin embargo a TMR0 se le restan seis unidades para que la cuenta efectiva sea de 250, por otro lado el pre-escalador es de 64 y cada cuenta se lleva a cabo en 1 μs, multiplicando los tres valores se tiene que la interrupción se lleva a cabo cada 16000 μs, es decir, TMR0 se desborda cada 16 ms. Generar un muestreo cada 16 ms en este tipo de aplicación es innecesario, pues se detecta un cambio en la información de suelo en decenas de minutos; por lo tanto se consideró prudente ajustar una base de tiempo de 10 segundos; para lograr esto se necesita cargar un valor de 630 a un registro, no obstante, los registros son de ocho bits y bajo este concepto la idea no puede ser

canalizada. Para contrarrestar esto se emplean los registros **BT1** y **BT2**, de este modo es posible colocar en cada registro los valores decimales de dieciséis y diez.

Ahora sí, la tarea previa que desempeña esta parte es decrementar las bases de tiempo enlazadas para que puedan ajustar el tiempo de muestreo. En lo que respecta a la interrupción por RB0, únicamente se pone en cero la bandera relacionada con el evento, **INTF**. El código de programa que realiza esta parte y lo mencionado en el párrafo anterior es el siguiente:

```
             btfsc  INTCON,INTF         ;preguntas para saber quién interrumpió
             goto   INT_RB0
             btfss  INTCON,T0IF
             goto   SALE_INT

INT_TMR0     bcf    INTCON,T0IF         ;aqui entra si la interrupción es por TMRO
             movlw  .6
             subwf  TMR0,F
             decfsz BT1
             goto   SALE_INT
             movlf  BT1,.63
             decfsz BT2
             goto   SALE_INT
             movlf  BT2,.10
             toggle PORTA,3
             decfsz BT3
             goto   SALE_INT
             movff  r_BT3,BT3
             goto   $+2


INT_RB0      bcf    INTCON,INTF         ;aqui entra si la interrupción es por RBO
```

Posteriormente, se inicializa el apuntador de memoria de datos en la localidad h'30', los registros **ContReg** y **cont_aux** son preparados para llevar el flujo de información y se almacena el valor de h'3F' en el registro **mask**. Es necesario limpiar el puerto E, pues éste manda el código para la selección de canal en el multiplexor analógico y debe empezar por cero.

El programa espera aproximadamente 32 ms, en seguida manda un pulso a través de la terminal del PIC identificada como **RUN/HOLD** para dar inicio a la conversión del dato elegido por el multiplexor. Mientras se va realizando la conversión, en el registro **Ch_Id_Est** se guardan el número de canal correspondiente a la lectura y la estación a la que pertenece (esto para ir conformando el formato del paquete de datos, según la sección 1.3.4); se dejan transcurrir otros 64 ms y se pregunta por la bandera **EST_ADC** para saber si la conversión ha concluido. Obsérvese que han transcurrido cerca de 96 ms antes de preguntar si la conversión ha terminado, esto se plantea así porque la fase de integración dura 2048 cuentas, mismo número de cuentas que la fase de autocero; esto traducido en tiempo son 53.89 ms que tardará irrevocablemente el convertidor. El resto de tiempo dependerá del valor de la entrada analógica.

Retomando el flujo del programa, al terminar la conversión se habilita el byte bajo de la información y ésta se almacena en la localidad h'30'; se incrementa el apuntador (ahora está en

la posición h'31'), se habilita el byte alto y en esa localidad donde se quedó el apuntador se almacena dicho byte y nuevamente se incrementa el **FSR**, en esta localidad se deja el dato **Ch_Id_Est** y de nueva cuenta crece en una unidad el **FSR** y se repite el proceso mencionado en este párrafo, de tal suerte que los tres registros citados anteriormente quedan almacenados en dos posiciones de memoria cada uno; por ejemplo, el byte bajo queda en las posiciones 0x30 y 0x33, el byte alto en 0x31 y 0x34, 0x32 y 0x35 son para **Ch_Id_Est**. Los datos se almacenan de este modo para completar el formato que se mencionó en el capitulo 1, sección 1.3.4.

Ahora se incrementa el puerto E para convertir el dato que continua, en el contador auxiliar se almacena un 0x02, nuevamente se esperan 32 ms y se manda nuevamente el pulso para el inicio de la conversión. De aquí en adelante el proceso es el mismo hasta que termina de almacenar las muestras. El código relacionado con esta explicación se presenta a continuación:

```
            movlf  FSR,0x30
            movlf  ContReg,0x00       ;para saber si ya almacenó los datos
            movlf  cont_aux,0x02      ;para repetir el dato en otras 3 loc.
            movlf  mask,H'3F'
            clrf   PORTE
            call   RET16000
            call   RET16000
            bsf    RUN_HOLD
            bcf    RUN_HOLD

LAZO_INT    toggle PORTA,5
            swapf  ID_EST,W
            andlw  0xF0
            iorwf  ContReg,W
            movwf  Ch_Id_Est

            call   RET16000
            call   RET16000
            call   RET16000
            call   RET16000

            btfsc  EST_ADC
            goto   $-1

UV_MAS      bcf    BB_ADC                    ;Partes bajas
            nop
            movff  PORTD,INDF                ;PORTD -> los 8 reg. bajos
            bsf    BB_ADC
            incf   FSR,F

            bcf    BA_ADC
            nop
            movf   PORTD,W
            andwf  mask,W
            bsf    BA_ADC
            movwf  INDF

            incf   FSR,F
            movff  Ch_Id_Est,INDF
            incf   FSR,F
            decfsz cont_aux
            goto   UV_MAS

            incf   ContReg
```

```
            movlw  0x04
            xorwf  ContReg,W
            btfsc  STATUS,Z
            goto   TRANSM
            movlw  0x01
            addwf  PORTE,F                  ;cambio de canal
            movlf  cont_aux,H'02'           ;refresca al contador
            call   RET16000
            call   RET16000
            bsf    RUN_HOLD
            bcf    RUN_HOLD
            nop
            nop
            nop
            nop
            goto   LAZO_INT
```

Justamente la parte que da por terminado el muestreo y el almacenamiento de la información es la integrada por la parte subrayada del fragmento de código mostrado en esta página. El software salta a la parte de la etiqueta **TRANSM** cuando el bit **Z** de **STATUS** mantiene un uno lógico después de la operación XOR entre el valor 0x04 y el contenido de **ContReg**.

Para empezar la transmisión, nuevamente se coloca el apuntador en la posición 0x30, se inicializan los contadores **cont_aux** (para saber si ya se enviaron las cuatro variables) y **reg_ctrl_fjo** (para saber si el formato ya se completó en el envio). Subsiguientemente se deposita el primer dato en el registro **TXREG** y se pregunta por su bit **TRMT** para saber si ya se vació, en caso afirmativo se incrementa **FSR** para mandar el siguiente byte. Este proceso lo lleva a cabo hasta que termine de enviar el formato correspondiente a la variable en cuestión.

Posteriormente, se consumen aproximadamente 48 ms, se decrementa el contador **cont_aux** y continua con el siguiente paquete relacionado con la variable consecutiva. Así hasta que termina de enviar las cuatro variables. A continuación se presenta el código que realiza estas funciones.

```
TRANSM      movlf  FSR,0x30
            movlf  cont_aux,0x04
            movlf  reg_ctrl_fjo,D'6'        ;para mandar toda la información

MANDA_DT    movf   INDF,W
            movwf  TXREG
            banco1
            btfss  TXSTA,TRMT
            goto   $-1
            banco0
            incf   FSR,F
            decfsz reg_ctrl_fjo
            goto   MANDA_DTO

            movlf  reg_ctrl_fjo,0x06

            call   RET16000
            call   RET16000
            call   RET16000
            decfsz cont_aux
            goto   MANDA_DTO
```

Para dar por terminada la interrupción se regresan los valores de los registros respaldados que se mencionaron al empezar esta sección. Este archivo que tiene tanto el programa principal y el servicio de interrupción debe terminar con la directiva **END**.

```
SALE_INT    movf   pclath_temp,W
            movwf  PCLATH
            movf   status_temp,W
            movwf  STATUS
            swapf  w_temp,F
            swapf  w_temp,W
            retfie

            END
```

### 3.2.2.3. Manejo de la LCD y sus mensajes

*Preliminares.*
En lo que respecta a la pantalla de LCD, primeramente se muestra en la tabla 3.2.2.3a los comandos que necesita dicho dispositivo para su operación y en la tabla 3.2.2.3b se aclara la utilidad de los bits de comando específico. De la tabla puede entenderse el código respectivo para la inicialización de la pantalla de LCD que cumple con las siguientes características: mantiene la pantalla fija, incrementa las direcciones, trabaja con un bus de datos a cuatro líneas. La secuencia para la inicialización se muestra en el siguiente fragmento de programa.

```
LCD_INI     call   RET16000

            movlw  0x30         ;funcionamiento a 8 bits
            call   ENV_CMD
            call   RET16000

            movlw  0x30         ;funcionamiento a 8 bits
            call   ENV_CMD

            movlw  0x28        ;funcionamiento a 4 bits, 2 líneas
            call   ENV_CMD

            movlw  0x0C         ;display encendido, cursor apagado, sin parpadeo
            call   ENV_CMD
            call   RET4200

            movlw  0x01         ;borra display
            call   ENV_CMD
            call   RET4200

            movlw  0x06         ;incrementa contador de direcciones y
            call   ENV_CMD      ;display quieto
            call   RET4200
            return
```

| Comando | Código del comando | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|
| | **RS** | **R/W** | **DB7** | **DB6** | **DB5** | **DB4** | **DB3** | **DB2** | **DB1** | **DB0** |
| Borrrar display | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| Cursor a inicio (home) | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | X |
| Establecer modo de funcionamiento | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | I/D | S |
| Control Encendido Apagado | 0 | 0 | 0 | 0 | 0 | 0 | 1 | D | C | B |
| Desplazamiento cursor/display | 0 | 0 | 0 | 0 | 0 | 1 | S/C | R/L | X | X |
| Modo de transferencia | 0 | 0 | 0 | 0 | 1 | DL | N | 0 | X | X |
| Acceso a memoria CGRAM | 0 | 0 | 0 | 1 | Dirección de la CGRAM | | | | | |
| Acceso a memoria DDRAM | 0 | 0 | 1 | 1<br>Dirección de la DDRAM | | | | | | |
| Lectura de dirección y bandera de ocupado | 0 | 1 | BF | Contador de dirección | | | | | | |
| Escritura de datos en CGRAM/DDRAM | 1 | 0 | Dato a escribir | | | | | | | |
| Lectura de datos en CGRAM/DDRAM | 1 | 1 | Dato a leer | | | | | | | |

(a)

| | |
|---|---|
| I/D | 1 – Incrementa el contador de direcciones |
| | 0 – Decrementa el contador de direcciones |
| S | 1 – Desplazamiento de la pantalla |
| | 0 – Pantalla quieta |
| D | 1 – Pantalla encendida |
| | 0 – Pantalla apagada |
| C | 1 – Cursor encendido |
| | 0 – Cursor apagado |
| B | 1 – Parpadeo del carácter en posición del cursor |
| | 0 – Sin parpadeo |
| S/C | 1 – Desplaza la pantalla |
| | 0 – Desplazamiento del cursor |

(b)

Tabla 3.2.2.3. (a) Parte relacionada directamente con los bits de comando. (b) Esclarece el funcionamiento de determinados bits de los comandos.

| | |
|---|---|
| R/L | 1 – Desplazamiento hacia la derecha |
| | 0 – Desplazamiento hacia la izquierda |
| D/L | 1 – Bus de datos de la pantalla a 8 bits |
| | 0 – Bus de datos de la pantalla a 4 bits |
| BF | 1 – Pantalla ocupada |
| | 0 – Pantalla lista para ejecutar operación |
| N | 1 – 2 líneas |
| | 0 – 1 línea |

Tabla 3.2.2.3b. Continuación.

En la figura 3.2.2.3 se muestra el diagrama de flujo para escribir los distintos mensajes. Del diagrama puede notarse que todos recurren a la misma rutina para la escritura. Los mensajes solicitan el llamado de tablas, las cuales se definen como muestra el ejemplo a continuación:

```
MESINI      dt "  * CENAPRED *  ",0xFF
```

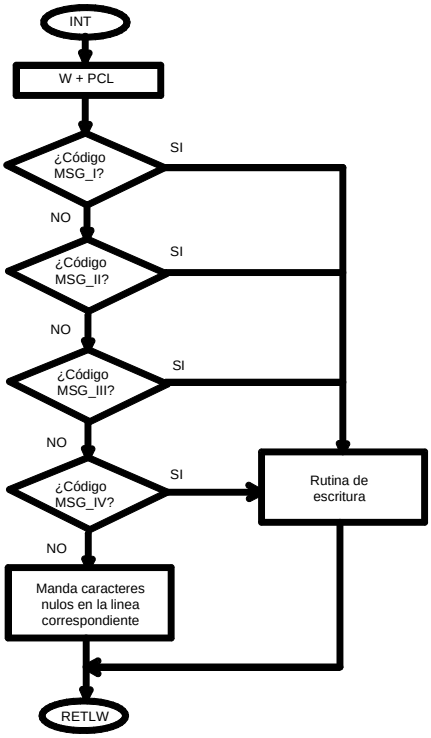



Figura 3.2.2.3. Diagrama de flujo para la LCD.

Este tipo de tablas es similar a la denominada **VALORES**, comentada en la sección 3.2.2.1, solo que al tratarse de caracteres alfanuméricos es más cómodo emplearse como se sugiere en esta sección. Su estructura sintáctica es la siguiente: en la primer columna se coloca la etiqueta que identifica a la tabla que se solicita, en la subsiguiente columna se coloca el mensaje entre comillas precedido por la directiva **dt**. Para observar la definición de todos los mensajes en su respectiva tabla consúltese el apéndice A.

*Fragmento de programa asociado*
Al relacionar la sección del diagrama de flujo correspondiente a la de decisiones, la parte de programa que se incorpora a esa parte es el siguiente:

```
TABLA_MSG     clrf   PCLATH
              addwf  PCL,f
              goto   MSG_I
              goto   MSG_II
              goto   MSG_III
              goto   MSG_IV
              nop
              nop
              nop
              nop
              return
```

En esta tabla se ingresa con el valor del registro de trabajo **W**, que coincide con el de **ID_EST**, dependiendo del valor sumado al contador de programa es la línea a la que entra (**MSG_I, MSG_II**, etc.). Independientemente de la sección de código a la que se asocia lleva a cabo lo siguiente:

- Guarda la parte alta de la memoria donde se aloja el mensaje correspondiente.
- Posteriormente deposita en otro registro la parte baja del mensaje.

La manera de realizar esto, a manera de ejemplo, es mediante estas líneas de programa:

```
MSG_I               movlw  high MSG_CAN
                    movwf  P_ALTA
                    movlw  low MSG_CAN
                    movwf  P_BAJA
                    movlw  0x40
                    call   ESC_MSG
                    return
```

Dentro de ese mismo fragmento de código se llama a la subrutina **ESC_MSG**, ésta se encarga de escribir propiamente el mensaje en la pantalla de LCD. Al entrar a la subrutina se envía el comando para que se posicione en el sitio deseado y así empiece a escribir la cadena de caracteres. A continuación se colocan los respaldos de la parte alta y baja del mensaje solicitado en los sectores alto y bajo del contador de programa, respectivamente. De este modo se puede apuntar a la ubicación del mensaje requerido y por ende, comenzar a mandarlos a la pantalla de LCD.

El fragmento de programa relacionado al párrafo anterior se presenta a continuación.

```
ESC_MSG         addlw  0x80
                call   ENV_CMD
ESCRIBE         call   MENSAJE
                addlw  0x01
                btfsc  STATUS,Z
                return
                addlw  0xFF
                call   ENV_DAT
                incfsz P_BAJA
                goto   ESCRIBE
                incf   P_ALTA
                goto   ESCRIBE

MENSAJE         movf   P_ALTA,W
                movwf  PCLATH
                movf   P_BAJA,W
                movwf  PCL
                       ;Los caracteres de los mensajes terminan con retlw, y
                       ;dan por terminada la subrutina
                return
```

En el apéndice A se muestra el código completo de la parte correspondiente a la LCD, en él se muestran las tablas que definen los mensajes de las cuatro estaciones que inicialmente cuentan con el equipo en cuestión del presente.

### 3.2.2.4. Operaciones

En esta parte del programa se lleva a cabo la multiplicación y la transformación de código BCD (decimal codificado en binario). Nótese que antes de llamar a la subrutina `operaciones`, entra en marcha la macro **`prep_dat`** que lleva a cabo dos tareas dentro del programa: posiciona el cursor en la localidad correspondiente para comenzar a escribir el dato y, transfiere los datos de la variable en cuestión a la parte que llevará a cabo la multiplicación. La operación multiplicación tiene su razón de ser debido a la presencia del convertidor analógico digital. De la sección 2.4.3 se sabe que por cada bit menos significativo existe 1.22 mV de salida analógica.

El número 1.22 es utilizado para las señales que no van acopladas con amplificadores operacionales, como son batería y temperatura. Para las señales que si llevan acoplamiento se emplea el valor aproximado de 1.952, éste resulta de multiplicar 1.22 por 1/0.625. Recuérdese que 0.625 es el factor de atenuación para ajustar la señal del sensor al convertidor.

El diagrama de flujo asociado a esta parte se muestra en la figura 3.2.2.4a. La secuencia de la multiplicación puede observarse en al figura 3.2.2.4b. El par de bytes denominados como **`xH:xL`** es el registro completo de la lectura y los otros dos bytes (**`kH:kL`**) representan la constante a multiplicar. El resultado de la operación es de cuatro bytes (treinta y dos bits), de este calculo puede prescindirse del byte menos significativo, ya que representan fracciones muy pequeñas del número obtenido. También se ignora el byte más significativo, pues esta conformado por ceros y un uno. De tal modo que la parte que interesa finalmente es la de los dieciséis bits intermedios mostrados en la figura.

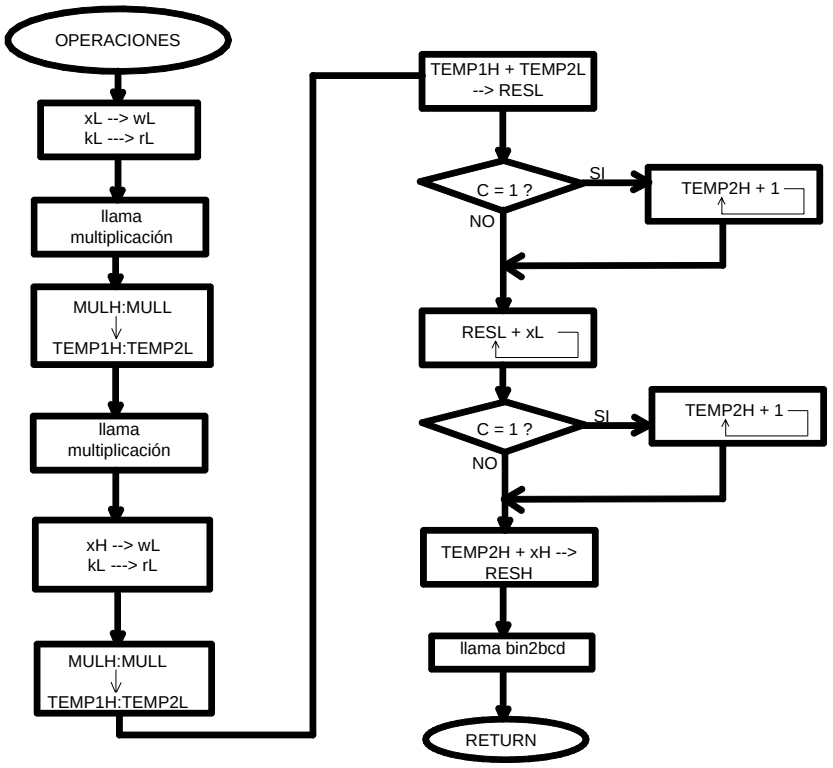



Figura 3.2.2.4a. Diagrama de flujo de la fase de operaciones.

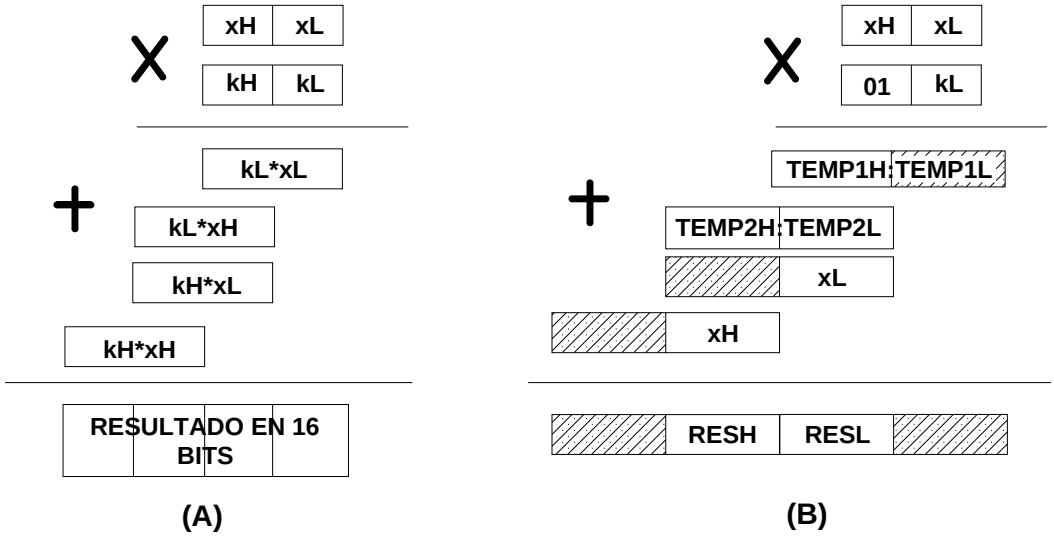



Figura 3.2.2.4b. La parte señalada como (A) únicamente presenta la forma general de la multiplicación. En la sección (B) se muestra el desglose de la operación y los registros que intervienen para almacenar los resultados parciales y el cálculo final. Los segmentos ignorados aparecen sombreados.

El resultado de las multiplicaciones entre **xL*kL** y **xH*kL** se guardan en los registros temporales **TEMP1L:TEMP1H** y **TEMP2L:TEMP2H**, respectivamente. La suma entre **TEMP1H y TEMP2L** se guarda en **RESL**, en caso de que genere acarreo se le agrega una unidad a **TEMP2H**; también se le suma a **RESL** lo que tiene **xL**, así mismo se el agrega uno a **TEMP2H** si hay acarreo. Finalmente se suman **TEMP2H** y **xH** quedando el resultado en RESH. Posteriormente se procede a hacer la conversión a BCD del número que se encuentra depositado en el registro **RESH:RESL**; la rutina de operaciones se termina al ubicar el numero como decimal en la pantalla de LCD. Las siguientes líneas forman parte del código de este segmento.

```
OPERACIONES
                    movlf  MASCARA,H'0F'             ;solo se cargan unos valores
                                                     ;que después se usan
                    movlw  H'30'
                    movwf  CTE
                    call   MUL2B

                    movff  RMULL,TEMP1L
                    movff  RMULH,TEMP1H

                    movff  XH,WL
                    movff  KL,R1L

                    call   MUL2B

                    movff  RMULL,TEMP2L
                    movff  RMULH,TEMP2H

                    movf   TEMP1H,W     ;aqui se suman los
                    addwf  TEMP2L,W     ;resultados parciales
                    movwf  RESL
                    movff  RESL,WL

                    btfsc  STATUS,C
                    incf   TEMP2H
                    movf   XL,W
                    addwf  RESL,F
                    btfsc  STATUS,C
                    incf   TEMP2H
                    movf   XH,W
                    addwf  TEMP2H,W
                    movwf  RESH

                    movff  RESH,WH
                    movff  RESL,WL

                    CALL   BIN2BCD

                    ajuste_lcdb  DIGOS1
                    ajuste_lcd   DIGOS0

                    return
```

## 3.3. Integración Hardware – Software

Es bien sabido que el proyecto consistió de dos partes en cuanto a su elaboración: Hardware y Software. En la figura 3.3a se muestra como quedó armado el sistema en las fases que lo integran: la etapa de alimentación (A), la fase de adquisición (B), la sección de control (C), etapa de acoplamiento (D) y módulo de transmisión (E). En este último módulo el "trimpot" que aparece, en color azul, no es parte de la transmisión, más bien es un elemento de la sección de acoplamiento, se colocó allí por razones de espacio. La figura 3.3b ilustra el sistema completo visto desde otra perspectiva. Puede observarse que en el transcurso de la elaboración del proyecto se fue trabajando en tabletas de práctica para circuitos (conocidas comúnmente como "protoboard").

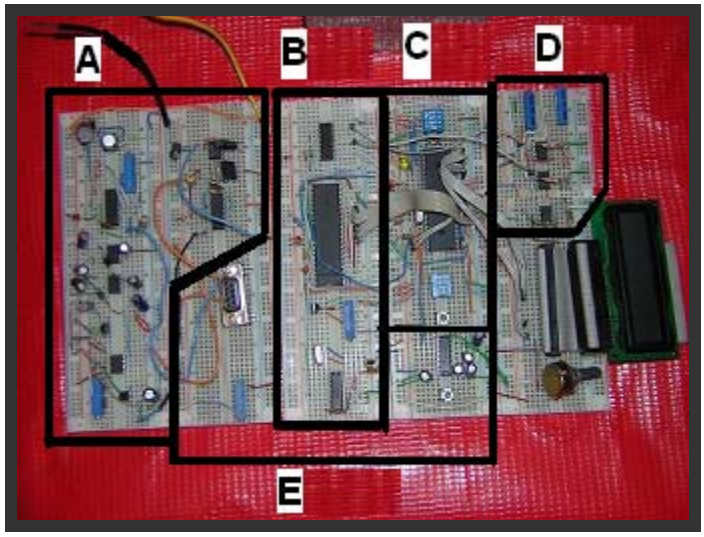



Figura 3.3a.

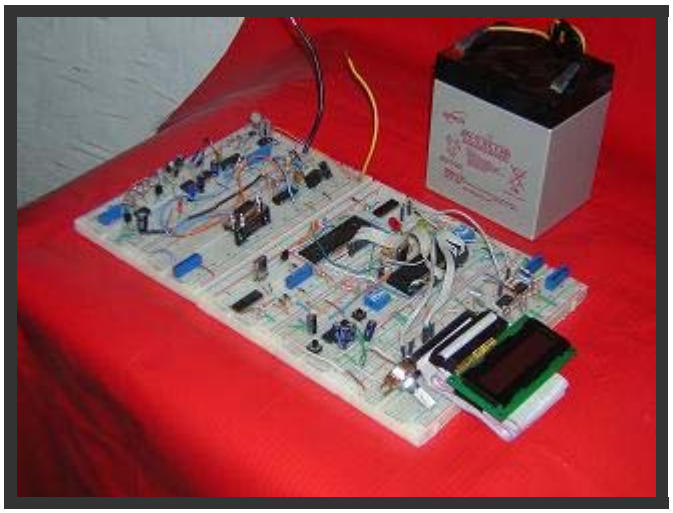


Figura 3.3b.

La siguiente fase, y última, es llevar el proyecto a tarjeta de circuito impreso con todos los accesorios y componentes necesarios para lograr un desempeño óptimo. Por otra parte se debe montar en su caja y agregarle a ésta todos los conectores prudentes para hacer compatible el sistema electrónico con los instrumentos que interactuará (sensor, banco de baterías y radio). La figura 3.3c muestra la caja donde se monta el sistema actual de adquisición (probablemente se siga montando allí) junto al sensor con su cable de conexión, al fondo se encuentra el sistema propuesto.



Figura 3.3c

En lo que respecta al circuito impreso, actualmente se encuentra en desarrollo. El dibujo de circuito impreso propuesto se ilustra en las figuras 3.3d, 3.3e y 3.3f, las cuales representan el impreso completo, cara 1 y cara 2, respectivamente.

El circuito impreso tiene como dimensiones 15.34 cm de largo por 11.38 cm de ancho. El diseño de las pistas tomó las siguientes consideraciones:

- Un solo plano o cara para la tierra, evitando que ésta pase de una cara a otra. Del mismo modo para la alimentación.
- Los circuitos deben permanecer cercanos, y por consecuencia, las pistas son lo mas cortas posible.
- Separación de etapas analógicas de digitales, así como de sus respectivas alimentaciones.
- En caso de tener líneas paralelas, separarlas al doble del ancho de las pistas.

Hasta el momento solo se han comentado aspectos de hardware, para que pueda apreciarse que éste trabaja conjuntamente con el software, en la figura 3.3g se presentan las salidas de la pantalla de LCD para las combinaciones de entrada de los bits correspondientes en el puerto C.

La figura 3.3g muestra los diferentes mensajes de inicio que presenta el sistema al momento de elegir alguna combinación con el selector (conocido comúnmente como “dip switch”) asociado a los cuatro bits menos significativos del puerto C. Al dejar la combinación 00 el mensaje de inicio identifica a la estación Canario, 01 es para la estación Cuervos, con 10 el

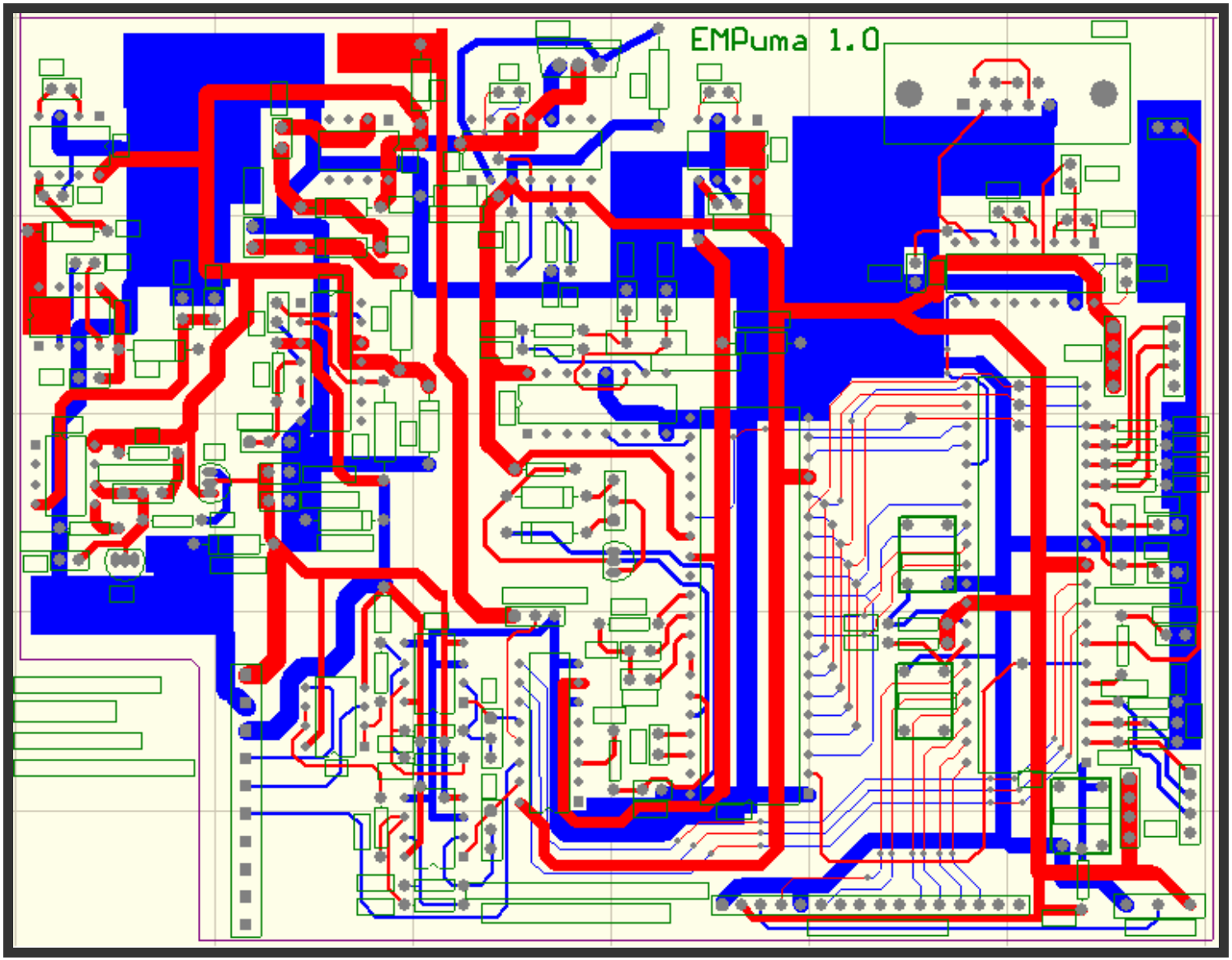



Figura 3.3d .

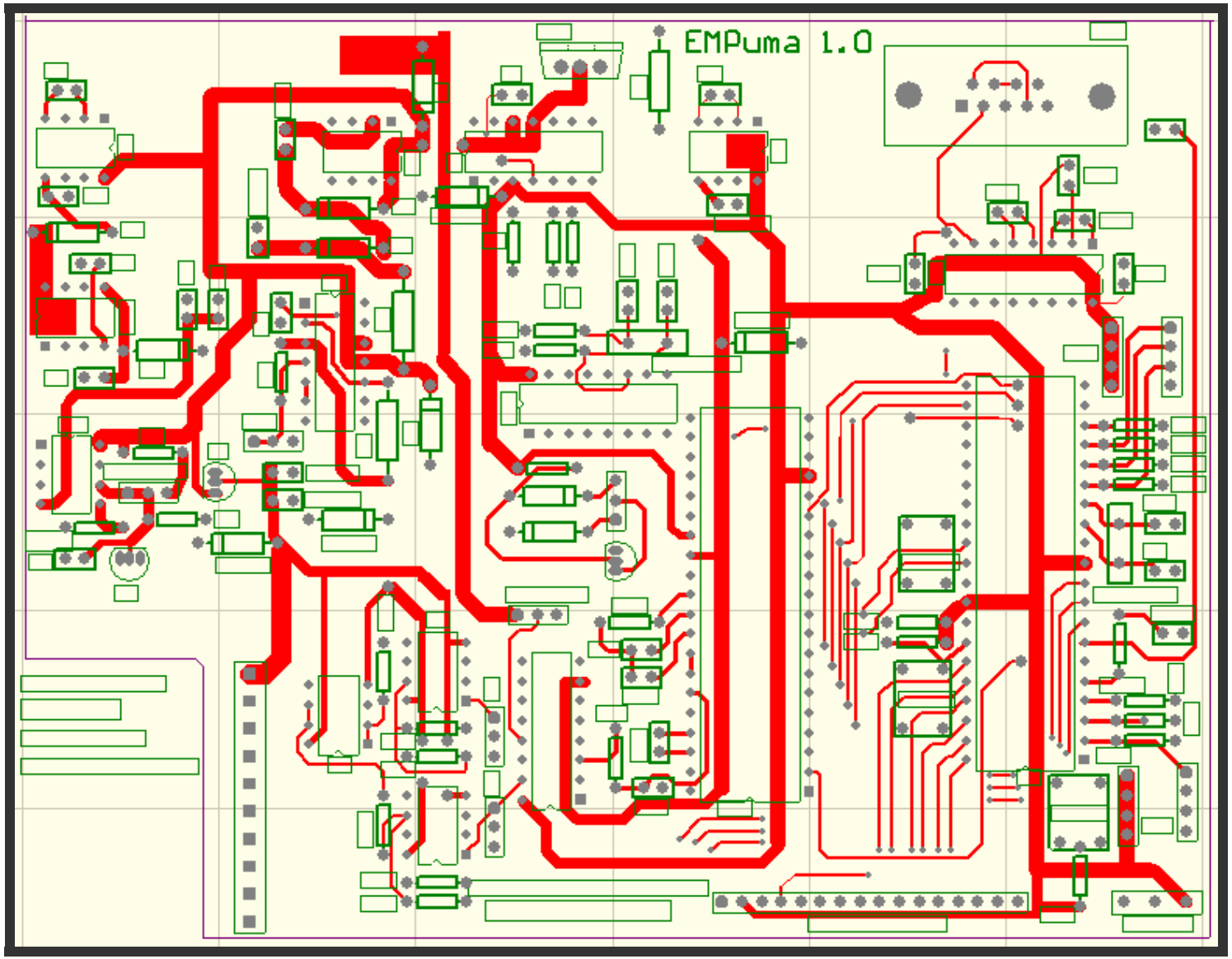



Figura 3.3e.

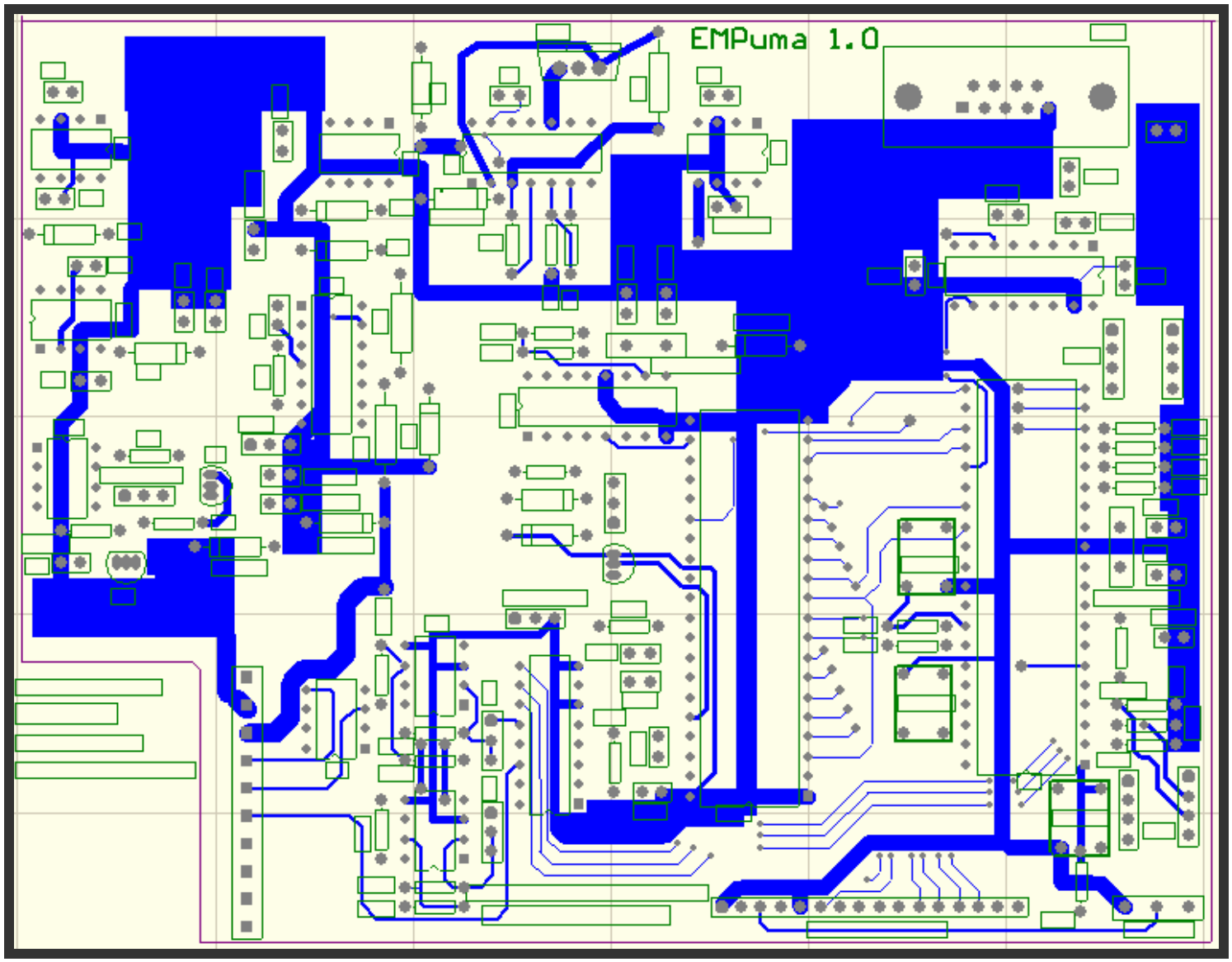



Figura 3.3f.

mensaje es para Chipiquixtle y 11 para Nexpayantla. Cabe aclarar que el sistema no cuenta con cuatro pantallas, sino que en una sola figura se han conjuntado las cuatro salidas disponibles para el sistema. Si alguna figura se nota que aparece chueca es por defecto al tomar la fotografía.




Figura 3.3g.




Figura 3.3h.

La figura 3.3h corresponde a la secuencia del diagrama de flujo del programa principal (figura 3.2.2.1). Las lecturas que aparecen en la figura se ven con valores de tensión muy bajos porque no había señal en ningunas de las entradas de la parte de acoplamiento.

La figura 3.3i muestra la interacción de la parte de comunicación, a través del conector DB9, con el software de captura (Porky). En el siguiente capitulo se trata con mayor detalle esas salidas. En lo que respecta las columnas éstas se explicaron en la sección 1.4.1 del primer capitulo.

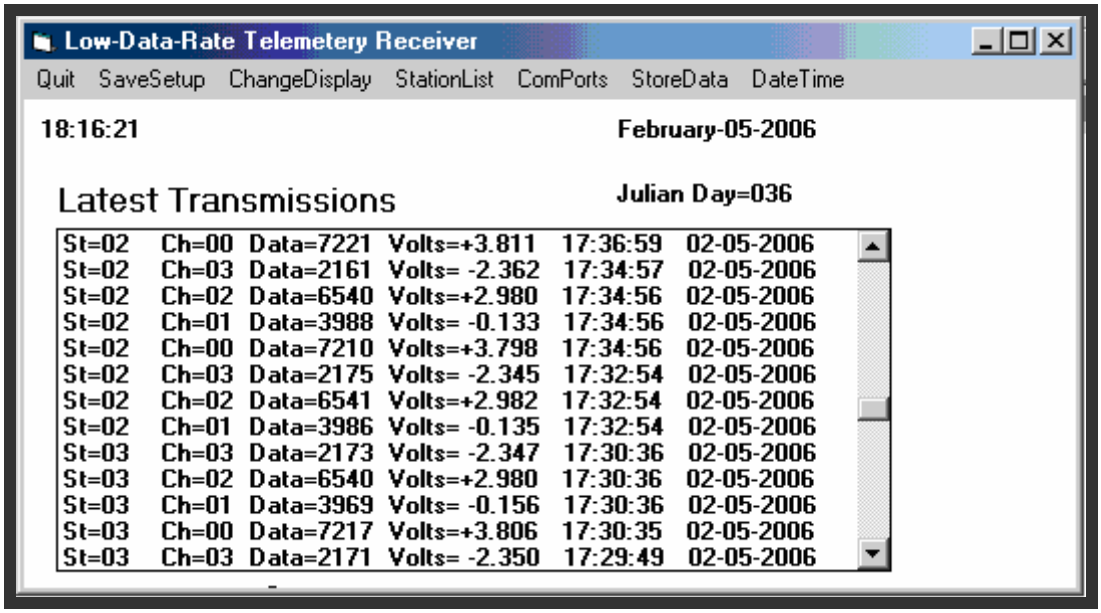
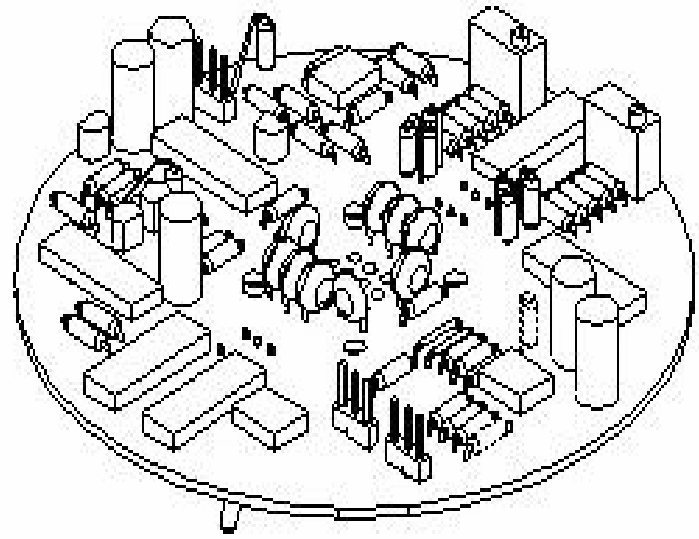



Figura 3.3i.

# CAPÍTULO 4



# RESULTADOS

# CAPÍTULO 4 RESULTADOS

## 4.1. Pruebas

Una vez conjuntado software y hardware se procede a realizar pruebas para verificar el comportamiento del sistema. Se consideraron tres aspectos que se presentan a continuación.

- *Consumo de energía*

En lo que respecta a la alimentación; las fuentes propuestas entregan un voltaje de ± 5.2 V, +12.1V y –12.2 V. La cantidad de corriente que les es demandada a las fuentes son las que se presentan en la siguiente tabla (la abreviatura t*rans* en este texto significa transmisión):

| Tipo de fuente | Consumo [mA] | |
|---|---|---|
| | En trans. | Sin trans. |
| + 5 V | 38 | 33 |
| - 5 V | 0.893 | 0.888 |
| + 12 V | 21 | ---------- |
| - 12 V | 21 | ---------- |

Tabla 4.1a. Relación de consumos para las diferentes tipos de fuentes de alimentación.

El equipo electrónico propuesto, en su conjunto consume un total de 125.4 mA al sistema fotovoltaico cunado no transmite, y 130 mA transmitiendo. Estos valores de voltajes y corrientes se midieron con un multímetro.

- *Tiempo de muestreo*

En lo que respecta al tiempo de muestreo y envío de la información, se tienen algunas variaciones del valor real con respecto al valor propuesto en la tabla definida en el programa. La comparación de ambos valores se muestra en la tabla 4.1b. No se consideraron todos los intervalos de tiempo ya que las primeras lecturas son las consideradas como críticas.

| Valor teórico [segundos] | Valor experimental [segundos] |
|---|---|
| 10 | 10 |
| 30 | 31 |
| 60 | 62 |
| 120 | 123 |
| 300 | 304 |

Tabla 4.1b. Relación de tiempo transcurrido para el equipo en operación.

Para esta prueba, se eligió una estación de manera aleatoria, y se procedió a mandar la información de esta estación variando el tiempo y considerando para cada intervalo cinco lecturas, para conocer el tiempo experimental se hizo una diferencia entre las lecturas consecutivas y de este modo se obtuvo la relación de tiempo citado en la tabla anterior.

Puede notarse que la primera lectura da igual en valor teórico y experimental, esto no es del todo cierto, pues en la resolución del software en este parámetro es de un segundo y no permite observar la variación completa, en algunos casos el tiempo se presenta igual y en otros muestra un segundo más, lo que hace suponer que podría ser medio segundo mas en el tiempo experimental. En lo que respecta al resto de las lecturas se observa que varían un segundo más por cada incremento en el tipo de muestreo, aproximadamente.

En un determinado momento los tiempos de muestreo de operación en campo serían el de 120 segundos (2 minutos) y el de 300 segundos (5 minutos), y estos presentan una variación de 3 y 4 segundos respectivamente; el resto serían útiles para hacer pruebas.

➢ *Pruebas y registros obtenidos*

Para verificar el comportamiento del sistema se procedió a conectar tres potenciómetros alimentado, como muestra la figura 4.1a, cada uno con ± 12 V (de sus extremos) y de la terminal central se toma la señal que entra al sistema de adquisición. Con esto se puso a trabajar el sistema conectándolo a una computadora a través del puerto serie.

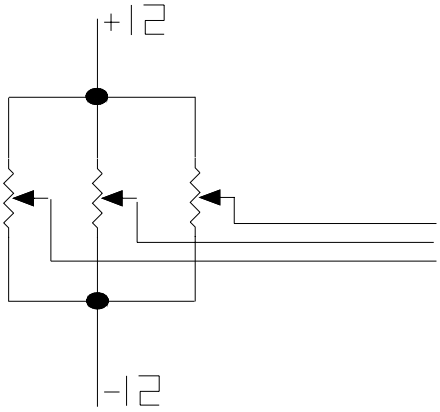



Figura 4.1a. El arreglo simula las señales provenientes del sensor.

Se dejaron transmitir cinco lecturas para una misma identificación de estación, es decir, para la estación Canario se enviaron cinco veces los datos, para la estación Cuervos otras cinco y así sucesivamente con las otras dos estaciones dadas de alta, Chipiquixtle y Nexpayantla. En cada uno de los envíos de datos se modificaron las lecturas. En las figuras 4.1b, 4.1c, 4.1d y 4.1e se ilustra la llegada de los datos al software de captura, nótese que en las pantallas aparecen únicamente tres grupos de valores, por razones de espacio del mismo software, para observar el resto es necesario mover la barra de desplazamiento que tiene a la derecha la ventana. El software no coloca las líneas que dividen los grupos de lecturas, las líneas se situaron para identificar los grupos de datos.

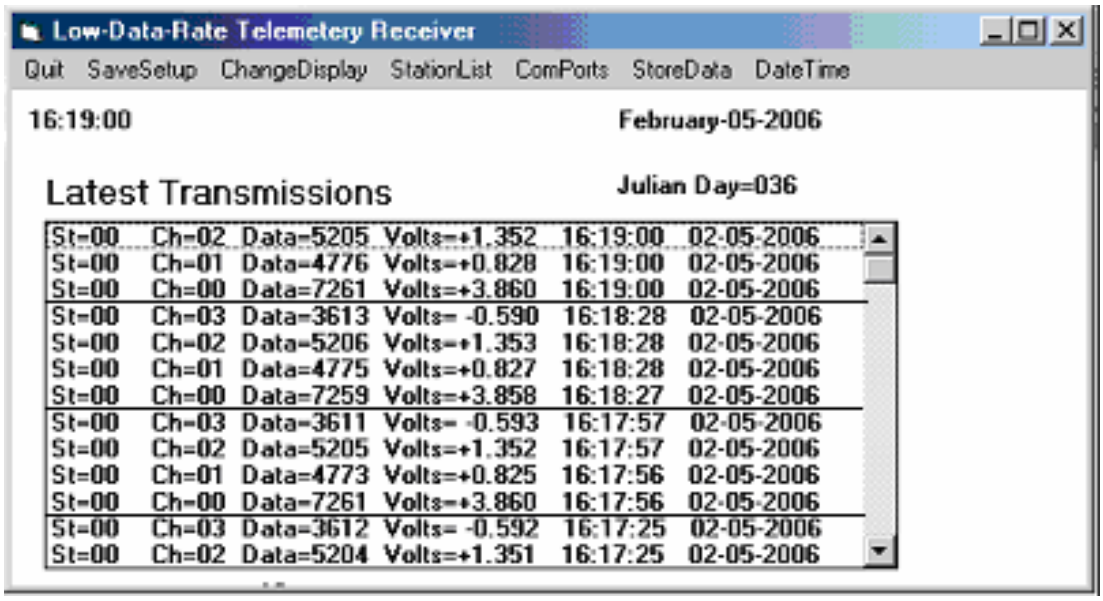



Figura 4.1b. Software de captura recibiendo los datos provenientes de la estación identificada como Canario.

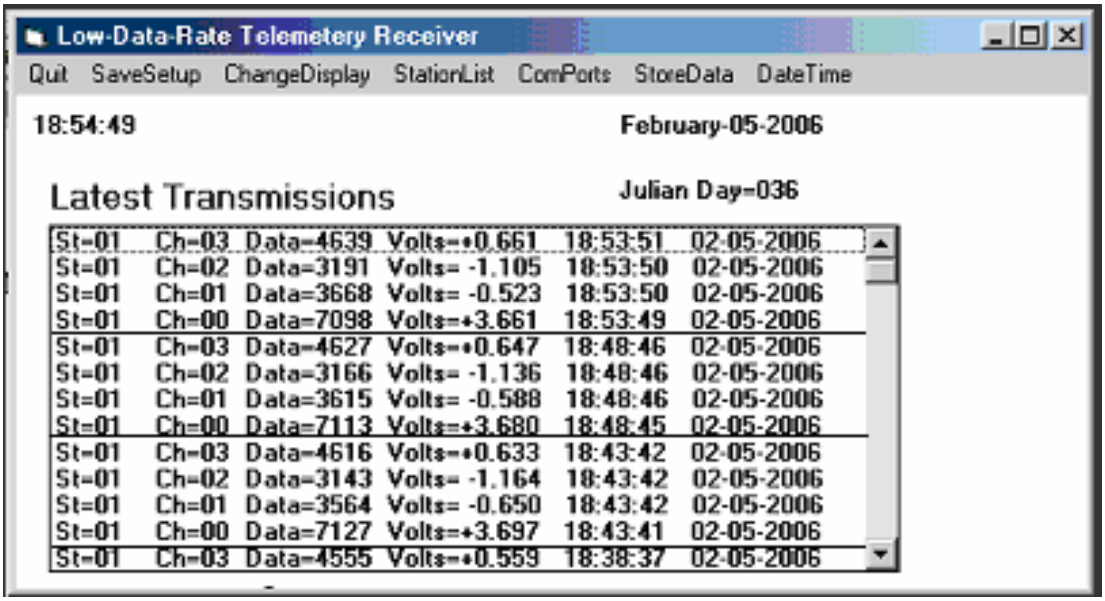



Figura 4.1c. Software de captura recibiendo los datos provenientes de la estación identificada como Cuervos.

Cabe aclarar que los valores que llegan al software de captura no son las cantidades “reales”, puesto que éstas pasaron por una etapa de atenuación (excepto la de temperatura, ésta llega directa), para obtener el valor real de las variables únicamente se dividen las lecturas correspondientes de los ejes X y Y entre 0.625, y la lectura de la batería entre 0.333 (consultar sección 3.1.2, capitulo 3). Se tiene que hacer esto a parte porque no se tiene acceso al código fuente de “Porky”, sin embargo en el software que dibuja la gráfica, Bob2000, si se pueden hacer modificaciones para que aparezca el valor del sensor en la gráfica.

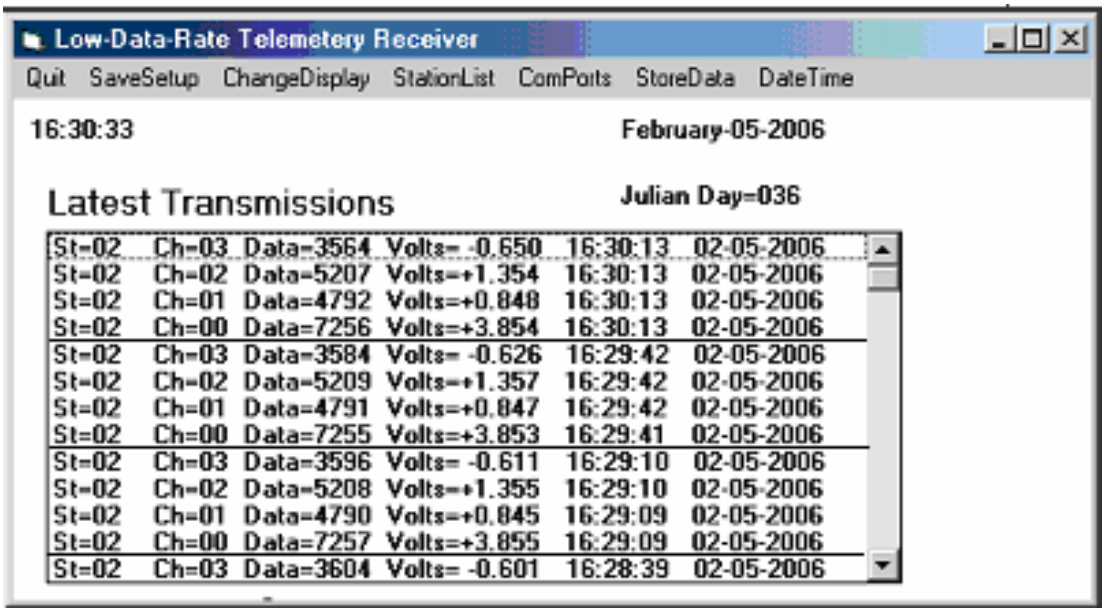



Figura 4.1d. Software de captura recibiendo los datos provenientes de la estación identificada como Chipiquixtle.

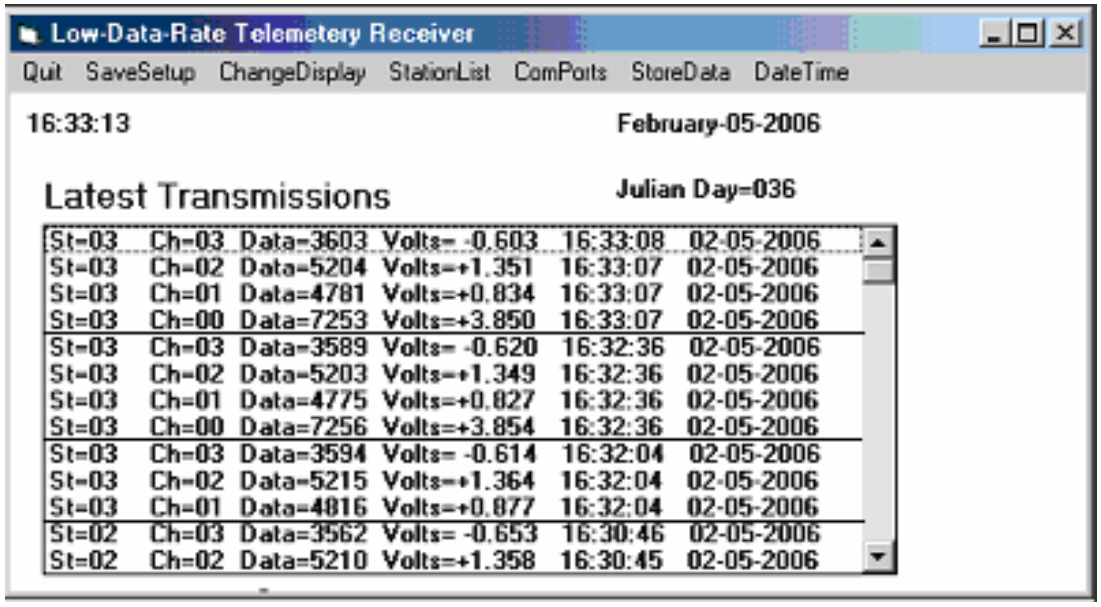



Figura 4.1e. Software de captura recibiendo los datos provenientes de la estación identificada como Nexpayantla.

En contraparte, las lecturas que aparecen en la LCD son más parecidas al valor real de la lectura, puesto que en software del microcontrolador se contemplan las divisiones que se citaron anteriormente.

Entonces considerando los aspectos citados en los dos párrafos anteriores, no cabe la menor duda de que hay errores de las cantidades que llegan a Porky y las vistas desde la LCD con respecto a la lectura real. Para calcular el error porcentual se empleó la ecuación siguiente:

$$Error_Porcentual = \frac{Valor_real - Valor_leido}{Valor_real} * 100 \qquad (4.1)$$

Para considerar el error que presentan las lecturas, se tomó un grupo de lecturas de manera aleatoria que llegó a la estación Nexpayantla, el primer grupo que se aprecia en la figura 4.1e, y se obtuvo la tabla 4.1. Recuérdese que 00 identifica al canal denominado batería, 01 corresponde a la temperatura y los canales 02 y 03 hacen referencia a los ejes X y Y, respectivamente.

| | **LECTURAS [V]** | | | |
|---|---|---|---|---|
| **FUENTE** | **00** | **01** | **02** | **03** |
| Porky | 3.850 | 0.834 | 1.351 | -0.603 |
| LCD | 3.926 | 0.849 | 2.166 | -0.955 |
| Real | 3.97 | 0.810 | 2.240 | -1.01 |

Tabla 4.1a. Las l.ecturas tal como se observan desde el punto de observación,; PC, LCD y multìmetro (real)

| | **LECTURAS [V]** | | | |
|---|---|---|---|---|
| **FUENTE** | **00** | **01** | **02** | **03** |
| Porky | 11.56 | 0.834 | 2.161 | -0.965 |
| LCD | 11.79 | 0.849 | 2.166 | -0.955 |
| Real | 11.92 | 0.810 | 2.240 | -1.01 |

Tabla 4.1b. Lecturas modificadas de acuerdo al factor de escala empleado para tner el valor real.

La relación de errores toma como base la tabla 4.1b, sustituyendo los valores en la ecuación 4.1 se tiene la siguiente tabla de errores entre lecturas:

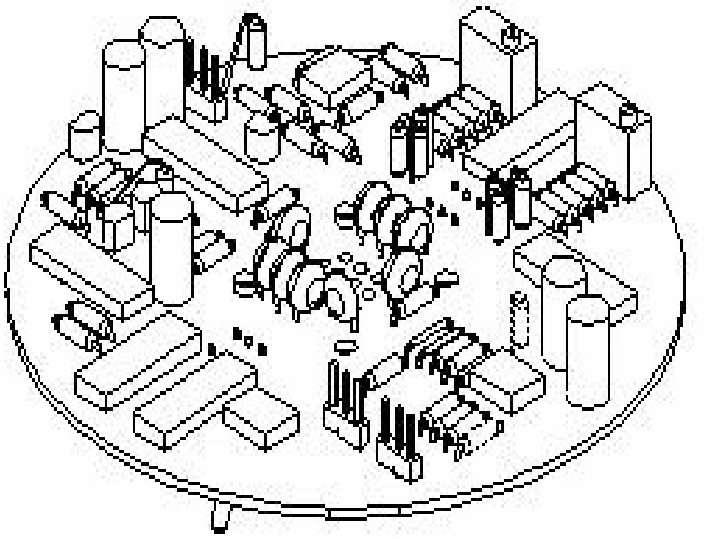
| **Relación de lecturas** | **Errores (%)** | | | |
|---|---|---|---|---|
| | **00** | **01** | **02** | **03** |
| Porky v/s LCD | 1.98 | 1.79 | 0.23 | 1.03 |
| Porky v/s Real | 3.02 | 4.81 | 3.52 | 4.45 |
| LCD v/s Real | 1.09 | 2.96 | 3.30 | 5.05 |

Tabla 4.2. Relación de errores en relación a la tabla 4.1.

De esta última tabla pueden apreciarse cuatro aspectos:

- El error denominado *Porky v/s LCD* generalmente representa el mínimo, ya que los datos que provienen de la LCD contemplan un proceso de compensación.
- El segundo tipo de error (Porky v/s Real) puede ilustrar mejor que tan exacto presenta las mediciones y va a ser la comparación a la que se recurrirá con mayor frecuencia.
- El canal 01 es el más representativo de las cuatro mediciones, en cuento a exactitud se refiere, en base a ello, en el siguiente orden de lecturas presentan menor error: *Porky v/s LCD*, *LCD v/s Real* y *Porky v/s Real*.
- En las lecturas que involucran un valor mas pequeño que la unidad, el error es mayor.

Es natural que este error sea mayor, debido a que en las operaciones se truncan los números, aunque sean las partes menos significativas; además en la constante empleada para la multiplicación tampoco considera toda la parte decimal.



# CONCLUSIONES

## CONCLUSIONES

En lo que respecta a esta etapa, se aborda desde dos perspectivas: técnica y personal.

*Aspecto técnico*

El desarrollo del sistema electrónico (denominado por su servidor como EMPuma v1.0) para registro de las variaciones de la deformación del suelo en el volcán Popocatepetl fue desde un principio mejorar a la XMRT v2a. A continuación se presenta la lista de material en lo que respecta a semiconductores y cristales de la XMRT v2a y la EMPuma v1.0. Las listas no contemplan resistencias ni capacitores porque son elementos que de cualquier modo se deben comprar, además solo se desea hacer un estimado.

XMRT v 2a

| Componente | Cant | Precio unitario | Precio por piezas |
|---|---|---|---|
| 6402 | 1 | 106.95 | 106.95 |
| ICL7109 | 1 | 52.17 | 52.17 |
| CD4060 | 1 | 4.35 | 4.35 |
| CD4051 | 1 | 2.61 | 2.61 |
| CD4020 | 1 | 4.35 | 4.35 |
| LM4250 | 1 | 10.44 | 10.44 |
| LM336 | 1 | 4.35 | 4.35 |
| MM74C373N | 1 | 47.83 | 47.83 |
| NTE74C85N | 1 | 64.35 | 64.35 |
| 27C64 | 2 | 33.04 | 66.08 |
| MTPSP08 | 1 | | 0 |
| BS170 | 1 | 2.61 | 2.61 |
| 1N6277 | 3 | 33.91 | 101.73 |
| CD4001 | 1 | 3.48 | 3.48 |
| CD4047 | 1 | 3.48 | 3.48 |
| ICL7663 | 1 | 24.35 | 24.35 |
| CD4504 | 1 | 5.22 | 5.22 |
| VPO300L | 1 | | 0 |
| LM317LZ | 1 | 2.61 | 2.61 |
| ICL7662 | 2 | 17.39 | 34.78 |
| 1N4148 | 4 | 0.44 | 1.76 |
| 1N5817 | 4 | 3.47 | 13.88 |
| xtal 1M | 1 | 186.09 | 186.09 |
| xtal 2,457M | 1 | 8.7 | 8.7 |
| 1,5ke7,5 | 9 | 20.87 | 187.83 |
| MC4412 | 1 | | 0 |
| | | **TOTAL** | **940** |

EMPuma v 1.0

| Componente | Cant | Precio unitario | Precio por piezas |
|---|---|---|---|
| PIC16F877A | 1 | 78.26 | 78.26 |
| MAX232 | 1 | 6.09 | 6.09 |
| LM723 | 2 | 4.35 | 8.7 |
| LM336 | 1 | 4.35 | 4.35 |
| ICL7662 | 4 | 17.39 | 69.56 |
| LM329 | 1 | 6.09 | 6.09 |
| Tip31 | 1 | 4.35 | 4.35 |
| 2N3906 | 1 | 2.61 | 2.61 |
| 1N4001 | 4 | 0.44 | 1.76 |
| 1N4744 | 1 | 2.18 | 2.18 |
| 1N4148 | 4 | 0.44 | 1.76 |
| LM358 | 3 | 3.48 | 10.44 |
| LCD | 1 | 95.65 | 95.65 |
| xtal 4M | 1 | 6.09 | 6.09 |
| xtal 2,457M | 1 | 8.7 | 8.7 |
| 1,5ke250 | 4 | 25.22 | 100.88 |
| 1,5ke250 | 3 | 20.87 | 62.61 |
| ICL7109 | 1 | 52.17 | 52.17 |
| CD4060 | 1 | 4.35 | 4.35 |
| CD4051 | 1 | 2.61 | 2.61 |
| | | **TOTAL** | **529.21** |

De las tablas anteriores se observa que resulta mas barato fabricar el circuito propuesto que el circuito actual, además en la XMRT v2a hay dos transistores que en las tiendas de distribución

ubicadas en México están descontinuados, así como el modulador MC4412. Para fabricar la EMPuma v1.0 se necesitan casi los mismos componentes pero ésta busca dar mayor protección al sistema, al mismo tiempo todos los componentes pueden encontrarse en el país.

En relación a la operatividad del circuito, el reemplazo de las memorias y diversos circuitos temporizadores por un microcontrolador permite mayor flexibilidad al circuito, es decir, si desea agregar mas señales de muestreo basta con modificar algunas líneas de código del programa para adaptarlo al nuevo requerimiento.

En lo respecta a la comunicación, el empleo de la interfaz RS232 permite que se pueda recurrir a cualquier otro radio de bajo consumo durante la transmisión, y no quedarse "cerrado" a emplear uno en específico. Por otro lado la pantalla de LCD permite, si así se desea, reemplazar el DRU (sección 1.2.2).

En la alimentación, la fuente de +12 V se sostiene pese a que la batería haya bajado hasta 11 V. Cosa que no se podía con la XMRT v2a, y no se diga la de ± 5 V. Sin embargo, pese a que se solucionaron algunos aspectos con relación al sistema anterior, hay un par de limitantes a considerar, la exactitud de las mediciones y la fuente de -12 V.

En relación a las mediciones, los errores andan cerca de un 5%. Se considera que esto se debe a dos factores:

- Aunque se ha establecido un factor de atenuación para las señales, resultó difícil ajustar los "trimpots" para que resultara la medición al valor sugerido por la operación teórica. Además se agregan errores por redondeo en las operaciones y los resistores empleados en los amplificadores operacionales también manejan un error (5%).
- Pese a que la sección de conversión es la misma, la EMPuma no utiliza capacitores de polipropileno en el ICL7109 (que evitan errores de linealidad y son más estables) y emplea un LM336, comercial, en vez de un LM236, industrial, (éste último es más estable) elementos que sí son empleados para la XMRT

En consecuencia, de los puntos anteriores considero que no resulta de todo viable retomar la parte de la conversión analógica digital de la tarjeta XMRT, a menos que se consigan los capacitores de polipropileno, este aspecto mejoraría la exactitud de las medidas. Por esta parte no se puede limitar un proyecto a depender tanto de algunos componentes. Sin embargo, para el estudio de este fenómeno no se necesita tanta exactitud con respecto a las mediciones, lo que se desea es conocer la tendencia del comportamiento de las deformaciones de suelo.

Ahora si en un determinado momento se desea más exactitud en las mediciones, se podría optar por cambiar ese módulo de conversión (ICL7109 y CD4060) por el que tiene el microcontrolador, aunque esto implica un acondicionamiento de señal más elaborado que el que se empleó en este proyecto. Por otro lado el convertidor sería de 10 bits, lo que implica que el rango de valores aceptado en el software Porky ya no representaría lo mismo; en consecuencia esta modificación obligaría a cambiar de software. Lo anterior representa los posibles inconvenientes que traería el uso del convertidor analógico-digital del microcontrolador, las ventajas que ofrece esto son: un sistema más simple con menos componentes y por consiguiente más barato aún, no depender de elementos externos para

llevar a cabo la conversión de datos y, el tratamiento de datos se lleva a cabo únicamente en el microcontrolador.

El aspecto de la fuente de -12 es un poco más significativo, pues ésta no soporta toda la carga, en sí el problema lo generan los ICL7662 que reducen su salida de tensión a medida que aumenta la corriente de carga, la figura 1 ejemplifica mejor el comportamiento de este circuito. Mientras la batería se encuentre por encima de 11.8 V la fuente de -12 trabaja bien, pero empieza a decaer su tensión de una manera crítica conforme baja la batería.

Si bien el sistema propuesto no es definitivo aún, sin embargo así como está daría un rango un poquito más amplio que la XMRT (en cuanto a alimentación se refiere) y sería menos vulnerable; para darle más confiabilidad se sugiere la siguiente solución: dividir la fuente de ± 12 V. Es decir, contar con dos fuentes, una de ± 12 V y otra de ± 9 V. La primera se encargaría exclusivamente del sensor, y otra de los amplificadores operacionales. Para ambos casos se podría emplear el LM723 usando una configuración similar a la fuente de ± 5 V.

Pensar que con esto es suficiente para este proyecto, se caería en un error. Al sistema todavía se le pueden mejorar algunos aspectos, además de los citados con anterioridad podría hacerse que su comunicación fuese bidireccional, es decir, a parte de que el sistema se reporte con sus lecturas, que éste sea interrogado desde una PC, en dado caso de que la batería reporte menos de 11 V que el equipo se desconecte del sistema fotovoltaico. Y así podrían surgir varias mejoras que ayudarían a que el circuito marche de la mejor manera, sin embargo, hasta aquí se da por concluida esta etapa del proyecto y el presente trabajo y es todo en relación a la parte técnica.

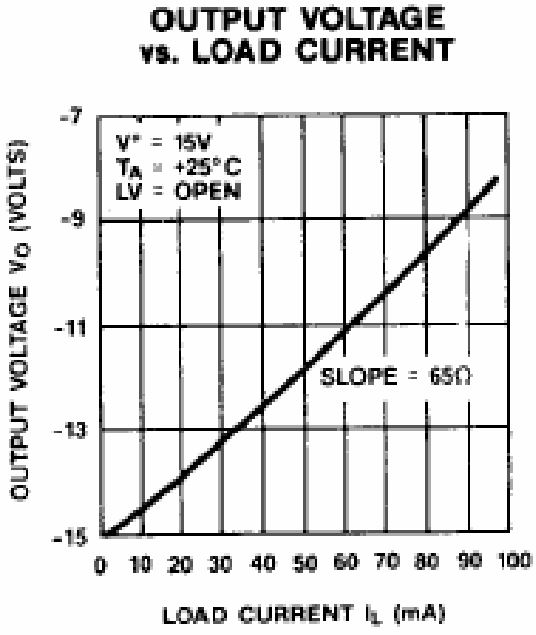



Figura 1

En cuanto a *lo personal* me regocija haber realizado este proyecto, por un lado esto servirá para contribuir, junto con otros elementos de estudio, en disminuir el riesgo de que la gente que vive cerca de una zona volcánica sea sorprendida por el fenómeno.

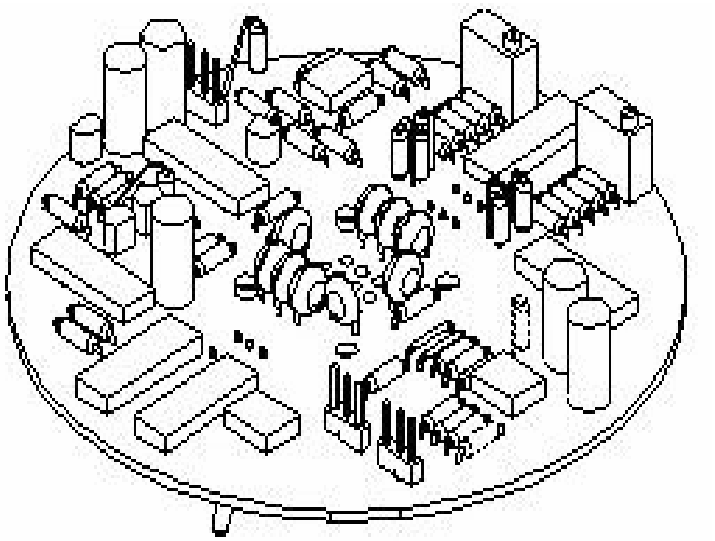
Por otro lado es el primer proyecto grande que hago en cuanto a ingeniería se refiere, y ojala vengan más. Si bien, aún presenta puntos que en lo personal no me agradan y me dejan con una espina clavada, no obstante este proyecto significa un logro grande para mí. Enfrenté diversas circunstancias que no me resultaron gratas, trabajé en medio de adversidades y poca confianza de la mayoría de personas que me rodeaban; sin embargo no quise claudicar, haberlo hecho es haberme traicionado a mi mismo.

Reitero mi incompleta satisfacción, pues deseo ampliamente pulir esos detalles y dicho sea de paso, mejorar mis técnicas. Sin lugar a dudas salió a relucir mi novatez, me falta mucho por aprender aún y no pienso quedarme así.

Pienso que la vida esta conformada de ciclos, y lo importante es aprender a cerrarlos en el momento adecuado o a identificar cuando se ha cumplido uno. En lo que respecta a esta etapa de mi vida, me parece que este ciclo está por cerrarse y ha comenzado a abrirse otro. Así pues quiero terminar esto con una frase que un día encontré pegada en la calle en un anuncio, me gustó mucho y por sugerencias, decidí buscar completamente los versos:

*"Caminante, son tus huellas*
*el camino y nada más;*
*Caminante, no hay camino,*
*se hace camino al andar.*
*Al andar se hace el camino,*
*y al volver la vista atrás*
*se ve la senda que nunca*
*se ha de volver a pisar.*
*Caminante no hay camino*
*sino estelas en la mar"*

*(Cantares, Joan Manuel Serrat)*



# BIBLIOGRAFIA

## LIBROS

1. Angulo Usategui, José María. *Microcontroladores PIC, solución en un chip.* Ed. Paraninfo, Madrid, España.

2. Coughling, Robert F., Driscoll Frederick F. *Amplificadores operacionales y circuitos integrados lineales.* Ed Prentice Hall, México, 1998

2. Floyd, Tomas L. *Dispositivos electrónicos*. Ed Limusa, Mexico, 2001.

3. Huidoro ,José M. *Comunicaciones: interfaces, modems, protocolos, redes y normas*. Ed Paraninfo, Madrid, España, 1992.

4. Maciel Suárez, Jorge A. Fuentes de alimentación. Ed Limusa, México, 1999

## MANUALES

1. *Informes técnicos, Instrumentación y monitoreo del volcán Popocatépetl* Guevara Ortiz, Enrique; Quaas Weppen, Roberto et. al. S.E.

2. *MPASM™ USER'S GUIDE with MPLINK™ and MPLIB™*, Microchip Technology Inc S.E.

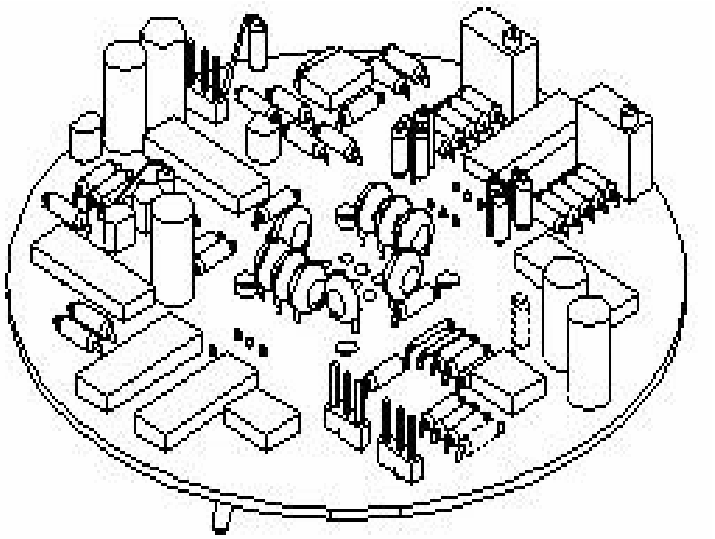
3. *Manual de referencia PIC16F87X*, Microchip Technology Inc S.E.

4. *National Analog and Interface Products Databook* National Semiconductor S.E.

5. *User's manual: 700 – Series Platform and Surface Mount Titlmeters* Applied Geomechanics S.E.

## SITIOS DE INTERNET

1. www.cenapred.unam.mx
2. www.fahirchild.com
3. www.geomechanics.com
4. www.microchip.com
5. www.ti.com
6. www.tianma.com
7. www.todopic.com.ar



# APÉNDICES

# APÉNDICE A

## CONJUNTO DE INSTRUCCIONES DEL MICROCONTROLADOR

| INSTRUCCIÓN | SINTAXIS | CICLOS | DESCRIPCIÓN |
|---|---|---|---|
| ADDLW | [Etiqueta] ADDLW k | 1 | Suma el contenido del registro W al literal k, y almacena el resultado en W. Si se produce acarreo la bandera se pone a “1” |
| ADDWF | [Etiqueta] ADDWF f,d | 1 | Suma el contenido del registro W al contenido del registro f si d=1. Si se produce un acarreo la bandera C se pone a “1”. |
| ANDLW | [Etiqueta] ANDLW k | 1 | Efectúa la operación AND lógico entre el contenido del registro W y el literal k y almacena el resultado en W. |
| ANDWF | [Etiqueta] ANDWF f,d | 1 | Efectúa la operación AND lógica entre el contenido del registro W y el contenido del registro f y almacena el resultado en W si d = 0 y en f si d = 1. |
| BCF | [Etiqueta] BCF f,b | 1 | Pone a cero el bit número b del registro f. |
| BSF | [Etiqueta] BSF f,b | 1 | Pone a 1 el bit número b del registro f. |
| BTFSC | [Etiqueta] BTFSC f,b | 1(2) | Si el bit número b del registro f es cero, la instrucción que sigue a ésta se ignora y se trata como un NOP (skip). En este caso, y solo en este caso, la instrucción BTFSC precisa dos ciclos para ejecutarse. |
| BTFSS | [Etiqueta] BTFSS f,b | 1 (2) | Si el bit número b del registro f está a 1, la instrucción que sigue a éste se ignora y se trata como un NOT (skip). En este caso, y solo en este caso, la instrucción BTFSS precisa dos ciclos para ejecutarse. |
| CALL | [Etiqueta] CALL k | 2 | Conserva la dirección de retorno al programa principal en la pila y después llama a la subrutina en la dirección cargada en el PC. El modo de cálculo de la dirección efectiva difiere según la familia de PICs utilizada. También hay que posicionar PA2, PA1 y PA0 (PIC 16C54X) o el registro PCLATCH (en los demás PIC) antes de ejecutarse la instrucción. |
| CLRF | [Etiqueta] CLRF f | 1 | Se borra el contenido del registro f y la bandera Z se activa. |
| CLRW | [Etiqueta] CLRW | 1 | El registro de trabajo f se carga con 00h y la bandera Z se pone a 1. |
| CLRWDT | [Etiqueta] CLRWDT | 1 | Se borra tanto el registro WDR (Watchdog) como su preescaler. Los bits T0# y PD# del registro de estado de ponen a “1”. |

| | | | |
|---|---|---|---|
| COMF | *[Etiqueta] COMF f,d | 1 | Hace el complemento del registro f bit a bit. El resultado se almacena en el registro f si d=1 y en el registro W si d=0, en este caso f no "varía". |
| DECF | [Etiqueta] DECF f,d | 1 | Se decrementa el contenido del registro f en la unidad. El resultado se almacena en f si d=1, y en W si d=0, en este caso f no "varía" |
| DECFSZ | [Etiqueta] DECFSZ f,d | 1 (2) | Decrementa el contenido del registro f en la unidad, el resultado se almacena en f si d=1, y en W si d=0, en este caso f no "valía". Si el resultado es cero, se ignora la siguiente instrucción y, en caso la instrucción tiene una duración de dos ciclos. |
| GOTO | [Etiqueta] GOTO k | (2) | Salto incondicional, normalmente se utiliza para dirigirse a una dirección determinada. |
| INCF | | 1 | Se incrementa en la unidad el contenido del registro f, si d=1 el resultado se almacena en f, si d=0 el resultado de almacena en W, en este caso el result6ado no varía. |
| INCFSZ | [Etiqueta] <INCFSZ f,d | 1(2) | Incrementa el contenido del registro f en la unidad, el resultado se almacena de nuevo en f si d=1, y en W si d=0, en este caso f no varía. Si el resultado es cero se ignora la siguiente instrucción y, ese caso la instrucción tiene una duración de dos ciclos. |
| IORLW | [Etiqueta] IORLW k | 1 | Se realiza la operación lógica OR entre el registro W y el literal k. El resultado se almacena en el registro W. |
| IORWF | [Etiqueta] IORWF f,d | 1 | Efectúa la operación lógica OR entre el contenido del registro W y el contenido del registro f, y almacena el resultado en f si d=1 y en W si d=0 |
| MOVLW | [Etiqueta] MOVLW k | 1 | El registro W se carga con el valor de 8 bits del literal k. |
| MOVF | [Etiqueta] MOVF f,d | 1 | El contenido del registro f se carga en el registro destino dependiendo del valor de d.<br>Si d=0 el destino es el registro W.<br>Si d=1 el destino es el propio registro f. Esta instrucción permite verificar dicho registro ya que la bandera Z queda afectada. |
| MOVWF | [Etiqueta] MOVWF f | 1 | Mueve el contenido del registro W al registro f. |
| NOP | [Etiqueta] NOP | 1 | No realiza operación alguna. En realidad, se consume un ciclo de instrucción sin hacer nada. |
| RETLW | [Etiqueta] RETLW k | 2 | Carga el registro W con el literal k y después carga el PC con el valor que se encuentra en la parte superior de la PILA, efectuando así un retorno de subrutina. |
| RETURN | [Etiqueta] RETURN | 2 | Carga el PC con el valor que se encuentra en la parte superior de la PILA, efectuando así un |

| | | | |
|---|---|---|---|
| | | | retorno de subrutina. |
| RLF | [Etiqueta] | 1 | Rotación de un bit a la izquierda de un contenido del registro f, pasando por el bit de acarreo C. Si d=1 el resultado se almacena en f, si d=0 el resultado se almacena en W. |
| RRF | [Etiqueta] RRF f,d | 1 | Rotación de un bit a la derecha de un contenido del registro f, pasando por el bit de acarreo C. Si d=1 el resultado se almacena en f, si d=0 el resultado se almacena en W. |
| SLEEP | [Etiqueta] SLEEP | 1 | Pone al circuito el modo Slip (bajo consumo) con parada de oscilador. Pone a 0 la bandera PD# (Power down) y la bandera TO# (Timer out) se pone a 1. Se puede salir de este estado por:<br>Activación de MCLR para provocar un Reset.<br>Desbordamiento del Watchdog si quedó operativo en modo reposo.<br>Generación de una interrupción que no sea TMR0 ya que ésta se desactiva con la instrucción SEP. |
| SUBLW | [Etiqueta] SUBLW k | 1 | Resta complemento a dos del contenido de la literal k el contenido del registro W, y almacena el resultado en W. |
| SUBWF | [Etiqueta] SUBWF f,d | 1 | Resta complemento a dos el contenido del registro f menos el contenido del registro W almacena el resultado en W si d=0 y en f si d=1. |
| SWAPF | [Etiqueta] SWAPF f,d | 1 | Si cuatro bits de más peso en el registro f se intercambian con los 4 bits de menos peso del mismo registro. Si d=0 el resultado se almacena en W, si d=1 el resultado se almacena en f. |
| XORLW | [Etiqueta] XORLW k | 1 | Realiza la función OR-Exclusiva entre el contenido del registro W y la constante k de 8 bits. El resultado se almacena en W. |
| XORWF | [Etiqueta] XORWF f,d | 1 | Realiza la función OR-Exclusiva entre el contenido del registro W y el contenido de registro f y almacena el resultado en f si d=0 y en W si f=0.. |

# APÉNDICE B

## PERÁMETROS CARCTERÍSTICOS DEL SENSOR

| CARACTERÍSTICAS ELECTRICAS | |
|---|---|
| Requerimientos de alimentación | **+12 y –12 VDC a 8 mA típico, 250 mV máximo de pico a pico, de rizo** |
| Rango de voltaje de entrada | +11 a +15 $V_{DC}$ , -11 a –15 $V_{DC}$ |
| Impedancia de salida | 270 Ω |
| Salida de inclinación | En modo simple y diferencial, la salida analógica es proporcional al ángulo de inclinación. |
| Rango de voltaje de salida | Aprox. +8 a –8 $V_{DC}$ en modo simple; Aprox. +16 a –16 $V_{DC}$ en modo diferencial. |
| Temperatura de salida | El voltaje analógico correspondiente al rango de -40°C a +100°C, ±0.75°C de tolerancia. |
| Conector de salida | Conector bendix (o militar). |

| CARACTERÍSTICAS FÍSICAS | |
|---|---|
| Tamaño | **15 x 15 x 10 cm (6” x 6” x 4” )** |
| Peso | 1.4 kg (3 lbs), modelos de aluminio |

# APÉNDICE C

## NOMENCLATURA ABREVIADA DE ESTACIONES

| ESTACIÓN | CLAVE |
|---|---|
| Tlamacas | PPM |
| Colibrí | PPC |
| Canario | PPP |
| Juncos | PPJ |
| Tetexcaloc | PPT |
| Cuervos | PPQ |
| Caló | IIB |
| Chipiquixtle | PPX |
| Altzomoni | IIA |
| Nexpayantla | PIN |
| Zorzal | PFM2 |
| Unión | PFM3 |
| Halcon | POH |

# APÉNDICE D

## CÓDIGO FUENTE DEL PROGRAMA

```
;*****************************************
;*                                       *
;*     Proyecto de tesis de Licenciatura     *
;*            Edgar  Mota  Pérez             *
;*                                       *
;*****************************************

       list      p=16f877A       ;directica de listado para definir el procesador
       #include  <p16f877A.inc>  ;archivo de reg. func. esp.

__CONFIG _CP_OFF & _WDT_OFF & _BODEN_OFF & _PWRTE_ON & _XT_OSC & _WRT_OFF & _LVP_OFF
& _CPD_OFF

       #include    <macros_1a.asm>

       CBLOCK 0x20
;registros para tabla
       ID_EST              ;para identificar estacion
       C4                  ;C4 para la tabla y para repetir el comando
                                 ;de desplazo
;registros para interrupción
       BT1                 ;base de timepo 1
       BT2                 ;base de timepo 2
       BT3                 ;base de timepo 3
       r_BT3               ;respaldo de BT3
       C1                  ;CONTADORES 1,2 Y 3 para la interrupción
       C2
       C3
;registros auxiliares
       ContReg             ;contador de mustras y almacenamiento
       var_canal
       Ch_Id_Est           ;almacena canal y estación en un byte
       cont_aux
       reg_ctrl_fjo
       mask

       ENDC

       CBLOCK 0x30
       bat_bajo, bat_alto, Ch0_Id_Est:4       ;registros para bateria
       temp_bajo, temp_alto, Ch1_Id_Est:4     ;registros para temperatura
       eje_x_bajo, eje_x_alto, Ch2_Id_Est:4   ;registros para eje x
       eje_y_bajo, eje_y_alto, Ch3_Id_Est:4   ;registros para eje y

       ENDC

w_temp       EQU    0x71                    ; variable used for context saving
status_temp  EQU    0x72                    ; variable used for context saving
pclath_temp  EQU    0x73                    ; variable used for context saving


;*****************************************************************

       ORG     0x000                   ; processor reset vector
       goto    main                    ; go to beginning of program

       ORG     0x004                   ; interrupt vector location
       goto   RSI
```

```
       include <lib_otros_1a.asm>
       include <lib_lcd6ba.asm>



#DEFINE      CAM_PAN      PORTB,1      ;RS y E están definidos dentro de las
                                       ;librerías de lcd en el puerto B
#DEFINE      BB_ADC       PORTC,4
#DEFINE      BA_ADC       PORTC,5      ;BB_ADC y BA_ADC son para el control del
#DEFINE      EST_ADC      PORTA,4      ;bus del ADC y EST_ADC es una bandera de
#DEFINE      TRANS_D      PORTC,6      ;estado
#DEFINE      RUN_HOLD     PORTC,3

main   banco1
       movlf  ADCON1,07h          ;I/O digitales
       movlf  TRISB,0x03          ;B2-B7 salidas /B0-B1 entradas
       movlf  TRISE,0x00          ;como salidas
       movlf  TRISA,0x17          ;A0-A2 entradas / rsto salidas
       movlf  TRISD,0xFF          ;el puerto es entrada

       movlf  TRISC,0xC7          ;C7,C6 y nibble bajo entradas / el resto salidas
                                  ;movlf TRISC,0xC0
       movlf  OPTION_REG,0x85     ;prescalador de 64
       banco0

       clrf   PORTA
       clrf   PORTB
       clrf   PORTC
       clrf   PORTD
       clrf   PORTE

       banco1                           ;config. de USART
       movlf  SPBRG,.207
       movlf  TXSTA,b'01100001'
       banco0

       movlf  RCSTA,B'11000000'
       movlf  TXREG,H'00'
       movf   RCREG,W
       movf   RCREG,W
       movf   RCREG,W
       call   LCD_INI

;va a interrumpir cada 16 ms, y a los 10 seg. empieza el proceso

       movlf  BT1,.63
       movlf  BT2,.10

       movf   PORTA,W
       andlw  0x07
       call   VALORES

       movwf  BT3
       movff  BT3,r_BT3
       movlf  TMR0,0x05
       movlf  INTCON,B'10110000'  ;habilita int. global, TMR0 y RB0

       clrf   C4

       escribe_lcd  h'00',MESINI

SIGUE
       movf   PORTC,W
```

```
       andlw  0x07
       movwf  ID_EST
       call   TABLA_MSG

       NOP

OTRAVEZ
       movlf  C4,.16
       preg

CAMBIO1
       movlw  0x18               ;si escribo 1C desplaza a la derecha
       call   ENV_CMD
       decfsz C4
       goto   CAMBIO1

       escribe_lcd  0x10,MENSAJE2
       prep_dat     bat_alto, bat_bajo, H'01', H'3E';39
       call   OPERACIONES

       escribe_lcd  0x50,MENSAJE3
       prep_datb    temp_alto, temp_bajo, H'01', H'3E';39
       call   OPERACIONES

       call   RET_2SEG
       call   RET_2SEG
       call   RET_2SEG
       call   RET_2SEG

       escribe_lcd  0x10,MENSAJE4
       prep_dat     eje_x_alto, eje_x_bajo, H'01', H'3E';F4
       call   OPERACIONES

       escribe_lcd  0x50,MENSAJE5
       prep_datb    eje_y_alto, eje_y_bajo, H'01', H'3E';F4
       call   OPERACIONES

       call   RET_2SEG
       call   RET_2SEG
       call   RET_2SEG
       call   RET_2SEG

CAMBIO2
       movlw  0x1C               ;si escribo 18 desplaza a la izquierda
       call   ENV_CMD
       decfsz C4
       goto   CAMBIO2

       goto   OTRAVEZ

;iiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiiii
;AQUI TERMINA PROGRAMA PRINCIPAL Y COMIENZA LA INTERRUPCIÓN

RSI    movwf   w_temp
       movf   STATUS,W
       movwf  status_temp
       movf   PCLATH,W
       movwf  pclath_temp
       banco0                    ;Nos aseguramos que nos encontramos en el banco 0

       btfsc  INTCON,INTF        ;preguntas para saber quién interrumpió
       goto   INT_RB0
       btfss  INTCON,T0IF
```

```
       goto   SALE_INT

INT_TMR0
       bcf    INTCON,T0IF
       movlw  .6
       subwf  TMR0,F
       decfsz BT1
       goto   SALE_INT
       movlf  BT1,.63
       decfsz BT2
       goto   SALE_INT
       movlf  BT2,.10
       toggle PORTA,3
       decfsz BT3
       goto   SALE_INT
       movff  r_BT3,BT3
       goto   $+2

;inicia proceso propiamente dicho

INT_RB0
       bcf    INTCON,INTF
       movlf  FSR,0x30
       movlf  ContReg,0x00
       movlf  cont_aux,0x02
       movlf  mask,H'3F'
       clrf   PORTE
       call   RET16000
       call   RET16000
       bsf    RUN_HOLD
       bcf    RUN_HOLD

LAZO_INT
       toggle PORTA,5
       swapf  ID_EST,W
       andlw  0xF0
       iorwf  ContReg,W
       movwf  Ch_Id_Est

       call   RET16000
       call   RET16000
       call   RET16000
       call   RET16000

       btfsc  EST_ADC
       goto   $-1

UV_MAS
       bcf    BB_ADC              ;Partes bajas
       nop
       movff  PORTD,INDF
       bsf    BB_ADC
       incf   FSR,F

       bcf    BA_ADC
       nop
       movf   PORTD,W
       andwf  mask,W
       bsf    BA_ADC
       movwf  INDF

       incf   FSR,F
       movff  Ch_Id_Est,INDF
```

```
       incf   FSR,F
       decfsz cont_aux
       goto   UV_MAS

       incf   ContReg
       movlw  0x04
       xorwf  ContReg,W
       btfsc  STATUS,Z
       goto   TRANSM

       movlw  0x01
       addwf  PORTE,F              ;aqui cambio de canal
       movlf  cont_aux,H'02'
       call   RET16000
       call   RET16000
       bsf    RUN_HOLD
       bcf    RUN_HOLD
       nop
       nop
       nop
       nop
       goto   LAZO_INT

TRANSM
       movlf  FSR,0x30
       movlf  cont_aux,0x04
       movlf  reg_ctrl_fjo,D'6'   ;para mandar toda la información

MANDA_DTO
                                  ;bcf   PIR1,TXIF
       movf   INDF,W
       movwf  TXREG
       banco1
       btfss  TXSTA,TRMT
       goto   $-1
       banco0
       incf   FSR,F
       decfsz reg_ctrl_fjo
       goto   MANDA_DTO

       movlf  reg_ctrl_fjo,0x06

       call   RET16000
       call   RET16000
       call   RET16000
       decfsz cont_aux
       goto   MANDA_DTO

SALE_INT
       movf   pclath_temp,W
       movwf  PCLATH
       movf   status_temp,W
       movwf  STATUS
       swapf  w_temp,F
       swapf  w_temp,W
       retfie

       END



;***** INICIALIZA EL LCD *********
```

```
#DEFINE         RS_LCD    PORTB,2
#DEFINE         E_LCD     PORTB,3

       CBLOCK
              C1lcd, C2lcd, C3lcd, C4lcd, P_ALTA, P_BAJA
              temp_lcd1, temp_lcd2
       ENDC

escribe_lcd  macro  direccion,MENSAJE

              movlw  HIGH MENSAJE
              movwf  P_ALTA
              movlw  LOW   MENSAJE
              movwf  P_BAJA
              movlw  direccion
              call   ESC_MSG

              endm

;******* PARA MANDAR DISTINTO MENSAJE *******

TABLA_MSG     clrf   PCLATH
              addwf  PCL,f
              goto   MSG_I
              goto   MSG_II
              goto   MSG_III
              goto   MSG_IV
              nop                          ;Por precausión si es que solicitamos un
              nop                          ;mensaje que todavia no esta dado de alta
              nop
              nop
              return

LCD_INI
              call   RET16000

              movlw  0x30
              call   ENV_CMD
              call   RET16000

              movlw  0x30
              call   ENV_CMD

              movlw  0x28
              call   ENV_CMD

              movlw  0x0C
              call   ENV_CMD
              call   RET4200

              movlw  0x01
              call   ENV_CMD
              call   RET4200

              movlw  0x06
              call   ENV_CMD
              call   RET4200
              return



;++++++ ENVIA COMANDO Y DATO ++++++
```

```
ENV_DAT
            bsf    RS_LCD
            goto   ENTRA

ENV_CMD
            bcf    RS_LCD
ENTRA
            bsf    E_LCD
            movwf  temp_lcd1
            movf   PORTB,W
            andlw  h'0F'
            movwf  temp_lcd2

            movf   temp_lcd1,W
            andlw  h'F0'
            iorwf  temp_lcd2,W
            movwf  PORTB
            nop
            nop
            nop
            bcf    E_LCD
            nop
            nop
            nop
            nop
            nop
            swapf  temp_lcd1,W
            bsf    E_LCD
            andlw  h'F0'
            iorwf  temp_lcd2,W
            movwf  PORTB
            nop
            nop
            nop
            bcf    E_LCD
            call   RET120
            return


;++++ RUTINAS DE RETARDO +++++

RET120                    ;(aprox 120us)
            movlw  .38
            movwf  C1lcd
            nop
CIC1        decfsz C1lcd,F
            goto   CIC1
            nop
            return


RET4200                   ;(aprox 4.13ms)
            movlw  .33
            movwf  C2lcd
CIC2        movlw  .38
            movwf  C1lcd
            nop
CIC11       decfsz C1lcd,F
            goto   CIC11
            nop
            nop
```

```
            nop
            nop
            nop
            decfsz C2lcd,F
            goto   CIC12
            nop
            nop
            return


RET16000                ;(aprox 16.55ms)
            movlw  .4
            movwf  C3lcd
CIC3        movlw  .33
            movwf  C2lcd
CIC22       movlw  .38
            movwf  C1lcd
            nop
CIC12       decfsz C1lcd,F
            goto   CIC12
            nop
            nop
            nop
            nop
            nop
            decfsz C2lcd,F
            goto   CIC22
            nop
            nop
            decfsz C3lcd,F
            goto   CIC3
            return

RET_2SEG                ;(aprox. 2 seg)
            movlw  .120
            movwf  C4lcd
CIC4        movlw  .4
            movwf  C3lcd
CIC33       movlw  .33
            movwf  C2lcd
CIC23       movlw  .38
            movwf  C1lcd
            nop
CIC13       decfsz C1lcd,F
            goto   CIC13
            nop
            nop
            nop
            nop
            nop
            decfsz C2lcd,F
            goto   CIC23
            nop
            nop
            nop
            nop
            decfsz C3lcd,F
            goto   CIC33
            nop
            nop
            decfsz C4lcd,F
            goto   CIC4
            return
```

```
MSG_I        movlw  high MSG_CAN
             movwf  P_ALTA
             movlw  low MSG_CAN
             movwf  P_BAJA
             movlw  0x40
             call   ESC_MSG
             return

MSG_II       movlw  high MSG_CUE
             movwf  P_ALTA
             movlw  low MSG_CUE
             movwf  P_BAJA
             movlw  0x40
             call   ESC_MSG
             return

MSG_III      movlw  high MSG_CHIP
             movwf  P_ALTA
             movlw  low MSG_CHIP
             movwf  P_BAJA
             movlw  0x40
             call   ESC_MSG
             return

MSG_IV       movlw  high MSG_NEX
             movwf  P_ALTA
             movlw  low MSG_NEX
             movwf  P_BAJA
             movlw  0x40
             call   ESC_MSG
             return

;******* RUTINA PARA ESCRIBIR MENSAJE *******

ESC_MSG      addlw  0x80
             call   ENV_CMD
ESCRIBE      call   MENSAJE
             addlw  0x01
             btfsc  STATUS,Z
             return
             addlw  0xFF
             call   ENV_DAT
             incfsz P_BAJA
             goto   ESCRIBE
             incf   P_ALTA
             goto   ESCRIBE

MENSAJE      movf   P_ALTA,W
             movwf  PCLATH
             movf   P_BAJA,W
             movwf  PCL
                    ;Los caracteres de los mensajes terminan con retlw, y
                    ;dan por terminada la subrutina
             return


;++++ TABLAS PARA MENSAJES +++++

MESINI       dt "  * CENAPRED *  ",0xFF
```

```
MSG_CAN      dt "  EST  CANARIO",0xFF
MSG_CUE      dt "  EST  CUERVOS",0xFF
MSG_CHIP     dt "EST CHIPIQUIXTLE",0xFF
MSG_NEX      dt "EST  NEXPAYANTLA",0xFF

MENSAJE2
       dt "BAT            V",0xFF

MENSAJE3
       dt "TEMP           V",0xFF

MENSAJE4
       dt "EJE X          V",0xFF

MENSAJE5
       dt "EJE Y          V",0xFF
```

# APÉNDICE E

## HOJAS DE ESPECIFICACIONES DE LOS COMPONENETES

1N4001-1N4007

FAIRCHILD
SEMICONDUCTOR®

## 1N4001 - 1N4007

**Features**

- Low forward voltage drop.
- High surge current capability.



DO-41
COLOR BAND DENOTES CATHODE

### General Purpose Rectifiers

**Absolute Maximum Ratings*** $T_A$ = 25°C unless otherwise noted

| Symbol | Parameter | Value | | | | | | | Units |
|---|---|---|---|---|---|---|---|---|---|
| | | 4001 | 4002 | 4003 | 4004 | 4005 | 4006 | 4007 | |
| $V_{RRM}$ | Peak Repetitive Reverse Voltage | 50 | 100 | 200 | 400 | 600 | 800 | 1000 | V |
| $I_{F(AV)}$ | Average Rectified Forward Current, .375 " lead length @ $T_A$ = 75°C | 1.0 | | | | | | | A |
| $I_{FSM}$ | Non-repetitive Peak Forward Surge Current 8.3 ms Single Half-Sine-Wave | 30 | | | | | | | A |
| $T_{stg}$ | Storage Temperature Range | -55 to +175 | | | | | | | °C |
| $T_J$ | Operating Junction Temperature | -55 to +175 | | | | | | | °C |

*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

**Thermal Characteristics**

| Symbol | Parameter | Value | Units |
|---|---|---|---|
| $P_D$ | Power Dissipation | 3.0 | W |
| $R_{\theta JA}$ | Thermal Resistance, Junction to Ambient | 50 | °C/W |

**Electrical Characteristics** $T_A$ = 25°C unless otherwise noted

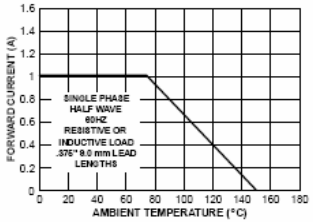
| Symbol | Parameter | Device | | | | | | | Units |
|---|---|---|---|---|---|---|---|---|---|
| | | 4001 | 4002 | 4003 | 4004 | 4005 | 4006 | 4007 | |
| $V_F$ | Forward Voltage @ 1.0 A | 1.1 | | | | | | | V |
| $I_{rr}$ | Maximum Full Load Reverse Current, Full Cycle $T_A$ = 75°C | 30 | | | | | | | µA |
| $I_R$ | Reverse Current @ rated $V_R$ $T_A$ = 25°C<br>$T_A$ = 100°C | 5.0<br>500 | | | | | | | µA<br>µA |
| $C_T$ | Total Capacitance $V_R$ = 4.0 V, f = 1.0 MHz | 15 | | | | | | | pF |

©2003 Fairchild Semiconductor Corporation

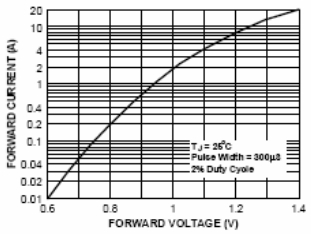
## General Purpose Rectifiers
(continued)

### Typical Characteristics

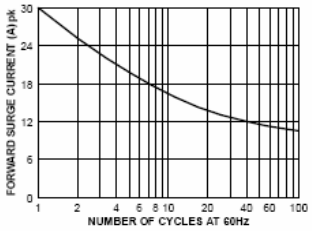
Forward Current Derating Curve



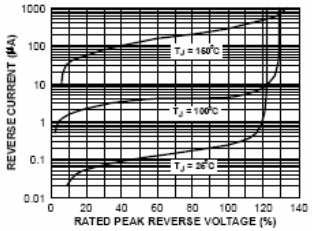

Forward Characteristics




Non-Repetitive Surge Current




Reverse Characteristics




©2003 Fairchild Semiconductor Corporation




FAIRCHILD SEMICONDUCTOR®

# 1N/FDLL 914/A/B / 916/A/B / 4148 / 4448



DO-35



LL-34

THE PLACEMENT OF THE EXPANSION GAP HAS NO RELATIONSHIP TO THE LOCATION OF THE CATHODE TERMINAL

COLOR BAND MARKING

| DEVICE | 1ST BAND | 2ND BAND |
|---|---|---|
| FDLL914 | BLACK | BROWN |
| FDLL914A | BLACK | GRAY |
| FDLL914B | BROWN | BLACK |
| FDLL916 | BLACK | RED |
| FDLL916A | BLACK | WHITE |
| FDLL916B | BROWN | BROWN |
| FDLL4148 | BLACK | BROWN |
| FDLL4448 | BROWN | BLACK |

## Small Signal Diode

### Absolute Maximum Ratings*

$T_A$ = 25°C unless otherwise noted

| Symbol | Parameter | Value | Units |
|---|---|---|---|
| $V_{RRM}$ | Maximum Repetitive Reverse Voltage | 100 | V |
| $I_{F(AV)}$ | Average Rectified Forward Current | 200 | mA |
| $I_{FSM}$ | Non-repetitive Peak Forward Surge Current<br>Pulse Width = 1.0 second<br>Pulse Width = 1.0 microsecond | <br>1.0<br>4.0 | <br>A<br>A |
| $T_{stg}$ | Storage Temperature Range | -65 to +200 | °C |
| $T_J$ | Operating Junction Temperature | 175 | °C |

*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

NOTES:
1) These ratings are based on a maximum junction temperature of 200 degrees C.
2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

### Thermal Characteristics

| Symbol | Characteristic | Max | Units |
|---|---|---|---|
| | | 1N/FDLL 914/A/B / 4148 / 4448 | |
| $P_D$ | Power Dissipation | 500 | mW |
| $R_{\theta JA}$ | Thermal Resistance, Junction to Ambient | 300 | °C/W |

©2002 Fairchild Semiconductor Corporation

## Electrical Characteristics

$T_A$ = 25°C unless otherwise noted

| Symbol | Parameter | | Test Conditions | Min | Max | Units |
|---|---|---|---|---|---|---|
| $V_R$ | Breakdown Voltage | | $I_R$ = 100 µA | 100 | | V |
| | | | $I_R$ = 5.0 µA | 75 | | V |
| $V_F$ | Forward Voltage | 1N914B/4448 | $I_F$ = 5.0 mA | 620 | 720 | mV |
| | | 1N916B | $I_F$ = 5.0 mA | 630 | 730 | mV |
| | | 1N914/916/4148 | $I_F$ = 10 mA | | 1.0 | V |
| | | 1N914A/916A | $I_F$ = 20 mA | | 1.0 | V |
| | | 1N916B | $I_F$ = 20 mA | | 1.0 | V |
| | | 1N914B/4448 | $I_F$ = 100 mA | | 1.0 | V |
| $I_R$ | Reverse Current | | $V_R$ = 20 V | | 25 | nA |
| | | | $V_R$ = 20 V, $T_A$ = 150°C | | 50 | µA |
| | | | $V_R$ = 75 V | | 5.0 | µA |
| $C_T$ | Total Capacitance | | | | | |
| | | 1N916A/B/4448 | $V_R$ = 0, f = 1.0 MHz | | 2.0 | pF |
| | | 1N914A/B/4148 | $V_R$ = 0, f = 1.0 MHz | | 4.0 | pF |
| $t_{rr}$ | Reverse Recovery Time | | $I_F$ = 10 mA, $V_R$ = 6.0 V (60mA), $I_{rr}$ = 1.0 mA, $R_L$ = 100Ω | | 4.0 | ns |

## Typical Characteristics

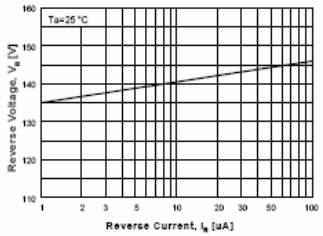



Figure 1. Reverse Voltage vs Reverse Current
BV - 1.0 to 100 uA

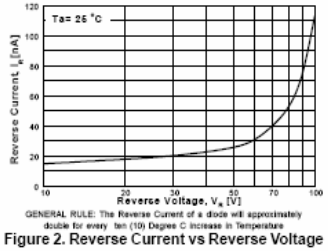



Figure 2. Reverse Current vs Reverse Voltage
IR - 10 to 100 V

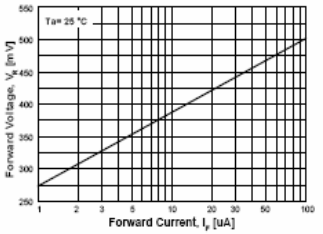



Figure 3. Forward Voltage vs Forward Current
VF - 1 to 100 uA

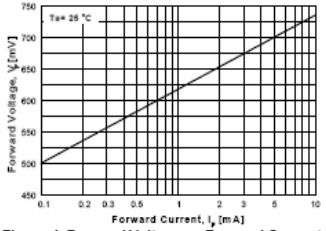



Figure 4. Forward Voltage vs Forward Current
VF - 0.1 to 10 mA





## Typical Characteristics (continued)

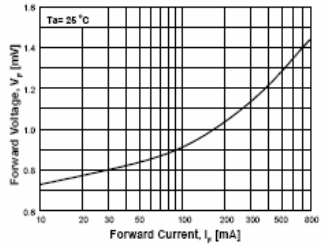



Figure 5. Forward Voltage vs Forward Current
VF - 10 to 800 mA

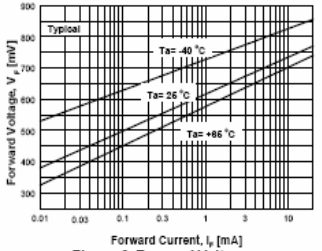



Figure 6. Forward Voltage
vs Ambient Temperature
VF - 0.01 - 20 mA (-40 to +65 Deg C)

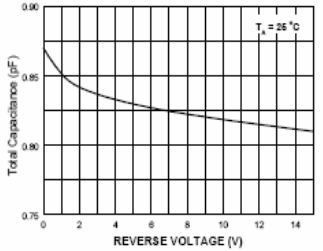



Figure 7. Total Capacitance

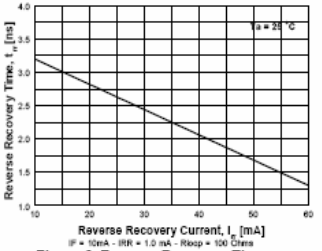



Figure 8. Reverse Recovery Time vs
Reverse Recovery Current

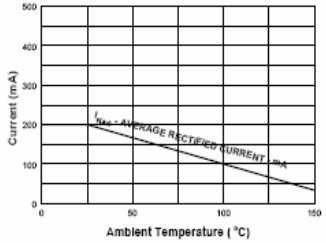



Figure 9. Average Rectified Current ($I_{F(AV)}$)
versus Ambient Temperature ($T_A$)

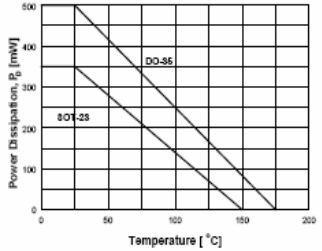
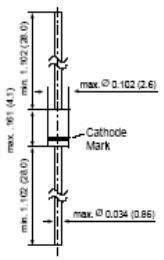



Figure 10. Power Derating Curve

# 1N4728 THRU 1N4764

## ZENER DIODES

DO-41 Glass




*Dimensions in inches and (millimeters)*

### FEATURES

- Silicon Planar Power Zener Diodes
- For use in stabilizing and clipping circuits with high power rating.
- Standard Zener voltage tolerance is ±10%. Add suffix "A" for ±5% tolerance. Other Zener voltages and tolerances are available upon request.
- These diodes are also available in the MELF case with type designation ZM4728 thru ZM4764

### MECHANICAL DATA

**Case:** DO-41 Glass Case
**Weight:** approx. 0.35 g

### MAXIMUM RATINGS

Ratings at 25°C ambient temperature unless otherwise specified.

| | SYMBOL | VALUE | UNIT |
|---|---|---|---|
| Zener Current (see Table "Characteristics") | | | |
| Power Dissipation at $T_{amb}$ = 25°C | $P_{tot}$ | 1.0(1) | Watts |
| Junction Temperature | $T_j$ | 175 | °C |
| Storage Temperature Range | $T_S$ | – 65 to +175 | °C |

**Characteristics at Tamb = 25 °C**

| | SYMBOL | MIN. | TYP. | MAX. | UNIT |
|---|---|---|---|---|---|
| Thermal Resistance Junction to Ambient Air | $R_{\Theta JA}$ | – | – | 170(1) | °C/W |
| Forward Voltage at $I_F$ = 200 mA | $V_F$ | – | – | 1.2 | Volts |

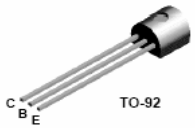
NOTES:
(1) Valid provided that electrodes at a distance of 10mm from case are kept at ambient temperature

GENERAL SEMICONDUCTOR®

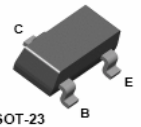
FAIRCHILD SEMICONDUCTOR™

2N3906 / MMBT3906 / PZT3906

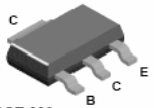
**2N3906** **MMBT3906** **PZT3906**




TO-92




SOT-23
Mark: 2A




SOT-223

## PNP General Purpose Amplifier

This device is designed for general purpose amplifier and switching applications at collector currents of 10 µA to 100 mA.

### Absolute Maximum Ratings*

$T_A$ = 25°C unless otherwise noted

| Symbol | Parameter | Value | Units |
|---|---|---|---|
| $V_{CEO}$ | Collector-Emitter Voltage | 40 | V |
| $V_{CBO}$ | Collector-Base Voltage | 40 | V |
| $V_{EBO}$ | Emitter-Base Voltage | 5.0 | V |
| $I_C$ | Collector Current - Continuous | 200 | mA |
| $T_J$, $T_{stg}$ | Operating and Storage Junction Temperature Range | -55 to +150 | °C |

*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

NOTES:
1) These ratings are based on a maximum junction temperature of 150 degrees C.
2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.
3) All voltages (V) and currents (A) are negative polarity for PNP transistors.

### Thermal Characteristics

$T_A$ = 25°C unless otherwise noted

| Symbol | Characteristic | Max | | | Units |
|---|---|---|---|---|---|
| | | 2N3906 | *MMBT3906 | **PZT3906 | |
| $P_D$ | Total Device Dissipation<br>Derate above 25°C | 625<br>5.0 | 350<br>2.8 | 1,000<br>8.0 | mW<br>mW/°C |
| $R_{\theta JC}$ | Thermal Resistance, Junction to Case | 83.3 | | | °C/W |
| $R_{\theta JA}$ | Thermal Resistance, Junction to Ambient | 200 | 357 | 125 | °C/W |

*Device mounted on FR-4 PCB 1.6" X 1.6" X 0.06."
**Device mounted on FR-4 PCB 36 mm X 18 mm X 1.5 mm; mounting pad for the collector lead min. 6 $cm^2$.

© 2001 Fairchild Semiconductor Corporation

## PNP General Purpose Amplifier
(continued)

2N3906 / MMBT3906 / PZT3906

### Electrical Characteristics $T_A$ = 25°C unless otherwise noted

| Symbol | Parameter | Test Conditions | Min | Max | Units |
|---|---|---|---|---|---|
| **OFF CHARACTERISTICS** | | | | | |
| $V_{(BR)CEO}$ | Collector-Emitter Breakdown Voltage* | $I_C$ = 1.0 mA, $I_B$ = 0 | 40 | | V |
| $V_{(BR)CBO}$ | Collector-Base Breakdown Voltage | $I_C$ = 10 µA, $I_E$ = 0 | 40 | | V |
| $V_{(BR)EBO}$ | Emitter-Base Breakdown Voltage | $I_E$ = 10 µA, $I_C$ = 0 | 5.0 | | V |
| $I_{BL}$ | Base Cutoff Current | $V_{CE}$ = 30 V, $V_{BE}$ = 3.0 V | | 50 | nA |
| $I_{CEX}$ | Collector Cutoff Current | $V_{CE}$ = 30 V, $V_{BE}$ = 3.0 V | | 50 | nA |
| **ON CHARACTERISTICS** | | | | | |
| $h_{FE}$ | DC Current Gain * | $I_C$ = 0.1 mA, $V_{CE}$ = 1.0 V<br>$I_C$ = 1.0 mA, $V_{CE}$ = 1.0 V<br>$I_C$ = 10 mA, $V_{CE}$ = 1.0 V<br>$I_C$ = 50 mA, $V_{CE}$ = 1.0 V<br>$I_C$ = 100 mA, $V_{CE}$ = 1.0 V | 60<br>80<br>100<br>60<br>30 | <br><br>300<br><br> | |
| $V_{CE(sat)}$ | Collector-Emitter Saturation Voltage | $I_C$ = 10 mA, $I_B$ = 1.0 mA<br>$I_C$ = 50 mA, $I_B$ = 5.0 mA | | 0.25<br>0.4 | V<br>V |
| $V_{BE(sat)}$ | Base-Emitter Saturation Voltage | $I_C$ = 10 mA, $I_B$ = 1.0 mA<br>$I_C$ = 50 mA, $I_B$ = 5.0 mA | 0.65 | 0.85<br>0.95 | V<br>V |
| **SMALL SIGNAL CHARACTERISTICS** | | | | | |
| $f_T$ | Current Gain - Bandwidth Product | $I_C$ = 10 mA, $V_{CE}$ = 20 V, f = 100 MHz | 250 | | MHz |
| $C_{obo}$ | Output Capacitance | $V_{CB}$ = 5.0 V, $I_E$ = 0, f = 100 kHz | | 4.5 | pF |
| $C_{ibo}$ | Input Capacitance | $V_{EB}$ = 0.5 V, $I_C$ = 0, f = 100 kHz | | 10.0 | pF |
| NF | Noise Figure | $I_C$ = 100 µA, $V_{CE}$ = 5.0 V, $R_S$ =1.0kΩ, f=10 Hz to 15.7 kHz | | 4.0 | dB |
| **SWITCHING CHARACTERISTICS** | | | | | |
| $t_d$ | Delay Time | $V_{CC}$ = 3.0 V, $V_{BE}$ = 0.5 V, | | 35 | ns |
| $t_r$ | Rise Time | $I_C$ = 10 mA, $I_{B1}$ = 1.0 mA | | 35 | ns |
| $t_s$ | Storage Time | $V_{CC}$ = 3.0 V, $I_C$ = 10mA | | 225 | ns |
| $t_f$ | Fall Time | $I_{B1}$ = $I_{B2}$ = 1.0 mA | | 75 | ns |

*Pulse Test: Pulse Width ≤ 300 µs, Duty Cycle ≤ 2.0%

NOTE: All voltages (V) and currents (A) are negative polarity for PNP transistors.

### Spice Model

PNP (Is=1.41f Xti=3 Eg=1.11 Vaf=18.7 Bf=180.7 Ne=1.5 Ise=0 Ikf=80m Xtb=1.5 Br=4.977 Nc=2 Isc=0 Ikr=0 Rc=2.5 Cjc=9.728p Mjc=.5776 Vjc=.75 Fc=.5 Cje=8.063p Mje=.3677 Vje=.75 Tr=33.42n Tf=179.3p Itf=.4 Vtf=4 Xtf=6 Rb=10)

intersil

# ICL7109

## 12-Bit, Microprocessor-Compatible A/D Converter

August 1997

### Features

- 12-Bit Binary (Plus Polarity and Over-Range) Dual Slope Integrating Analog-to-Digital Converter
- Byte-Organized, TTL Compatible Three-State Outputs and UART Handshake Mode for Simple Parallel or Serial Interfacing to Microprocessor Systems
- RUN/HOLD Input and STATUS Output Can Be Used to Monitor and Control Conversion Timing
- True Differential Input and Differential Reference
- Low Noise (Typ) . . . . . 15µVP-P
- Input Current (Typ). . . . . 1pA
- Operates At Up to 30 Conversions/s
- On-Chip Oscillator Operates with Inexpensive 3.58MHz TV Crystal Giving 7.5 Conversions/s for 60Hz Rejection. May Also Be Used with An RC Network Oscillator for Other Clock Frequencies

### Ordering Information

| PART NUMBER | TEMP. RANGE (°C) | PACKAGE | PKG. NO. |
|---|---|---|---|
| ICL7109MDL | -55 to 125 | 40 Ld SBDIP | D40.6 |
| ICL7109IDL | -25 to 85 | 40 Ld SBDIP | D40.6 |
| ICL7109IJL | -25 to 85 | 40 Ld CERDIP | F40.6 |
| ICL7109CPL | 0 to 70 | 40 Ld PDIP | E40.6 |
| ICL7109MDL/883B | -55 to 125 | 40 Ld SBDIP | D40.6 |
| ICL7109IPL | -25 to 85 | 40 Ld PDIP | E40.6 |

### Description

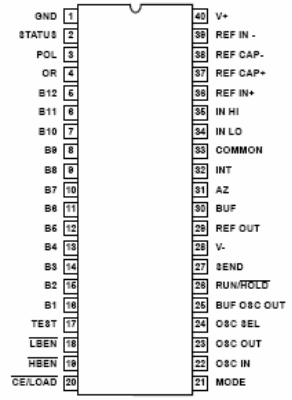
The ICL7109 is a high performance, CMOS, low power integrating A/D converter designed to easily interface with microprocessors.

The output data (12 bits, polarity and over-range) may be directly accessed under control of two byte enable inputs and a chip select input for a single parallel bus interface. A UART handshake mode is provided to allow the ICL7109 to work with industry-standard UARTs in providing serial data transmission. The RUN/HOLD input and STATUS output allow monitoring and control of conversion timing.

The ICL7109 provides the user with the high accuracy, low noise, low drift versatility and economy of the dual-slope integrating A/D converter. Features like true differential input and reference, drift of less than 1µV/°C, maximum input bias current of 10pA, and typical power consumption of 20mW make the ICL7109 an attractive per-channel alternative to analog multiplexing for many data acquisition applications.

### Pinout

ICL7109
(CERDIP, PDIP, SBDIP)
TOP VIEW




CAUTION: These devices are sensitive to electrostatic discharge; follow proper IC Handling Procedures.
1-888-INTERSIL or 321-724-7143 | Copyright © Intersil Corporation 1999

File Number 3092.1

## Absolute Maximum Ratings

Positive Supply Voltage (GND to V+) ..... +6.0V
Negative Supply Voltage (GND to V-) ..... -9V
Analog Input Voltage (Either Input) (Note 1) ..... V+ to V-
Reference Input Voltage (Either Input) (Note 1) ..... V+ to V-
Digital Input Voltage ..... (V+) +0.3V
Pins 2-27 (Note 2) ..... GND -0.3V

## Thermal Information

| Thermal Resistance (Typical, Note 1) | $\theta_{JA}$ ($^0$C/W) | $\theta_{JC}$ ($^0$C/W) |
|---|---|---|
| SBDIP Package | 60 | 20 |
| CERDIP Package | 55 | 18 |
| PDIP Package | 50 | N/A |

Maximum Junction Temperature (PDIP Package) ..... 150$^0$C
Maximum Junction Temperature (CERDIP Package) ..... 175$^0$C
Maximum Storage Temperature Range ..... -65$^0$C to 150$^0$C
Maximum Lead Temperature (Soldering 10s Max) ..... 300$^0$C

## Operating Conditions

Temperature Range
M Suffix ..... -55$^0$C to 125$^0$C
I Suffix ..... -25$^0$C to 85$^0$C
C Suffix ..... 0$^0$C to 75$^0$C

*CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.*

NOTE:
1. $\theta_{JA}$ is measured with the component mounted on an evaluation PC board in free air.

## Analog Electrical Specifications

$V+ = +5V, V- = -5V, GND = 0V, T_A = 25^0C, f_{CLK} = 3.58MHz$, Unless Otherwise Specified

| PARAMETER | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|---|---|---|---|---|---|
| **SYSTEM PERFORMANCE** | | | | | |
| Oscillator Output Current | | | | | |
| High, $O_{OH}$ | $V_{OUT} = 2.5V$ | - | 1 | - | mA |
| Low, $O_{OL}$ | $V_{OUT} = 2.5V$ | - | 1.5 | - | mA |
| Buffered Oscillator Output Current | | | | | |
| High, $BO_{OH}$ | $V_{OUT} = 2.5V$ | - | 2 | - | mA |
| Low, $BO_{OL}$ | $V_{OUT} = 2.5V$ | - | 5 | - | mA |
| Zero Input Reading | $V_{IN} = 0.0000V, V_{REF} = 204.8mV$ | -0000 | ±0000 | +0000 | Counts |
| Ratiometric Error | $V_{IN} = V_{REF}, V_{REF} = 204.8mV$ (Note 7) | -3 | - | 0 | Counts |
| Non-Linearity | Full Scale = 409.6mV to 2.048mV Maximum Deviation from Best Straight Line Fit, Over Full Operating Temperature Range (Notes 4 and 6) | -1 | ±0.2 | +1 | Counts |
| Rollover Error | Full Scale = 409.6mV to 2.048V Difference in Reading for Equal Positive and Negative Inputs Near Full Scale (Notes 5 and 6), $R_1 = 0\Omega$ | -1 | ±0.2 | +1 | Counts |
| Linearity | Full-Scale = 200mV or Full Scale = 2V Maximum Deviation from Best Straight Line Fit (Note 4) | - | ±0.2 | ±1 | Counts |
| Common Mode Rejection Ratio, CMRR | $V_{CM} = ±1V, V_{IN} = 0V$, Full Scale = 409.6mV | - | 50 | - | µV/V |
| Input Common Mode Range, VCMR | Input HI, Input LO, Common (Note 4) | (V-) +2.0 | - | (V+) -2.0 | V |
| Noise, eN | $V_{IN} = 0V$, Full-Scale = 409.6mV (Peak-to-Peak Value Not Exceeded 95% of Time) | - | 15 | - | µV |
| Leakage Current Input, $I_{ILK}$ | $V_{IN} = 0V$, All Devices at 25$^0$C (Note 4) | - | 1 | 10 | pA |
| ICL7109CPL | 0$^0$C to 70$^0$C (Note 4) | - | 20 | 100 | pA |
| ICL7109IDL | -25$^0$C to 85$^0$C (Note 4) | - | 100 | 250 | pA |
| ICL7109MDL | -55$^0$C to 125$^0$C | - | 2 | 100 | nA |
| Zero Reading Drift | $V_{IN} = 0V, R_1 - 0\Omega$ (Note 4) | - | 0.2 | 1 | µV/$^0$C |



National Semiconductor

March 2000

# LM129/LM329
# Precision Reference

## General Description

The LM129 and LM329 family are precision multi-current temperature-compensated 6.9V zener references with dynamic impedances a factor of 10 to 100 less than discrete diodes. Constructed in a single silicon chip, the LM129 uses active circuitry to buffer the internal zener allowing the device to operate over a 0.5 mA to 15 mA range with virtually no change in performance. The LM129 and LM329 are available with selected temperature coefficients of 0.001, 0.002, 0.005 and 0.01%/°C. These references also have excellent long term stability and low noise.

A new subsurface breakdown zener used in the LM129 gives lower noise and better long-term stability than conventional IC zeners. Further the zener and temperature compensating transistor are made by a planar process so they are immune to problems that plague ordinary zeners. For example, there is virtually no voltage shift in zener voltage due to temperature cycling and the device is insensitive to stress on the leads.

The LM129 can be used in place of conventional zeners with improved performance. The low dynamic impedance simplifies biasing and the wide operating current allows the replacement of many zener types.

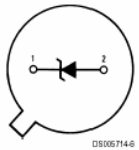
The LM129 is packaged in a 2-lead TO-46 package and is rated for operation over a −55°C to +125°C temperature range. The LM329 for operation over 0°C to 70°C is available in both a hermetic TO-46 package and a TO-92 epoxy package.

## Features

- 0.6 mA to 15 mA operating current
- 0.6Ω dynamic impedance at any current
- Available with temperature coefficients of 0.001%/°C
- 7µV wideband noise
- 5% initial tolerance
- 0.002% long term stability
- Low cost
- Subsurface zener

## Connection Diagrams

Metal Can Package (T0–46)

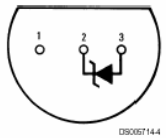



DS005714-6

Pin 2 is electrically connected to case

Bottom View
Order Number LM129AH, LM129AH/883, LM129BH, LM129BH/883, LM129CH, LM329AH, LM329BH, LM329CH or LM329DH
See NS Package H02A

Plastic Package (TO-92)



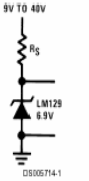

DS005714-4

Bottom View
Order Number LM329BZ, LM329CZ or LM329DZ
See NS Package Z03A

© 2000 National Semiconductor Corporation 

## Typical Applications

Simple Reference






## Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications. (Note 3)

| | |
|---|---|
| Reverse Breakdown Current | 30 mA |
| Forward Current | 2 mA |
| Operating Temperature Range | |
| LM129 | −55˚C to +125˚C |
| LM329 | 0˚C to +70˚C |
| Storage Temperature Range | −55˚C to +150˚C |
| Soldering Information | |
| TO-92 package: 10 sec. | 260˚C |
| TO-46 package: 10 sec. | 300˚C |

## Electrical Characteristics (Note 2)

| Parameter | Conditions | LM129A, B, C | | | LM329A, B, C, D | | | Units |
|---|---|---|---|---|---|---|---|---|
| | | Min | Typ | Max | Min | Typ | Max | |
| Reverse Breakdown Voltage | $T_A$ = 25˚C, 0.6 mA ≤ $I_R$ ≤ 15 mA | 6.7 | 6.9 | 7.2 | 6.6 | 6.9 | 7.25 | V |
| Reverse Breakdown Change with Current (Note 4) | $T_A$ = 25˚C, 0.6 mA ≤ $I_R$ ≤ 15 mA | | 9 | 14 | | 9 | 20 | mV |
| Reverse Dynamic Impedance (Note 4) | $T_A$ = 25˚C, $I_R$ = 1 mA | | 0.6 | 1 | | 0.8 | 2 | Ω |
| RMS Noise | $T_A$ = 25˚C, 10 Hz ≤ F ≤ 10 kHz | | 7 | 20 | | 7 | 100 | µV |
| Long Term Stability (1000 hours) | $T_A$ = 45˚C ± 0.1˚C, $I_R$ = 1 mA ± 0.3% | | 20 | | | 20 | | ppm |
| Temperature Coefficient | $I_R$ = 1 mA | | | | | | | |
| LM129A, LM329A | | | 6 | 10 | | 6 | 10 | ppm/˚C |
| LM129B, LM329B | | | 15 | 20 | | 15 | 20 | ppm/˚C |
| LM129C, LM329C | | | 30 | 50 | | 30 | 50 | ppm/˚C |
| LM329D | | | | | | 50 | 100 | ppm/˚C |
| Change In Reverse Breakdown Temperature Coefficient | 1 mA ≤ $I_R$ ≤ 15 mA | | 1 | | | 1 | | ppm/˚C |
| Reverse Breakdown Change with Current | 1 mA ≤ $I_R$ ≤ 15 mA | | 12 | | | 12 | | mV |
| Reverse Dynamic Impedance | 1 mA ≤ $I_R$ ≤ 15 mA | | 0.8 | | | 1 | | Ω |

Note 1: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

Note 2: These specifications apply for −55˚C ≤ $T_A$ ≤ +125˚C for the LM129 and 0˚C ≤ $T_A$ ≤ +70˚C for the LM329 unless otherwise specified. The maximum junction temperature for an LM129 is 150˚C and LM329 is 100˚C. For operating at elevated temperature, devices in TO-46 package must be derated based on a thermal resistance of 440˚C/W junction to ambient or 80˚C/W junction to case. For the TO-92 package, the derating is based on 180˚C/W junction to ambient with 0.4" leads from a PC board and 160˚C/W junction to ambient with 0.125" lead length to a PC board.

Note 3: Refer to RETS129H for LM129 family military specifications.

Note 4: These changes are tested on a pulsed basis with a low duty-cycle. For changes versus temperature, compute in terms of tempco.

National Semiconductor

November 2000

# LM158/LM258/LM358/LM2904
# Low Power Dual Operational Amplifiers

## General Description

The LM158 series consists of two independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, dc gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM158 series can be directly operated off of the standard +5V power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional ±15V power supplies.

The LM358 is also available in a chip sized package (8-Bump micro SMD) using National's micro SMD package technology.

## Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The unity gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

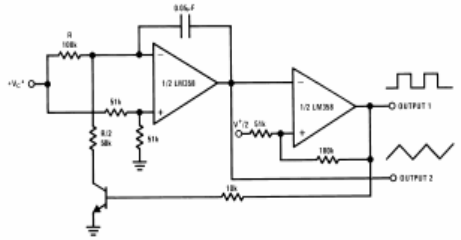
## Advantages

- Two internally compensated op amps
- Eliminates need for dual supplies
- Allows direct sensing near GND and $V_{OUT}$ also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation
- Pin-out same as LM1558/LM1458 dual op amp

## Features

- Available in 8-Bump micro SMD chip sized package, (See AN-1112)
- Internally frequency compensated for unity gain
- Large dc voltage gain: 100 dB
- Wide bandwidth (unity gain): 1 MHz (temperature compensated)
- Wide power supply range:
  — Single supply: 3V to 32V
  — or dual supplies: ±1.5V to ±16V
- Very low supply current drain (500 µA) — essentially independent of supply voltage
- Low input offset voltage: 2 mV
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing: 0V to V+ − 1.5V

## Voltage Controlled Oscillator (VCO)




© 2000 National Semiconductor Corporation 



## Absolute Maximum Ratings (Note 9)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

| | LM158/LM258/LM358<br>LM158A/LM258A/LM358A | LM2904 |
|---|---|---|
| Supply Voltage, V+ | 32V | 26V |
| Differential Input Voltage | 32V | 26V |
| Input Voltage | −0.3V to +32V | −0.3V to +26V |
| Power Dissipation (Note 1) | | |
| Molded DIP | 830 mW | 830 mW |
| Metal Can | 550 mW | |
| Small Outline Package (M) | 530 mW | 530 mW |
| micro SMD | 435mW | |
| Output Short-Circuit to GND | | |
| (One Amplifier) (Note 2) | | |
| V+ ≤ 15V and $T_A$ = 25˚C | Continuous | Continuous |
| Input Current ($V_{IN}$ < −0.3V) (Note 3) | 50 mA | 50 mA |
| Operating Temperature Range | | |
| LM358 | 0˚C to +70˚C | −40˚C to +85˚C |
| LM258 | −25˚C to +85˚C | |
| LM158 | −55˚C to +125˚C | |
| Storage Temperature Range | −65˚C to +150˚C | −65˚C to +150˚C |
| Lead Temperature, DIP | | |
| (Soldering, 10 seconds) | 260˚C | 260˚C |
| Lead Temperature, Metal Can | | |
| (Soldering, 10 seconds) | 300˚C | 300˚C |
| Soldering Information | | |
| Dual-In-Line Package | | |
| Soldering (10 seconds) | 260˚C | 260˚C |
| Small Outline Package | | |
| Vapor Phase (60 seconds) | 215˚C | 215˚C |
| Infrared (15 seconds) | 220˚C | 220˚C |
| See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices. | | |
| ESD Tolerance (Note 10) | 250V | 250V |

## Electrical Characteristics

V+ = +5.0V, unless otherwise stated

| Parameter | Conditions | LM158A | | | LM358A | | | LM158/LM258 | | | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|
| | | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | |
| Input Offset Voltage | (Note 5), $T_A$ = 25˚C | | 1 | 2 | | 2 | 3 | | 2 | 5 | mV |
| Input Bias Current | $I_{IN(+)}$ or $I_{IN(-)}$, $T_A$ = 25˚C, $V_{CM}$ = 0V, (Note 6) | | 20 | 50 | | 45 | 100 | | 45 | 150 | nA |
| Input Offset Current | $I_{IN(+)} - I_{IN(-)}$, $V_{CM}$ = 0V, $T_A$ = 25˚C | | 2 | 10 | | 5 | 30 | | 3 | 30 | nA |
| Input Common-Mode Voltage Range | V+ = 30V, (Note 7) (LM2904, V+ = 26V), $T_A$ = 25˚C | 0 | | V+−1.5 | 0 | | V+−1.5 | 0 | | V+−1.5 | V |
| Supply Current | Over Full Temperature Range $R_L$ = ∞ on All Op Amps | | | | | | | | | | |
| | V+ = 30V (LM2904 V+ = 26V) | | 1 | 2 | | 1 | 2 | | 1 | 2 | mA |
| | V+ = 5V | | 0.5 | 1.2 | | 0.5 | 1.2 | | 0.5 | 1.2 | mA |

## Electrical Characteristics

$V^+$ = +5.0V, unless otherwise stated

| Parameter | Conditions | LM358 | | | LM2904 | | | Units |
|---|---|---|---|---|---|---|---|---|
| | | Min | Typ | Max | Min | Typ | Max | |
| Input Offset Voltage | (Note 5) , $T_A$ = 25˚C | | 2 | 7 | | 2 | 7 | mV |
| Input Bias Current | $I_{IN(+)}$ or $I_{IN(-)}$, $T_A$ = 25˚C, $V_{CM}$ = 0V, (Note 6) | | 45 | 250 | | 45 | 250 | nA |
| Input Offset Current | $I_{IN(+)} - I_{IN(-)}$, $V_{CM}$ = 0V, $T_A$ = 25˚C | | 5 | 50 | | 5 | 50 | nA |
| Input Common-Mode Voltage Range | $V^+$ = 30V, (Note 7) (LM2904, $V^+$ = 26V), $T_A$ = 25˚C | 0 | | $V^+$−1.5 | 0 | | $V^+$−1.5 | V |
| Supply Current | Over Full Temperature Range $R_L = \infty$ on All Op Amps $V^+$ = 30V (LM2904 $V^+$ = 26V) | | 1 | 2 | | 1 | 2 | mA |
| | $V^+$ = 5V | | 0.5 | 1.2 | | 0.5 | 1.2 | mA |

## Electrical Characteristics

$V^+$ = +5.0V, (Note 4), unless otherwise stated

| Parameter | | Conditions | LM158A | | | LM358A | | | LM158/LM258 | | | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | |
| Large Signal Voltage Gain | | $V^+$ = 15V, $T_A$ = 25˚C, $R_L \geq 2$ kΩ, (For $V_O$ = 1V to 11V) | 50 | 100 | | 25 | 100 | | 50 | 100 | | V/mV |
| Common-Mode Rejection Ratio | | $T_A$ = 25˚C, $V_{CM}$ = 0V to $V^+$−1.5V | 70 | 85 | | 65 | 85 | | 70 | 85 | | dB |
| Power Supply Rejection Ratio | | $V^+$ = 5V to 30V (LM2904, $V^+$ = 5V to 26V), $T_A$ = 25˚C | 65 | 100 | | 65 | 100 | | 65 | 100 | | dB |
| Amplifier-to-Amplifier Coupling | | f = 1 kHz to 20 kHz, $T_A$ = 25˚C (Input Referred), (Note 8) | | −120 | | | −120 | | | −120 | | dB |
| Output Current | Source | $V_{IN}^+$ = 1V, $V_{IN}^-$ = 0V, $V^+$ = 15V, $V_O$ = 2V, $T_A$ = 25˚C | 20 | 40 | | 20 | 40 | | 20 | 40 | | mA |
| | Sink | $V_{IN}^-$ = 1V, $V_{IN}^+$ = 0V $V^+$ = 15V, $T_A$ = 25˚C, $V_O$ = 2V | 10 | 20 | | 10 | 20 | | 10 | 20 | | mA |
| | | $V_{IN}^-$ = 1V, $V_{IN}^+$ = 0V $T_A$ = 25˚C, $V_O$ = 200 mV, $V^+$ = 15V | 12 | 50 | | 12 | 50 | | 12 | 50 | | µA |
| Short Circuit to Ground | | $T_A$ = 25˚C, (Note 2), $V^+$ = 15V | | 40 | 60 | | 40 | 60 | | 40 | 60 | mA |
| Input Offset Voltage | | (Note 5) | | 4 | | | 5 | | | 7 | | mV |
| Input Offset Voltage Drift | | $R_S$ = 0Ω | | 7 | 15 | | 7 | 20 | | 7 | | µV/˚C |
| Input Offset Current | | $I_{IN(+)} - I_{IN(-)}$ | | 30 | | | 75 | | | 100 | | nA |
| Input Offset Current Drift | | $R_S$ = 0Ω | | 10 | 200 | | 10 | 300 | | 10 | | pA/˚C |
| Input Bias Current | | $I_{IN(+)}$ or $I_{IN(-)}$ | | 40 | 100 | | 40 | 200 | | 40 | 300 | nA |
| Input Common-Mode Voltage Range | | $V^+$ = 30 V, (Note 7) (LM2904, $V^+$ = 26V) | 0 | | $V^+$−2 | 0 | | $V^+$−2 | 0 | | $V^+$−2 | V |





## Electrical Characteristics (Continued)

$V^+$ = +5.0V, (Note 4), unless otherwise stated

| Parameter | | Conditions | | LM158A | | | LM358A | | | LM158/LM258 | | | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | |
| Large Signal Voltage Gain | | $V^+$ = +15V ($V_O$ = 1V to 11V) $R_L \geq 2$ kΩ | | 25 | | | 15 | | | 25 | | | V/mV |
| Output Voltage | $V_{OH}$ | $V^+$ = +30V | $R_L$ = 2 kΩ | 26 | | | 26 | | | 26 | | | V |
| | | (LM2904, $V^+$ = 26V) | $R_L$ = 10 kΩ | 27 | 28 | | 27 | 28 | | 27 | 28 | | V |
| Swing | $V_{OL}$ | $V^+$ = 5V, $R_L$ = 10 kΩ | | | 5 | 20 | | 5 | 20 | | 5 | 20 | mV |
| Output Current | Source | $V_{IN}^+$ = +1V, $V_{IN}^-$ = 0V, $V^+$ = 15V, $V_O$ = 2V | | 10 | 20 | | 10 | 20 | | 10 | 20 | | mA |
| | Sink | $V_{IN}^-$ = +1V, $V_{IN}^+$ = 0V, $V^+$ = 15V, $V_O$ = 2V | | 10 | 15 | | 5 | 8 | | 5 | 8 | | mA |

## Electrical Characteristics

$V^+$ = +5.0V, (Note 4), unless otherwise stated

| Parameter | | Conditions | LM358 | | | LM2904 | | | Units |
|---|---|---|---|---|---|---|---|---|---|
| | | | Min | Typ | Max | Min | Typ | Max | |
| Large Signal Voltage Gain | | $V^+$ = 15V, $T_A$ = 25˚C, $R_L \geq 2$ kΩ, (For $V_O$ = 1V to 11V) | 25 | 100 | | 25 | 100 | | V/mV |
| Common-Mode Rejection Ratio | | $T_A$ = 25˚C, $V_{CM}$ = 0V to $V^+$−1.5V | 65 | 85 | | 50 | 70 | | dB |
| Power Supply Rejection Ratio | | $V^+$ = 5V to 30V (LM2904, $V^+$ = 5V to 26V), $T_A$ = 25˚C | 65 | 100 | | 50 | 100 | | dB |
| Amplifier-to-Amplifier Coupling | | f = 1 kHz to 20 kHz, $T_A$ = 25˚C (Input Referred), (Note 8) | | −120 | | | −120 | | dB |
| Output Current | Source | $V_{IN}^+$ = 1V, $V_{IN}^-$ = 0V, $V^+$ = 15V, $V_O$ = 2V, $T_A$ = 25˚C | 20 | 40 | | 20 | 40 | | mA |
| | Sink | $V_{IN}^-$ = 1V, $V_{IN}^+$ = 0V $V^+$ = 15V, $T_A$ = 25˚C, $V_O$ = 2V | 10 | 20 | | 10 | 20 | | mA |
| | | $V_{IN}^-$ = 1V, $V_{IN}^+$ = 0V $T_A$ = 25˚C, $V_O$ = 200 mV, $V^+$ = 15V | 12 | 50 | | 12 | 50 | | µA |
| Short Circuit to Ground | | $T_A$ = 25˚C, (Note 2), $V^+$ = 15V | | 40 | 60 | | 40 | 60 | mA |
| Input Offset Voltage | | (Note 5) | | | 9 | | | 10 | mV |
| Input Offset Voltage Drift | | $R_S$ = 0Ω | | 7 | | | 7 | | µV/˚C |
| Input Offset Current | | $I_{IN(+)} - I_{IN(-)}$ | | | 150 | | 45 | 200 | nA |
| Input Offset Current Drift | | $R_S$ = 0Ω | | 10 | | | 10 | | pA/˚C |
| Input Bias Current | | $I_{IN(+)}$ or $I_{IN(-)}$ | | 40 | 500 | | 40 | 500 | nA |
| Input Common-Mode Voltage Range | | $V^+$ = 30 V, (Note 7) (LM2904, $V^+$ = 26V) | 0 | | $V^+$−2 | 0 | | $V^+$ −2 | V |

## Electrical Characteristics (Continued)

$V^+$ = +5.0V, (Note 4), unless otherwise stated

| Parameter | | Conditions | | LM358 Min | LM358 Typ | LM358 Max | LM2904 Min | LM2904 Typ | LM2904 Max | Units |
|---|---|---|---|---|---|---|---|---|---|---|
| Large Signal Voltage Gain | | $V^+$ = +15V ($V_O$ = 1V to 11V) $R_L \geq 2$ kΩ | | 15 | | | 15 | | | V/mV |
| Output Voltage | $V_{OH}$ | $V^+$ = +30V | $R_L$ = 2 kΩ | 26 | | | 22 | | | V |
| | | (LM2904, $V^+$ = 26V) | $R_L$ = 10 kΩ | 27 | 28 | | 23 | 24 | | V |
| Swing | $V_{OL}$ | $V^+$ = 5V, $R_L$ = 10 kΩ | | | 5 | 20 | | 5 | 100 | mV |
| Output Current | Source | $V_{IN}^+$ = +1V, $V_{IN}^-$ = 0V, $V^+$ = 15V, $V_O$ = 2V | | 10 | 20 | | 10 | 20 | | mA |
| | Sink | $V_{IN}^-$ = +1V, $V_{IN}^+$ = 0V, $V^+$ = 15V, $V_O$ = 2V | | 5 | 8 | | 5 | 8 | | mA |

Note 1: For operating at high temperatures, the LM358/LM358A, LM2904 must be derated based on a +125°C maximum junction temperature and a thermal resistance of 120°C/W for MDIP, 182°C/W for Metal Can, 189°C/W for Small Outline package, and 230°C/W for micro SMD, which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM258/LM258A and LM158/LM158A can be derated based on a +150°C maximum junction temperature. The dissipation is the total of both amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to $V^+$ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of $V^+$. At values of supply voltage in excess of +15V, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the op amps to go to the $V^+$ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than −0.3V (at 25°C).

Note 4: These specifications are limited to −55°C ≤ $T_A$ ≤ +125°C for the LM158/LM158A. With the LM258/LM258A, all temperature specifications are limited to −25°C ≤ $T_A$ ≤ +85°C, the LM358/LM358A temperature specifications are limited to 0°C ≤ $T_A$ ≤ +70°C, and the LM2904 specifications are limited to −40°C ≤ $T_A$ ≤ +85°C.

Note 5: $V_O$ ≈ 1.4V, $R_S$ = 0Ω with $V^+$ from 5V to 30V; and over the full input common-mode range (0V to $V^+$ −1.5V) at 25°C. For LM2904, $V^+$ from 5V to 26V.

Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.

Note 7: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than 0.3V (at 25°C). The upper end of the common-mode voltage range is $V^+$ −1.5V (at 25°C), but either or both inputs can go to +32V without damage (+26V for LM2904), independent of the magnitude of $V^+$.

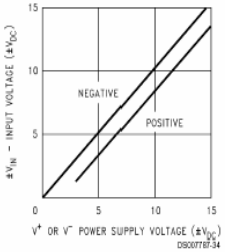
Note 8: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.

Note 9: Refer to RETS158AX for LM158A military specifications and to RETS158X for LM158 military specifications.

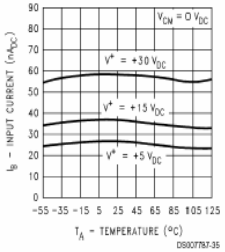
Note 10: Human body model, 1.5 kΩ in series with 100 pF.

## Typical Performance Characteristics

Input Voltage Range




Input Current



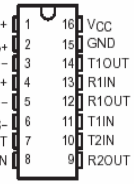



# MAX232, MAX232I
# DUAL EIA-232 DRIVERS/RECEIVERS

SLLS047L – FEBRUARY 1989 – REVISED MARCH 2004

- Meets or Exceeds TIA/EIA-232-F and ITU Recommendation V.28
- Operates From a Single 5-V Power Supply With 1.0-μF Charge-Pump Capacitors
- Operates Up To 120 kbit/s
- Two Drivers and Two Receivers
- ±30-V Input Levels
- Low Supply Current . . . 8 mA Typical
- ESD Protection Exceeds JESD 22
  - 2000-V Human-Body Model (A114-A)
- Upgrade With Improved ESD (15-kV HBM) and 0.1-μF Charge-Pump Capacitors is Available With the MAX202
- Applications
  - TIA/EIA-232-F, Battery-Powered Systems, Terminals, Modems, and Computers

MAX232 . . . D, DW, N, OR NS PACKAGE
MAX232I . . . D, DW, OR N PACKAGE
(TOP VIEW)




### description/ordering information

The MAX232 is a dual driver/receiver that includes a capacitive voltage generator to supply TIA/EIA-232-F voltage levels from a single 5-V supply. Each receiver converts TIA/EIA-232-F inputs to 5-V TTL/CMOS levels. These receivers have a typical threshold of 1.3 V, a typical hysteresis of 0.5 V, and can accept ±30-V inputs. Each driver converts TTL/CMOS input levels into TIA/EIA-232-F levels. The driver, receiver, and voltage-generator functions are available as cells in the Texas Instruments LinASIC™ library.

ORDERING INFORMATION

| $T_A$ | PACKAGE† | | ORDERABLE PART NUMBER | TOP-SIDE MARKING |
|---|---|---|---|---|
| 0°C to 70°C | PDIP (N) | Tube of 25 | MAX232N | MAX232N |
| | SOIC (D) | Tube of 40 | MAX232D | MAX232 |
| | | Reel of 2500 | MAX232DR | |
| | SOIC (DW) | Tube of 40 | MAX232DW | MAX232 |
| | | Reel of 2000 | MAX232DWR | |
| | SOP (NS) | Reel of 2000 | MAX232NSR | MAX232 |
| −40°C to 85°C | PDIP (N) | Tube of 25 | MAX232IN | MAX232IN |
| | SOIC (D) | Tube of 40 | MAX232ID | MAX232I |
| | | Reel of 2500 | MAX232IDR | |
| | SOIC (DW) | Tube of 40 | MAX232IDW | MAX232I |
| | | Reel of 2000 | MAX232IDWR | |

†Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

LinASIC is a trademark of Texas Instruments.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2004, Texas Instruments Incorporated

TEXAS INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

### Function Tables

EACH DRIVER

| INPUT TIN | OUTPUT TOUT |
|---|---|
| L | H |
| H | L |

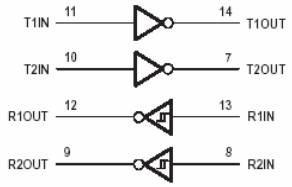
H = high level, L = low level

EACH RECEIVER

| INPUT RIN | OUTPUT ROUT |
|---|---|
| L | H |
| H | L |

H = high level, L = low level

### logic diagram (positive logic)








### absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Input supply voltage range, $V_{CC}$ (see Note 1) . . . . . −0.3 V to 6 V
Positive output supply voltage range, $V_{S+}$ . . . . . $V_{CC}$ − 0.3 V to 15 V
Negative output supply voltage range, $V_{S-}$ . . . . . −0.3 V to −15 V
Input voltage range, $V_I$: Driver . . . . . −0.3 V to $V_{CC}$ + 0.3 V
Receiver . . . . . ±30 V
Output voltage range, $V_O$: T1OUT, T2OUT . . . . . $V_{S-}$ − 0.3 V to $V_{S+}$ + 0.3 V
R1OUT, R2OUT . . . . . −0.3 V to $V_{CC}$ + 0.3 V
Short-circuit duration: T1OUT, T2OUT . . . . . Unlimited
Package thermal impedance, $\theta_{JA}$ (see Notes 2 and 3): D package . . . . . 73°C/W
DW package . . . . . 57°C/W
N package . . . . . 67°C/W
NS package . . . . . 64°C/W
Operating virtual junction temperature, $T_J$ . . . . . 150°C
Storage temperature range, $T_{stg}$ . . . . . −65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. All voltages are with respect to network GND.
2. Maximum power dissipation is a function of $T_J(max)$, $\theta_{JA}$, and $T_A$. The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(max) - T_A)/\theta_{JA}$. Operating at the absolute maximum $T_J$ of 150°C can affect reliability.
3. The package thermal impedance is calculated in accordance with JESD 51-7.

### recommended operating conditions

| | | | MIN | NOM | MAX | UNIT |
|---|---|---|---|---|---|---|
| $V_{CC}$ | Supply voltage | | 4.5 | 5 | 5.5 | V |
| $V_{IH}$ | High-level input voltage (T1IN,T2IN) | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage (T1IN, T2IN) | | | | 0.8 | V |
| R1IN, R2IN | Receiver input voltage | | | | ±30 | V |
| $T_A$ | Operating free-air temperature | MAX232 | 0 | | 70 | °C |
| | | MAX232I | −40 | | 85 | |

### electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Note 4 and Figure 4)

| PARAMETER | | TEST CONDITIONS | | MIN | TYP‡ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $I_{CC}$ | Supply current | $V_{CC}$ = 5.5 V, $T_A$ = 25°C | All outputs open, | | 8 | 10 | mA |

‡ All typical values are at $V_{CC}$ = 5 V and $T_A$ = 25°C.
NOTE 4: Test conditions are C1–C4 = 1 μF at $V_{CC}$ = 5 V ± 0.5 V.

## DRIVER SECTION

### electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 4)

| PARAMETER | | | TEST CONDITIONS | | MIN | TYP† | MAX | UNIT |
|---|---|---|---|---|---|---|---|---|
| $V_{OH}$ | High-level output voltage | T1OUT, T2OUT | $R_L$ = 3 kΩ to GND | | 5 | 7 | | V |
| $V_{OL}$ | Low-level output voltage‡ | T1OUT, T2OUT | $R_L$ = 3 kΩ to GND | | | −7 | −5 | V |
| $r_o$ | Output resistance | T1OUT, T2OUT | $V_{S+}$ = $V_{S-}$ = 0, | $V_O$ = ±2 V | 300 | | | Ω |
| $I_{OS}$§ | Short-circuit output current | T1OUT, T2OUT | $V_{CC}$ = 5.5 V, | $V_O$ = 0 | | ±10 | | mA |
| $I_{IS}$ | Short-circuit input current | T1IN, T2IN | $V_I$ = 0 | | | | 200 | µA |

† All typical values are at $V_{CC}$ = 5 V, $T_A$ = 25°C.
‡ The algebraic convention, in which the least-positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.
§ Not more than one output should be shorted at a time.
NOTE 4: Test conditions are C1–C4 = 1 µF at $V_{CC}$ = 5 V ± 0.5 V.

### switching characteristics, $V_{CC}$ = 5 V, $T_A$ = 25°C (see Note 4)

| PARAMETER | | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|---|---|---|---|---|---|---|
| SR | Driver slew rate | $R_L$ = 3 kΩ to 7 kΩ, See Figure 2 | | | 30 | V/µs |
| SR(t) | Driver transition region slew rate | See Figure 3 | | 3 | | V/µs |
| | Data rate | One TOUT switching | | 120 | | kbit/s |

NOTE 4: Test conditions are C1–C4 = 1 µF at $V_{CC}$ = 5 V ± 0.5 V.

## RECEIVER SECTION

### electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 4)

| PARAMETER | | | TEST CONDITIONS | | MIN | TYP† | MAX | UNIT |
|---|---|---|---|---|---|---|---|---|
| $V_{OH}$ | High-level output voltage | R1OUT, R2OUT | $I_{OH}$ = −1 mA | | 3.5 | | | V |
| $V_{OL}$ | Low-level output voltage‡ | R1OUT, R2OUT | $I_{OL}$ = 3.2 mA | | | | 0.4 | V |
| $V_{IT+}$ | Receiver positive-going input threshold voltage | R1IN, R2IN | $V_{CC}$ = 5 V, | $T_A$ = 25°C | | 1.7 | 2.4 | V |
| $V_{IT-}$ | Receiver negative-going input threshold voltage | R1IN, R2IN | $V_{CC}$ = 5 V, | $T_A$ = 25°C | 0.8 | 1.2 | | V |
| $V_{hys}$ | Input hysteresis voltage | R1IN, R2IN | $V_{CC}$ = 5 V | | 0.2 | 0.5 | 1 | V |
| $r_i$ | Receiver input resistance | R1IN, R2IN | $V_{CC}$ = 5, | $T_A$ = 25°C | 3 | 5 | 7 | kΩ |

† All typical values are at $V_{CC}$ = 5 V, $T_A$ = 25°C.
‡ The algebraic convention, in which the least-positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.
NOTE 4: Test conditions are C1–C4 = 1 µF at $V_{CC}$ = 5 V ± 0.5 V.

### switching characteristics, $V_{CC}$ = 5 V, $T_A$ = 25°C (see Note 4 and Figure 1)

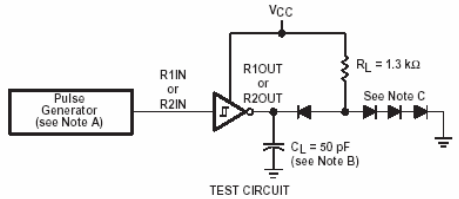
| PARAMETER | | TYP | UNIT |
|---|---|---|---|
| $t_{PLH(R)}$ | Receiver propagation delay time, low- to high-level output | 500 | ns |
| $t_{PHL(R)}$ | Receiver propagation delay time, high- to low-level output | 500 | ns |

NOTE 4: Test conditions are C1–C4 = 1 µF at $V_{CC}$ = 5 V ± 0.5 V.

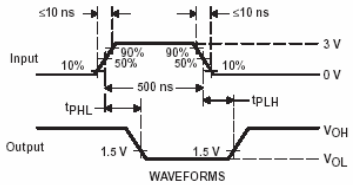




## PARAMETER MEASUREMENT INFORMATION




TEST CIRCUIT




WAVEFORMS

NOTES: A. The pulse generator has the following characteristics: $Z_O$ = 50 Ω, duty cycle ≤ 50%.
B. $C_L$ includes probe and jig capacitance.
C. All diodes are 1N3064 or equivalent.

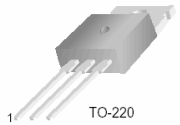
**Figure 1. Receiver Test Circuit and Waveforms for $t_{PHL}$ and $t_{PLH}$ Measurements**

FAIRCHILD SEMICONDUCTOR™

# TIP31 Series(TIP31/31A/31B/31C)

## Medium Power Linear Switching Applications

- Complementary to TIP32/32A/32B/32C




1.Base 2.Collector 3.Emitter

## NPN Epitaxial Silicon Transistor

### Absolute Maximum Ratings $T_C$=25°C unless otherwise noted

| Symbol | Parameter | Value | Units |
|---|---|---|---|
| $V_{CBO}$ | Collector-Base Voltage : TIP31 | 40 | V |
| | : TIP31A | 60 | V |
| | : TIP31B | 80 | V |
| | : TIP31C | 100 | V |
| $V_{CEO}$ | Collector-Emitter Voltage : TIP31 | 40 | V |
| | : TIP31A | 60 | V |
| | : TIP31B | 80 | V |
| | : TIP31C | 100 | V |
| $V_{EBO}$ | Emitter-Base Voltage | 5 | V |
| $I_C$ | Collector Current (DC) | 3 | A |
| $I_{CP}$ | Collector Current (Pulse) | 5 | A |
| $I_B$ | Base Current | 1 | A |
| $P_C$ | Collector Dissipation ($T_C$=25°C) | 40 | W |
| $P_C$ | Collector Dissipation ($T_a$=25°C) | 2 | W |
| $T_J$ | Junction Temperature | 150 | °C |
| $T_{STG}$ | Storage Temperature | - 65 ~ 150 | °C |

### Electrical Characteristics $T_C$=25°C unless otherwise noted

| Symbol | Parameter | Test Condition | Min. | Max. | Units |
|---|---|---|---|---|---|
| $V_{CEO}$(sus) | * Collector-Emitter Sustaining Voltage | | | | |
| | : TIP31 | $I_C$ = 30mA, $I_B$ = 0 | 40 | | V |
| | : TIP31A | | 60 | | V |
| | : TIP31B | | 80 | | V |
| | : TIP31C | | 100 | | V |
| $I_{CEO}$ | Collector Cut-off Current | | | | |
| | : TIP31/31A | $V_{CE}$ = 30V, $I_B$ = 0 | | 0.3 | mA |
| | : TIP31B/31C | $V_{CE}$ = 60V, $I_B$ = 0 | | 0.3 | mA |
| $I_{CES}$ | Collector Cut-off Current | | | | |
| | : TIP31 | $V_{CE}$ = 40V, $V_{EB}$ = 0 | | 200 | μA |
| | : TIP31A | $V_{CE}$ = 60V, $V_{EB}$ = 0 | | 200 | μA |
| | : TIP31B | $V_{CE}$ = 80V, $V_{EB}$ = 0 | | 200 | μA |
| | : TIP31C | $V_{CE}$ = 100V, $V_{EB}$ = 0 | | 200 | μA |
| $I_{EBO}$ | Emitter Cut-off Current | $V_{EB}$ = 5V, $I_C$ = 0 | | 1 | mA |
| $h_{FE}$ | * DC Current Gain | $V_{CE}$ = 4V, $I_C$ = 1A | 25 | | |
| | | $V_{CE}$ = 4V, $I_C$ = 3A | 10 | 50 | |
| $V_{CE}$(sat) | * Collector-Emitter Saturation Voltage | $I_C$ = 3A, $I_B$ = 375mA | | 1.2 | V |
| $V_{BE}$(sat) | * Base-Emitter Saturation Voltage | $V_{CE}$ = 4V, $I_C$ = 3A | | 1.8 | V |
| $f_T$ | Current Gain Bandwidth Product | $V_{CE}$ = 10V, $I_C$ = 500mA | 3.0 | | MHz |

* Pulse Test: PW≤300μs, Duty Cycle≤2%

©2000 Fairchild Semiconductor International



TIP31 Series(TIP31/31A/31B/31C)

## Typical Characteristics

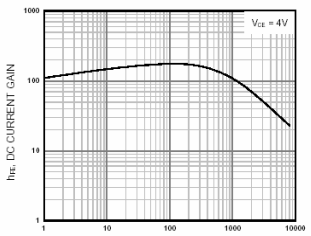



Figure 1. DC current Gain

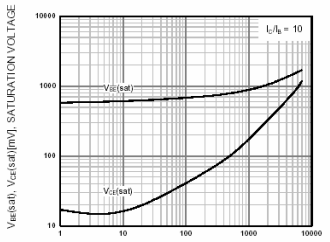



Figure 2. Base-Emitter Saturation Voltage
Collector-Emitter Saturation Voltage

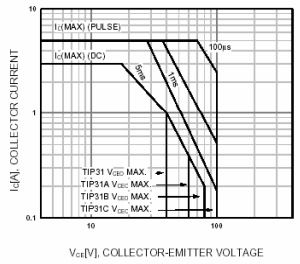



Figure 3. Safe Operating Area

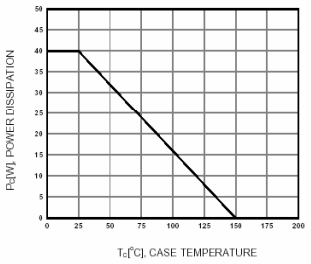



Figure 4. Power Derating

©2000 Fairchild Semiconductor International

TEXAS INSTRUMENTS

# CD4051B, CD4052B, CD4053B

Data sheet acquired from Harris Semiconductor
SCHS047D

**August 1998 - Revised March 2000**

## CMOS Analog Multiplexers/Demultiplexers with Logic Level Conversion

The CD4051B, CD4052B, and CD4053B analog multiplexers are digitally-controlled analog switches having low ON impedance and very low OFF leakage current. Control of analog signals up to 20$V_{P-P}$ can be achieved by digital signal amplitudes of 4.5V to 20V (if $V_{DD}$-$V_{SS}$ = 3V, a $V_{DD}$-$V_{EE}$ of up to 13V can be controlled; for $V_{DD}$-$V_{EE}$ level differences above 13V, a $V_{DD}$-$V_{SS}$ of at least 4.5V is required). For example, if $V_{DD}$ = +4.5V, $V_{SS}$ = 0V, and $V_{EE}$ = -13.5V, analog signals from -13.5V to +4.5V can be controlled by digital inputs of 0V to 5V. These multiplexer circuits dissipate extremely low quiescent power over the full $V_{DD}$-$V_{SS}$ and $V_{DD}$-$V_{EE}$ supply-voltage ranges, independent of the logic state of the control signals. When a logic "1" is present at the inhibit input terminal, all channels are off.

The CD4051B is a single 8-Channel multiplexer having three binary control inputs, A, B, and C, and an inhibit input. The three binary signals select 1 of 8 channels to be turned on, and connect one of the 8 inputs to the output.

The CD4052B is a differential 4-Channel multiplexer having two binary control inputs, A and B, and an inhibit input. The two binary input signals select 1 of 4 pairs of channels to be turned on and connect the analog inputs to the outputs.

The CD4053B is a triple 2-Channel multiplexer having three separate digital control inputs, A, B, and C, and an inhibit input. Each control input selects one of a pair of channels which are connected in a single-pole, double-throw configuration.

When these devices are used as demultiplexers, the "CHANNEL IN/OUT" terminals are the outputs and the "COMMON OUT/IN" terminals are the inputs.

## Ordering Information

| PART NUMBER | TEMP. RANGE ($^{o}$C) | PACKAGE |
|---|---|---|
| CD4051BF, CD4052BF, CD4053BF | -55 to 125 | 16 Ld CERAMIC DIP |
| CD4051BE, CD4052BE, CD4053BE | -55 to 125 | 16 Ld PDIP |
| CD4051BM, CD4051BNS | -55 to 125 | 16 Ld SOIC |
| CD4051BPW, CD4052BPW, CD4053BPW | -55 to 125 | 16 Ld TSSOP |

## Features

- Wide Range of Digital and Analog Signal Levels
  - Digital . . . . . 3V to 20V
  - Analog. . . . . ≤20$V_{P-P}$
- Low ON Resistance, 125Ω (Typ) Over 15$V_{P-P}$ Signal Input Range for $V_{DD}$-$V_{EE}$ = 18V
- High OFF Resistance, Channel Leakage of ±100pA (Typ) at $V_{DD}$-$V_{EE}$ = 18V
- Logic-Level Conversion for Digital Addressing Signals of 3V to 20V ($V_{DD}$-$V_{SS}$ = 3V to 20V) to Switch Analog Signals to 20$V_{P-P}$ ($V_{DD}$-$V_{EE}$ = 20V)
- Matched Switch Characteristics, $r_{ON}$ = 5Ω (Typ) for $V_{DD}$-$V_{EE}$ = 15V
- Very Low Quiescent Power Dissipation Under All Digital-Control Input and Supply Conditions, 0.2μW (Typ) at $V_{DD}$-$V_{SS}$ = $V_{DD}$-$V_{EE}$ = 10V
- Binary Address Decoding on Chip
- 5V, 10V and 15V Parametric Ratings
- 10% Tested for Quiescent Current at 20V
- Maximum Input Current of 1μA at 18V Over Full Package Temperature Range, 100nA at 18V and 25$^{o}$C
- Break-Before-Make Switching Eliminates Channel Overlap

## Applications

- Analog and Digital Multiplexing and Demultiplexing
- A/D and D/A Conversion
- Signal Gating

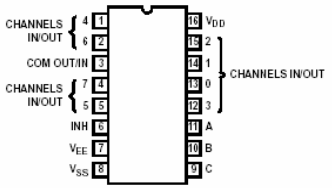


CAUTION: These devices are sensitive to electrostatic discharge; follow proper IC Handling Procedures.
Copyright © 2000, Texas Instruments Incorporated

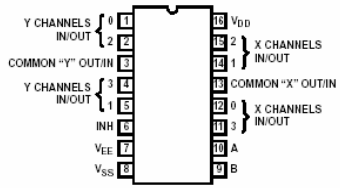


## Pinouts

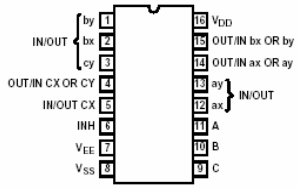
CD4051B (PDIP, CDIP, SOIC, TSSOP)
TOP VIEW



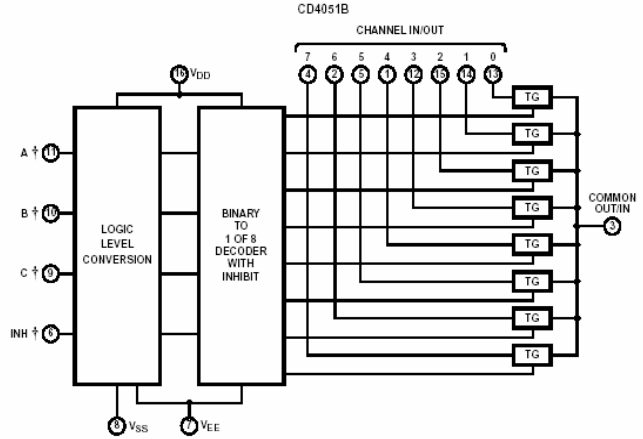

CD4052B (PDIP, CDIP, TSSOP)
TOP VIEW




CD4053B (PDIP, CDIP, TSSOP)
TOP VIEW




## Functional Block Diagrams




†All inputs are protected by standard CMOS protection network.

Absolute Maximum Ratings

Supply Voltage (V+ to V-)
Voltages Referenced to $V_{SS}$ Terminal . . . . . -0.5V to 20V
DC Input Voltage Range . . . . . -0.5V to $V_{DD}$ +0.5V
DC Input Current, Any One Input . . . . . ±10mA

## Operating Conditions

Temperature Range . . . . . -55°C to 125°C

## Thermal Information

| Thermal Resistance (Typical, Note 1) | $\theta_{JA}$ (°C/W) | $\theta_{JC}$ (°C/W) |
|---|---|---|
| E Package | 67 | N/A |
| F Package | 115 | 45 |
| D Package | 73 | N/A |
| NS Package | 64 | N/A |
| PW Package | 108 | N/A |

Maximum Junction Temperature (Ceramic Package) . . . . . 175°C
Maximum Junction Temperature (Plastic Package) . . . . . 150°C
Maximum Storage Temperature Range . . . . . -65°C to 150°C
Maximum Lead Temperature (Soldering 10s) . . . . . 265°C
(SOIC - Lead Tips Only)

*CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.*

NOTE:

1. The package thermal impedance is calculated in accordance with JESD51.

**Electrical Specifications** Common Conditions Here: If Whole Table is For the Full Temp. Range, $V_{SUPPLY}$ = ±5V, $A_V$ = +1, $R_L$ = 100Ω, Unless Otherwise Specified (Note 3)

| | CONDITIONS | | | | LIMITS AT INDICATED TEMPERATURES (°C) | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | | | | | | 25 | | | |
| PARAMETER | $V_{IS}$ (V) | $V_{EE}$ (V) | $V_{SS}$ (V) | $V_{DD}$ (V) | -55 | -40 | 85 | 125 | MIN | TYP | MAX | UNITS |
| SIGNAL INPUTS ($V_{IS}$) AND OUTPUTS ($V_{OS}$) | | | | | | | | | | | | |
| Quiescent Device Current, $I_{DD}$ Max | - | - | - | 5 | 5 | 5 | 150 | 150 | - | 0.04 | 5 | µA |
| | - | - | - | 10 | 10 | 10 | 300 | 300 | - | 0.04 | 10 | µA |
| | - | - | - | 15 | 20 | 20 | 600 | 600 | - | 0.04 | 20 | µA |
| | - | - | - | 20 | 100 | 100 | 3000 | 3000 | - | 0.08 | 100 | µA |
| Drain to Source ON Resistance $r_{ON}$ Max $0 \le V_{IS} \le V_{DD}$ | - | 0 | 0 | 5 | 800 | 850 | 1200 | 1300 | - | 470 | 1050 | Ω |
| | - | 0 | 0 | 10 | 310 | 330 | 520 | 550 | - | 180 | 400 | Ω |
| | - | 0 | 0 | 15 | 200 | 210 | 300 | 320 | - | 125 | 240 | Ω |
| Change in ON Resistance (Between Any Two Channels), $\Delta r_{ON}$ | - | 0 | 0 | 5 | - | - | - | - | - | 15 | - | Ω |
| | - | 0 | 0 | 10 | - | - | - | - | - | 10 | - | Ω |
| | - | 0 | 0 | 15 | - | - | - | - | - | 5 | - | Ω |
| OFF Channel Leakage Current: Any Channel OFF (Max) or ALL Channels OFF (Common OUT/IN) (Max) | - | 0 | 0 | 18 | ±100 (Note 2) | | ±1000 (Note 2) | | - | ±0.01 | ±100 (Note 2) | nA |
| Capacitance: Input, $C_{IS}$ | - | -5 | 5- | 5 | - | - | - | - | - | 5 | - | pF |
| Output, $C_{OS}$ CD4051 | | | | | - | - | - | - | - | 30 | - | pF |
| CD4052 | | | | | - | - | - | - | - | 18 | - | pF |
| CD4053 | | | | | - | - | - | - | - | 9 | - | pF |
| Feedthrough $C_{IOS}$ | | | | | - | - | - | - | - | 0.2 | - | pF |
| Propagation Delay Time (Signal Input to Output | $V_{DD}$ | $R_L$ = 200kΩ, $C_L$ = 50pF, $t_r$, $t_f$ = 20ns | | 5 | - | - | - | - | - | 30 | 60 | ns |
| | | | | 10 | - | - | - | - | - | 15 | 30 | ns |
| | | | | 15 | - | - | - | - | - | 10 | 20 | ns |



**Electrical Specifications** Common Conditions Here: If Whole Table is For the Full Temp. Range, $V_{SUPPLY}$ = ±5V, $A_V$ = +1, $R_L$ = 100Ω, Unless Otherwise Specified (Continued) (Note 3)

| | CONDITIONS | | | | LIMITS AT INDICATED TEMPERATURES (°C) | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | | | | | | 25 | | | |
| PARAMETER | $V_{IS}$ (V) | $V_{EE}$ (V) | $V_{SS}$ (V) | $V_{DD}$ (V) | -55 | -40 | 85 | 125 | MIN | TYP | MAX | UNITS |
| CONTROL (ADDRESS OR INHIBIT), $V_C$ | | | | | | | | | | | | |
| Input Low Voltage, $V_{IL}$, Max | $V_{IL}$ = $V_{DD}$ through 1kΩ; $V_{IH}$ = $V_{DD}$ through 1kΩ | $V_{EE}$ = $V_{SS}$, $R_L$ = 1kΩ to $V_{SS}$, $I_{IS}$ < 2µA on All OFF Channels | | 5 | 1.5 | 1.5 | 1.5 | 1.5 | - | - | 1.5 | V |
| | | | | 10 | 3 | 3 | 3 | 3 | - | - | 3 | V |
| | | | | 15 | 4 | 4 | 4 | 4 | - | - | 4 | V |
| Input High Voltage, $V_{IH}$, Min | | | | 5 | 3.5 | 3.5 | 3.5 | 3.5 | 3.5 | - | - | V |
| | | | | 10 | 7 | 7 | 7 | 7 | 7 | - | - | V |
| | | | | 15 | 11 | 11 | 11 | 11 | 11 | - | - | V |
| Input Current, $I_{IN}$ (Max) | $V_{IN}$ = 0, 18 | | | 18 | ±0.1 | ±0.1 | ±1 | ±1 | - | $\pm 10^{-5}$ | ±0.1 | µA |
| Propagation Delay Time: Address-to-Signal OUT (Channels ON or OFF) See Figures 10, 11, 14 | $t_r$, $t_f$ = 20ns, $C_L$ = 50pF, $R_L$ = 10kΩ | 0 | 0 | 5 | - | - | - | - | - | 450 | 720 | ns |
| | | 0 | 0 | 10 | - | - | - | - | - | 160 | 320 | ns |
| | | 0 | 0 | 15 | - | - | - | - | - | 120 | 240 | ns |
| | | -5 | 0 | 5 | - | - | - | - | - | 225 | 450 | ns |
| Propagation Delay Time: Inhibit-to-Signal OUT (Channel Turning ON) See Figure 11 | $t_r$, $t_f$ = 20ns, $C_L$ = 50pF, $R_L$ = 1kΩ | 0 | 0 | 5 | - | - | - | - | - | 400 | 720 | ns |
| | | 0 | 0 | 10 | - | - | - | - | - | 160 | 320 | ns |
| | | 0 | 0 | 15 | - | - | - | - | - | 120 | 240 | ns |
| | | -10 | 0 | 5 | - | - | - | - | - | 200 | 400 | ns |
| Propagation Delay Time: Inhibit-to-Signal OUT (Channel Turning OFF) See Figure 15 | $t_r$, $t_f$ = 20ns, $C_L$ = 50pF, $R_L$ = 10kΩ | 0 | 0 | 5 | - | - | - | - | - | 200 | 450 | ns |
| | | 0 | 0 | 10 | - | - | - | - | - | 90 | 210 | ns |
| | | 0 | 0 | 15 | - | - | - | - | - | 70 | 160 | ns |
| | | -10 | 0 | 5 | - | - | - | - | - | 130 | 300 | ns |
| Input Capacitance, $C_{IN}$ (Any Address or Inhibit Input) | | | | | - | - | - | - | - | 5 | 7.5 | pF |

NOTE:

2. Determined by minimum feasible leakage measurement for automatic testing.

**Electrical Specifications**

| | TEST CONDITIONS | | | | | LIMITS | |
|---|---|---|---|---|---|---|---|
| PARAMETER | $V_{IS}$ (V) | $V_{DD}$ (V) | $R_L$ (kΩ) | | | TYP | UNITS |
| Cutoff (-3dB) Frequency Channel ON (Sine Wave Input) | 5 (Note 3) | 10 | 1 | $V_{OS}$ at Common OUT/IN | CD4053 | 30 | MHz |
| | $V_{EE}$ = $V_{SS}$, $20\text{Log}\frac{V_{OS}}{V_{IS}} = -3\text{dB}$ | | | | CD4052 | 25 | MHz |
| | | | | | CD4051 | 20 | MHz |
| | | | | $V_{OS}$ at Any Channel | | 60 | MHz |

## Electrical Specifications

| PARAMETER | TEST CONDITIONS | | | | | LIMITS | UNITS |
|---|---|---|---|---|---|---|---|
| | $V_{IS}$ (V) | $V_{DD}$ (V) | $R_L$ (kΩ) | | | TYP | |
| Total Harmonic Distortion, THD | 2 (Note 3) | 5 | 10 | | | 0.3 | % |
| | 3 (Note 3) | 10 | | | | 0.2 | % |
| | 5 (Note 3) | 15 | | | | 0.12 | % |
| | $V_{EE} = V_{SS}$, $f_{IS}$ = 1kHz Sine Wave | | | | | | % |
| -40dB Feedthrough Frequency (All Channels OFF) | 5 (Note 3) | 10 | 1 | $V_{OS}$ at Common OUT/IN | CD4053 | 8 | MHz |
| | $V_{EE} = V_{SS}$, $20\text{Log}\frac{V_{OS}}{V_{IS}} = -40\text{dB}$ | | | | CD4052 | 10 | MHz |
| | | | | | CD4051 | 12 | MHz |
| | | | | $V_{OS}$ at Any Channel | | 8 | MHz |
| -40dB Signal Crosstalk Frequency | 5 (Note 3) | 10 | 1 | Between Any 2 Channels | | 3 | MHz |
| | $V_{EE} = V_{SS}$, $20\text{Log}\frac{V_{OS}}{V_{IS}} = -40\text{dB}$ | | | Between Sections, CD4052 Only | Measured on Common | 6 | MHz |
| | | | | | Measured on Any Channel | 10 | MHz |
| | | | | Between Any Two Sections, CD4053 Only | In Pin 2, Out Pin 14 | 2.5 | MHz |
| | | | | | In Pin 15, Out Pin 14 | 6 | MHz |
| Address-or-Inhibit-to-Signal Crosstalk | - | 10 | 10 (Note 4) | | | 65 | $mV_{PEAK}$ |
| | $V_{EE} = 0$, $V_{SS} = 0$, $t_r$, $t_f$ = 20ns, $V_{CC} = V_{DD} - V_{SS}$ (Square Wave) | | | | | 65 | $mV_{PEAK}$ |

NOTES:

3. Peak-to-Peak voltage symmetrical about $\frac{V_{DD} - V_{EE}}{2}$

4. Both ends of channel.

### Typical Performance Curves

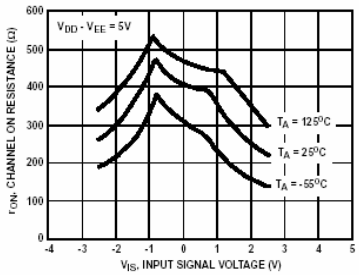



FIGURE 1. CHANNEL ON RESISTANCE vs INPUT SIGNAL VOLTAGE (ALL TYPES)

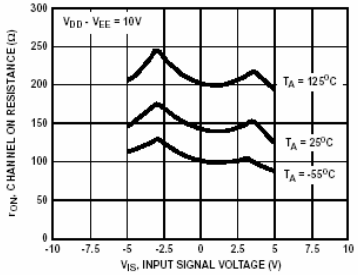



FIGURE 2. CHANNEL ON RESISTANCE vs INPUT SIGNAL VOLTAGE (ALL TYPES)

19-1292; Rev 2; 7/96

MAXIM

# CMOS Voltage Converters



## General Description

The ICL7662/Si7661 is a monolithic charge pump voltage inverter that will convert a positive voltage in the range of +4.5V to +20V to the corresponding negative voltage of -4.5V to -20V. The ICL7662/Si7661 provides performance far superior to previous implementations of charge pump voltage inverters by combining low quiescent current with high efficiency. The ICL7662/Si7661 has an oscillator, control circuitry, and 4 power MOS switches on-chip, with the only required external components being two low cost capacitors.

## Applications

Inexpensive Negative Supplies

Data Acquisition Systems

Up to -20V for Op Amps, and Other Linear Circuits

Supply Splitter, $V_{OUT} = Vs/2$

RS-232 Power Supplies

## Features

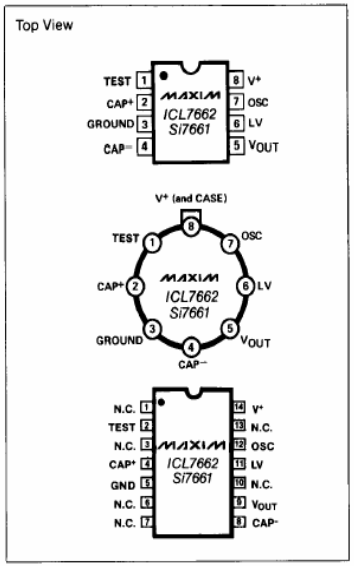
- **+4.5V to +20V Supply to -4.5V to -20V Output**
- **Cascaded Voltage Multiplication ($V_{OUT} = -n \times V^+$)**
- **99.7% Typical Open Circuit Conversion Efficiency**
- **Requires Only 2 External Capacitors**
- **Pin Compatible with the ICL7660**

## Ordering Information

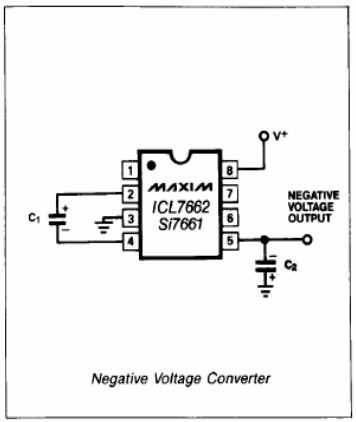
| PART | TEMP. RANGE | PIN-PACKAGE |
|---|---|---|
| **ICL7662**CPA | 0°C to +70°C | 8 Plastic DIP |
| ICL7662CBD | 0°C to +70°C | 14 SO |
| ICL7662CBA | 0°C to +70°C | 8 SO |
| ICL7662C/D | 0°C to +70°C | Dice |
| ICL7662EPA | -40°C to +85°C | 8 Plastic DIP |
| ICL7662EBD | -40°C to +85°C | 14 SO |
| ICL7662EBA | -40°C to +85°C | 8 SO |
| ICL7662MTV-4 | -55°C to +125°C | 8 TO-99 |
| ICL7662MJA | -55°C to +125°C | 8 CERDIP |

*Ordering Information continued at end of data sheet.*

## Pin Configurations




## Typical Operating Circuit






*For free samples & the latest literature: http://www.maxim-ic.com, or phone 1-800-998-8800.*
*For small orders, phone 1-800-835-8769.*

## ABSOLUTE MAXIMUM RATINGS

V+ TO GND ..... -0.3V, +22V
Oscillator Input to GND (Note 1)
(V- < 12V) ..... -0.3V, V+ + 0.3V
(V+ > 12V) ..... V+ - 12.3V, V+ + 0.3V
Power Dissipation (Note 2)
Plastic DIP ..... 300mW
SO ..... 500mW
TO-99 ..... 500mW
CERDIP ..... 500mW

Operating Temperature Ranges
Commercial (ICL7662C_, Si7661C_) ..... 0°C to +70°C
Extended (ICL7662E_, Si7661D_ or ESA) ..... -40°C to +85°C
Military (ICL7662MTV/MJA, Si7661AA/AK) ..... -55°C to +125°C
Storage Temperature ..... -65°C to +160°C
Lead Temperature (soldering, 10sec) ..... +300°C

*Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.*

## ELECTRICAL CHARACTERISTICS: ICL7662

($V_+$ = +15V, $T_A$ = +25°C, $C_{OSC}$ = 0, unless otherwise noted. See Test Cuircuit Figure 1.)

| PARAMETER | SYMBOL | CONDITIONS | | MIN | TYP | MAX | UNITS |
|---|---|---|---|---|---|---|---|
| Supply Voltage Range-Lo | V+ L | $R_L$ = 10kΩ, LV = GND | -55°C < $T_A$ < +125°C | 4.5 | | 11 | V |
| Supply Voltage Range-Hi | V+ H | $R_L$ = 10kΩ, LV = Open | -40°C < $T_A$ <+85°C | 9 | | 20 | |
| | | | -55°C < $T_A$ < +125°C | 9 | | 16.5 | |
| Supply Current | I+ | $R_L$ = ∞, LV = Open | $T_A$ = +25°C | | 0.25 | 0.60 | mA |
| | | | 0°C < $T_A$ <+70°C | | 0.30 | 0.85 | |
| | | | -55°C < $T_A$ < +125°C | | 0.40 | 1.0 | |
| Output Source Resistance | $R_O$ | $I_O$ = 20mA, LV = Open | $T_A$ = +25°C | | 60 | 100 | Ω |
| | | | 0°C < $T_A$ <+70°C | | 70 | 120 | |
| | | | -55°C < $T_A$ < +125°C | | 90 | 150 | |
| Supply Current | I+ | V+ = 5V, $R_L$ = ∞, LV = GND | $T_A$ = +25°C | | 20 | 150 | µA |
| | | | 0°C < $T_A$ <+70°C | | 25 | 200 | |
| | | | -55°C < $T_A$ < +125°C | | 30 | 250 | |
| Output Source Resistance | $R_O$ | V+ = 5V, $I_O$ = 3mA, LV = GND | $T_A$ = +25°C | | 125 | 200 | Ω |
| | | | 0°C < $T_A$ <+70°C | | 150 | 250 | |
| | | | -55°C < $T_A$ < +125°C | | 200 | 350 | |
| Oscillator Frequency | $f_{OSC}$ | | | | 10 | | kHz |
| Power Efficiency | $P_{eff}$ | $R_L$ = 2kΩ | $T_A$ = +25°C | 93 | 96 | | % |
| | | | Min < $T_A$ < Max | 90 | 95 | | |
| Voltage Conversion Efficiency | $V_{OEf}$ | $R_L$ = ∞ | Min < $T_A$ < Max | 97 | 99.9 | | % |
| Oscillator Sink or Source Current | $I_{OSC}$ | V+ = 5V ($V_{OSC}$ = 0V to +5V) | | | 0.5 | | µA |
| | | V+ = 15V ($V_{OSC}$ = +5V to +15V) | | | 4.0 | | |

**Note 1:** Connecting any terminal to voltages greater than V+ or less than ground may cause destructive latchup. It is recommended that no input from sources operating from external supplies be applied prior to power-up of the ICL7662.
**Note 2:** Derate linearly above +50°C by 5.5mW/°C.
**Note 3:** Pin 1 is a test pin and is not connected in normal use.

CMOS Voltage Converters

ICL7662/Si7661

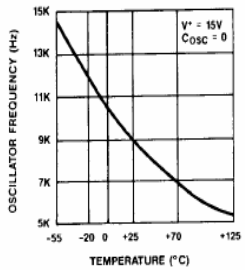
## ELECTRICAL CHARACTERISTICS: Si7661

($V_+$ = +15V, $T_A$ = +25°C, $C_{OSC}$ = 0, unless otherwise noted. See Test Cuircuit Figure 1.)

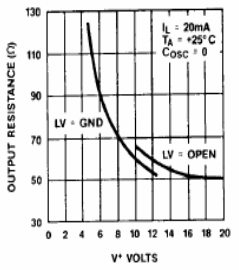
| PARAMETER | SYMBOL | TEST CONDITIONS UNLESS OTHERWISE SPECIFIED: $C_{OSC}$ = 0 | | LIMITS 1 = 25°C 2 = 125, 85, 70°C 3 = -55, -25, 0°C TEMP | TYP | A, B, C, D, E SUFFIX MIN | MAX | UNITS |
|---|---|---|---|---|---|---|---|---|
| **INPUT** | | | | | | | | |
| Supply Voltage Range (LV) | $V+_{LV}$ | $R_L$ = 10kΩ, LV = 0V | | 1, 2, 3 | | 4.5 | 9 | V |
| Supply Voltage Range | V+ | $R_L$ = 10kΩ, LV = Open | Si7661B, C, D, E | 1, 2, 3 | | 8 | 20 | |
| | | | Si7661A | 1, 2, 3 | | 8 | 16.5 | |
| Supply Current | I+ | V+ = 4.5V, $R_L$ = ∞, LV = 0V | | 1 | | | 500 | µA |
| | | V+ = 4.5V, $R_L$ = ∞, LV = Open | | 1 | | | 2 | mA |
| **OUTPUT** | | | | | | | | |
| Output Source Resistance | $R_{OUT}$ | V+ = 4.5V, LV = 0V, $I_O$ = 3mA | | 1 | 100 | | | Ω |
| | | V+ = 15V, LV = Open, $I_O$ = 20mA | | 1, 3 | 55 | | 100 | |
| | | | | 2 | | | 120 | |
| Power Conversion Efficiency | PE | V+ = 15V, $R_L$ = 2kΩ | | 1 | 92 | | | % |
| Voltage Conversion Efficiency | $V_{OUTE}$ | V+ = 15V, $R_L$ = ∞ | | 1 | 99.7 | 97 | | |
| **DYNAMIC** | | | | | | | | |
| Oscillator Frequency | $f_{OSC}$ | V+ = 15V | | 1 | 10 | | | kHz |
| Oscillator Impedance | $Z_{OSC}$ | V+ = 4.5V, LV = 0V | | 1 | 1 | | | MΩ |
| | | V+ = 15V | | 1 | 100 | | | kΩ |

## Typical Operating Characteristics

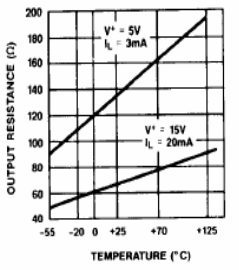
**UNLOADED OSCILLATOR FREQUENCY vs. TEMPERATURE**




**OUTPUT SOURCE RESISTANCE vs. SUPPLY VOLTAGE**



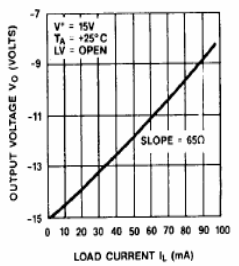

**OUTPUT SOURCE RESISTANCE vs. TEMPERATURE**



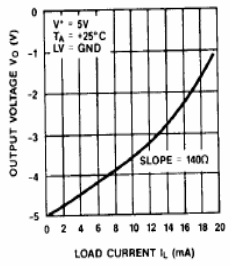
# CMOS Voltage Converters

## Typical Operating Characteristics (continued)

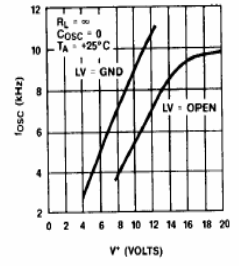
OUTPUT VOLTAGE vs. LOAD CURRENT



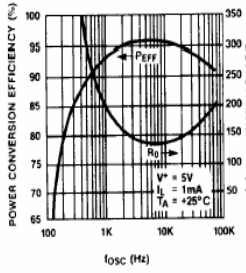

OUTPUT VOLTAGE vs. LOAD CURRENT



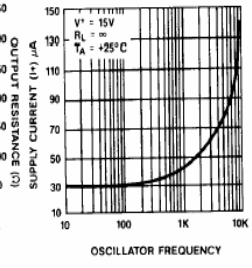

OSCILLATION FREQUENCY vs. SUPPLY VOLTAGE



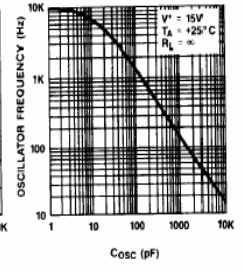

POWER CONVERSION FREQUENCY AND OUTPUT RESISTANCE vs. OSCILLATOR FREQUENCY




SUPPLY CURRENT vs. OSCILLATOR FREQUENCY




OSCILLATION FREQUENCY vs. EXTERNAL OSCILLATOR CAPACITANCE




## Detailed Description

All the circuitry necessary to complete a voltage inverter is contained on the ICL7662 (Si7661). Only 2 external capacitors are needed. These may be inexpensive 10µF polarized electrolytic capacitors. Figure 2, an idealized voltage inverter, illustrates the ICL7662 (Si7661) operation. During the first half of the cycle, switches S2 and S4 are open; switches S1 and S3 are closed, and the capacitor C1 is charged to a voltage $V_{IN}$. During the second half cycle, switches S1 and S3 are opened, and switches S2 and S4 are closed. The capacitor C1 undergoes a negative shift equal to $V_{IN}$. Assuming ideal switches ($R_{ON}$ = 0) and no load on C2, charge is then transferred from C1 to C2 such that the voltage on C2 is exactly $-V_{IN}$.

The four switches in Figure 2 are MOS power switches. Switch S1 is a P channel switch and switches S2, S3 and S4 are N channel devices.

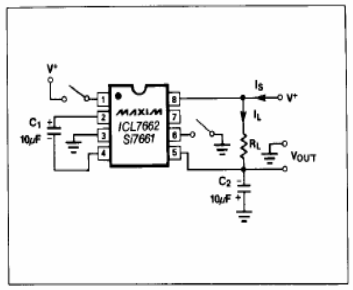



*Figure 1. ICL7662/Si7661 Test Circuit*



MAXIM

National Semiconductor

May 1998

# LM136-2.5/LM236-2.5/LM336-2.5V Reference Diode

## General Description

The LM136-2.5/LM236-2.5 and LM336-2.5 integrated circuits are precision 2.5V shunt regulator diodes. These monolithic IC voltage references operate as a low-temperature-coefficient 2.5V zener with 0.2Ω dynamic impedance. A third terminal on the LM136-2.5 allows the reference voltage and temperature coefficient to be trimmed easily.

The LM136-2.5 series is useful as a precision 2.5V low voltage reference for digital voltmeters, power supplies or op amp circuitry. The 2.5V make it convenient to obtain a stable reference from 5V logic supplies. Further, since the LM136-2.5 operates as a shunt regulator, it can be used as either a positive or negative voltage reference.

The LM136-2.5 is rated for operation over −55˚C to +125˚C while the LM236-2.5 is rated over a −25˚C to +85˚C temperature range.

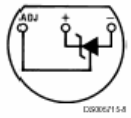
The LM336-2.5 is rated for operation over a 0˚C to +70˚C temperature range. See the connection diagrams for available packages.

## Features

- Low temperature coefficient
- Wide operating current of 400 µA to 10 mA
- 0.2Ω dynamic impedance
- ±1% initial tolerance available
- Guaranteed temperature stability
- Easily trimmed for minimum temperature drift
- Fast turn-on
- Three lead transistor package

## Connection Diagrams

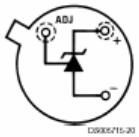
TO-92
Plastic Package




DS005715-8

Bottom View
Order Number LM236Z-2.5,
LM236AZ-2.5, LM336Z-2.5 or LM336BZ-2.5
See NS Package Number Z03A

TO-46
Metal Can Package



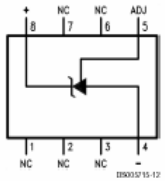

DS005715-20

Bottom View
Order Number LM136H-2.5,
LM136H-2.5/883, LM236H-2.5,
LM136AH-2.5, LM136AH-2.5/883
or LM236AH-2.5
See NS Package Number H03H

© 1999 National Semiconductor Corporation DS005715

## Connection Diagrams (Continued)

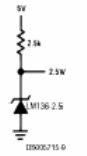
SO Package



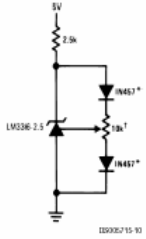

Top View
Order Number LM236M-2.5, LM236AM-2.5, LM336M-2.5 or LM336BM-2.5
See NS Package Number M08A

## Typical Applications

2.5V Reference

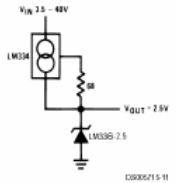



2.5V Reference with Minimum Temperature Coefficient




†Adjust to 2.490V
*Any silicon signal diode

Wide Input Range Reference






## Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

| | |
|---|---|
| Reverse Current | 15 mA |
| Forward Current | 10 mA |
| Storage Temperature | −60˚C to +150˚C |

| | |
|---|---|
| Operating Temperature Range (Note 2) | |
| LM136 | −55˚C to +150˚C |
| LM236 | −25˚C to +85˚C |
| LM336 | 0˚C to +70˚C |
| Soldering Information | |
| TO-92 Package (10 sec.) | 260˚C |
| TO-46 Package (10 sec.) | 300˚C |
| SO Package | |
| Vapor Phase (60 sec.) | 215˚C |
| Infrared (15 sec.) | 220˚C |

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" (Appendix D) for other methods of soldering surface mount devices.

## Electrical Characteristics (Note 3)

| Parameter | Conditions | LM136A-2.5/LM236A-2.5 LM136-2.5/LM236-2.5 | | | LM336B-2.5 LM336-2.5 | | | Units |
|---|---|---|---|---|---|---|---|---|
| | | Min | Typ | Max | Min | Typ | Max | |
| Reverse Breakdown Voltage | $T_A$=25˚C, $I_R$=1 mA | | | | | | | |
| | LM136, LM236, LM336 | 2.440 | 2.490 | 2.540 | 2.390 | 2.490 | 2.590 | V |
| | LM136A, LM236A, LM336B | 2.465 | 2.490 | 2.515 | 2.440 | 2.490 | 2.540 | V |
| Reverse Breakdown Change With Current | $T_A$=25˚C, 400 µA≤$I_R$≤10 mA | | 2.6 | 6 | | 2.6 | 10 | mV |
| Reverse Dynamic Impedance | $T_A$=25˚C, $I_R$=1 mA, f = 100 Hz | | 0.2 | 0.6 | | 0.2 | 1 | Ω |
| Temperature Stability (Note 4) | $V_R$ Adjusted to 2.490V | | | | | | | |
| | $I_R$=1 mA, *Figure 2* | | | | | | | |
| | 0˚C≤$T_A$≤70˚C (LM336) | | | | | 1.8 | 6 | mV |
| | −25˚C≤$T_A$≤+85˚C (LM236H, LM236Z) | | 3.5 | 9 | | | | mV |
| | −25˚C ≤ $T_A$ ≤ +85˚C (LM236M) | | 7.5 | 18 | | | | mV |
| | −55˚C≤$T_A$≤+125˚C (LM136) | | 12 | 18 | | | | mV |
| Reverse Breakdown Change With Current | 400 µA≤$I_R$≤10 mA | | 3 | 10 | | 3 | 12 | mV |
| Reverse Dynamic Impedance | $I_R$=1 mA | | 0.4 | 1 | | 0.4 | 1.4 | Ω |
| Long Term Stability | $T_A$=25˚C ±0.1˚C, $I_R$=1 mA, t = 1000 hrs | | 20 | | | 20 | | ppm |

**Note 1:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Electrical specifications do not apply when operating the device beyond its specified operating conditions.

**Note 2:** For elevated temperature operation, $T_j$ max is:

| | |
|---|---|
| LM136 | 150˚C |
| LM236 | 125˚C |
| LM336 | 100˚C |

| Thermal Resistance | TO-92 | TO-46 | SO-8 |
|---|---|---|---|
| $\theta_{ja}$ (Junction to Ambient) | 180˚C/W (0.4" leads) 170˚C/W (0.125" lead) | 440˚C/W | 165˚C/W |
| $\theta_{jc}$ (Junction to Case) | n/a | 80˚C/W | n/a |

**Note 3:** Unless otherwise specified, the LM136-2.5 is specified from −55˚C ≤ $T_A$ ≤ +125˚C, the LM236-2.5 from −25˚C ≤ $T_A$ ≤ +85˚C and the LM336-2.5 from 0˚C ≤ $T_A$ ≤ +70˚C.

**Note 4:** Temperature stability for the LM336 and LM236 family is guaranteed by design. Design limits are guaranteed (but not 100% production tested) over the indicated temperature and supply voltage ranges. These limits are not used to calculate outgoing quality levels. Stability is defined as the maximum change in $V_{ref}$ from 25˚C to $T_A$ (min) or $T_A$ (max).

National Semiconductor

June 1999

# LM723/LM723C
# Voltage Regulator

## General Description

The LM723/LM723C is a voltage regulator designed primarily for series regulator applications. By itself, it will supply output currents up to 150 mA; but external transistors can be added to provide any desired load current. The circuit features extremely low standby current drain, and provision is made for either linear or foldback current limiting.

The LM723/LM723C is also useful in a wide range of other applications such as a shunt regulator, a current regulator or a temperature controller.

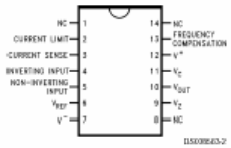
The LM723C is identical to the LM723 except that the LM723C has its performance guaranteed over a 0°C to +70°C temperature range, instead of −55°C to +125°C.

## Features

- 150 mA output current without external pass transistor
- Output currents in excess of 10A possible by adding external transistors
- Input voltage 40V max
- Output voltage adjustable from 2V to 37V
- Can be used as either a linear or a switching regulator

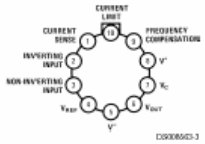
## Connection Diagrams

Dual-In-Line Package




Top View
Order Number LM723J/883 or LM723CN
See NS Package J14A or N14A

Metal Can Package



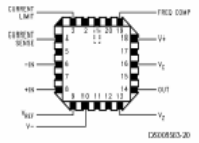

**Note:** Pin 5 connected to case.

Top View
Order Number LM723H, LM723H/883 or LM723CH
See NS Package H10C

© 1999 National Semiconductor Corporation DS008563

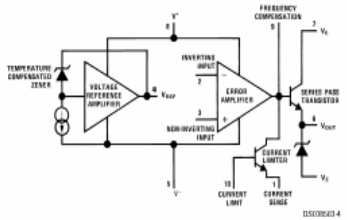


## Connection Diagrams (Continued)



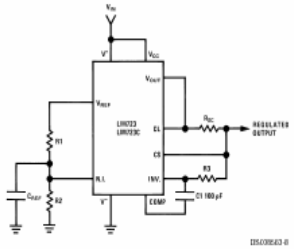

Top View
Order Number LM723E/883
See NS Package E20A

## Equivalent Circuit*




*Pin numbers refer to metal can package.

## Typical Application




**Note:** $R3 = \frac{R1\,R2}{R1 + R2}$

for minimum temperature drift.

Typical Performance

| | |
|---|---|
| Regulated Output Voltage | 5V |
| Line Regulation ($\Delta V_{IN}$ = 3V) | 0.5mV |
| Load Regulation ($\Delta I_L$ = 50 mA) | 1.5mV |

FIGURE 1. Basic Low Voltage Regulator
($V_{OUT}$ = 2 to 7 Volts)

## Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

(Note 10)

| | |
|---|---|
| Pulse Voltage from V+ to V− (50 ms) | 50V |
| Continuous Voltage from V+ to V− | 40V |
| Input-Output Voltage Differential | 40V |
| Maximum Amplifier Input Voltage (Either Input) | ±5V |
| Maximum Amplifier Input Voltage (Differential) | 5V |
| Current from $V_Z$ | 25 mA |
| Current from $V_{REF}$ | 15 mA |
| Internal Power Dissipation Metal Can (Note 2) | 800 mW |
| Cavity DIP (Note 2) | 900 mW |
| Molded DIP (Note 2) | 660 mW |
| Operating Temperature Range | |
| LM723 | −55˚C to +150˚C |
| LM723C | 0˚C to +70˚C |
| Storage Temperature Range | |
| Metal Can | −65˚C to +150˚C |
| Molded DIP | −55˚C to +150˚C |
| Lead Temperature (Soldering, 4 sec. max.) | |
| Hermetic Package | 300˚C |
| Plastic Package | 260˚C |
| ESD Tolerance | 1200V |
| (Human body model, 1.5 kΩ in series with 100 pF) | |

## Electrical Characteristics (Note 3) (Note 10)

| Parameter | Conditions | LM723 | | | LM723C | | | Units |
|---|---|---|---|---|---|---|---|---|
| | | Min | Typ | Max | Min | Typ | Max | |
| Line Regulation | $V_{IN}$ = 12V to $V_{IN}$ = 15V | | 0.01 | 0.1 | | 0.01 | 0.1 | % $V_{OUT}$ |
| | −55˚C ≤ $T_A$ ≤ +125˚C | | | 0.3 | | | | % $V_{OUT}$ |
| | 0˚C ≤ $T_A$ ≤ +70˚C | | | | | | 0.3 | % $V_{OUT}$ |
| | $V_{IN}$ = 12V to $V_{IN}$ = 40V | | 0.02 | 0.2 | | 0.1 | 0.5 | % $V_{OUT}$ |
| Load Regulation | $I_L$ = 1 mA to $I_L$ = 50 mA | | 0.03 | 0.15 | | 0.03 | 0.2 | % $V_{OUT}$ |
| | −55˚C ≤ $T_A$ ≤ +125˚C | | | 0.6 | | | | % $V_{OUT}$ |
| | 0˚C ≤ $T_A$ ≤ +70˚C | | | | | | 0.6 | % $V_{OUT}$ |
| Ripple Rejection | f = 50 Hz to 10 kHz, $C_{REF}$ = 0 | | 74 | | | 74 | | dB |
| | f = 50 Hz to 10 kHz, $C_{REF}$ = 5 µF | | 86 | | | 86 | | dB |
| Average Temperature Coeffic- | −55˚C ≤ $T_A$ ≤ +125˚C | | 0.002 | 0.015 | | | | %/˚C |
| ient of Output Voltage (Note 8) | 0˚C ≤ $T_A$ ≤ +70˚C | | | | | 0.003 | 0.015 | %/˚C |
| Short Circuit Current Limit | $R_{SC}$ = 10Ω, $V_{OUT}$ = 0 | | 65 | | | 65 | | mA |
| Reference Voltage | | 6.95 | 7.15 | 7.35 | 6.80 | 7.15 | 7.50 | V |
| Output Noise Voltage | BW = 100 Hz to 10 kHz, $C_{REF}$ = 0 | | 86 | | | 86 | | µVrms |
| | BW = 100 Hz to 10 kHz, $C_{REF}$ = 5 µF | | 2.5 | | | 2.5 | | µVrms |
| Long Term Stability | | | 0.05 | | | 0.05 | | %/1000 hrs |
| Standby Current Drain | $I_L$ = 0, $V_{IN}$ = 30V | | 1.7 | 3.5 | | 1.7 | 4.0 | mA |
| Input Voltage Range | | 9.5 | | 40 | 9.5 | | 40 | V |
| Output Voltage Range | | 2.0 | | 37 | 2.0 | | 37 | V |
| Input-Output Voltage Differential | | 3.0 | | 38 | 3.0 | | 38 | V |
| $\theta_{JA}$ | Molded DIP | | | | | 105 | | ˚C/W |
| $\theta_{JA}$ | Cavity DIP | | 150 | | | | | ˚C/W |
| $\theta_{JA}$ | H10C Board Mount in Still Air | | 165 | | | 165 | | ˚C/W |
| $\theta_{JA}$ | H10C Board Mount in 400 LF/Min Air Flow | | 66 | | | 66 | | ˚C/W |
| $\theta_{JC}$ | | | 22 | | | 22 | | ˚C/W |

**Note 1:** "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

**Note 2:** See derating curves for maximum power rating above 25˚C.

**Note 3:** Unless otherwise specified, $T_A$ = 25˚C, $V_{IN}$ = V+ = $V_C$ = 12V, V− = 0, $V_{OUT}$ = 5V, $I_L$ = 1 mA, $R_{SC}$ = 0, $C_1$ = 100 pF, $C_{REF}$ = 0 and divider impedance as seen by error amplifier ≤ 10 kΩ connected as shown in *Figure 1*. Line and load regulation specifications are given for the condition of constant chip temperature. Temperature drifts must be taken into account separately for high dissipation conditions.

**Note 4:** $L_1$ is 40 turns of No. 28 enameled copper wire wound on Ferroxcube P36/22-3B7 pot core or equivalent with 0.009 in. air gap.

**Note 5:** Figures in parentheses may be used if R1/R2 divider is placed on opposite input of error amp.

**Note 6:** Replace R1/R2 in figures with divider shown in *Figure 13*.

**Note 7:** V+ and $V_{CC}$ must be connected to a +3V or greater supply.

**Note 8:** For metal can applications where $V_Z$ is required, an external 6.2V zener diode should be connected in series with $V_{OUT}$.



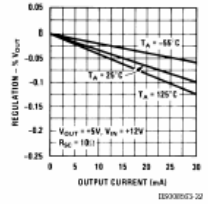
## Electrical Characteristics (Note 3) (Note 10) (Continued)

**Note 9:** Guaranteed by correlation to other tests.

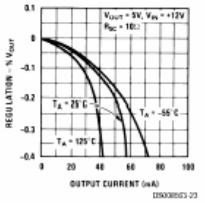
**Note 10:** A military RETS specification is available on request. At the time of printing, the LM723 RETS specification complied with the Min and Max limits in this table. The LM723E, H, and J may also be procured as a Standard Military Drawing.

## Typical Performance Characteristics

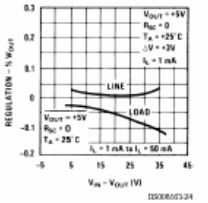
Load Regulation Characteristics with Current Limiting



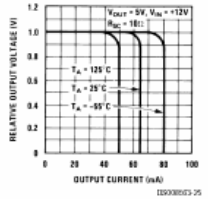

Load Regulation Characteristics with Current Limiting



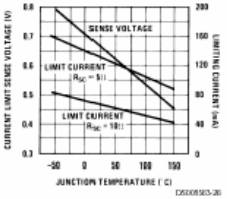

Load & Line Regulation vs Input-Output Voltage Differential



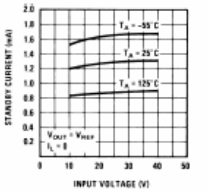

Current Limiting Characteristics



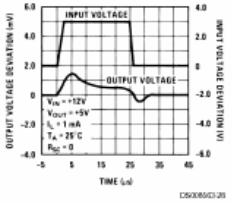

Current Limiting Characteristics vs Junction Temperature



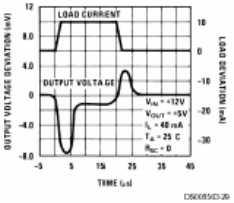

Standby Current Drain vs Input Voltage



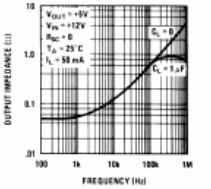

Line Transient Response




Load Transient Response

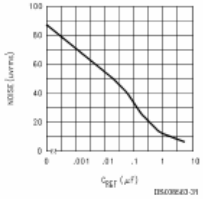



Output Impedence vs Frequency

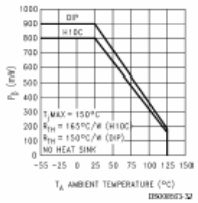


## Maximum Power Ratings

Noise vs Filter Capacitor
($C_{REF}$ in Circuit of *Figure 1*)
(Bandwidth 100 Hz to 10 kHz)




LM723
Power Dissipation vs
Ambient Temperature




LM723C
Power Dissipation vs
Ambient Temperature

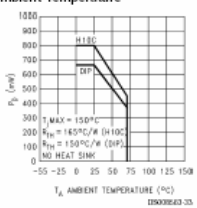


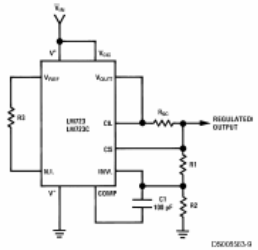

TABLE 1. Resistor Values (kΩ) for Standard Output Voltage

| Positive Output Voltage | Applicable Figures | Fixed Output ±5% | | Output Adjustable ±10% (Note 6) | | | Negative Output Voltage | Applicable Figures | Fixed Output ±5% | | 5% Output Adjustable ±10% | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | (Note 5) | R1 | R2 | R1 | P1 | R2 | | | R1 | R2 | R1 | P1 | R2 |
| +3.0 | 1, 5, 6, 9, 12 (4) | 4.12 | 3.01 | 1.8 | 0.5 | 1.2 | +100 | 7 | 3.57 | 102 | 2.2 | 10 | 91 |
| +3.6 | 1, 5, 6, 9, 12 (4) | 3.57 | 3.65 | 1.5 | 0.5 | 1.5 | +250 | 7 | 3.57 | 255 | 2.2 | 10 | 240 |
| +5.0 | 1, 5, 6, 9, 12 (4) | 2.15 | 4.99 | 0.75 | 0.5 | 2.2 | −6 (Note 7) | 3, (10) | 3.57 | 2.43 | 1.2 | 0.5 | 0.75 |
| +6.0 | 1, 5, 6, 9, 12 (4) | 1.15 | 6.04 | 0.5 | 0.5 | 2.7 | −9 | 3, 10 | 3.48 | 5.36 | 1.2 | 0.5 | 2.0 |
| +9.0 | 2, 4, (5, 6, 9, 12) | 1.87 | 7.15 | 0.75 | 1.0 | 2.7 | −12 | 3, 10 | 3.57 | 8.45 | 1.2 | 0.5 | 3.3 |
| +12 | 2, 4, (5, 6, 9, 12) | 4.87 | 7.15 | 2.0 | 1.0 | 3.0 | −15 | 3, 10 | 3.65 | 11.5 | 1.2 | 0.5 | 4.3 |
| +15 | 2, 4, (5, 6, 9, 12) | 7.87 | 7.15 | 3.3 | 1.0 | 3.0 | −28 | 3, 10 | 3.57 | 24.3 | 1.2 | 0.5 | 10 |
| +28 | 2, 4, (5, 6, 9, 12) | 21.0 | 7.15 | 5.6 | 1.0 | 2.0 | −45 | 8 | 3.57 | 41.2 | 2.2 | 10 | 33 |
| +45 | 7 | 3.57 | 48.7 | 2.2 | 10 | 39 | −100 | 8 | 3.57 | 97.6 | 2.2 | 10 | 91 |
| +75 | 7 | 3.57 | 78.7 | 2.2 | 10 | 68 | −250 | 8 | 3.57 | 249 | 2.2 | 10 | 240 |

TABLE 2. Formulae for Intermediate Output Voltages

| | | |
|---|---|---|
| Outputs from +2 to +7 volts (*Figures 1, 4, 5, 6, 9, 12*) $V_{OUT} = \left(V_{REF} \times \frac{R2}{R1 + R2}\right)$ | Outputs from +4 to +250 volts (*Figure 7*) $V_{OUT} = \left(\frac{V_{REF}}{2} \times \frac{R2 - R1}{R1}\right)$; R3 = R4 | Current Limiting $I_{LIMIT} = \frac{V_{SENSE}}{R_{SC}}$ |
| Outputs from +7 to +37 volts (*Figures 2, 4, 5, 6, 9, 12*) $V_{OUT} = \left(V_{REF} \times \frac{R1 + R2}{R2}\right)$ | Outputs from −6 to −250 volts (*Figures 3, 8, 10*) $V_{OUT} = \left(\frac{V_{REF}}{2} \times \frac{R1 + R2}{R1}\right)$; R3 = R4 | Foldback Current Limiting $I_{KNEE} = \left(\frac{V_{OUT}\,R3}{R_{SC}\,R4} + \frac{V_{SENSE}\,(R3 + R4)}{R_{SC}\,R4}\right)$ $I_{SHORT\ CKT} = \left(\frac{V_{SENSE}}{R_{SC}} \times \frac{R3 + R4}{R4}\right)$ |

## Typical Applications



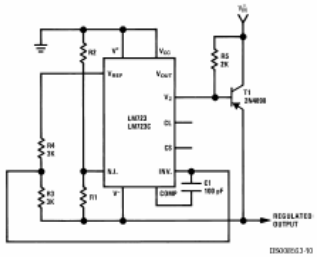
Note: R3 = $\frac{R1\,R2}{R1 + R2}$

for minimum temperature drift.
R3 may be eliminated for
minimum component count.

Typical Performance

| | |
|---|---|
| Regulated Output Voltage | 15V |
| Line Regulation ($\Delta V_{IN}$ = 3V) | 1.5 mV |
| Load Regulation ($\Delta I_L$ = 50 mA) | 4.5 mV |

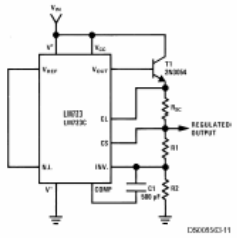
FIGURE 2. Basic High Voltage Regulator
($V_{OUT}$ = 7 to 37 Volts)



Typical Performance

| | |
|---|---|
| Regulated Output Voltage | −15V |
| Line Regulation ($\Delta V_{IN}$ = 3V) | 1 mV |
| Load Regulation ($\Delta I_L$ = 100 mA) | 2 mV |

FIGURE 3. Negative Voltage Regulator



Typical Performance

| | |
|---|---|
| Regulated Output Voltage | +15V |
| Line Regulation ($\Delta V_{IN}$ = 3V) | 1.5 mV |
| Load Regulation ($\Delta I_L$ = 1A) | 15 mV |

FIGURE 4. Positive Voltage Regulator
(External NPN Pass Transistor)

# 1.5KE SERIES

1500 WATT PEAK POWER TRANSIENT VOLTAGE SUPPRESSORS



## FEATURES

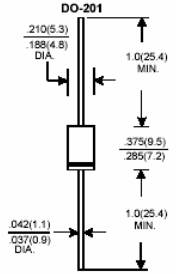
* 1500 Watts Surge Capability at 1ms
* Excellent clamping capability
* Low zener impedance
* Fast response time: Typically less than 1.0ps from 0 volt to BV min.
* Typical $I_R$ less than 1μA above 10V
* High temperature soldering guaranteed: 260°C / 10 seconds / .375"(9.5mm) lead length, 5lbs.(2.3kg) tension

## MECHANICAL DATA

* Case: Molded plastic
* Epoxy: UL 94V-0 rate flame retardant
* Lead: Axial leads, solderable per MIL-STD-202, method 208 guranteed
* Polarity: Color band denotes cathode end
* Mounting position: Any
* Weight: 1.20 grams

VOLTAGE RANGE
6.8 to 440 Volts
1500 Watts Peak Power
5.0 Watts Steady State

DO-201




Dimensions in inches and (millimeters)

## MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS

Rating 25°C ambient temperature unless otherwise specified.
Single phase half wave, 60Hz, resistive or inductive load.
For capacitive load, derate current by 20%.

| RATINGS | SYMBOL | VALUE | UNITS |
|---|---|---|---|
| Peak Power Dissipation at $T_A$=25°C, $T_P$=1ms(NOTE 1) | $P_{PK}$ | Minimum 1500 | Watts |
| Steady State Power Dissipation at $T_L$=75°C Lead Length .375"(9.5mm) (NOTE 2) | $P_D$ | 5.0 | Watts |
| Peak Forward Surge Current at 8.3ms Single Half Sine-Wave superimposed on rated load (JEDEC method) (NOTE 3) | $I_{FSM}$ | 200 | Amps |
| Operating and Storage Temperature Range | $T_J$, $T_{STG}$ | -55 to +175 | °C |

NOTES:
1. Non-repetitive current pulse per Fig. 3 and derated above $T_A$=25°C per Fig. 2.
2. Mounted on Copper Pad area of 0.8" X 0.8" (20mm X 20mm) per Fig.5.
3. 8.3ms single half sine-wave, duty cycle = 4 pulses per minute maximum.

## DEVICES FOR BIPOLAR APPLICATIONS

1. For Bidirectional use C or CA Suffix for types 1.5KE6.8 thru 1.5KE440.
2. Electrical characteristics apply in both directions.

RATING AND CHARACTERISTIC CURVES (1.5KE SERIES)

FIG.1-PEAK PULSE POWER DERATING CURVE

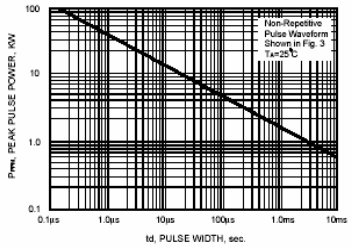



FIG.2-PULSE DERATING CURVE

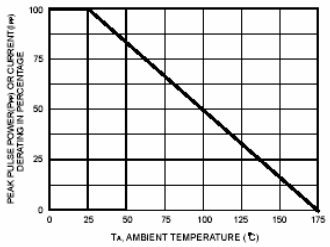



FIG.3-PULSE WAVE FORM

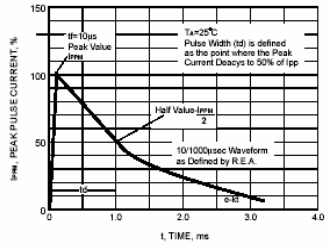



FIG.4-TYPICAL JUNCTION CAPACITANCE

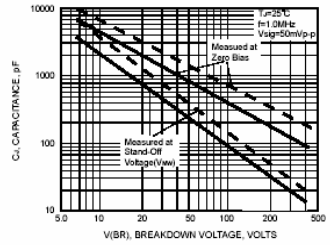



FIG.5-STEADY STATE POWER DERATING CURVE

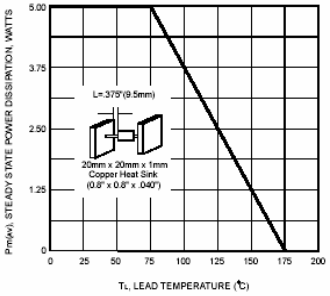
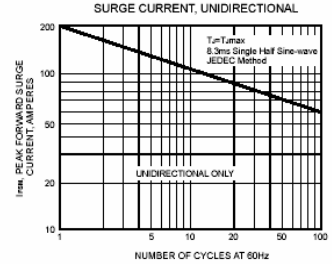



FIG.6-MAXIMUM NON-REPETITIVE PEAK FORWARD SURGE CURRENT, UNIDIRECTIONAL



## 1500 Watt Axial Lead TVS

| UNI DIRECTIONAL PART NUMBER | REVERSE STAND-OFF VOLTAGE VRWM (V) | BREAKDOWN VOLTAGE VBR (V) MIN. @IT | BREAKDOWN VOLTAGE VRB (V) MAX. @IT | TEST CURRENT IT (mA) | MAXIMUM CLAMPING VOLTAGE @Ipp Vc (V) | PEAK PULSE CURRENT Ipp (A) | REVERSE LEAKAGE @ VRWM IR(μA) |
|---|---|---|---|---|---|---|---|
| 1.5KE6.8 | 5.50 | 6.12 | 7.48 | 10 | 10.8 | 140.7 | 1000 |
| 1.5KE6.8A | 5.80 | 6.45 | 7.14 | 10 | 10.5 | 144.8 | 1000 |
| 1.5KE7.5 | 6.05 | 6.75 | 8.25 | 10 | 11.7 | 129.9 | 500 |
| 1.5KE7.5A | 6.40 | 7.13 | 7.88 | 10 | 11.3 | 134.5 | 500 |
| 1.5KE8.2 | 6.63 | 7.38 | 9.02 | 10 | 12.5 | 121.6 | 200 |
| 1.5KE8.2A | 7.02 | 7.79 | 8.61 | 10 | 12.1 | 125.6 | 200 |
| 1.5KE9.1 | 7.37 | 8.19 | 10.00 | 1 | 13.8 | 110.1 | 50 |
| 1.5KE9.1A | 7.78 | 8.65 | 9.50 | 1 | 13.4 | 113.4 | 50 |
| 1.5KE10 | 8.10 | 9.00 | 11.00 | 1 | 15.0 | 101.3 | 10 |
| 1.5KE10A | 8.55 | 9.50 | 10.50 | 1 | 14.5 | 104.8 | 10 |
| 1.5KE11 | 8.92 | 9.90 | 12.10 | 1 | 16.2 | 93.8 | 5 |
| 1.5KE11A | 9.40 | 10.50 | 11.60 | 1 | 15.6 | 97.4 | 5 |
| 1.5KE12 | 9.72 | 10.80 | 13.20 | 1 | 17.3 | 87.9 | 5 |
| 1.5KE12A | 10.20 | 11.40 | 12.60 | 1 | 16.7 | 91.0 | 5 |
| 1.5KE13 | 10.50 | 11.70 | 14.30 | 1 | 19.0 | 80.0 | 5 |
| 1.5KE13A | 11.10 | 12.40 | 13.70 | 1 | 18.2 | 83.5 | 5 |
| 1.5KE15 | 12.10 | 13.50 | 16.50 | 1 | 22.0 | 69.1 | 5 |
| 1.5KE15A | 12.80 | 14.30 | 15.80 | 1 | 21.2 | 71.7 | 5 |
| 1.5KE16 | 12.90 | 14.40 | 17.60 | 1 | 23.5 | 64.7 | 5 |
| 1.5KE16A | 13.60 | 15.20 | 16.80 | 1 | 22.5 | 67.6 | 5 |
| 1.5KE18 | 14.50 | 16.20 | 19.80 | 1 | 26.5 | 57.4 | 5 |
| 1.5KE18A | 15.30 | 17.10 | 18.90 | 1 | 25.2 | 60.3 | 5 |
| 1.5KE20 | 16.20 | 18.00 | 22.00 | 1 | 29.1 | 52.2 | 5 |
| 1.5KE20A | 17.10 | 19.00 | 21.00 | 1 | 27.7 | 54.9 | 5 |
| 1.5KE22 | 17.80 | 19.80 | 24.20 | 1 | 31.9 | 47.6 | 5 |
| 1.5KE22A | 18.80 | 20.90 | 23.10 | 1 | 30.6 | 49.7 | 5 |
| 1.5KE24 | 19.40 | 21.60 | 26.40 | 1 | 34.7 | 43.8 | 5 |
| 1.5KE24A | 20.50 | 22.80 | 25.20 | 1 | 33.2 | 45.8 | 5 |
| 1.5KE27 | 21.80 | 24.30 | 29.70 | 1 | 39.1 | 38.9 | 5 |
| 1.5KE27A | 23.10 | 25.70 | 28.40 | 1 | 37.5 | 40.5 | 5 |
| 1.5KE30 | 24.30 | 27.00 | 33.00 | 1 | 43.5 | 34.9 | 5 |
| 1.5KE30A | 25.60 | 28.50 | 31.50 | 1 | 41.4 | 36.7 | 5 |
| 1.5KE33 | 26.80 | 29.70 | 36.30 | 1 | 47.7 | 31.9 | 5 |
| 1.5KE33A | 28.20 | 31.40 | 34.70 | 1 | 45.7 | 33.3 | 5 |
| 1.5KE36 | 29.10 | 32.40 | 39.60 | 1 | 52.0 | 29.2 | 5 |
| 1.5KE36A | 30.80 | 34.20 | 37.80 | 1 | 49.9 | 30.5 | 5 |
| 1.5KE39 | 31.60 | 35.10 | 42.90 | 1 | 56.4 | 27.0 | 5 |
| 1.5KE39A | 33.30 | 37.10 | 41.00 | 1 | 53.9 | 28.2 | 5 |
| 1.5KE43 | 34.80 | 38.70 | 47.30 | 1 | 61.9 | 24.6 | 5 |
| 1.5KE43A | 36.80 | 40.90 | 45.20 | 1 | 59.3 | 25.6 | 5 |
| 1.5KE47 | 38.10 | 42.30 | 51.70 | 1 | 67.8 | 22.4 | 5 |
| 1.5KE47A | 40.20 | 44.70 | 49.40 | 1 | 64.8 | 23.5 | 5 |
| 1.5KE51 | 41.30 | 45.90 | 56.10 | 1 | 73.5 | 20.7 | 5 |
| 1.5KE51A | 43.60 | 48.50 | 53.60 | 1 | 70.1 | 21.7 | 5 |
| 1.5KE56 | 45.40 | 50.40 | 61.60 | 1 | 80.5 | 18.9 | 5 |
| 1.5KE56A | 47.80 | 53.20 | 58.80 | 1 | 77.0 | 19.7 | 5 |
| 1.5KE62 | 50.20 | 55.80 | 68.20 | 1 | 89.0 | 17.1 | 5 |
| 1.5KE62A | 53.00 | 58.90 | 65.10 | 1 | 85.0 | 17.9 | 5 |
| 1.5KE68 | 55.10 | 61.20 | 74.80 | 1 | 98.0 | 15.5 | 5 |
| 1.5KE68A | 58.10 | 64.60 | 71.40 | 1 | 92.0 | 16.5 | 5 |
| 1.5KE75 | 60.70 | 67.50 | 82.50 | 1 | 108.0 | 14.1 | 5 |
| 1.5KE75A | 64.10 | 71.30 | 78.80 | 1 | 103.0 | 14.8 | 5 |

## 1500 Watt Axial Lead TVS

| UNI DIRECTIONAL PART NUMBER | REVERSE STAND-OFF VOLTAGE VRWM (V) | BREAKDOWN VOLTAGE VBR (V) MIN. @IT | BREAKDOWN VOLTAGE VRB (V) MAX. @IT | TEST CURRENT IT (mA) | MAXIMUM CLAMPING VOLTAGE @Ipp Vc (V) | PEAK PULSE CURRENT Ipp (A) | REVERSE LEAKAGE @ VRWM IR(μA) |
|---|---|---|---|---|---|---|---|
| 1.5KE82 | 66.40 | 73.80 | 90.20 | 1 | 118.0 | 12.9 | 5 |
| 1.5KE82A | 70.10 | 77.90 | 86.10 | 1 | 113.0 | 13.5 | 5 |
| 1.5KE91 | 73.70 | 81.90 | 100.00 | 1 | 131.0 | 11.6 | 5 |
| 1.5KE91A | 77.80 | 86.50 | 95.50 | 1 | 125.0 | 12.2 | 5 |
| 1.5KE100 | 81.00 | 90.00 | 110.00 | 1 | 144.0 | 10.6 | 5 |
| 1.5KE100A | 85.50 | 95.00 | 105.00 | 1 | 137.0 | 11.1 | 5 |
| 1.5KE110 | 89.20 | 99.00 | 121.00 | 1 | 158.0 | 9.6 | 5 |
| 1.5KE110A | 94.00 | 105.00 | 116.00 | 1 | 152.0 | 10.0 | 5 |
| 1.5KE120 | 97.20 | 108.00 | 132.00 | 1 | 173.0 | 8.7 | 5 |
| 1.5KE120A | 102.00 | 114.00 | 126.00 | 1 | 165.0 | 9.2 | 5 |
| 1.5KE130 | 105.00 | 117.00 | 143.00 | 1 | 187.0 | 8.1 | 5 |
| 1.5KE130A | 111.00 | 124.00 | 137.00 | 1 | 179.0 | 8.5 | 5 |
| 1.5KE150 | 121.00 | 135.00 | 165.00 | 1 | 215.0 | 7.1 | 5 |
| 1.5KE150A | 128.00 | 143.00 | 158.00 | 1 | 207.0 | 7.3 | 5 |
| 1.5KE160 | 130.00 | 144.00 | 176.00 | 1 | 230.0 | 6.9 | 5 |
| 1.5KE160A | 136.00 | 152.00 | 168.00 | 1 | 219.0 | 6.9 | 5 |
| 1.5KE170 | 138.00 | 153.00 | 187.00 | 1 | 244.0 | 6.2 | 5 |
| 1.5KE170A | 145.00 | 162.00 | 179.00 | 1 | 234.0 | 6.5 | 5 |
| 1.5KE180 | 146.00 | 162.00 | 198.00 | 1 | 258.0 | 5.9 | 5 |
| 1.5KE180A | 154.00 | 171.00 | 189.00 | 1 | 246.0 | 6.2 | 5 |
| 1.5KE200 | 162.00 | 180.00 | 220.00 | 1 | 287.0 | 5.3 | 5 |
| 1.5KE200A | 171.00 | 190.00 | 210.00 | 1 | 274.0 | 5.5 | 5 |
| 1.5KE220 | 175.00 | 198.00 | 242.00 | 1 | 344.0 | 4.4 | 5 |
| 1.5KE220A | 185.00 | 209.00 | 231.00 | 1 | 328.0 | 4.6 | 5 |
| 1.5KE250 | 202.00 | 225.00 | 275.00 | 1 | 360.0 | 4.2 | 5 |
| 1.5KE250A | 214.00 | 237.00 | 263.00 | 1 | 344.0 | 4.4 | 5 |
| 1.5KE300 | 243.00 | 270.00 | 330.00 | 1 | 430.0 | 3.5 | 5 |
| 1.5KE300A | 256.00 | 285.00 | 315.00 | 1 | 414.0 | 3.7 | 5 |
| 1.5KE350 | 284.00 | 315.00 | 385.00 | 1 | 504.0 | 3.0 | 5 |
| 1.5KE350A | 300.00 | 332.00 | 368.00 | 1 | 482.0 | 3.2 | 5 |
| 1.5KE400 | 324.00 | 360.00 | 440.00 | 1 | 574.0 | 2.6 | 5 |
| 1.5KE400A | 342.00 | 380.00 | 420.00 | 1 | 548.0 | 2.8 | 5 |
| 1.5KE440 | 356.00 | 396.00 | 484.00 | 1 | 631.0 | 2.4 | 5 |
| 1.5KE440A | 376.00 | 418.00 | 462.00 | 1 | 600.0 | 2.5 | 5 |