



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

**Cuantificación de la calidad de
potencia en redes de
distribución con múltiples
inversores**

TESINA

Que para obtener el título de

Ingeniero Eléctrico Electrónico

P R E S E N T A

Jesús Linares Cantoral

DIRECTOR DE TESIS

Dr. Mario Roberto Arrieta Paternina



Ciudad Universitaria, Cd. Mx., 2025



**PROTESTA UNIVERSITARIA DE INTEGRIDAD Y
HONESTIDAD ACADÉMICA Y PROFESIONAL
(Titulación con trabajo escrito)**



De conformidad con lo dispuesto en los artículos 87, fracción V, del Estatuto General, 68, primer párrafo, del Reglamento General de Estudios Universitarios y 26, fracción I, y 35 del Reglamento General de Exámenes, me comprometo en todo tiempo a honrar a la institución y a cumplir con los principios establecidos en el Código de Ética de la Universidad Nacional Autónoma de México, especialmente con los de integridad y honestidad académica.

De acuerdo con lo anterior, manifiesto que el trabajo escrito titulado CUANTIFICACION DE LA CALIDAD DE POTENCIA EN REDES DE DISTRIBUCION CON MULTIPLES INVERSORES que presenté para obtener el título de INGENIERO ELÉCTRICO ELECTRÓNICO es original, de mi autoría y lo realicé con el rigor metodológico exigido por mi Entidad Académica, citando las fuentes de ideas, textos, imágenes, gráficos u otro tipo de obras empleadas para su desarrollo.

En consecuencia, acepto que la falta de cumplimiento de las disposiciones reglamentarias y normativas de la Universidad, en particular las ya referidas en el Código de Ética, llevará a la nulidad de los actos de carácter académico administrativo del proceso de titulación.

JESUS LINARES CANTORAL
Número de cuenta: 316511676

Dedicatoria

Este trabajo se lo dedico principalmente a mis padres Amando y Guadalupe, quienes me han brindado su apoyo total durante todos mis estudios y han estado conmigo siempre que lo he necesitado.

Agradecimientos

A mis padres, que me acompañaron en este camino y siempre confiaron en mí, y me brindaron soporte incondicional para culminar mis estudios.

Quiero agradecer de manera muy especial al Dr. Mario Arrieta Paternina por siempre guiarme durante la realización de este trabajo. Además de estar al pendiente, y dando su ayuda durante este proceso. Su ayuda fue fundamental para la realización de este trabajo.

Finalmente, quiero agradecer a la UNAM, en especial agradezco al proyecto PAPIIT-IT102723 “Desarrollo de técnicas para la estimación de la constante de inercia de generadores mediante datos sincrofasoriales”.

Contenido

Capítulo 1 Introducción	9
1.1 Objetivo de la tesina	9
1.2 Definición del problema:	9
1.3 Método:.....	9
1.4 Estado del arte	9
Capítulo 2 Fundamentos.....	11
2.1 Inversor.....	11
2.2 Transformada de Clarke.	11
2.3 Transformada inversa de Clarke.....	11
2.4 Transformada de Park.....	12
2.5 Transformada inversa de Park.	12
2.6 Control PI.	12
2.7 Componentes armónicas.....	12
Capítulo 3 Red de Distribución.	14
Capítulo 4 Topologías y Modelado de Inversores.....	19
4.1 Inversor Monofásico.....	19
4.1.1 Inversor de Medio Puente.....	19
4.1.2 Modulación SPWM.	20
4.1.3 Sincronización a la red eléctrica.	21
4.1.4 Estrategia de control.	21
4.2 Inversor Trifásico.	23
4.2.2 Estrategia de control.	23
Capítulo 5 Simulación y análisis de fallas en un inversor monofásico acoplado a la red de distribución. 25	
5.1 Caso 611	25
5.2 Caso 645	32
5.3 Cortocircuito en un punto máximo de corriente de carga.	39
Capítulo 6 Simulación y análisis de fallas en un inversor trifásico acoplado a la red de distribución...42	
6.1 Caso 632	42
6.2 Caso 680	53

Capítulo 7 Conclusiones generales.....	59
Referencias.....	59

Índice de tablas

Tabla 1 Límites de distorsión de tensión. [7].....	14
Tabla 2 Límites de distorsión de corriente [7].	14
Tabla 3. Cargas del sistema por nodo.	16
Tabla 4. Banco de capacitores del sistema.	16
Tabla 5 Valores de Resistencia e Inductancia de las líneas de distribución.	17
Tabla 6 Valores nominales del arreglo del transformador trifásico.....	17
Tabla 7 Valores nominales del transformador monofásico.....	17
Tabla 8 Corrida de flujos para caso base.	19
Tabla 9 MOSFET asociado a la fase de salida del inversor.....	24
Tabla 10 Límites de corrientes de distorsion armónica.....	26
Tabla 11 Tiempo de liberación del límite tras falla en el nodo de carga 611.....	30
Tabla 12 Tiempo de liberación del límite tras falla en el nodo de carga 645.....	37
Tabla 13 Límites de Corrientes de Distorsión Armónica en nodos trifásicos.	43

Índice de Figuras

Figura 1 Sistema de 13 nodos IEEE en Simulink.....	15
Figura 2 Corriente de salida del nodo 632.....	18
Figura 3 Tensión en el nodo 632.	18
Figura 4 Inversor de CD a CA.....	19
Figura 5 Inversor con S1 cerrado y S2 abierto.....	20
Figura 6 Inversor con S2 cerrado y S1 abierto.....	20
Figura 7 Modulación SPWM.....	21
Figura 8 Obtención de la componente Id e Iq mediante la transformada de Clarke.....	21
Figura 9 Estrategia de control del inversor monofasico.	22
Figura 10 Inversor Monofásico de Medio Puente.....	22
Figura 11 Inversor Trifásico con filtro inductivo.	23
Figura 12 Cambio de Marco de Referencia abc a dq.....	23
Figura 13 Inversor Trifásico de Medio Puente.	24
Figura 14 Obtención de señales de apertura y cierre.	24
Figura 15 Conexión Inversor Monofásico a nodo 611.	25
Figura 16 Cortocircuito a MOSFET S1.....	26
Figura 17 Corriente de carga del nodo 611.....	26
Figura 18 THDi de la Corriente de Carga del nodo 611.....	27
Figura 19 Descomposición armónica de la corriente de carga del nodo 611.....	27
Figura 20 Descomposición de armónicos 2°,4° y 6° de la corriente de carga del nodo 611.....	28
Figura 21 Descomposición del 3° al 11° armónico del nodo 611.....	28
Figura 22 Descomposición de la corriente armónica con zoom de carga del nodo 611 a) Armónicas de 11° - 17° b) Armónicas de 17° - 23° c) Armónicas de 23° - 35° d) Armónicas de 35° - 50°..	29
Figura 23 Tensión del nodo de carga 611.....	30
Figura 24 THDv del nodo de carga 611.....	30
Figura 25 Corriente de entrada del nodo de equivalencia tras fallo en el nodo 611.....	31
Figura 26 THDi del nodo de equivalencia tras fallo en el nodo 611.....	31
Figura 27 Descomposición armónica del nodo de equivalencia Fase C tras fallo en el nodo 611. a) Comportamiento de la fundamental b) Comportamiento de las magnitudes armónicas.....	32
Figura 28 Tensión del nodo de equivalencia de red tras fallo en 611.....	32
Figura 29 Conexión Inversor Monofásico a nodo 645 Fase B.....	33
Figura 30 Corriente de carga del nodo 645.....	33
Figura 31 THDi de corriente de carga del nodo 645.....	34
Figura 32 Descomposición armónica de la corriente de carga del nodo 645.....	34
Figura 33 Descomposición de armónicos 2°,4° y 6° de la corriente de carga del nodo 645.....	35
Figura 34 Descomposición del 3° al 11° armónico.....	35
Figura 35 Descomposición de la corriente de carga con zoom del nodo 645 a) Armónicos 11° - 17° b) Armónicos 18° - 23° c) Armónicos 24° - 35° d) Armónicos 36° - 50°.....	36
Figura 36 Tensión del nodo de carga 645.....	37
Figura 37 THDv del nodo de carga 645.....	37

Figura 38 Corriente de entrada del nodo de equivalencia tras falla en el nodo 645.....	38
Figura 39 THDi del nodo de equivalencia tras fallo en el nodo 645.....	38
Figura 40 Descomposición armónica del nodo de equivalencia fase B tras fallo en el nodo 645. a) Comportamiento de la fundamental b) Comportamiento de las magnitudes armónicas.....	39
Figura 41 Tensión del nodo de equivalencia tras fallo en 645.....	39
Figura 42 Cortocircuito en un pico máximo de corriente de carga.	40
Figura 43 THDi Corriente de carga en un pico máximo.	40
Figura 44 Conexión de inversor trifásico a nodo de equivalencia de red 632.	42
Figura 45 Corriente de salida del nodo de equivalencia 632.....	43
Figura 46 THDi de la corriente de salida del nodo de equivalencia 632.....	43
Figura 47 Descomposición armónica de la corriente de salida del nodo de equivalencia 632 Fase A.....	44
Figura 48 Descomposición de la corriente armónica de salida 2°, 4° y 6° del nodo 632 Fase A...	44
Figura 49 Descomposición de la corriente armónica de salida 3°,5°,7°,8°,9°,10° y 11° del nodo 632 Fase A.....	45
Figura 50 Descomposición armónica por intervalos del nodo 632. a) Armónicos 11°-18° b) Armónicos 18°-23° c) Armónicos 23°-35° d) Armónicos 35°-50° Fase A.....	45
Figura 51 Descomposición armónica de la corriente de salida del nodo de equivalencia 632 Fase B.	46
Figura 52 Descomposición de la corriente armónica de salida 2,4 y 6 del nodo 632 Fase B.....	46
Figura 53 Descomposición de la corriente armónica de salida 3°,5°,7°,8°,9°,10° y 11° del nodo 632 Fase B.....	47
Figura 54 Descomposición armónica por intervalos del nodo 632. a) Armónicos 11°-18° b) Armónicos 18°-23° c) Armónicos 23°-35° d) Armónicos 35°-50° Fase B.....	47
Figura 55 Descomposición armónica de la corriente de salida del nodo de equivalencia 632 Fase C.....	48
Figura 56 Descomposición de la corriente armónica de salida 2°,4° y 6° del nodo 632 Fase C....	48
Figura 57 Descomposición de la corriente armónica de salida 3°,5°,7°,8°,9°,10° y 11° del nodo 632 Fase C.....	49
Figura 58 Descomposición armónica por intervalos del nodo 632. a) Armónicos 11°-18° b) Armónicos 18°-23° c) Armónicos 23°-35° d) Armónicos 35°-50° Fase C.....	50
Figura 59 Tensión del nodo de equivalencia tras fallo en 632.....	50
Figura 60 Corriente de carga del nodo 645 tras fallo en 632.....	51
Figura 61 Impacto de cortocircuito del MOSFET s2 en nodo 632 a) Corriente de salida del nodo 632 b) THDi del nodo 632.	51
Figura 62 Impacto de cortocircuito del MOSFET s3 en nodo 632 a) Corriente de salida del nodo 632 b) THDi del nodo 632.	52
Figura 63 Impacto de cortocircuito del MOSFET s5 en nodo 632 a) Corriente de salida del nodo 632 b) THDi del nodo 632.	52
Figura 64 Conexión inversor trifásico al nodo 680.	53
Figura 65 Corriente de salida del nodo 680 tras falla en s1.	53

Figura 66 THDi del nodo 680 tras falla en s1.....	54
Figura 67 Descomposición armónica de la corriente de salida del nodo 680 Fase A.....	54
Figura 68 Descomposición de la corriente armónica de salida 2°,4° y 6° del nodo 680 Fase A....	55
Figura 69 46 Descomposición de la corriente armónica de salida 3°,5°,7°,8°,9°,10° y 11° del nodo 680 Fase A.....	55
Figura 70 Descomposición armónica por intervalos del nodo 680. a) Armónicos 11°-18° b) Armónicos 18°-23° c) Armónicos 23°-35° d) Armónicos 35°-50° Fase A.....	56
Figura 71 Corriente de entrada del nodo 632 tras fallo en s1 680.....	56
Figura 72 THDv del nodo 680 tras falla en s1.....	57

Capítulo 1 Introducción

1.1 Objetivo de la tesina

Cuantificar la calidad de potencia en redes de distribución con múltiples inversores de potencia considerando fallas intencionales en los dispositivos de conmutación.

1.2 Definición del problema:

El creciente auge de energías renovables en redes de distribución ha impulsado el uso de inversores los cuales introducen desafíos en la calidad de potencia debido a posibles fallos en sus componentes electrónicos específicamente los transistores de potencia. Estas fallas causan distorsiones armónicas y desbalances en la red. **Especialmente inversores de medio puente los cuales se encuentran prohibidos por el IEEE Std 519-2022.** Esta normativa tiene como objetivo establecer los límites de la calidad de energía para la distorsión armónica en redes eléctricas. La investigación presente pretende analizar cómo las fallas de estos componentes electrónicos empobrecen la calidad de la potencia y demostrar el porqué de la prohibición de este tipo de inversores para la conexión a la red eléctrica.

La problemática adquiere relevancia cuando se hace conocer que las normativas no abordan a detalle las posibles implicaciones que estos pueden conllevar. Los resultados podrán aportar técnicamente al diseño futuro de mejores sistemas de protección.

1.3 Método:

Para abordar la problemática y lograr los objetivos propuestos llevaremos a cabo las siguientes acciones:

1. Investigar y reunir información sobre la calidad de la potencia en redes con inversores, estudios sobre THD y desbalances.
2. Desarrollar un modelo de una red de distribución como prueba para la integración de inversores en puntos específicos.
3. Implementar una simulación que permite observar desbalances y armónicos al inducir fallas en los inversores
4. Validar el sistema al comparar los resultados obtenidos con la literatura técnica.
5. Analizar, interpretar y evaluar la correlación entre fallas en MOSFETs y la degradación de la calidad de la potencia.

1.4 Estado del arte

Se han realizado estudios alrededor del impacto generado en la utilización de inversores monofásicos o trifásicos en cargas o redes eléctricas. Estos estudios analizan la calidad de la potencia entregada a usuarios finales o a la interconexión de la red eléctrica.

En el 2019, Gabriela Castillo presentó su tesis titulada “Implementación de un sistema de medición de armónicos utilizando sistemas embebidos”, en la que implementó una herramienta de medición de armónicos, utilizando un sistema embebido y el algoritmo de la DTFT. Una unidad de medición desarrollada en la microcomputadora Raspberry PI [1].

En 2022, Mario Yarince presentó su tesis titulada “Análisis de propagación de perturbaciones ante fallas internas en sistemas fotovoltaicos”, donde expuso 5 casos de estudio para un sistema fotovoltaico, los casos expusieron la inducción de fallas de corto circuito y circuito abierto en etapas como: el convertidor boost; VSC y finalmente una falla monofásica dentro de la red de distribución. Expuso el comportamiento del sistema fotovoltaico, de la red de distribución y el cálculo de THD en tensión y corriente del punto de interconexión [2].

En 2023, Eduardo Gutiérrez presentó una tesis titulada “Regulación de voltaje en redes de distribución mediante convertidores electrónicos de potencia”, en la que aborda la implementación de un sistema capaz de usar las instalaciones eléctricas de cargadores eléctricos vehiculares como fuente externa para mitigar las descompensaciones por sobrecarga y bajo fallas en sistemas de distribución [3] con la utilización de inversores los cuales son aprovechados para compensar fallas en la red de distribución.

En 2021, Tareq Hossen y Fahmid Sadeque presentaron un artículo llamado “On Stability, Ancillary Services, Operation, and Security of Smart Inverters”, en donde discuten los retos de estabilidad, servicios auxiliares y operación segura de redes eléctricas con múltiples inversores inteligentes y la forma de protegerlos ante ataques cibernéticos [4].

En 2024, Ranjith Kumar, Devineni Gireesh, Palthur Shashavali, Rao Dsnm, Hassam Kotb, Abdulaziz Alkuhayali, Yazeed Yasin y Wulfrum Fendzi publicaron el artículo llamado “Comprehensive analysis of faults and diagnosis techniques in cascaded multi-level inverters”, en donde realizaron estudios induciendo fallas dentro de la topología de inversores en cascada para evaluar el cambio de la forma de onda y el contenido armónico [5].

En 2004, cuatro autores incluyendo a David Infield y Anton D Simmons publicaron el artículo “Power Quality From Multiple Grid-Connected Single-Phase Inverters”, en el cual estudiaron el efecto de múltiples inversores en una red de baja tensión, observando como la interacción entre ellos puede aumentar el THD total y problemas de inyección de DC [6].

En la literatura investigada, los avances realizados se enfocan en exponer de manera general la calidad de la potencia entregada a usuarios finales o a la red eléctrica cuando se hace uso de inversores monofásicos o trifásicos. La presente tesina tiene como finalidad exponer a detalle el impacto en una red de distribución, al inducir cortocircuitos en los diferentes MOSFET's de conmutación en inversores monofásicos y trifásicos. Se presentará un análisis de distorsión armónica en el punto de interconexión y se expondrá el impacto en la red de distribución.

Capítulo 2 Fundamentos.

Este capítulo tiene como finalidad presentar los fundamentos teóricos que se desarrollarán posteriormente en la realización de esta tesina.

2.1 Inversor.

Un inversor es un dispositivo basado en electrónica de potencia capaz de generar una tensión en CA a partir de una tensión en CD [3]. Es utilizado para el aprovechamiento de energía que provenga de paneles solares o de grandes bancos de baterías.

Los inversores son dispositivos electrónicos monofásicos o trifásicos y ambos están conformados por las siguientes etapas [3]; Bus de CD, Circuito de conmutación y un filtro de salida.

- Bus de CD: La tensión que alimentará el inversor comúnmente es proporcionada de paneles solares o bancos de baterías.
- Circuito de conmutación: Es un circuito basado en transistores de potencia que tienen el fin de transformar una tensión continua en alterna. Este circuito se ilustra de manera detallada en la Figura 5 y la Figura 6 en el Capítulo 4
- Filtro: Permite tener una tensión suave a la salida del inversor.

El término “Puente Medio” es el nombre de la arquitectura con la que se diseñó cierto tipo de inversores, es llamada así debido a que entrega la mitad de tensión de salida y a que se utiliza únicamente la mitad del circuito en el semiciclo positivo y la otra mitad para el negativo. Su funcionamiento se explica en el Capítulo 3.

2.2 Transformada de Clarke.

Es una transformación matemática que nos permite convertir un sistema de tres variables trifásicas ABC ya sean corrientes o voltajes, a un sistema de dos variables ortogonales en un sistema de referencia estacionario [10]. Estas variables son comúnmente llamadas $\alpha\beta$. Se realiza este procedimiento con el fin de simplificar el proceso de control.

La matriz de transformación es:

$$\begin{bmatrix} \overrightarrow{X_\alpha} \\ \overrightarrow{X_\beta} \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} \overrightarrow{X_a} \\ \overrightarrow{X_b} \\ \overrightarrow{X_c} \end{bmatrix}$$

donde:

- $\overrightarrow{X_\alpha}, \overrightarrow{X_\beta}$ Corresponde a las componentes ortogonales $\alpha\beta$ del vector trifásico.
- $\overrightarrow{X_a}, \overrightarrow{X_b}, \overrightarrow{X_c}$ Corresponde a las fases a, b, c del sistema trifásico.

2.3 Transformada inversa de Clarke

La matriz de transformación inversa es:

$$\begin{bmatrix} \overrightarrow{X_a} \\ \overrightarrow{X_b} \\ \overrightarrow{X_c} \end{bmatrix} = \begin{bmatrix} 1 & 0 & 1 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & 1 \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & 1 \end{bmatrix} \begin{bmatrix} \overrightarrow{X_\alpha} \\ \overrightarrow{X_\beta} \\ 0 \end{bmatrix}$$

2.4 Transformada de Park.

La transformada de Park permite cambiar de un sistema estacionario a uno dinámico mediante la rotación a frecuencia angular del sistema de coordenadas [10]. La transformada convierte las componentes ortogonales $\alpha\beta$ a un sistema de dos magnitudes constantes dq.

La matriz de transformación es:

$$\begin{bmatrix} \overrightarrow{X_d} \\ \overrightarrow{X_q} \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) \\ -\sin(\theta) & \cos(\theta) \end{bmatrix} \begin{bmatrix} \overrightarrow{X_\alpha} \\ \overrightarrow{X_\beta} \end{bmatrix}$$

donde:

- $\overrightarrow{X_d}, \overrightarrow{X_q}$ Corresponde a las componentes dq de eje directo y en cuadratura.

2.5 Transformada inversa de Park.

La matriz de transformación inversa es:

$$\begin{bmatrix} \overrightarrow{X_\alpha} \\ \overrightarrow{X_\beta} \end{bmatrix} = \begin{bmatrix} \cos(\theta) & -\sin(\theta) \\ \sin(\theta) & \cos(\theta) \end{bmatrix} \begin{bmatrix} \overrightarrow{X_d} \\ \overrightarrow{X_q} \end{bmatrix}$$

2.6 Control PI.

El control PI nos permite regular una variable de interés a determinado punto de referencia. El control proporcional P responde de manera rápida al error actual. Mientras que el integral I acumula el error a lo largo del tiempo hasta disminuirlo a cero [3].

La acción de control es:

$$u(t) = K_p e(t) + K_i \int e(t) dt$$

donde:

- K_p : Es la ganancia proporcional.
- K_i : Ganancia integral.

2.7 Componentes armónicas

Son aquellas componentes senoidales o cosenoidales de mayor orden que forman parte de una señal compleja y cuya frecuencia es el múltiplo entero de la frecuencia fundamental del sistema. Por ejemplo, la 3° armónica de nuestro sistema de 60Hz es 180Hz. Al añadir estas componentes

armónicas la señal original se ve distorsionada. Estas distorsiones afectan gravemente al sistema, ocasionando pérdidas y daños a equipo eléctrico como lo son transformadores y motores [7].

Por lo anterior es necesario controlar el límite de tensiones y corrientes armónicas inyectadas al sistema en el PCC “Punto de Conexión Común” que es el punto físico de conexión a la red eléctrica donde se conectan los usuarios. Estos límites están normados por la IEEE Std 519-2022[7]. La cual establece que el control de componentes armónicas es una responsabilidad conjunta entre el usuario y el suministrador de la red.

Así, se deben de limitar las tensiones y corrientes armónicas conforme a la norma según la Tabla 1 y la Tabla 2[7].

Tabla 1 Límites de distorsión de tensión [7].

Tensión del bus en el PCC	IHD [%]	THDv[%]
$V \leq 1$ [kV]	5	8
1 [kV] $\leq V \leq 69$ [kV]	3	5
69 [kV] $\leq V \leq 161$ [kV]	1.5	2.5
161 [kV] $< V$	1	1.5

La Tabla 1 indica como límite de THDv un valor de 5% como máximo en el PCC para una tensión de 4.1[kV][7]. Así mismo indica que las restricciones aplican hasta el armónico #50°.

Tabla 2 Límites de distorsión de corriente [7].

Corriente armónica máxima de distorsión en porcentaje de I_l					
Orden de armónico individual					
I_{sc}/I_l	$2 \leq h \leq 11$	$11 \leq h \leq 17$	$17 \leq h \leq 23$	$23 \leq h \leq 35$	$35 \leq h \leq 50$
< 20	4	2	1.5	0.6	0.3
$20 < 50$	7	3.5	2.5	1	0.5
$50 < 100$	10	4.5	4	1.5	0.7
$100 < 1000$	12	5.5	5	2	1
> 10000	15	7	6	2.5	1.4

La Tabla 2 indica los límites de corrientes armónicas en términos del porcentaje de la corriente de carga máxima demandada I_l en el PCC [7]. Estos porcentajes dependen de la relación entre la corriente de corto circuito I_{sc} en el PCC y la corriente de carga. A su vez el porcentaje límite depende del número de armónico que se analiza. La nota de la Tabla 2 indica que armónicos pares menores o iguales a 6 están limitados al 50%.

Capítulo 3 Red de Distribución.

Este capítulo tiene como fin presentar el sistema de prueba estandarizado el cual se utilizará para realizar las simulaciones y el análisis de los diferentes casos de estudio. Se observarán las diferentes topologías, parámetros, componentes del sistema y las diferentes cargas instaladas. Se utilizará como punto de referencia la red de distribución de la Figura 1 tomado del caso de prueba estándar de 13 nodos de la IEEE [9].

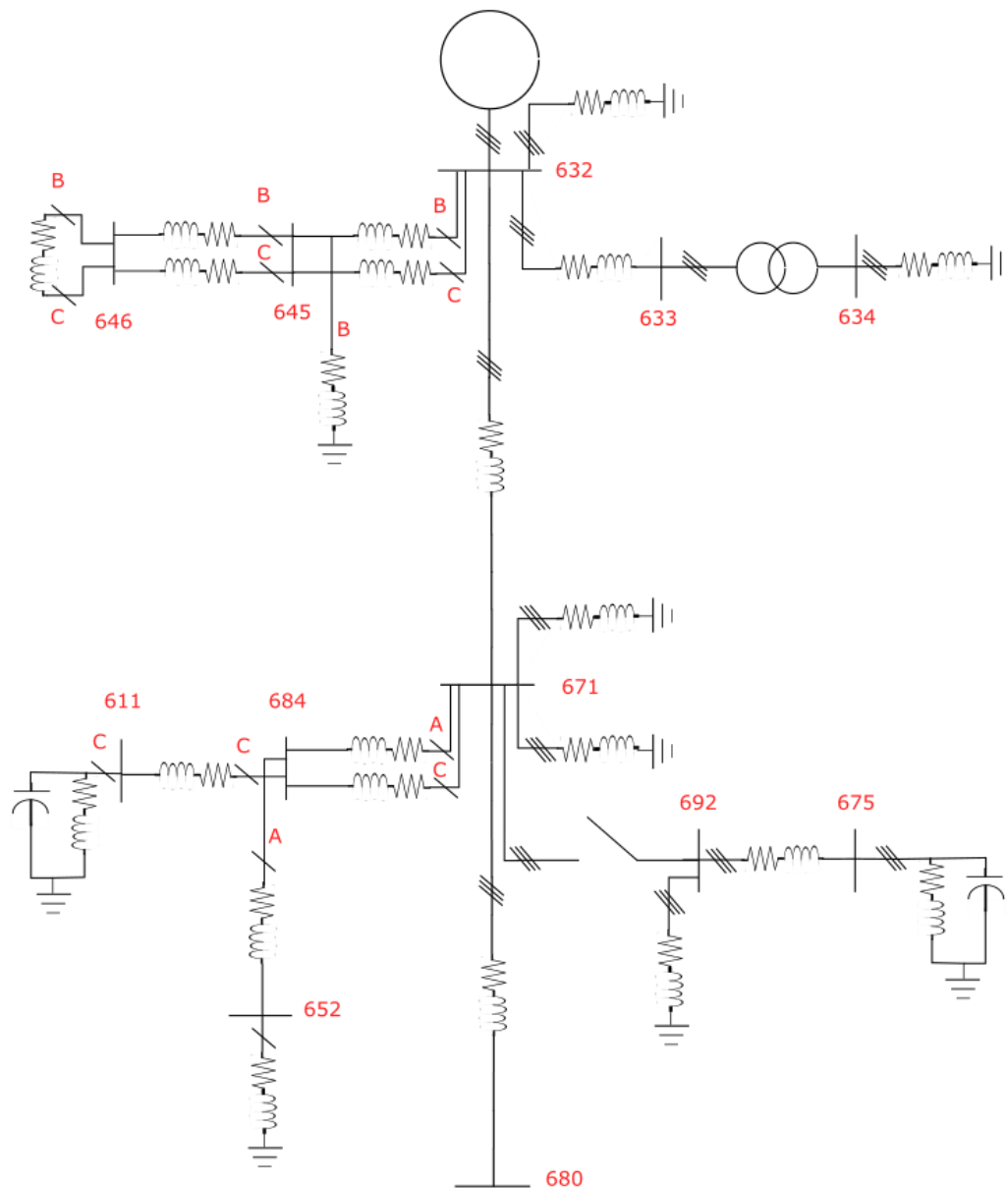


Figura 1 Sistema de 13 nodos IEEE en Simulink.

La red con la que se trabajará es la red de 13 nodos de la IEEE, el cual es un pequeño sistema eléctrico de potencia que nos permitirá analizar el impacto de corrientes de falla en la integración de inversores trifásicos y monofásicos en puntos estratégicos del sistema. El modelo para desarrollar cuenta con línea aéreas, líneas subterráneas y cargas desbalanceadas que simulan el comportamiento desbalanceado de una red este tipo.

El sistema, tomado de la página de recursos de la IEEE [9], se divide en distintos nodos los cuales son: 646, 645, 632, 633, 634, 611 684, 671, 692, 675, 652 y 680. Una vez mencionados los nodos se observa que la gran mayoría de estos, son nodos de carga PQ que presentan consumos de potencia activa y reactiva constante. Los valores de potencia consumida se encuentran descritos en la Tabla 3. De igual forma los bancos de capacitores presentes en el sistema en la Tabla 4.

Tabla 3. Cargas del sistema por nodo.

Nodo	Conexión	Fase A		Fase B		Fase C	
		(kW)	(kVAr)	(kW)	(kVAr)	(kW)	(kVAr)
634	Yg	160	110	120	90	120	90
645	-	0	0	170	125	0	0
646	-	0	0	230	132	0	0
652	-	128	86	0	0	0	0
671	D	385	220	385	220	385	220
671	Yg	8.5	5	33	19	58.5	34
675	Yg	485	190	68	60	290	212
692	-	0	0	0	0	170	151
611	-	0	0	0	0	170	80
632	Yg	8.5	5	33	19	58.5	34
Total		1175	616	1039	665	1252	821

Tabla 4. Banco de capacitores del sistema.

Nodo	Conexión	Fase A [kVar]	Fase B [kVar]	Fase C [kVar]
675	Yg	200	200	200
611	-	-	.	100

Los valores utilizados en las líneas de distribución se encuentran descritos en la Tabla 5, los cuales indican la resistencia y la inductancia de cada tramo de la red de distribución.

Tabla 5 Valores de Resistencia e Inductancia de las líneas de distribución.

Nodo Inicio	Nodo Fin	Resistencia	Inductancia
632	671	0.01762	2.31964E-04
632	645	0.11195	3.46319E-04
632	633	0.06489	3.88997E-04
645	646	0.06717	2.07791E-04
671	680	0.05287	6.95892E-04
671	684	0.06717	2.07791E-04
684	652	0.10593	2.08251E-04
684	611	0.06717	2.07791E-04
692	675	0.04301	3.67434E-04

En la simulación se implementó un arreglo de 3 transformadores monofásicos conectados en estrella para simular un transformador trifásico, cada transformador tiene las características descritas de la Tabla 6 . Este transformador se utiliza como elevador de tensión para el inversor trifásico y como reductor para alimentar una carga trifásica en el nodo 634.

Tabla 6 Valores nominales del arreglo del transformador trifásico

Potencia nominal [kVA]	500
Frecuencia [Hz]	60
Tension Primario Fase-Fase [Vrms]	4160
Tension Secundario Fase Fase [Vrms]	480
Conexión Primario	Yg
Conexión Secundario	Yg

Además, se simuló el uso de un transformador monofásico elevador de 480[V] a 2400[V] el cual nos elevará la tensión del inversor monofásico y se detalla en la Tabla 7.

Tabla 7 Valores nominales del transformador monofásico

Potencia nominal [kVA]	100
Frecuencia [Hz]	60
Tension Primario [Vrms]	480
Tension Secundario [Vrms]	2400

Para simular de mejor manera el comportamiento de una red de distribución se comenta que, el desbalance de la red se modela mediante los diferentes consumos de carga a lo largo de la red. Existe una combinación de cargas monofásicas, bifásicas y trifásicas conectadas en el sistema. El desbalance en las corrientes de carga se ve reflejado en la Figura 2.

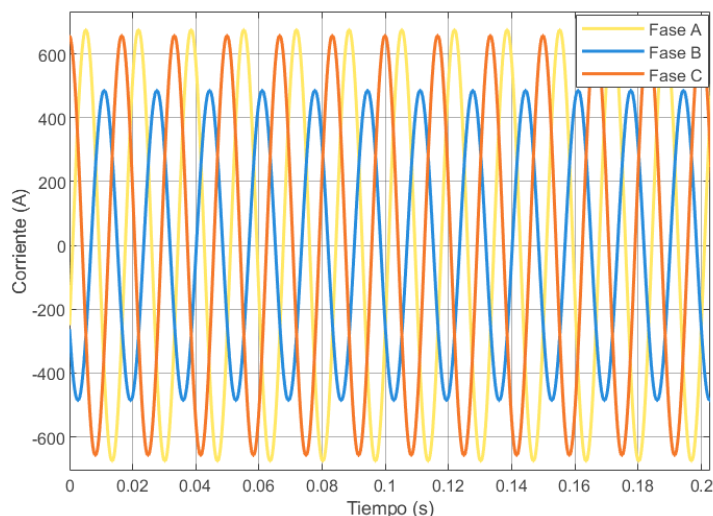


Figura 2 Corriente de salida del nodo 632

La diferencia de magnitud de las corrientes de carga son producto de los diferentes consumos que simula una red de distribución eléctrica real.

A diferencia de la corriente de salida la tensión en el nodo 632 se mantiene constante en 2.4 kV, como se observa en la Figura 3, mostrando que una red de distribución rígida poco sensible a variaciones de carga, de igual manera no se observan distorsiones de ningún tipo.

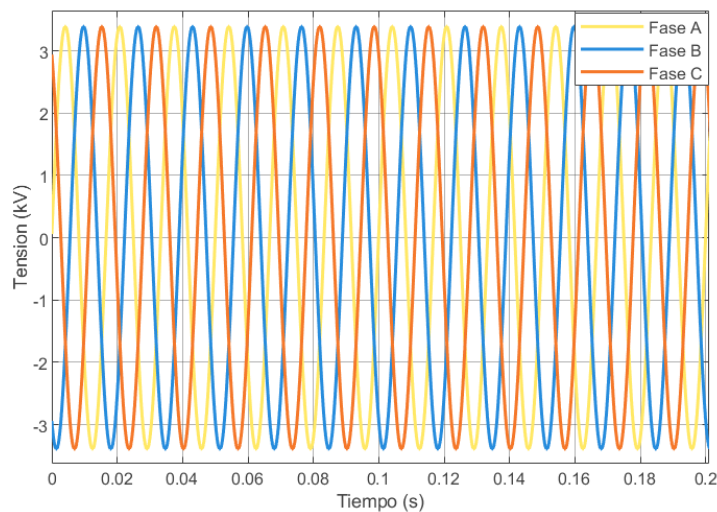


Figura 3 Tensión en el nodo 632.

Con el propósito de tener un caso de referencia para analizar futuramente el impacto de fallas de cortocircuito en inversores trifásicos y monofásicos, se presenta el comportamiento de estado estable de la red mediante un análisis de flujo de potencia en la Tabla 8. El caso base será una simulación sin falla inducida o inversores conectados, a su vez el interruptor situado entre los nodos 692 y 671 se encontrará cerrado durante toda la simulación.

Nodo	Fase	V RMS (V)	Angulo (°)	Voltaje (PU)
632	A	2401.78	1	1.00
632	B	2401.78	-120	1.00
632	C	2401.78	120	1.00
633	A	2390.93	0.85	1.00
633	B	2393.16	-120.11	1.00
633	C	2393.16	119.89	1.00
634	A	269.44	0.18	1.00
634	B	271.03	-120.59	1.00
634	C	271.03	119.41	1.00
671	A	2383.4	0.27	0.99
671	B	2395.06	-120.39	1.00
671	C	2384.46	119.31	0.99
675	A	2374.23	-0.42	0.99
675	B	2402.36	-120.54	1.00
675	C	2377.56	118.91	0.99
680	A	2383.4	0.27	0.99
680	B	2395.06	-120.39	1.00
680	C	2384.46	119.31	0.99
692	A	2383.19	0.27	0.99
692	B	2395.04	-120.39	1.00
692	C	2384.31	119.31	0.99
652	A	2376.92	0.4	0.99
684	A	2380.27	0.32	0.99
645	B	2386.23	-119.96	0.99
646	B	2382.89	-119.96	0.99
646	C	2397.02	120.18	1.00
611	C	2382.76	119.21	0.99
645	C	2398.8	120.11	1.00
684	C	2383.61	119.26	0.99

Tabla 8 Corrida de flujos para caso base.

Capítulo 4 Topologías y Modelado de Inversores

El propósito de este capítulo consiste en presentar la topología y los principios de control de los inversores trifásicos y monofásicos que se implementarán en la red de distribución y por último se explicará el funcionamiento de ambos.

Un inversor es un dispositivo basado en electrónica de potencia que es capaz de generar un voltaje de CD a CA, tal como se describe en la Figura 4, la transformación se logra mediante interruptores de potencia, en nuestro caso, se implementará con MOSFET 's con ayuda de Simulink.

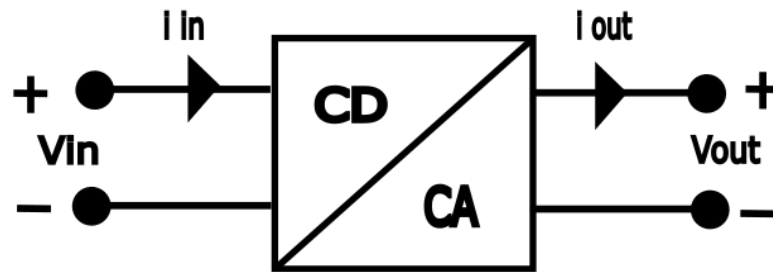


Figura 4 Inversor de CD a CA

4.1 Inversor Monofásico.

4.1.1 Inversor de Medio Puente.

La topología propuesta para implementar el inversor monofásico es la llamada “Medio Puente”. Esta topología presenta dos interruptores por fase y dos capacitores los cuales deben coincidir en valor para hacer un divisor de tensión a la mitad del bus de CD a la entrada.

El principio de funcionamiento se basa en: Proponer un intervalo de tiempo periódico t_0 donde los interruptores van abriendo y cerrando de forma intercalada, con el mismo intervalo de tiempo, y con la condición de que ambos no pueden tener el mismo estado. Es decir, el primer interruptor está cerrado y el segundo forzosamente estará abierto.

Cuando el interruptor S1 está cerrado durante el tiempo $\frac{t_0}{2}$ la tensión a la salida del inversor será de $\frac{V_{cd}}{2}$, como se ilustra en la Figura 5. De forma inversa, cuando el interruptor S2 se encuentra cerrado en $\frac{t_0}{2}$ la tensión a la salida será de $-\frac{V_{cd}}{2}$, se aprecia en la Figura 6.

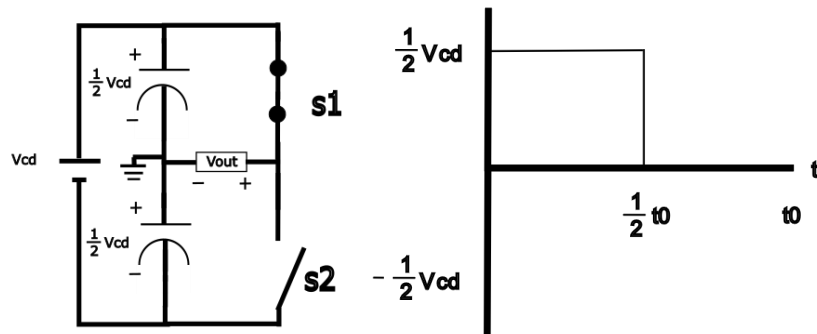


Figura 5 Inversor con $S1$ cerrado y $S2$ abierto

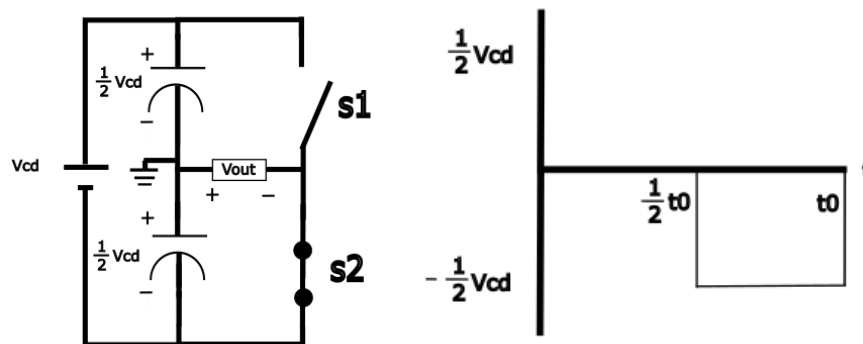


Figura 6 Inversor con $S2$ cerrado y $S1$ abierto

4.1.2 Modulación SPWM.

Se trabajará con una técnica de modulación llamada SPWM (del inglés para Sinusoidal Pulse-Width Modulation) la cual, nos permitirá llevar el control de los interruptores con el fin de obtener una forma de onda senoidal a la salida del inversor. Esta consiste en generar una señal de referencia senoidal, con la frecuencia que deseamos obtener a la salida del inversor. La referencia será comparada con una señal portadora triangular de alta frecuencia Figura 7. La comparación dará como resultado “1” cuando la referencia sea mayor que la portadora y “0” cuando sea el comportamiento contrario.

La salida nos proporcionará la señal de control para $S1$ y $S2$ las cuales son complementarias debido a los diferentes estados de los interruptores. Al controlar los tiempos de apertura y cierre de los MOSFET $S1$ y $S2$, es posible realizar una forma de onda senoidal a la salida del inversor.

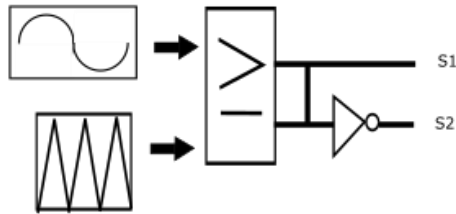


Figura 7 Modulación SPWM

4.1.3 Sincronización a la red eléctrica.

La sincronización de los inversores con la red eléctrica se realiza mediante un PLL (del inglés para -Phase-Locked Loop) el cual es un circuito de retroalimentación que compara la fase y frecuencia de una señal de referencia con la de la de una señal retroalimentada ajustada por un oscilador controlado por tensión [16], se encarga de obtener la fase de las tensiones en la red eléctrica y sincronizarlas con la señal proveniente del inversor a su vez, que ambas tengan la misma frecuencia [7].

4.1.4 Estrategia de control.

Se implementa un control de corriente en el inversor de tal forma que sea posible la inyección de potencia activa y reactiva a la red eléctrica. La estrategia de control se basa en el cambio del marco de referencia estacionario a uno rotatorio el cual gira en sincronía a la red gracias a la fase detectada por el PLL. Una vez hecho el cambio en el marco de referencia poder implementar un control PI y controlar la inyección de potencia activa y reactiva.

La estrategia de control se basa en censar la corriente de salida del inversor filtrarla mediante un paso bajas con el fin de tener la misma señal desfasada 90° simulando la transformada de Clarke y de esta manera obtener la componente alfa y beta las cuales nos describen el vector del sistema. Estas componentes se transforman a el marco dq. Se hace énfasis en el cálculo de la transformada de Park utilizando el ángulo de fase θ proveniente del PLL Figura 8.

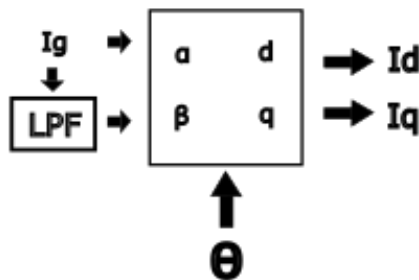


Figura 8 Obtención de la componente I_d e I_q mediante la transformada de Clarke

Una vez obtenidas las corrientes I_d e I_q se calcula el error entre la señal de corriente de referencia y la censada para finalmente obtener las señales de tensión V_d y V_q las cuales son inversamente transformada al marco-alfa beta en Figura 9.

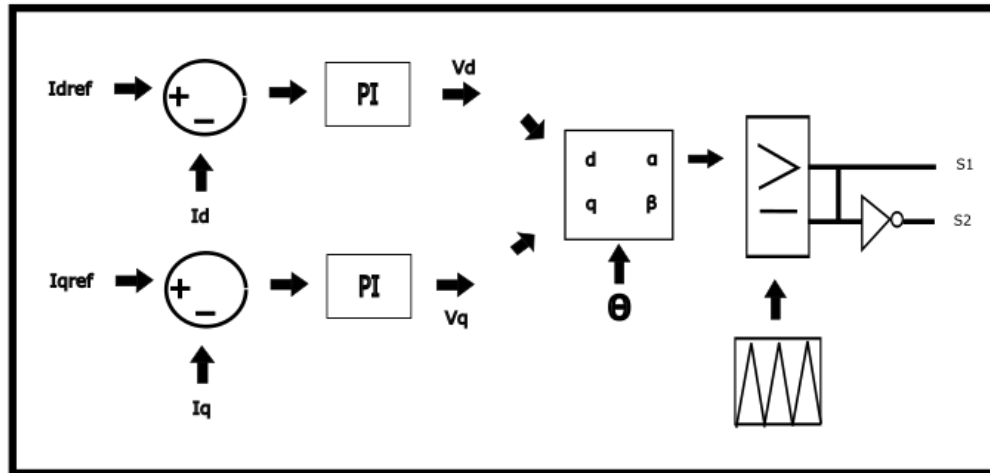


Figura 9 Estrategia de control del inversor monofasico.

La componente alfa será utilizada en la modulación SPWM mediante la comparación de una señal triangular de alta frecuencia para generar las señales de conmutación S1 y S2 que recibirán los MOSFET de potencia y completar el lazo cerrado de control del inversor monofásico Figura 10.

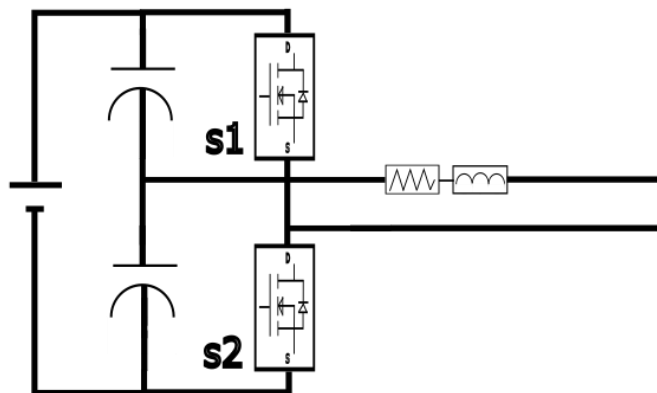


Figura 10 Inversor Monofásico de Medio Puente

4.2 Inversor Trifásico.

El inversor trifásico se implementará mediante la conexión de 3 medios puentes en paralelo, cada rama representa una fase distinta e independiente a las otras dos. Se presenta el inversor en la Figura 11.

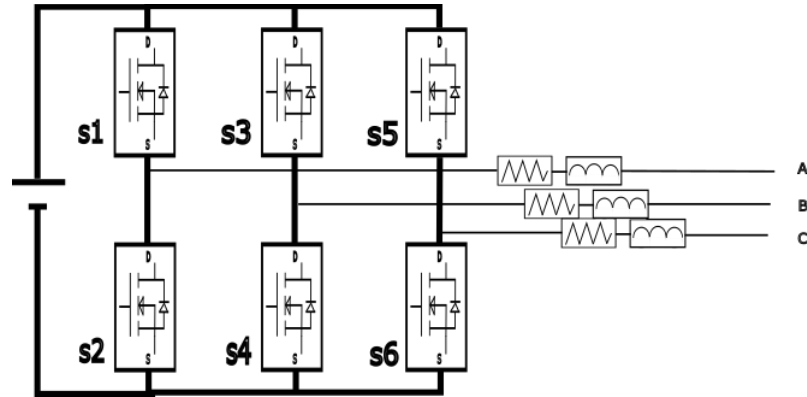


Figura 11 Inversor Trifásico con filtro inductivo.

Mosfet asociado	Fase
s1, s2	A
s3, s4	B
s5, s6	C

Tabla 9 MOSFET asociado a la fase de salida del inversor

La Tabla 9 asocia los interruptores de potencia que se utilizarán por fase a la salida del inversor trifásico.

4.2.2 Estrategia de control.

Se realiza la misma estrategia de control de corriente para el inversor trifásico, donde el marco de referencia abc se transforma a uno dinámico dq que permita llevar un control de corriente, como se muestra en la Figura 12. Las transformadas de Clarke y Park se realizan tomando en cuenta el ángulo proporcionado por el PLL.

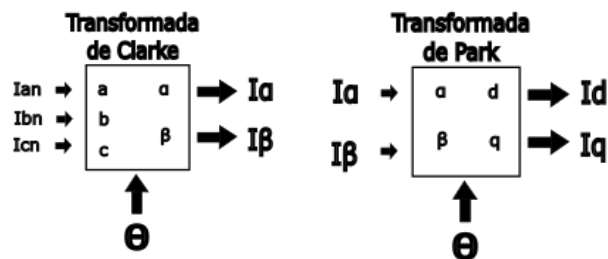


Figura 12 Cambio de Marco de Referencia abc a dq

Posteriormente se calcula el error entre la corriente censada I_d e I_q y sus referencias para realizar un control PI. A la salida del control se obtienen las tensiones de componente activa/reactiva V_d y V_q respectivamente. Se realiza la transformada inversa de Park para regresar al marco de referencia original y obtener tres señales senoidales desfasadas 120° entre cada una, como se aprecia en la Figura 13.

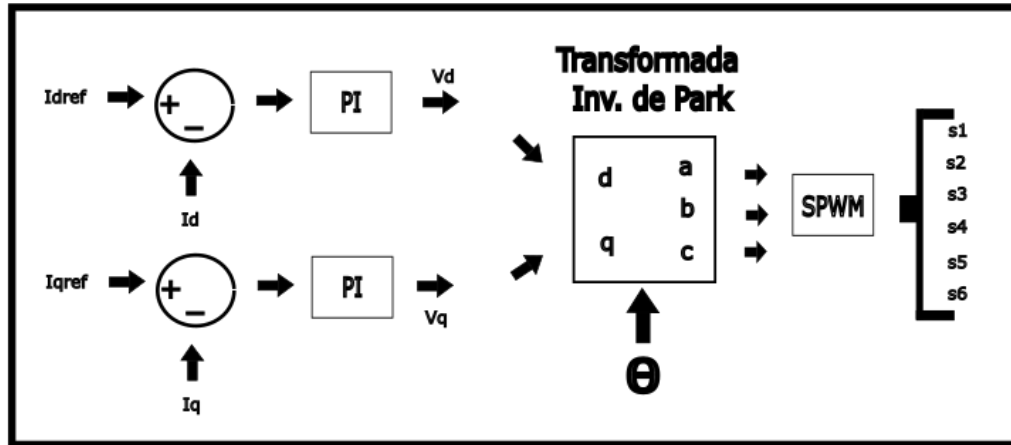


Figura 13 Inversor Trifásico de Medio Puente.

Las tres diferentes señales senoidales se comparan con una única señal triangular de alta frecuencia para realizar la modulación SPWM y obtener seis señales que controlarán la apertura y cierre de los Mosfet's de potencia Figura 14.

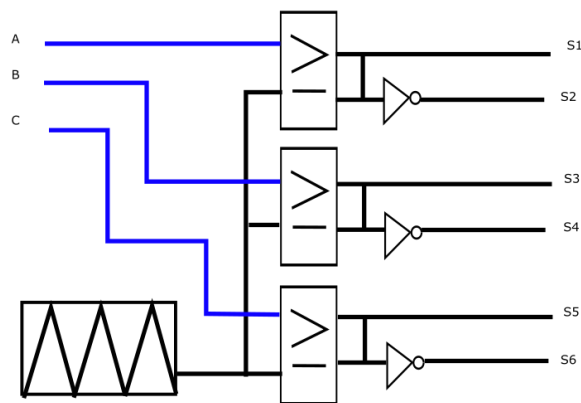


Figura 14 Obtención de señales de apertura y cierre.

Capítulo 5 Simulación y análisis de fallas en un inversor monofásico acoplado a la red de distribución.

El objetivo del presente capítulo es presentar los resultados al hacer la conexión del inversor monofásico a la red de distribución. Observar el comportamiento de la red con un caso base que nos sirva como referencia, para entonces introducir un cortocircuito en los MOSFET's de conmutación y analizar el impacto de la falla en la red de distribución.

Para observar de manera clara los límites de corrientes armónicas se presenta Tabla 10, la cual indica la relación entre la I_{sc} e I_L , esta relación nos permitirá calcular los valores máximos permitidos. La corriente de corto circuito fue obtenida gracias al bloque Three Phase Fault de la librería Specialized Power Systems de Simulink, el cual permite simular cualquier tipo de falla en el nodo conectado. La corriente de carga máxima fue calculada a partir de los consumos de cada carga.

Tabla 10 Límites de corrientes de distorsión armónica.

Nodo	I_{sc}/I_L	Corriente de distorsión máxima en [A]					
		$h = 2,4,6$	$2 \leq h \leq 11$	$11 \leq h \leq 17$	$17 \leq h \leq 23$	$23 \leq h \leq 35$	$35 \leq h \leq 50$
611	88.65	7.05	14.1	6.3	5.6	2.1	1.0
645	134.00	8.46	16.9	7.8	7.1	2.8	1.4

Se proponen los siguientes casos; Caso 611 y Caso 652.

5.1 Caso 611

Es la conexión del inversor monofásico a la red de distribución en el nodo de carga 611, como se exhibe en la Figura 15. En este caso de estudio se induce un cortocircuito en el MOSFET s1 en $t=0.4s$ que perdura hasta el final de la simulación para analizar el impacto del nodo de carga en la red de distribución, como se ilustra en la Figura 16.

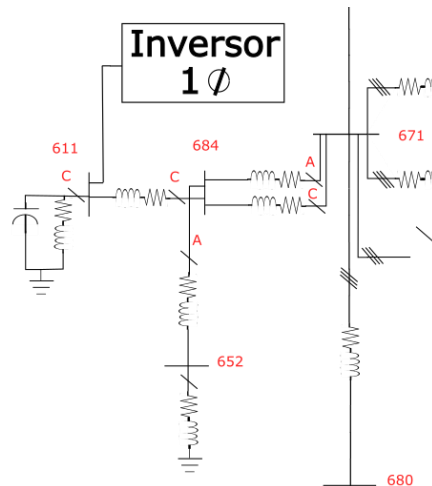


Figura 15 Conexión Inversor Monofásico a nodo 611.

Se realizará un cortocircuito, como se ilustra en la Figura 16, en el MOSFET S1 para observar el impacto de la pérdida de este dispositivo en la red de distribución.

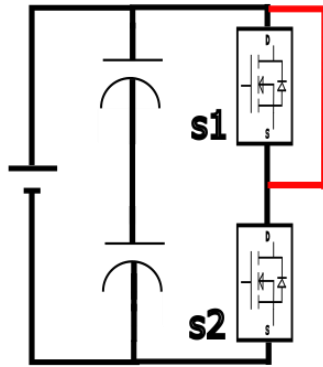


Figura 16 Cortocircuito a MOSFET S1

En la Figura 17 se observa un comportamiento estable en la corriente de carga del nodo 611, hasta $t=0.4s$ donde ocurre el corto circuito en s1, el cual provoca aumentos abruptos de amplitud, generando oscilaciones de gran magnitud que alcanzan los 500 [A] pico. A su vez se observa que la magnitud de las oscilaciones comienza a disminuir progresivamente. La componente DC de la corriente de carga registra oscilaciones inyectando de esta forma un offset a la corriente de salida de la carga.

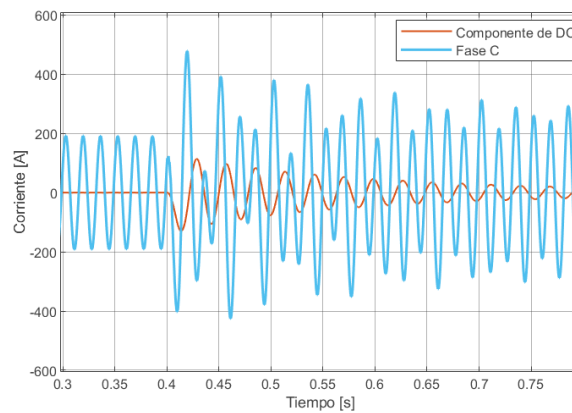


Figura 17 Corriente de carga del nodo 611

En la Figura 18 se observa el alto contenido armónico que la corriente de carga posee, registrando un valor del 50% de THDi con respecto a la fundamental. Se aprecia que el momento con mayor contenido armónico es 3 ciclos después del cortocircuito registrando un pico de 110%.

La simulación arroja que aun después del cortocircuito se siguen teniendo presencia de armónicos inyectados a la red de por lo menos un 10% con respecto a la fundamental.

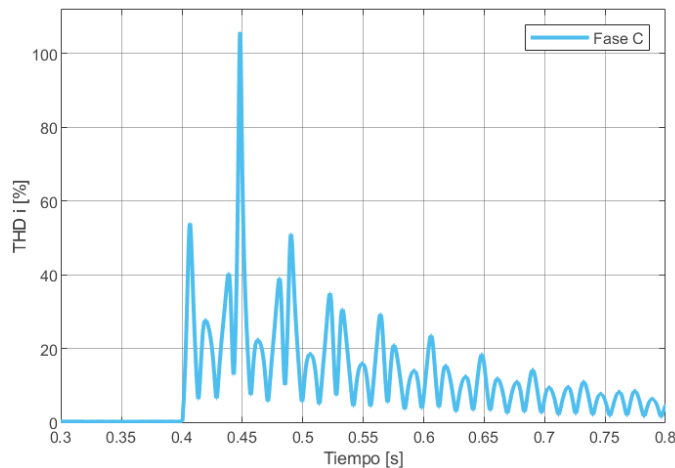


Figura 18 THDi de la Corriente de Carga del nodo 611

Con ayuda del bloque de Fourier de simulink, realizamos una extracción del contenido armónico de la corriente de carga Figura 19. El cual nos permite observar la magnitud de las distintas corrientes armónicas. La magnitud de la corriente fundamental se encuentra fuertemente distorsionada. Se registra un comportamiento estable momentos antes de la falla. En $t=0.4[s]$ se observa un aumento brusco en la magnitud de la componente fundamental, registrando en su pico máximo 325[A] aproximadamente y un comportamiento oscilatorio el cual se va atenuando progresivamente. Esta distorsión es producto de las distintas corrientes armónicas distorsionadas que se deben limitar.

Las distintas armónicas de la corriente de carga al momento de la falla se mostrarán a detalle a continuación.

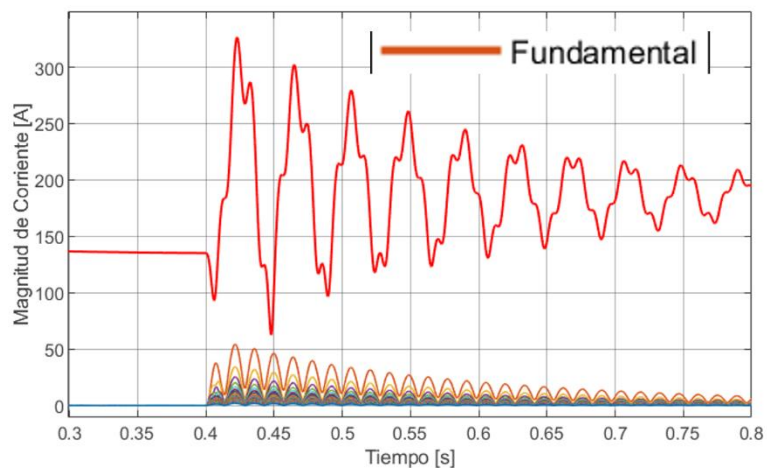


Figura 19 Descomposición armónica de la corriente de carga del nodo 611

En la Figura 20 se registran fuertes contribuciones de las corrientes armónicas de 2°, 4° y 6° orden, superando el límite establecido por la norma. Se registró un fuerte impacto de la corriente armónica de 2° orden alcanzando un pico en 55[A]. A su vez, presenta un comportamiento oscilatorio posterior a la falla el cual decrece de manera exponencial conforme pasa el tiempo. Esta corriente tiene una inyección de una corriente de offset elevando la corriente de carga por encima del origen.

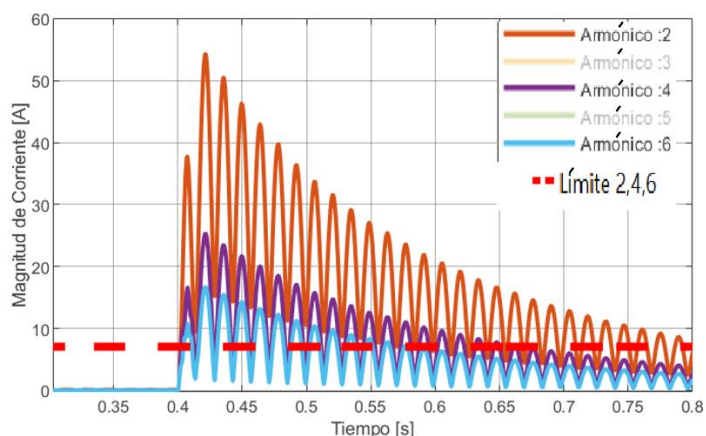


Figura 20 Descomposición de armónicos 2°,4° y 6° de la corriente de carga del nodo 611

De manera similar se registran corrientes armónicas oscilantes las cuales decrecen de forma exponencial al paso del tiempo, las cuales se ilustran en la Figura 21. Se registra el límite excedido por la corriente de 3° y 5° orden. Se observa que, la magnitud de las corrientes armónicas decrece al subir el orden de la corriente armónica. Una corriente armónica no es superior en magnitud a otra de mayor orden.

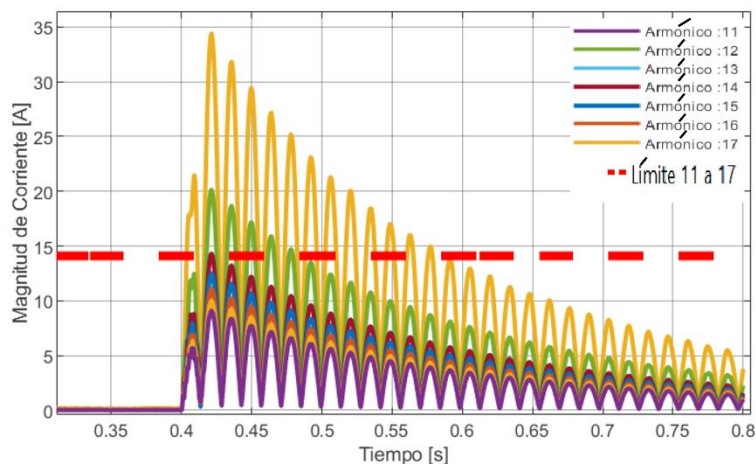


Figura 21 Descomposición del 3° al 11° armónico del nodo 611

Un patrón que siguen todas las corrientes armónicas es que oscilan en fase y en orden descendente, se ilustra en la Figura 22. Todos los límites fueron superados a excepción de las corrientes armónicas de orden 19°, 20°, 21°, 22° y 23°.

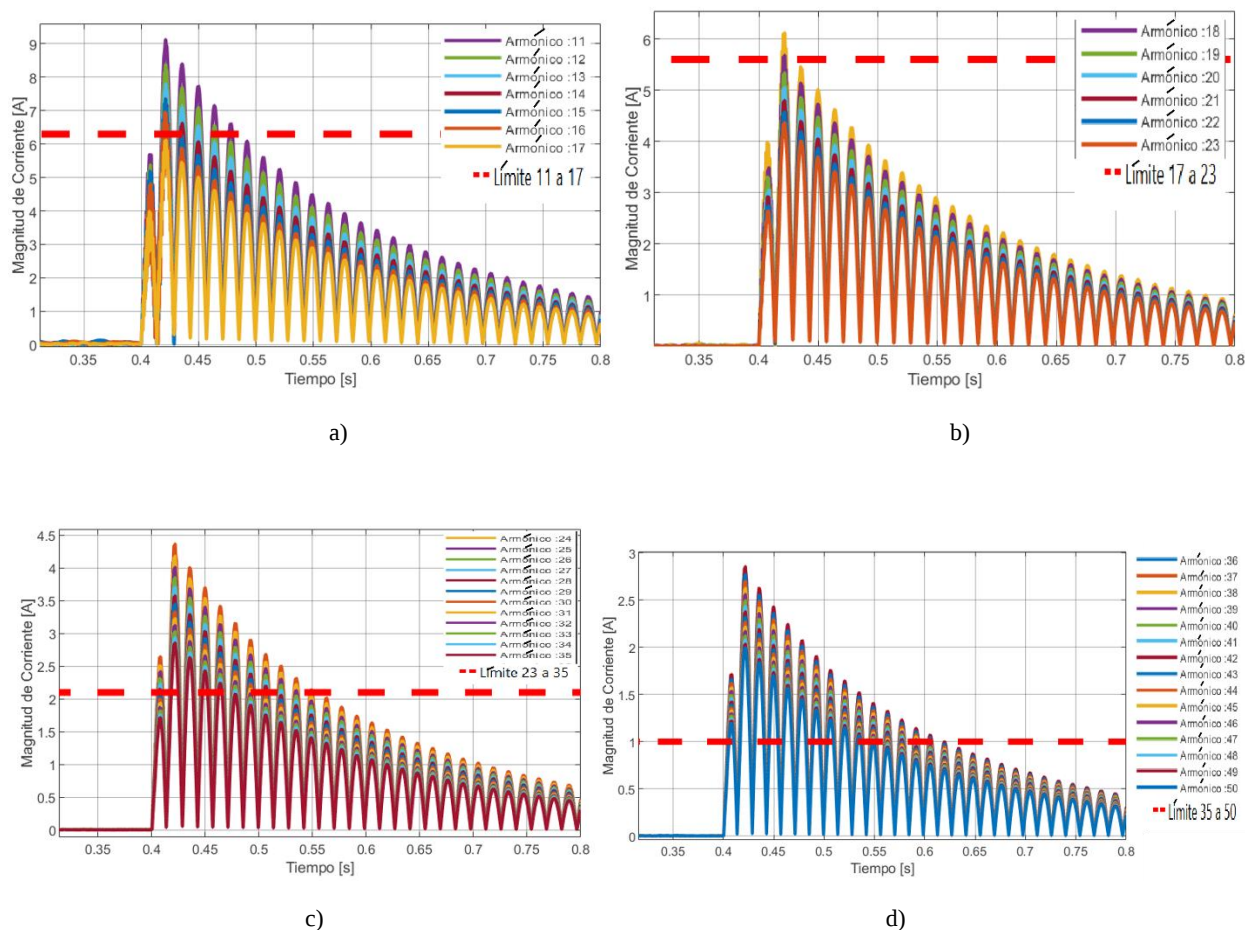


Figura 22 Descomposición de la corriente armónica con zoom de carga del nodo 611 a) Armónicas de 11° - 17° b) Armónicas de 17° - 23° c) Armónicas de 23° - 35° d) Armónicas de 35° - 50°

La falla en el MOSFET S1 ocasiona que la mayoría de los límites de corrientes armónicas se vean liberados en mayor o menor tiempo según la Tabla 11:

Tabla 11 Tiempo de liberación del límite tras falla en el nodo de carga 611

	h=2,4,6	2<= h <= 11	11<= h <=17	17<= h <= 23	23 <= h <=35	35 <= h <= 50
Ciclos	24 ciclos	12 ciclos	6 ciclos	3 ciclos	9 ciclos	15 ciclos

La tensión en el nodo 611 se observa sin distorsiones considerables, tampoco se registran componentes de DC. Esto es debido a la baja impedancia de la red, la cual absorbe las variaciones de corriente sin afectar en gran medida a la tensión del nodo Figura 23.

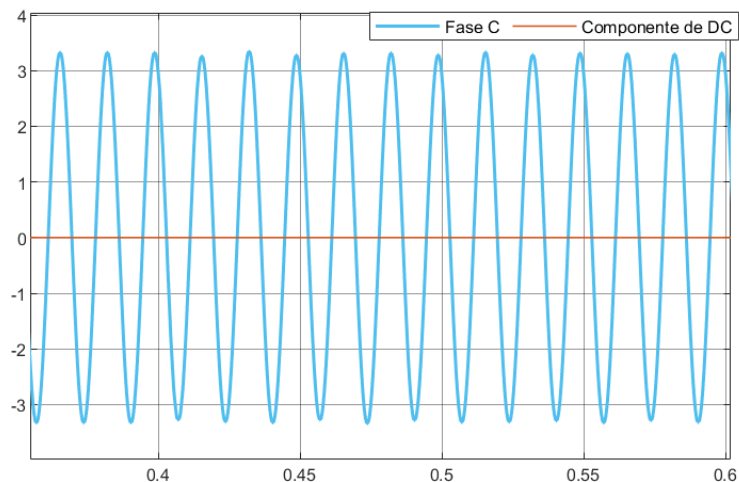


Figura 23 Tensión del nodo de carga 611

Al realizar el cálculo de THD_v se registró un 1% de distorsión con respecto a la fundamental. Este valor aún se encuentra dentro de los límites establecidos por el IEEE Std 519-2022. Siendo el límite el 5% para la tensión en el PCC. El contenido armónico en la tensión del nodo 611 comienza a disminuir progresivamente hasta acercarse a 0 lo cual explica por qué la tensión no se ve gravemente afectada en el último ciclo de simulación Figura 24.

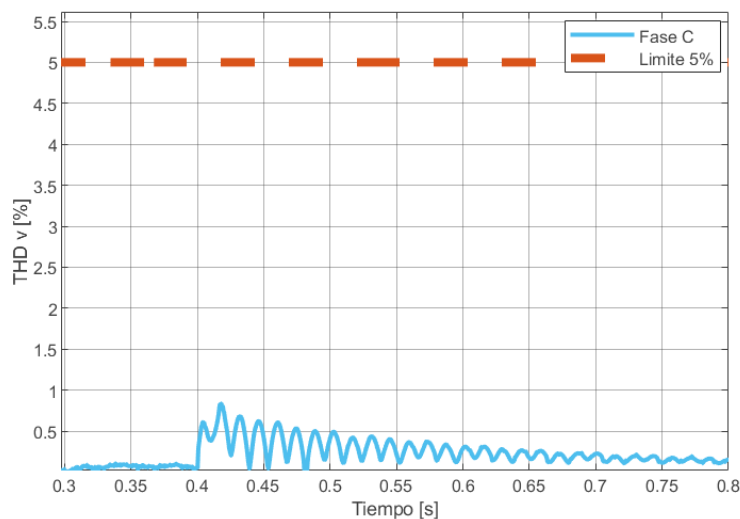


Figura 24 THD_v del nodo de carga 611

La corriente de salida del nodo de equivalencia 632 presenta el mismo comportamiento fallado que el nodo cortocircuitado, como se presenta en la Figura 25. La Fase C se ve abruptamente cambiada en magnitud. De igual forma se inyecta una corriente de offset en la fase fallada. Debido al comportamiento de la corriente de salida se afirma que el impacto del cortocircuito se extiende por toda la red de distribución aguas arriba.

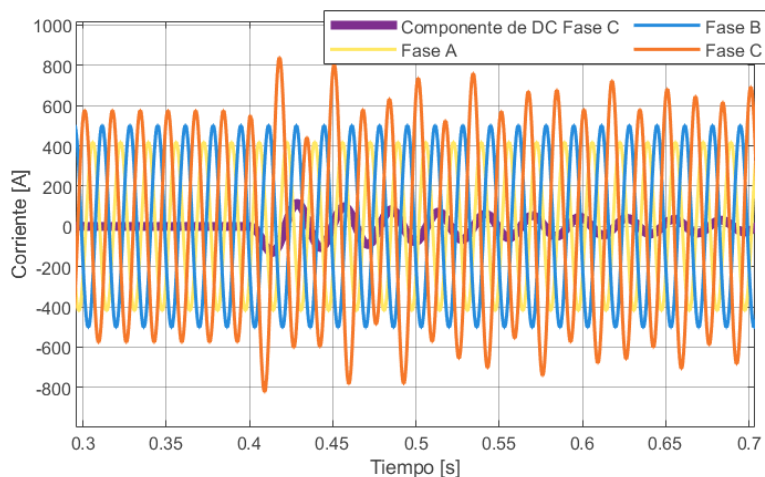


Figura 25 Corriente de entrada del nodo de equivalencia tras fallo en el nodo 611

El cálculo de THDi de las corrientes de entrada del nodo de equivalencia confirmó la presencia de distorsión armónica con un pico del 20%, se ilustra en la Figura 26. Se registró el mismo comportamiento oscilatorio decreciente conforme pasa el tiempo.

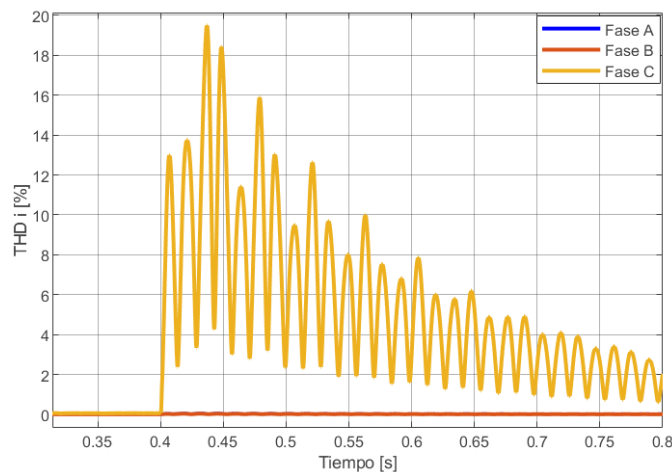


Figura 26 THDi del nodo de equivalencia tras fallo en el nodo 611

La descomposición armónica de Fourier permite observar el mismo patrón de comportamiento de la fase fallada C en las corrientes de salida del nodo de equivalencia. La fundamental se ve abruptamente distorsionada en magnitud en los 3 ciclos pasados la falla (Figura 27 a). La 2ª

armónica tiene un único nivel de DC que ningún otro armónico tiene. Un armónico inferior no puede superar en magnitud a uno superior Figura 27 b).

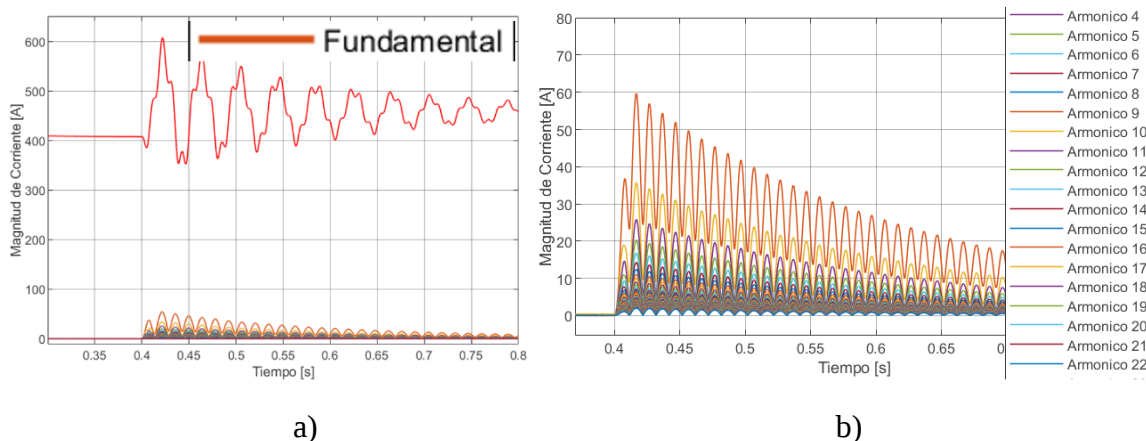


Figura 27 Descomposición armónica del nodo de equivalencia Fase C tras fallo en el nodo 611. a) Comportamiento de la fundamental b) Comportamiento de las magnitudes armónicas.

Observando la a) y b) se puede confirmar que el patrón de comportamiento oscilatorio descendente se replica en la descomposición armónica de corrientes y en la magnitud de la corriente fundamental.

La tensión en el nodo de equivalencia 632 se observa sin distorsión alguna por lo que se omite su análisis de distorsión armónica Figura 28.

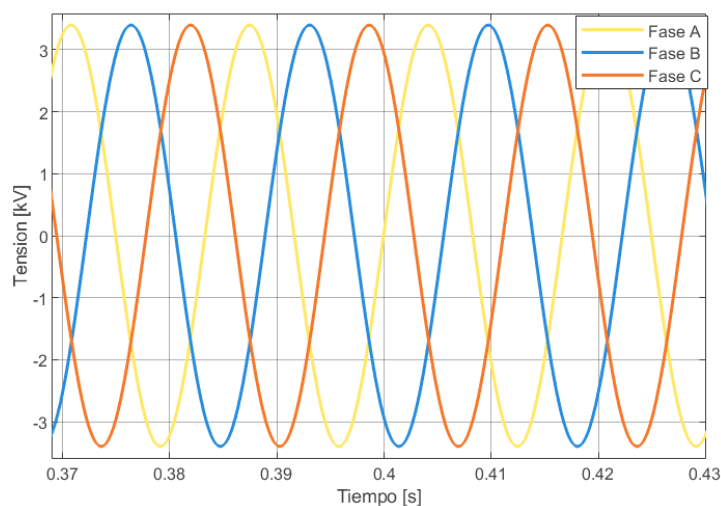


Figura 28 Tensión del nodo de equivalencia de red tras fallo en 611

5.2 Caso 645

Es la conexión del inversor monofásico a la red de distribución en el nodo de carga 645. En este caso de estudio se induce un cortocircuito en el MOSFET s1 en $t=0.4s$ que perdura hasta el final

de la simulación para analizar el impacto del nodo de carga en la red de distribución y sus alrededores, se observa en la Figura 29.

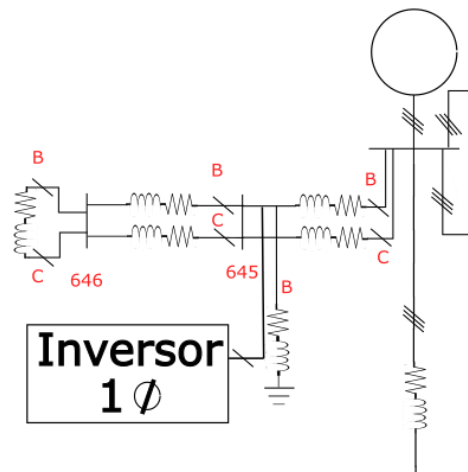


Figura 29 Conexión Inversor Monofásico a nodo 645 Fase B

La corriente de carga del nodo 645 Fase B se encuentra en estado estable hasta antes de la falla en $t=0.4s$, posteriormente, se observa el mismo comportamiento del caso anterior en la corriente de carga de la Figura 30. Al momento de la falla la corriente de carga tiene abruptos cambios en la magnitud.

La componente de DC indica que se tiene cierto nivel de Offset añadido a la corriente de carga el cual va disminuyendo progresivamente.

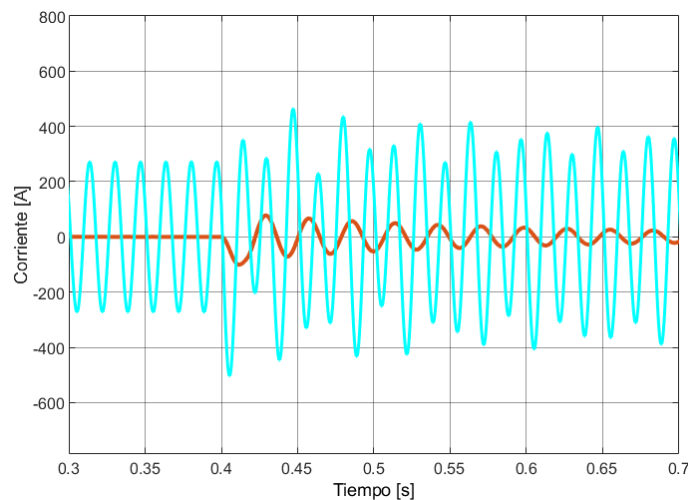


Figura 30 Corriente de carga del nodo 645

Al realizar el cálculo de THDi del nodo 645 en la Fase B se determinó que al momento de la falla el valor pico máximo fue del 32%, el cual se observa en la Figura 31. Después de $t=0.4s$ se registran oscilaciones que van decreciendo progresivamente hasta un 5% de magnitud, lo cual indica, que

aun despues de la falla existe distorsion armonica en la corriente de salida de la carga. A comparación del caso 611, el caso 645 presenta picos de THDi menos agresivos debido al tipo de carga conectada, siendo el nodo 645 un nodo de carga inductiva, mientras que el 611 es practicamente resistivo debido al banco de capacitores.

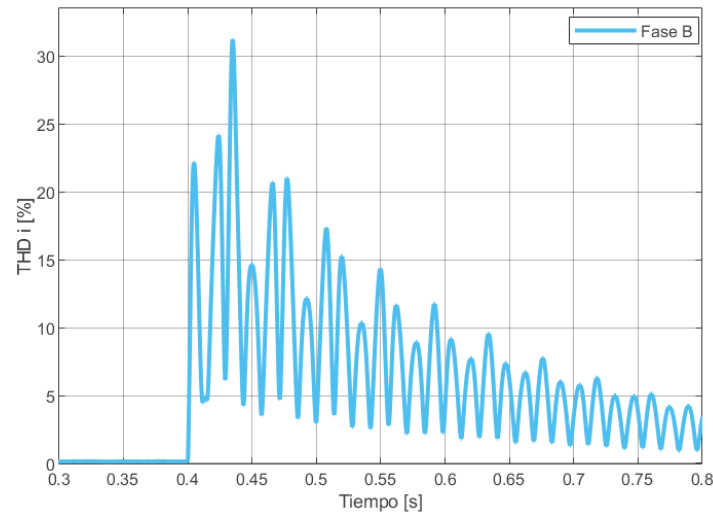


Figura 31 THDi de corriente de carga del nodo 645

Se observa el mismo comportamiento en la forma de corriente de carga del caso anterior. La magnitud de la corriente alcanza un pico de 340[A] 3 ciclos despues de la falla. Se registra un fuerte cambio en la magnitud de corriente teniendo un comportamiento oscilatorio fuertemente distorsionado producto de las corrientes armónicas, el cual se registró en la Figura 32.

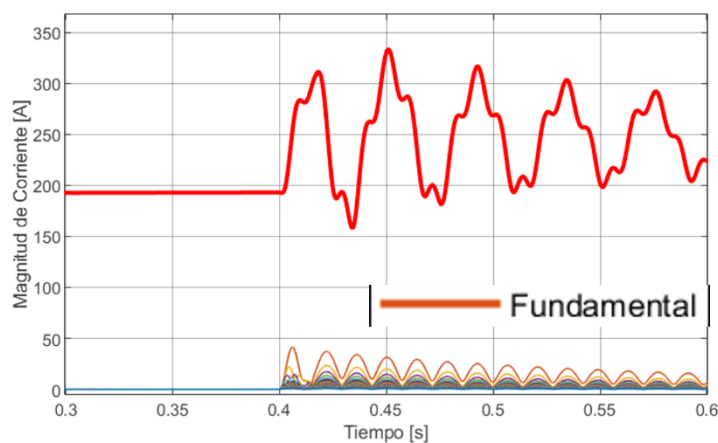


Figura 32 Descomposición armónica de la corriente de carga del nodo 645

La Figura 33 es un zoom a las corrientes armónicas de la carga de orden 2º, 4º y 6º. Se registra una gran presencia de la corriente de 2º orden con un pico máximo en 42[A], además se registra una corriente añadida de offset con valor de 10[A] elevando sus oscilaciones por encima del origen. A su vez se observa presencia de corrientes armónicas de 4º y 6º orden, superando el límite

establecido por la norma. El grafico indica que aun después de la falla hay un gran impacto del 2° armónico.

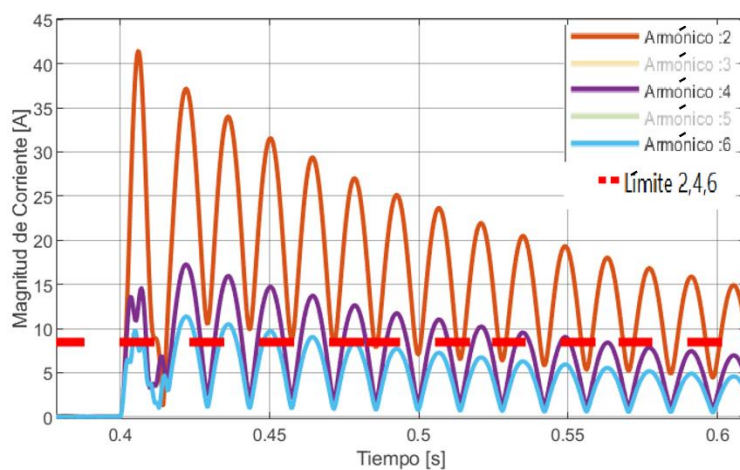


Figura 33 Descomposición de armónicos 2°,4° y 6° de la corriente de carga del nodo 645

Para el intervalo de corrientes armónicas del 3° al 11° orden, la tercer armónica presenta la mayor presencia con un pico de 24[A] siendo esta, la única corriente armónica que supera el límite. seguido por la 5° armónica con 14[A], el 7° armónico con 9[A] aproximadamente. De manera similar a la 2° armónica, la corriente armónica de 3° orden tiene una corriente de offset de 4[A] el cual eleva las oscilaciones por encima del origen, como se observa en la Figura 34.

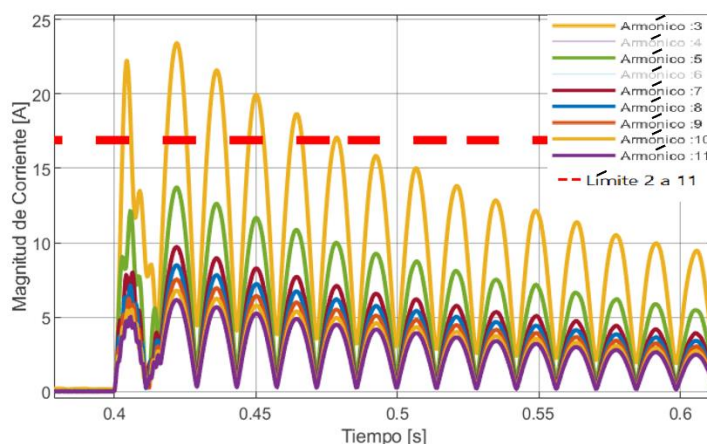


Figura 34 Descomposición del 3° al 11° armónico

En los siguientes 3 intervalos se registraron corrientes armónicas por debajo de los límites establecidos por la norma. Las corrientes armónicas superiores al 35° superaron el límite de 1.4[A], como se muestra en la Figura 35.

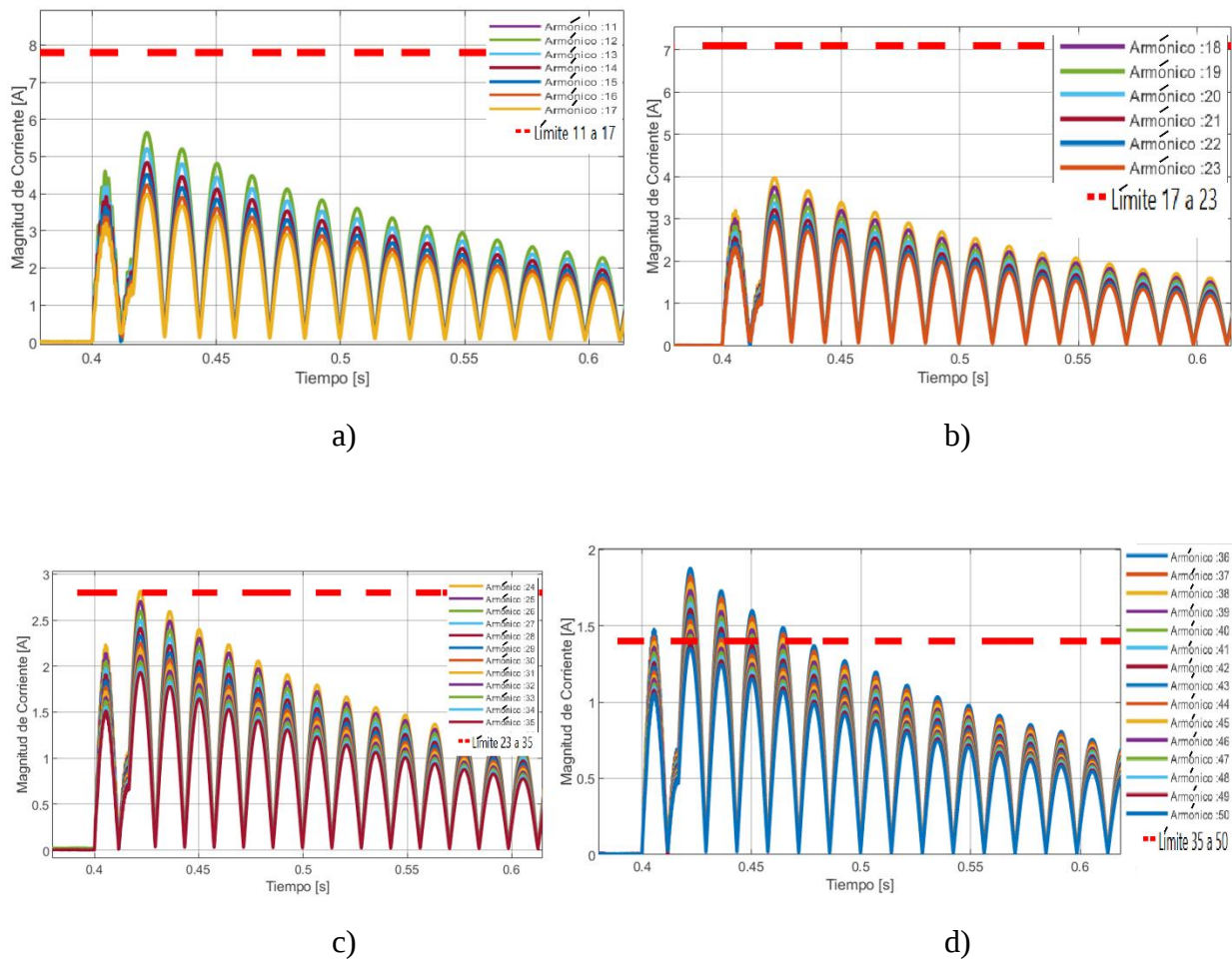


Figura 35 Descomposición de la corriente de carga con zoom del nodo 645 a) Armónicos 11° - 17° b) Armónicos 18° - 23° c) Armónicos 24° - 35° d) Armónicos 36° - 50°

La falla en el Mosfet s1 ocasiona que cada uno de los límites de corrientes armónicas se vean liberados según indica la Tabla 12

Tabla 12 Tiempo de liberación del límite tras falla en el nodo de carga 645

	$h=2,4,6$	$2 \leq h \leq 11$	$11 \leq h \leq 17$	$17 \leq h \leq 23$	$23 \leq h \leq 35$	$35 \leq h \leq 50$
Ciclos	24 ciclos	6 ciclos	-	-	-	6 ciclos

La tensión del nodo de carga se vio ligeramente afectada en magnitud de manera despreciable debido a la falla en el Mosfet s1, como se aprecia en la Figura 36. Tampoco se registró aumento en la componente DC de la tensión.

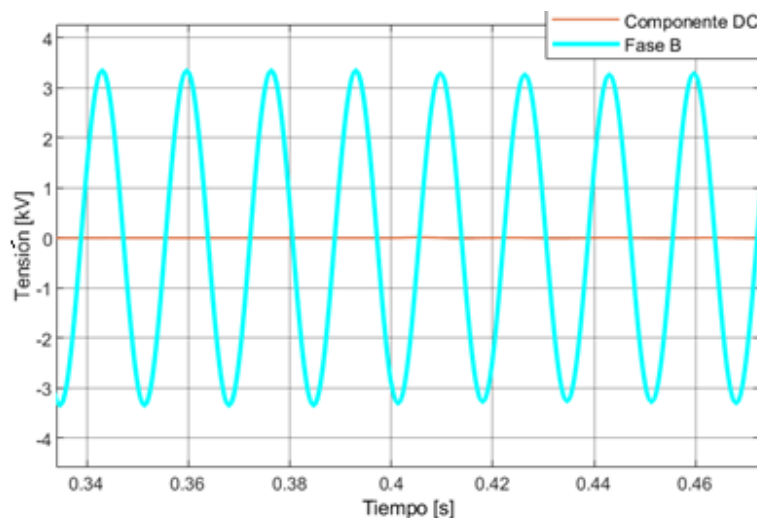


Figura 36 Tensión del nodo de carga 645

Al determinar el THDv del nodo se registró un valor menor al 5% y disminuyó progresivamente hacia un 0% lo cual esta dentro de los limites de la norma, como se observa en la Figura 37.

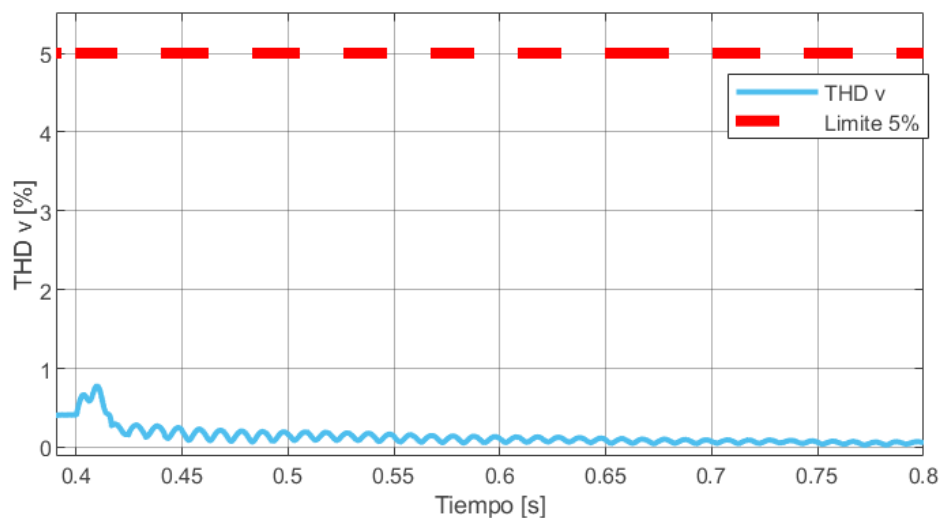


Figura 37 THDv del nodo de carga 645

La corriente de entrada al nodo de equivalencia presenta un aumento brusco en la magnitud de la fase fallada extendiéndose a través de la red de distribución aguas arriba, como se observa en la Figura 38. Este comportamiento confirma que la falla en un nodo de carga no se aísla localmente.

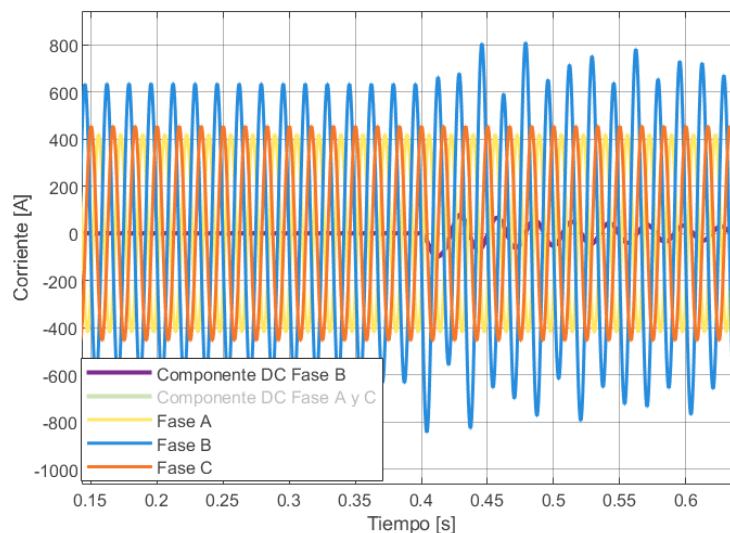


Figura 38 Corriente de entrada del nodo de equivalencia tras falla en el nodo 645

Al realizar el cálculo del THDi de la fase B en el nodo de equivalencia registrado en la Figura 39, se aprecia claramente el aumento en armónicos al momento de la falla llegando a un pico máximo en 13%, posteriormente se registran oscilaciones que van decreciendo progresivamente. Eso demuestra que la falla originada en un nodo de carga se transmite a través de la red de distribución.

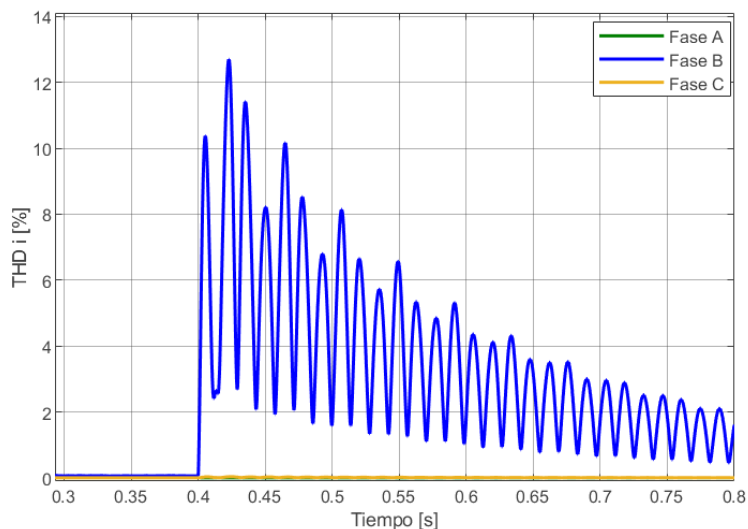


Figura 39 THDi del nodo de equivalencia tras fallo en el nodo 645

La magnitud de la corriente fundamental se ve fuertemente distorsionada a comparación del estado estable, aumentando bruscamente hasta un pico del doble de su magnitud original. La componente de mayor impacto es la 2° armónica con 64[A] y la 3° armónica con 35[A] al instante de la falla, se observan claramente en la Figura 40.

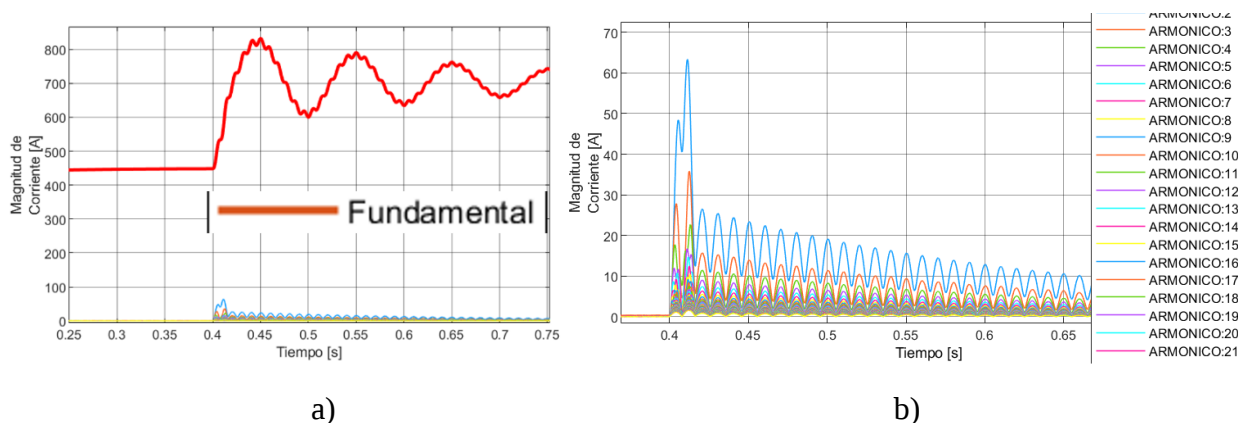


Figura 40 Descomposición armónica del nodo de equivalencia fase B tras fallo en el nodo 645. a) Comportamiento de la fundamental b) Comportamiento de las magnitudes armónicas.

La tensión en el nodo de equivalencia permaneció sin afectaciones ni distorsiones de ningún tipo, como se observa en la Figura 41.

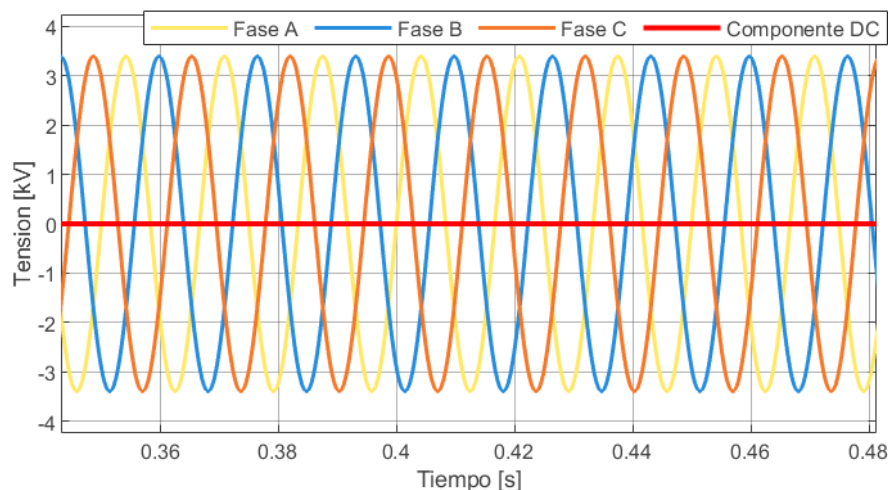


Figura 41 Tensión del nodo de equivalencia tras fallo en 645

5.3 Cortocircuito en un punto máximo de corriente de carga.

Se utilizó el caso base 645 como referencia para observar el cambio y la importancia del momento del cortocircuito. Anteriormente se analizó el comportamiento de la red y del nodo fallado en un momento $t=0.4s$ aleatorio. A continuación, se presenta el resultado de realizar el cortocircuito de s1 en un pico de corriente máxima.

A comparación de inducir un cortocircuito en algún momento aleatorio, como se vio anteriormente, al inducir un cortocircuito en un punto máximo de corriente de carga $t=0.397s$ nos permite observar que Figura 42.

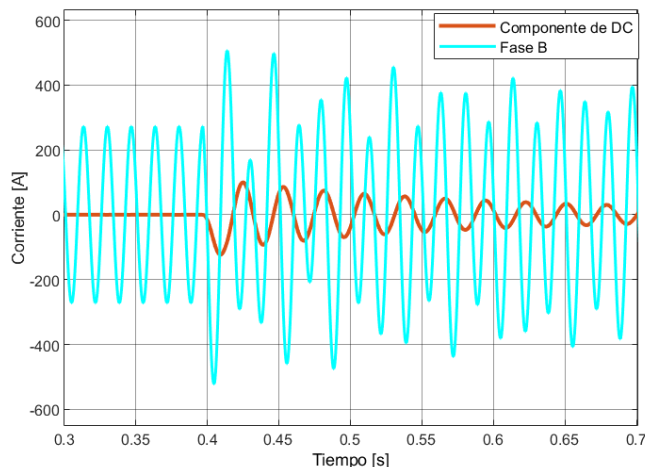


Figura 42 Cortocircuito en un pico máximo de corriente de carga.

El cálculo de Distorsión Armónica Total nos comprobó que la corriente de la Figura 43 que al realizar el cortocircuito en un punto máximo de corriente la distorsión armónica es ligeramente mayor a comparación del momento aleatorio del caso anterior.

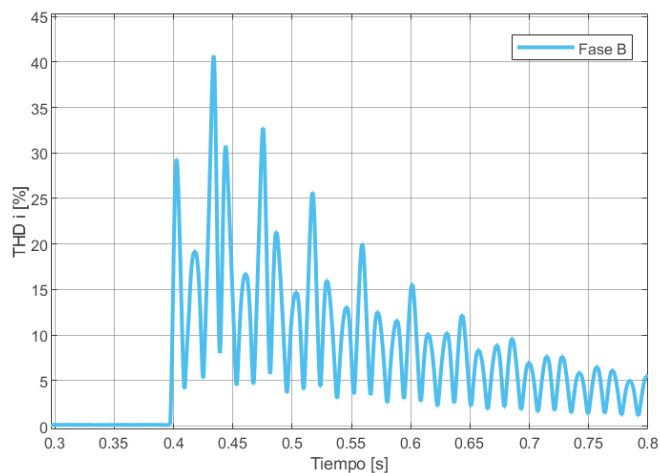


Figura 43 THDi Corriente de carga en un pico máximo.

La tensión en el nodo no se vio afectada o distorsionada, por lo tanto, no tiene caso el análisis de THD o su descomposición armónica.

Puntos para destacar:

- Se registraron cambios abruptos de la magnitud de corriente al instante de la falla.
- El momento con mayor Distorsión Armónica Total de corriente y tensión es al instante de la falla siendo este el mayor pico presentado.
- Cada uno de los diferentes límites de corrientes armónicas fue superado.
- Se registran componentes de DC en las corrientes armónicas al instante de la falla, las cuales van disminuyendo de manera exponencial conforme pasa el tiempo.
- La corriente armónica de 2° orden es la componente más dañina para la carga y el sistema, superando por mucho los límites establecidos, debido a la componente DC y la alta magnitud de estas.
- Armónicos de menor orden (48°, 49°, 50°) no pueden superar en magnitud armónicos superiores (45°, 46°, 47°). Se sigue un orden descendente en magnitud conforme aumenta el número de armónico.
- Factores como el tipo de carga influyen en el cambio brusco de magnitud.
- La falla local se extendió a través de la red de distribución hasta llegar al nodo de equivalencia aguas arriba viéndose distorsionada la forma de la corriente de entrada.
- La tensión del nodo fallado y el nodo de equivalencia de red, no presentaron distorsiones que excedan los límites del IEEE Std 519-2022.
- Un cortocircuito en un pico de corriente de carga máximo provoca de manera ligera una mayor distorsión.

Discusión:

El cambio abrupto de la magnitud de la corriente de carga se debe a que al cortocircuitar el Mosfet s1 la energía provista por el inversor deja de ser senoidal para convertirse en una fuente DC. La energía entregada por la red eléctrica y la que se entrega por la batería entran en conflicto en el nodo de carga. Se superponen las corrientes en el nodo de carga dando como resultado una corriente excesiva debido a la diferencia de la forma AC y DC de ambas. El offset observado en las corrientes de componentes armónicas es debido a la componente DC inyectada al cortocircuitar el MOSFET.

Cada intervalo de corrientes armónicas limitado por la norma fue superado. Las corrientes armónicas de 2° y 3° orden son las más dañinas debido a su magnitud y a la componente de DC inyectada. Esta condición hace que un fallo en el inversor monofásico de puente medio sea catastrófico para los equipos y para la red eléctrica.

Conclusiones de la inserción del inversor monofásico:

El análisis de forma detallada permitió observar los graves impactos que tiene la falla de un MOSFET de un inversor monofásico en la red de distribución. El momento más crítico para el sistema es al momento de la falla induciendo graves cambios en la magnitud de la corriente de carga en el PCC. A su vez, se registró la presencia de corrientes armónicas de 2°, 3°, 4° y 6° orden. Siendo la corriente armónica de 2° orden la de mayor presencia por encima de cualquier otra. Se confirmó que el espectro de corrientes armónicas sigue un orden descendente en magnitud conforme se aumenta el orden armónico.

Los límites de corrientes armónicas individuales establecidos por el IEEE Std 519-2022 fueron excedidos. Estableciendo y demostrando que una falla en inversores de medio puente no se traduce como algo menor, sino que, la falla en estos dispositivos tienen un gran impacto en la red de distribución.

Capítulo 6 Simulación y análisis de fallas en un inversor trifásico acoplado a la red de distribución.

El objetivo del capítulo es presentar la conexión del inversor trifásico a la red de distribución. Simular los diferentes casos de estudio que nos permitan observar y analizar el impacto de un cortocircuito en el MOSFET de un inversor trifásico.

Nuevamente, para delimitar las corrientes armónicas que son permitidas por la norma, se calcula la relación I_{sc}/I_l para obtener el porcentaje de corriente de carga máxima permisible. Los límites se encuentran descritos en la Tabla 13.

Tabla 13 Límites de Corrientes de Distorsión Armónica en nodos trifásicos.

Nodo	I_{sc}/I_l	Corriente de distorsión máxima en [A]					
		$h = 2,4,6$	$2 \leq h \leq 11$	$11 \leq h \leq 17$	$17 \leq h \leq 23$	$23 \leq h \leq 35$	$35 \leq h \leq 50$
632	45945.95	5.55	11.1	5.2	4.4	1.9	1.0
680	197.30	4.4	8.9	4.1	3.7	1.5	0.7

Se plantean 2 diferentes casos de estudio; Caso 632 y Caso 680, cada uno implica diferentes propósitos de análisis.

6.1 Caso 632

Es la conexión del inversor trifásico a la red de distribución en el nodo de equivalencia de red 632 Figura 44, este nodo es el que suministra de energía eléctrica a toda la red de distribución. Primeramente, se inducirá un cortocircuito en s1 para observar el impacto de la pérdida de la Fase A en la red de distribución, posteriormente se inducirá un cortocircuito en s2, misma fase, MOSFET complementario. Por último, se inducirá un cortocircuito en s3 y s5 para observar el comportamiento de la red al perder la Fase B y Fase C de manera independiente y separada.

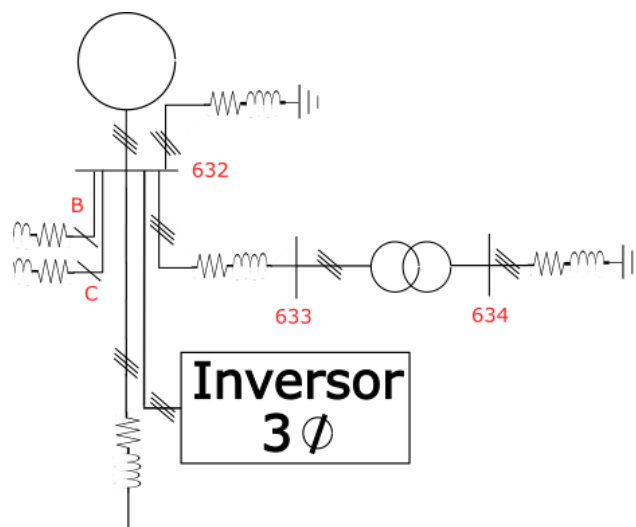


Figura 44 Conexión de inversor trifásico a nodo de equivalencia de red 632.

En estado estable la corriente de salida del nodo de equivalencia se aprecia simétrica entre los semiciclos positivos y negativos. Tras inducirse una falla en s1 y $t=0.4s$ se observa una asimetría severa de las tres fases como se observa en la Figura 45. La Fase A fallada se desplaza progresivamente hacia valores negativos, mientras que la fase B y C es desplazada a valores positivos. Esto es un indicio de una componente de DC inyectada a la corriente de salida de cada fase.

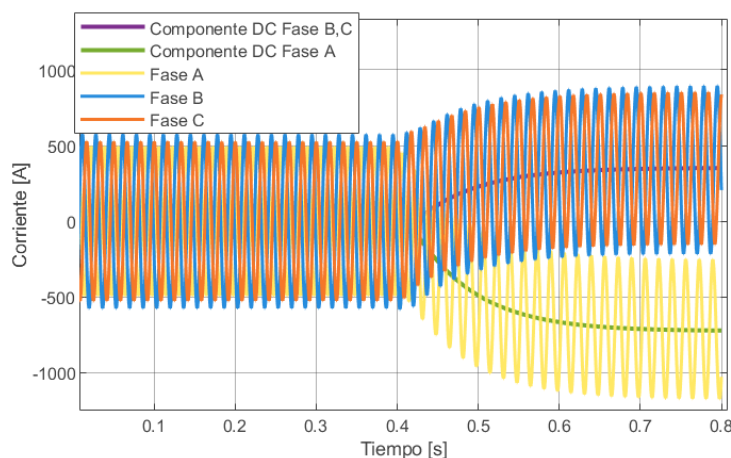


Figura 45 Corriente de salida del nodo de equivalencia 632

En la Figura 46 se presenta la evolución del cálculo de THDi de la corriente de salida del nodo 632, la cual registra valores nulos en estado estable, al inducirse el cortocircuito en s1 y $t=0.4s$ el THDi de las 3 fases experimenta picos de armónicos con un máximo de 9% para la fase fallada A, 6% para la fase B y 8% para la fase C. Después del evento transitorio se observa que el THDi para las 3 fases se establece en un valor diferente a 0% lo cual indica inyección de armónicos a la red aun después del cortocircuito.

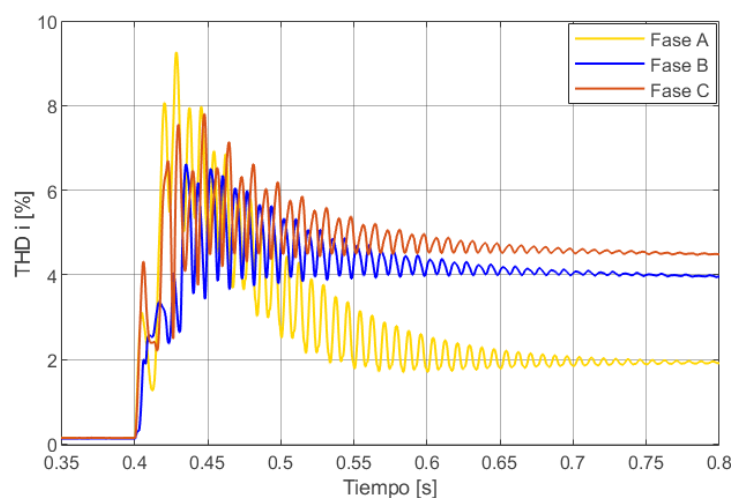


Figura 46 THDi de la corriente de salida del nodo de equivalencia 632

Al observar la descomposición armónica de la corriente de salida del nodo 632 Fase A en la Figura 47, es posible observar que la componente fundamental comienza a oscilar producto de las corrientes armónicas generadas en $t=0.4s$, a su vez, se observa una pérdida de corriente del 7% en la fundamental tras el evento transitorio.

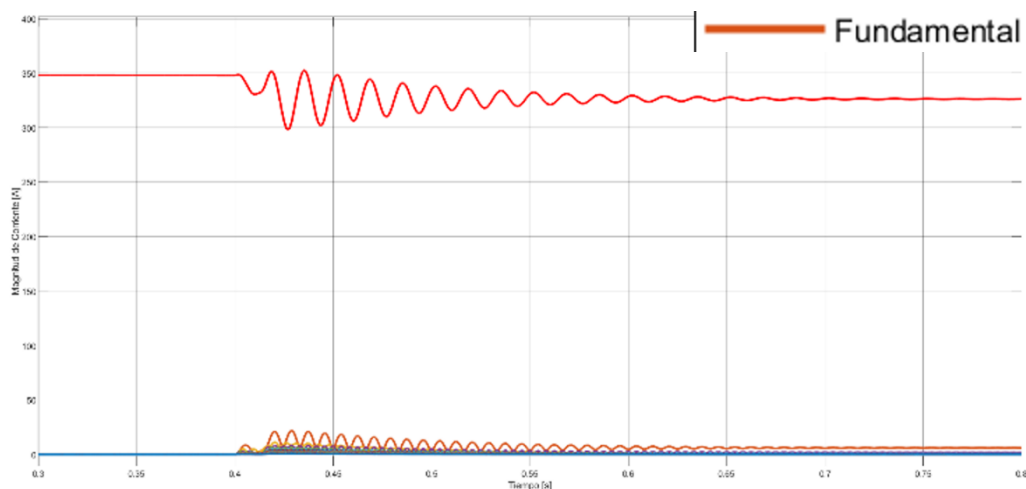


Figura 47 Descomposición armónica de la corriente de salida del nodo de equivalencia 632 Fase A

A continuación, se presenta de forma detallada el desglose de las corrientes armónicas generadas a partir del cortocircuito en s1 en la Fase A, como se observa en la Figura 48. El límite establecido en 3.66[A] se ve fácilmente superado por la 2º, 4º y 6º armónica. Las corrientes armónicas se ven acompañadas de un offset de DC que las eleva del origen. La corriente armónica de 2º orden es el de mayor impacto y contribución de todas las corrientes armónicas generadas alcanzando un valor aproximado de 22[A] en su punto máximo.

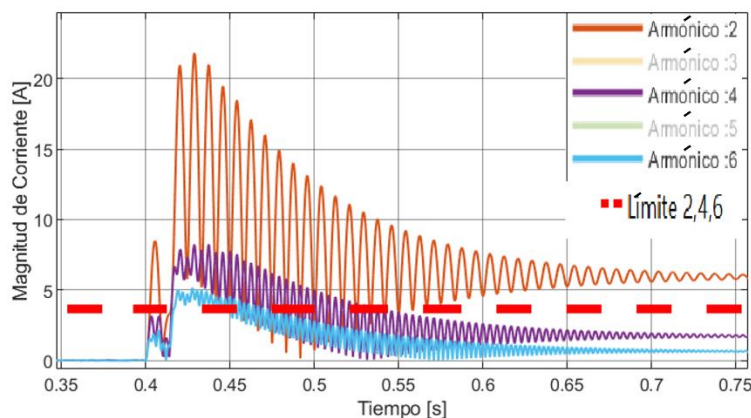


Figura 48 Descomposición de la corriente armónica de salida 2º, 4º y 6º del nodo 632 Fase A

La descomposición de corrientes armónicas del intervalo 3º hasta el 11º, registró un exceso de armónicos de 3º orden superando el límite de 7.3 [A], como se muestra en la Figura 49. Armónicos

superiores no excedieron el límite impuesto. El análisis nos demuestra que las corrientes armónicas más peligrosas por su magnitud son: 2°,3°,4° y 6° armónico.

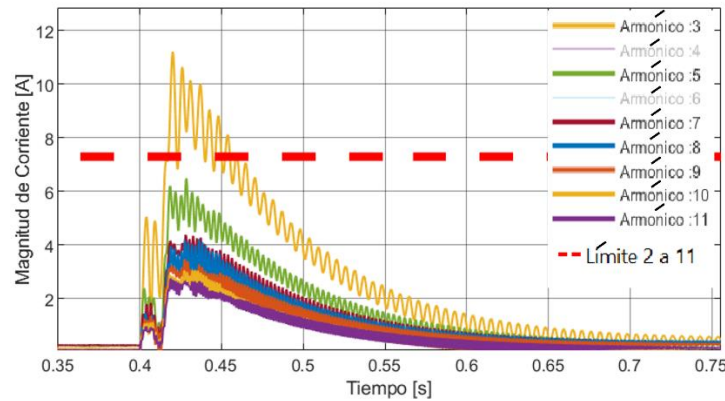


Figura 49 Descomposición de la corriente armónica de salida 3°,5°,7°,8°,9°,10° y 11° del nodo 632 Fase A

En los próximos intervalos de corrientes armónicas de salida del nodo 632, no registraron un exceso en el límite a excepción de los siguientes armónicos: 24°, 36°, 37°, 38°, 39° y 40° por un leve exceso a comparación de los armónicos 2°,3°,4° y 6° armónico, se ilustra en la Figura 50.

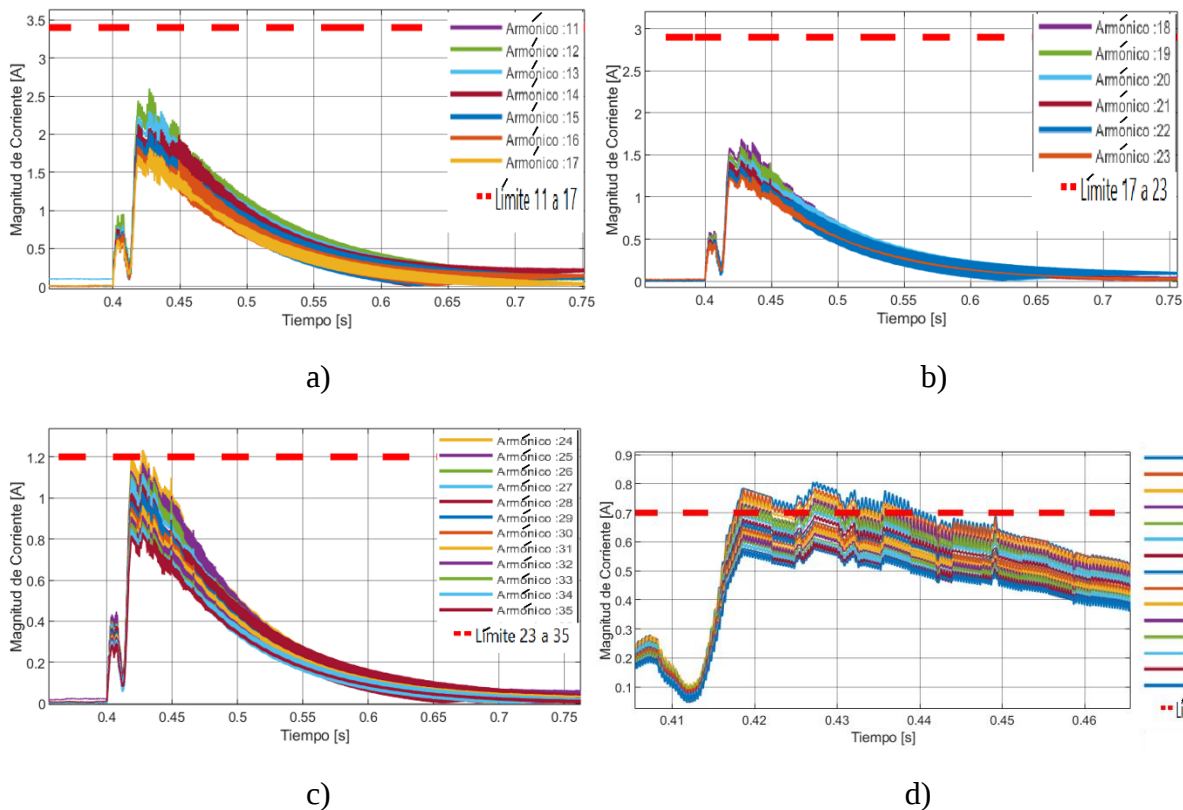


Figura 50 Descomposición armónica por intervalos del nodo 632. a) Armónicos 11°-18° b) Armónicos 18°-23° c) Armónicos 23°-35° d) Armónicos 35°-50° Fase A

Al analizar la descomposición de corrientes armónicas de salida del nodo 632 en la Fase B podemos observar el mismo comportamiento senoidal en el evento transitorio por parte de la fundamental, este comportamiento es producto de las corrientes armónicas del 2° - 50° orden. Se aprecia una pérdida de corriente de aproximadamente 20[A] en la Figura 51.

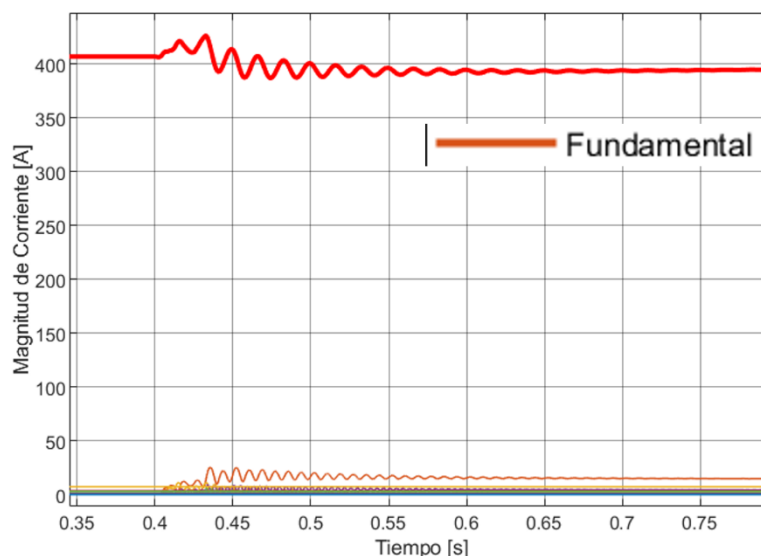


Figura 51 Descomposición armónica de la corriente de salida del nodo de equivalencia 632 Fase B

Las corrientes armónicas de 2°, 4° y 6° orden continúan con su forma oscilatoria excediendo el límite impuesto. Nuevamente la corriente armónica de 2° orden destaca por su nivel de offset de corriente y su pico de corriente alcanzado en 25[A], como se registró en la Figura 52.

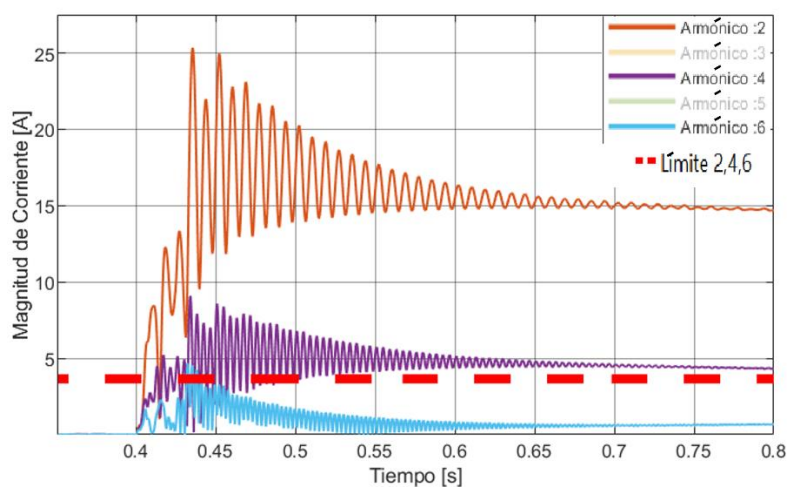


Figura 52 Descomposición de la corriente armónica de salida 2,4 y 6 del nodo 632 Fase B

Otro armónico de mayor impacto es el de 3° orden el cual es el único en superar el límite de 7.3[A]. Armónicos superiores pero inferiores al 11° están dentro de los límites permitidos, como se ilustra en la Figura 53.

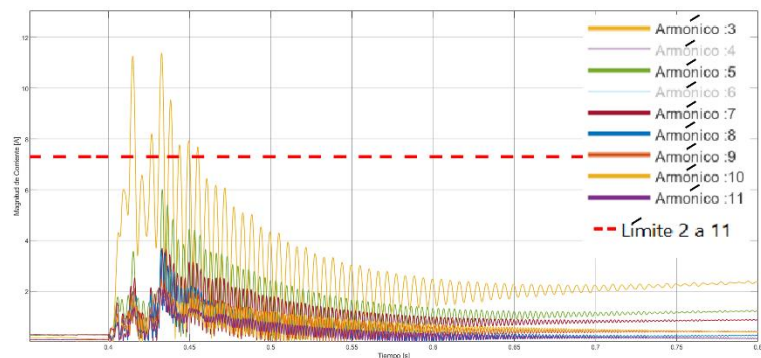
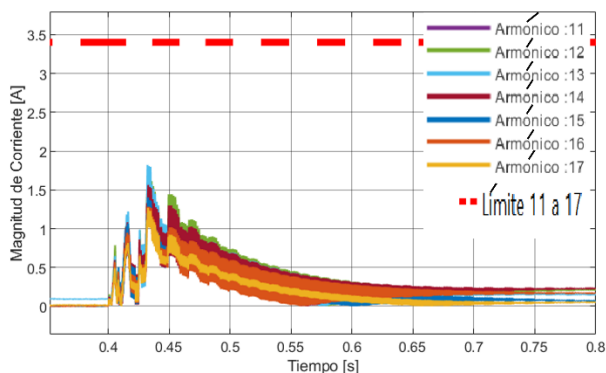
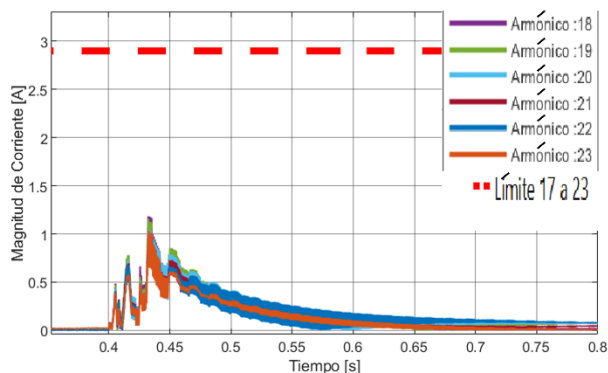


Figura 53 Descomposición de la corriente armónica de salida 3°,5°,7°,8°,9°,10° y 11° del nodo 632 Fase B

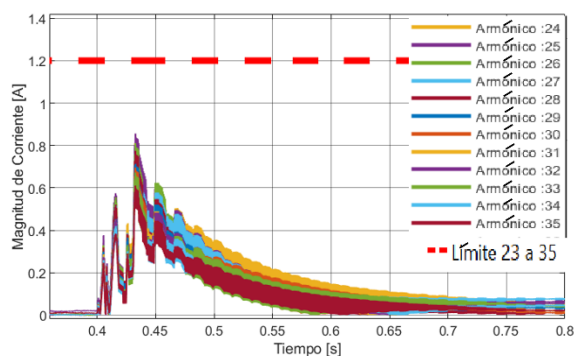
Las corrientes armónicas de salida del nodo 632 de orden mayor o igual al 11° no fueron excedidas por sus límites particulares, estas son ilustradas en la Figura 54.



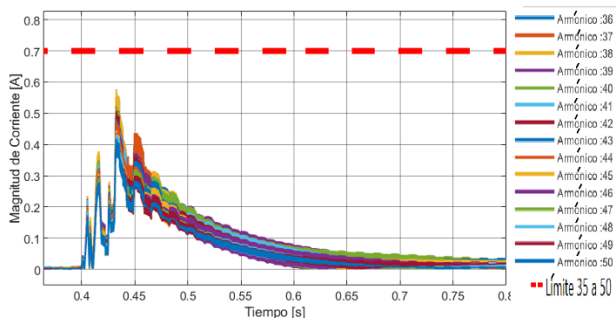
a)



b)



c)



d)

Figura 54 Descomposición armónica por intervalos del nodo 632. a) Armónicos 11°-18° b) Armónicos 18°-23° c) Armónicos 23°-35° d) Armónicos 35°-50° Fase B

La descomposición armónica de corrientes de la Fase C nos permite observar que la fundamental tiene una corriente de 370[A] hasta antes de la falla, posteriormente la fundamental comienza a tener oscilaciones y hay una pérdida de corriente del 5% aproximadamente, la Figura 55 lo ilustra.

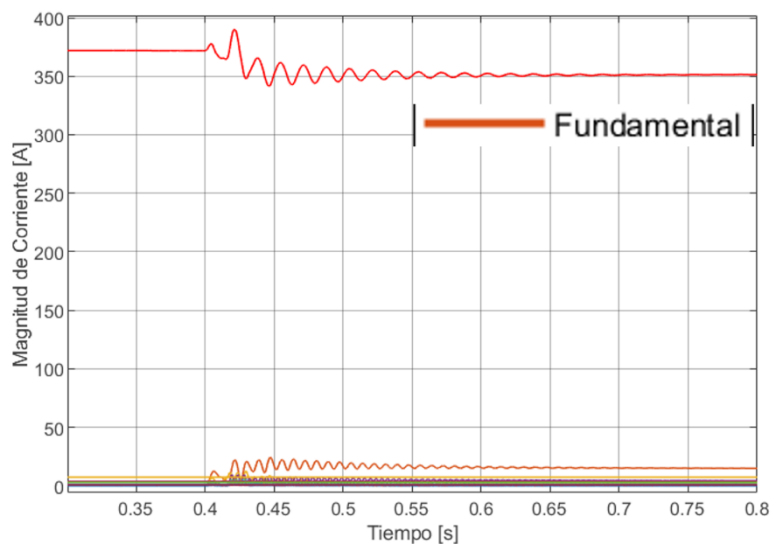


Figura 55 Descomposición armónica de la corriente de salida del nodo de equivalencia 632 Fase C

El patrón de comportamiento oscilatorio de la 2°, 4° y 6° armónica se repite. La corriente armónica de salida de 2° orden es la de mayor magnitud y las más peligrosa excediendo el límite casi hasta un pico de 25[A]. Se registran armónicos aun después de la falla, los cuales son registrados en la Figura 56.

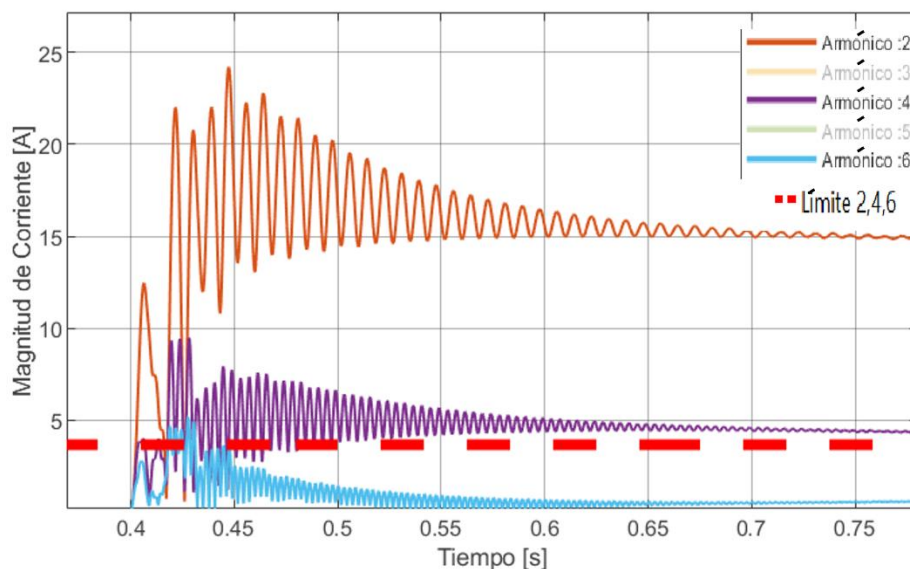


Figura 56 Descomposición de la corriente armónica de salida 2°,4° y 6° del nodo 632 Fase C

La única corriente armónica que sobrepasó el límite fue la de 3° orden, la cual se observa en la Figura 57. El momento con mayor presencia del armónico es en los primeros 3 ciclos de la falla, posteriormente la magnitud de corriente se ve reducida por debajo del límite de 7.3[A]

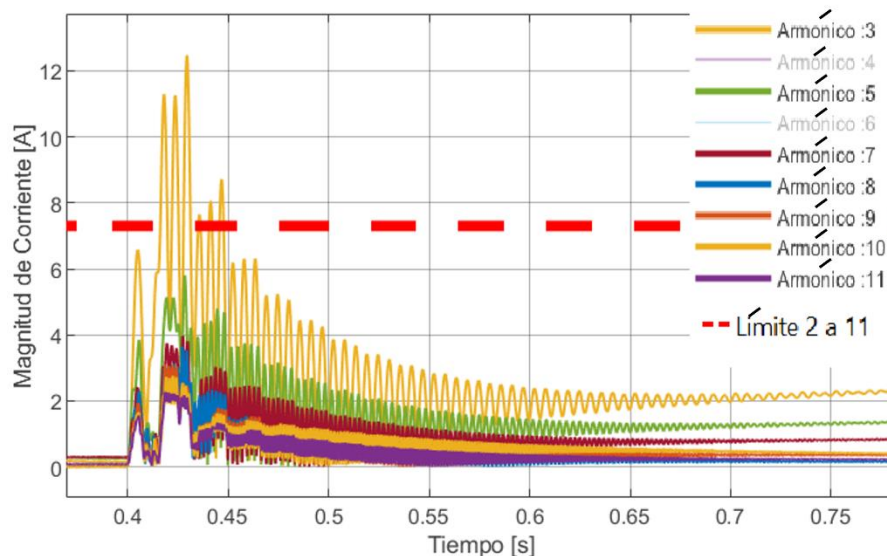
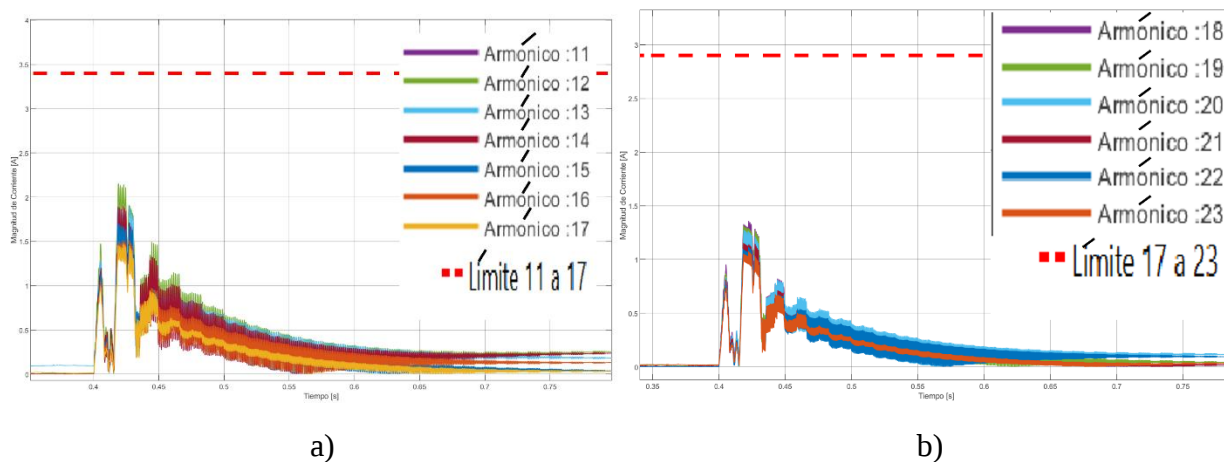


Figura 57 Descomposición de la corriente armónica de salida 3°,5°,7°,8°,9°,10° y 11° del nodo 632 Fase C

Intervalos de corrientes armónicas de orden superior no fueron excedidos por los límites ilustrados en la Figura 58. Este comportamiento se repite con las corrientes armónicas de la fase B y C, lo cual nos indica que la mayor distorsión armónica se encuentra en la fase fallada a pesar de que la distorsión se distribuya entre las 3 fases.



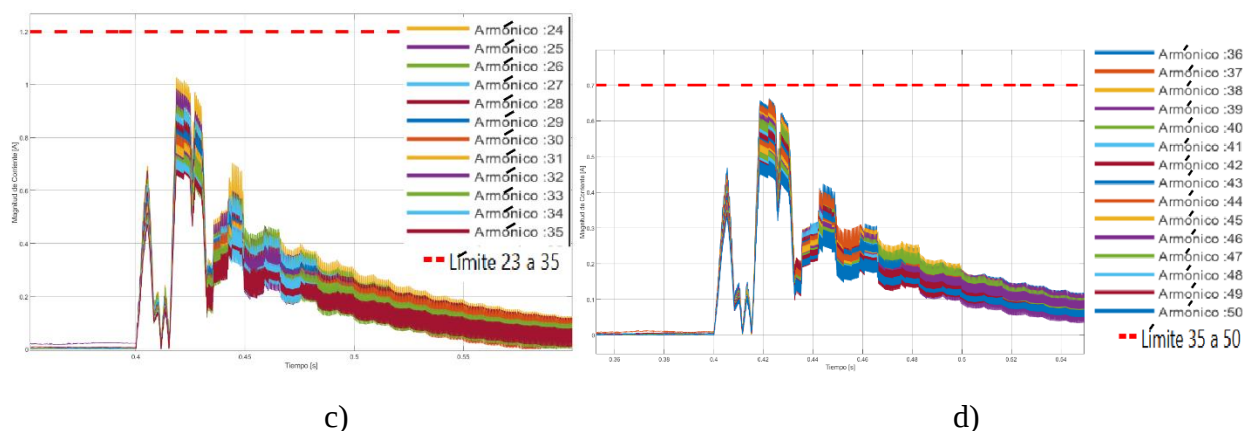


Figura 58 Descomposición armónica por intervalos del nodo 632. a) Armónicos 11°-18° b) Armónicos 18°-23° c) Armónicos 23°-35° d) Armónicos 35°-50° Fase C

La tensión del nodo 632 se observa simétrica y sin distorsiones antes y después de la falla. Esto debido a la impedancia baja de la red de distribución, la Figura 59 lo ilustra.

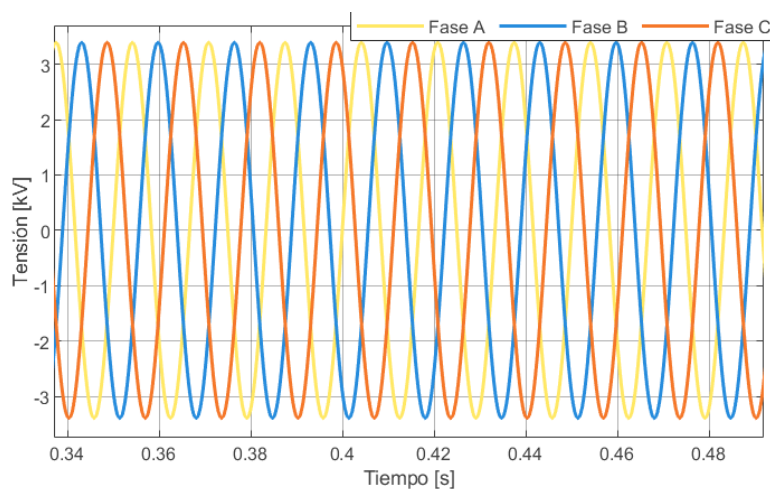


Figura 59 Tensión del nodo de equivalencia tras fallo en 632

La corriente de carga del nodo 645 en la Fase B se observa simétrica entre sus valores positivos y negativos antes y después de la falla originada en el nodo de equivalencia, como se muestra en la Figura 60. Esto sugiere que el impacto de la falla se encuentra aislado localmente y no se distribuye a lo largo de la red de distribución.

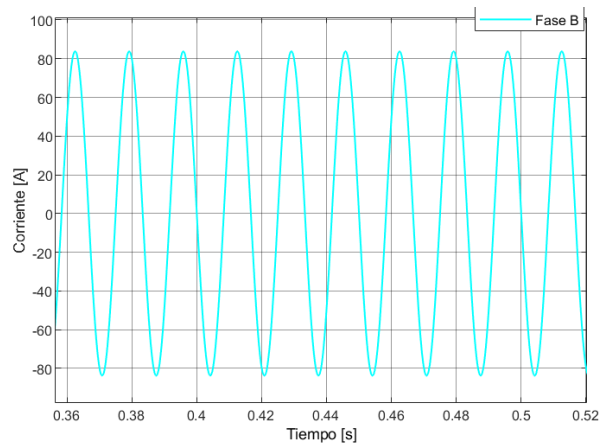


Figura 60 Corriente de carga del nodo 645 tras fallo en 632

Para analizar la diferencia del impacto en la red se induce un cortocircuito en s2 y $t=0.4s$. Se registró una diferencia en la inyección de la componente de DC de la fase fallada A. Se observa un desplazamiento hacia valores positivos de la corriente de salida fase A. La fase B y C registra un offset desplazando ambas fases a valores negativos, como se muestra en la Figura 61a). El impacto de en la red de distribución mantuvo de forma general el mismo comportamiento, oscilaciones en la corriente fundamental originadas por los diferentes armónicos. Las corrientes armónicas de mayor magnitud y más peligrosas para equipos son de 2°, 3°, 4° y 6° orden. El cálculo Total de Distorsión Armónica registro prácticamente el mismo comportamiento antes descrito Figura 61 b).

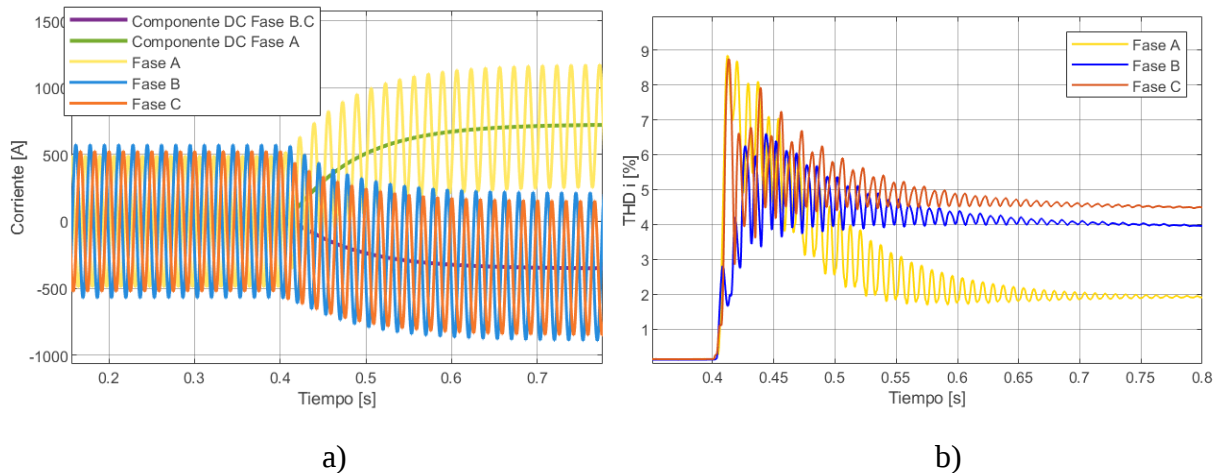


Figura 61 Impacto de cortocircuito del MOSFET s2 en nodo 632 a) Corriente de salida del nodo 632 b) THDi del nodo 632.

Se realizó un cortocircuito en s3, este Mosfet corresponde a la Fase B, se observó que dicha fase obtuvo un nivel de offset desplazando la corriente de salida del nodo 632 a valores negativos, como se observa en la Figura 62 a).

Mientras que la Fase A y C se vio desplazada a valores positivos. Una vez pasado el evento transitorio el THDi indica que la fase fallada es la que presenta menor cantidad de armónicos presentes inyectados a la red, en la Figura 62b) se ilustra.

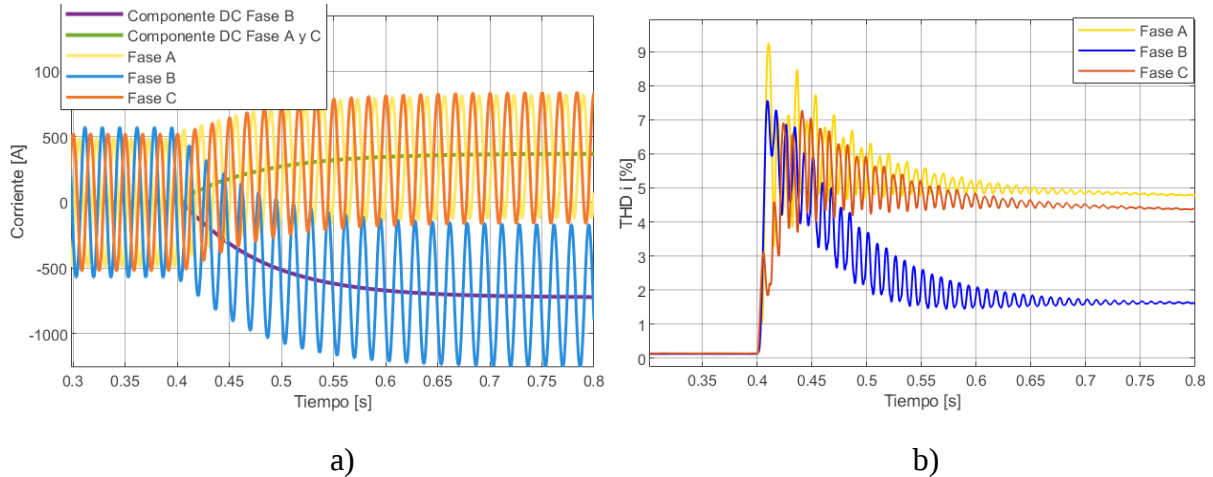


Figura 62 Impacto de cortocircuito del MOSFET s3 en nodo 632 a) Corriente de salida del nodo 632 b) THDi del nodo 632.

De manera similar se realizó un cortocircuito en s5, este Mosfet corresponde a la Fase C, se registró el mismo patrón de comportamiento que para el caso anterior. La corriente de salida de la fase fallada obtiene un offset que desplaza la corriente a valores negativos, mientras que la fase A y B se ven desplazadas hacia valores positivos, como se muestra en la Figura 63 a). Es clara una inyección de una componente en DC para las 3 corrientes de fases. También se observa claramente después del evento transitorio que la corriente de salida Fase C contiene menor porcentaje de armónicos a comparación de la Fase A y B, se observa en la Figura 63b).

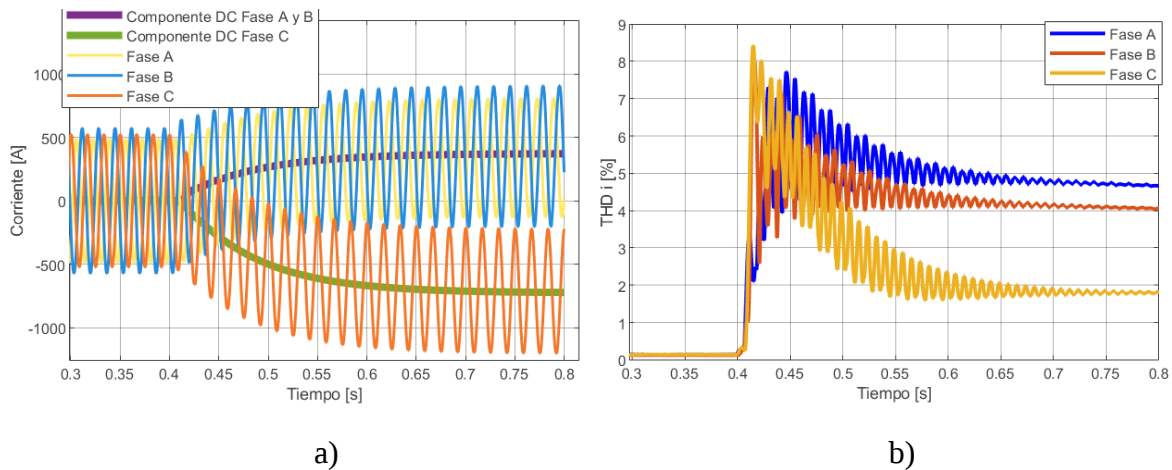


Figura 63 Impacto de cortocircuito del MOSFET s5 en nodo 632 a) Corriente de salida del nodo 632 b) THDi del nodo 632.

6.2 Caso 680

A continuación, se presenta la conexión del inversor trifásico a la red de distribución en el nodo 680 la Figura 64 lo ilustra, este nodo al no tener conectada alguna carga, la única corriente de entrada será la del propio inversor. El propósito de realizar la conexión en este nodo es observar el impacto a la red de distribución cuando no exista carga que mitigue los efectos transitorios y registrar el impacto cuando el nodo de conexión se encuentra completamente alejado.

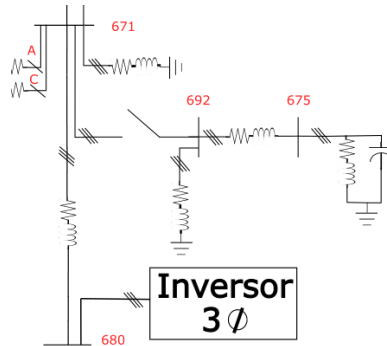


Figura 64 Conexión inversor trifásico al nodo 680.

La corriente de salida hasta antes de $t=0.4s$ se observa simétrica y sin afectaciones, con valor de $70[A]$ pico en su pico máximo, como se aprecia en la Figura 65. Al inducirse la falla en $s1$ y $t=0.4s$ Las corrientes de Fase A, B y C se ven fuertemente distorsionadas, perdiendo por completo la forma de onda sinusoidal, indicando una alta presencia de corrientes armónicas en ellas. A su vez se aprecia claramente una inyección de corrientes de offset que desplazan las corrientes de salida de la Fase C y B hacia valores positivos, mientras que la Fase A se ve desplazada hacia valores negativos.

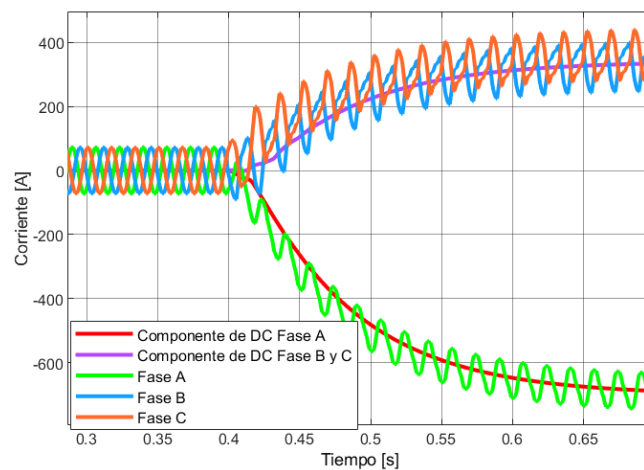


Figura 65 Corriente de salida del nodo 680 tras falla en $s1$.

Se identificó un patrón de comportamiento en el MOSFET cortocircuitado, al fallar s1,s3 o s5 la fase fallada tiende a tener un desplazamiento de la corriente de salida a valores negativos y las dos fases restantes van hacia valores positivos. Si el cortocircuito se presenta en s2, s4 o s6 el desplazamiento de la fase fallada es hacia valores positivos y las fases restantes tienden a ir a valores negativos.

La evolución del cálculo de Distorsión Armónica Total registra un aumento de casi el 250% en las corrientes armónicas de la Fase fallada A, como se observa claramente en la Figura 66. También registra un fuerte aumento en la cantidad de armónicos presentes en la fase B y C en un 50%. Una vez finalizado el evento transitorio se observa una inyección de armónicos a la red del 40% para la fase B y C, así mismo una inyección del 20% para la fase fallada.

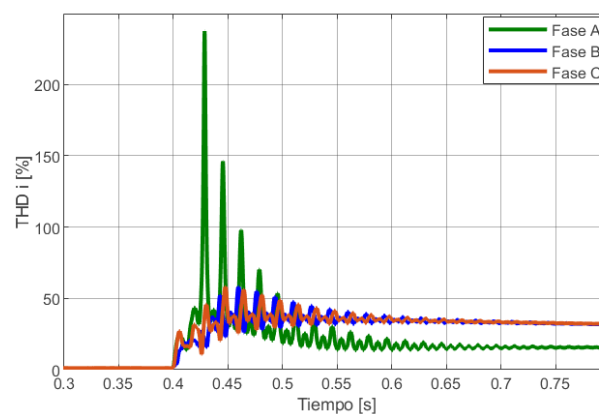


Figura 66 THDi del nodo 680 tras falla en s1

Se registró el mismo comportamiento oscilatorio de los casos anteriores, se ilustra en la Figura 67, con la diferencia que los cambios en la magnitud de la corriente de salida son altamente bruscos a comparación de los casos anteriores. La magnitud de la corriente en estado estable es de 52[A], una vez ocurrido el cortocircuito la magnitud es disminuida hasta 12[A] aproximadamente en su pico más bajo. Una vez terminado el evento transitorio la magnitud de la corriente se establece en 40 [A] presentando una pérdida de corriente.

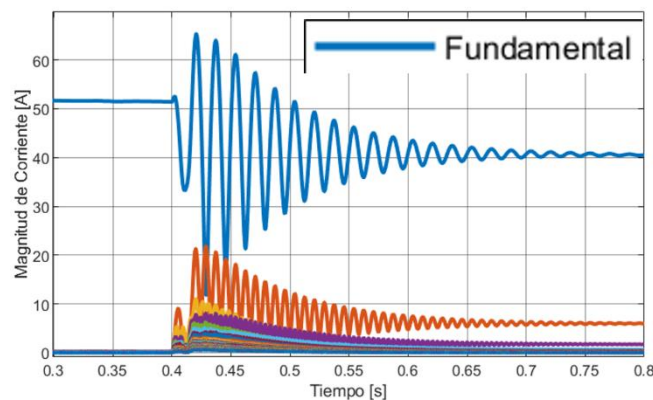


Figura 67 Descomposición armónica de la corriente de salida del nodo 680 Fase A

La descomposición de corrientes armónicas registro un fuerte impacto de la 2° armónica con 24[A] en su mayor pico. Los límites establecidos por la norma fueron superados por la 2°, 4° y 6° corriente armónica

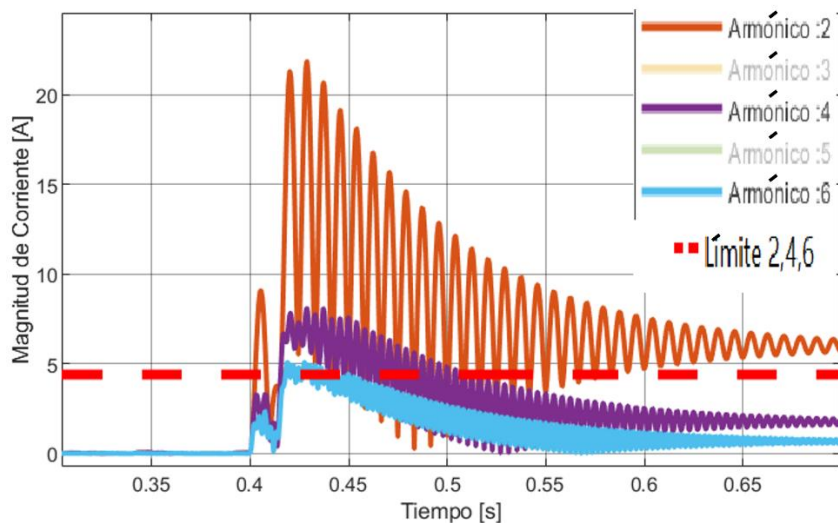


Figura 68 Descomposición de la corriente armónica de salida 2°, 4° y 6° del nodo 680 Fase A

En el intervalo de la 2° a la 11° corriente armónica el exceso fue por parte de la corriente de 3° orden, durando menos de 3 ciclos. La magnitud comienza a decrecer en forma descendente hasta llegar a 0[A].

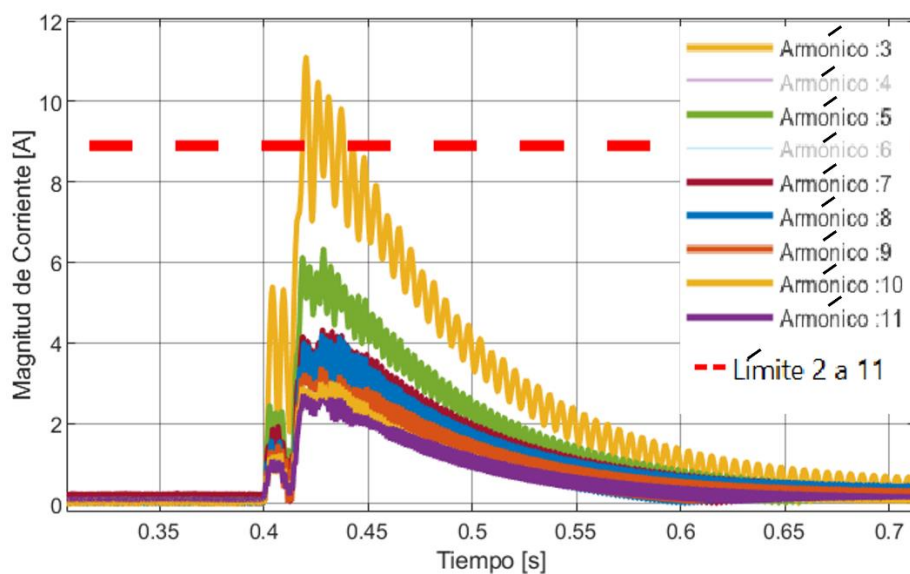


Figura 69 46 Descomposición de la corriente armónica de salida 3°, 5°, 7°, 8°, 9°, 10° y 11° del nodo 680 Fase A

Los siguientes intervalos no se vieron excedidos por el límite establecido en la norma a excepción del intervalo del orden 35° a 50°. El exceso tuvo una duración menor a 3 ciclos.

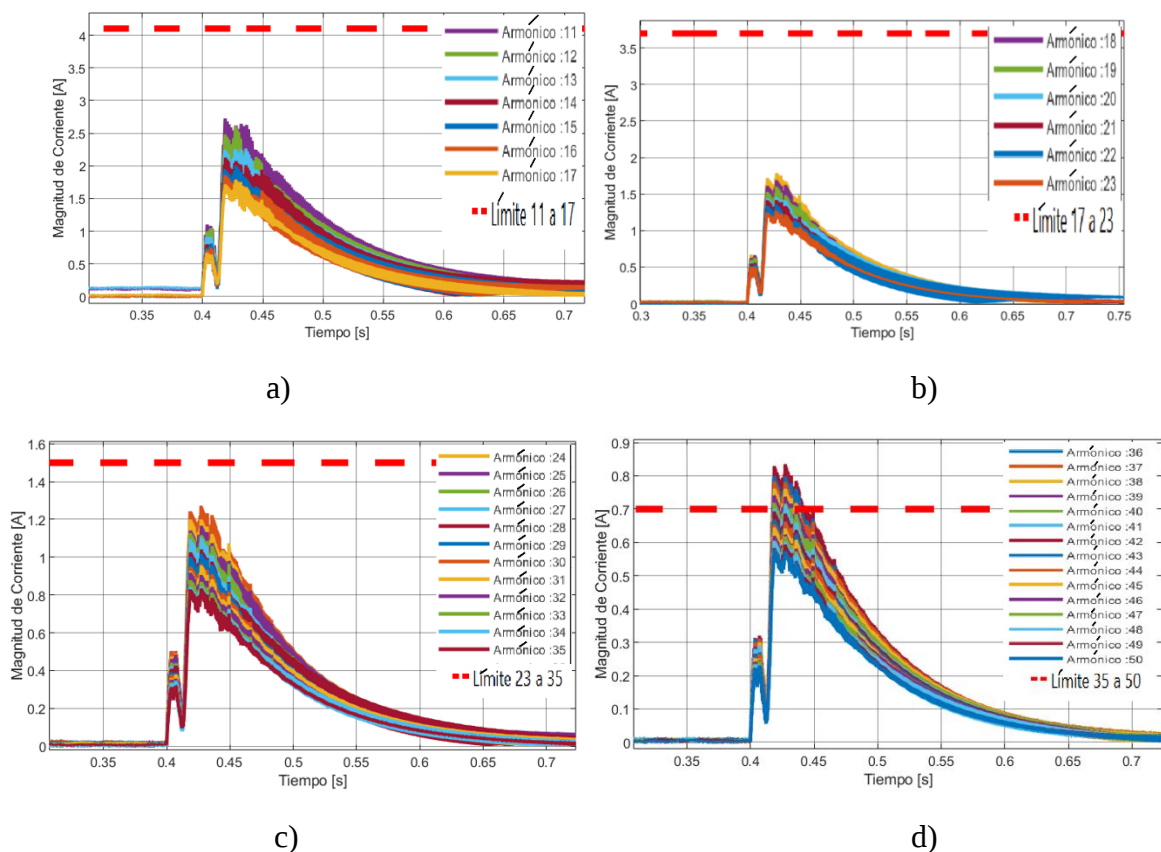


Figura 70 Descomposición armónica por intervalos del nodo 680. a) Armónicos 11°-18° b) Armónicos 18°-23° c) Armónicos 23°-35° d) Armónicos 35°-50° Fase A

La corriente de entrada del nodo de equivalencia registra al momento de la falla un offset de corriente para las 3 fases de corriente. La corriente de Fase A se ve desplazada a valores negativos mientras que la Fase B y C se ve desplazada a valores positivos, como se observa en la Figura 71.

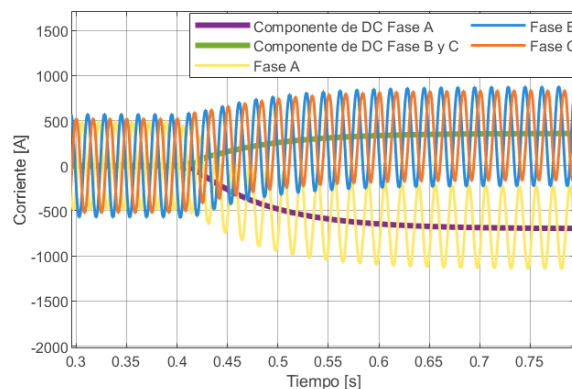


Figura 71 Corriente de entrada del nodo 632 tras fallo en s1 680

La tensión del nodo 680 se registró sin afectaciones mayores en las tres fases, registrando menos de un 1% de Distorsión Armónica Total de la tensión el cual se encuentra por debajo de los límites de la norma, como se muestra en la Figura 72.

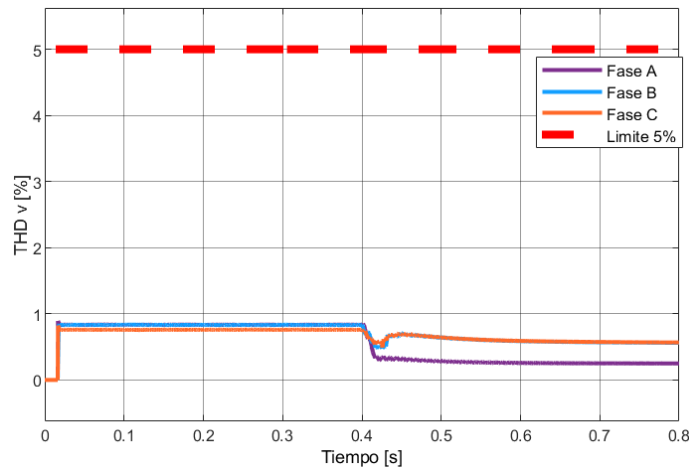


Figura 72 THDv del nodo 680 tras falla en s1.

Puntos para destacar:

- El principal impacto en las corrientes de salida una vez ocurrido el fallo, es el de una inyección de una componente de DC positiva o negativa según sea la fase y el MOSFET fallado.
- Se registran distorsiones armónicas de las corrientes de salida en las 3 fases, independientemente de la fase fallada.
- La magnitud de corriente de salida del PCC presenta oscilaciones las cuales se atenúan progresivamente hasta estabilizarse presentando en cada uno de los casos pérdidas en la corriente de salida.
- Las corrientes armónicas de mayor impacto en cada uno de los casos son de orden 2°,3°,4° y 6° excediendo los límites establecidos por la norma.
- Hay una mayor distorsión armónica cuando no existe carga conectada que mitigue los efectos transitorios.
- La atenuación de las corrientes armónicas es progresiva y de manera exponencial.
- Al realizar la conexión en un nodo sin carga que mitigue los efectos transitorios del cortocircuito, los cambios en la magnitud son altamente bruscos y contienen una gran distorsión armónica que perturba por completo a la anterior corriente senoidal.
- La tensión en la red permaneció sin afectaciones graves, con distorsión armónica promedio del 1%.

Discusión:

Al cortocircuitar cualquier MOSFET la fase fallada queda permanentemente conectada a la tensión del bus de DC, ya sea a la terminal positiva o negativa, esta tensión inyecta una corriente de componente DC a la red de distribución en el PCC. Esta componente de DC se ve reflejada en las corrientes de salida y entrada en el PCC. La fase fallada contiene la componente de corriente continua, la cual proviene del bus de DC. Para satisfacer LCK las corrientes al retorno por las 2 fases restantes contienen la componente de DC contaminada pero ahora con signo contrario.

Un cortocircuito en el MOSFET de una determinada fase produce una asimetría en la corriente de salida, esta asimetría cambia las formas de las corrientes de entrada al PCC. Estas distorsiones quedan registradas por el THDi de cada fase y es la razón por la que se observan distorsiones de corriente en fases donde no hubo falla.

La tensión no se vio afectada debido a la baja impedancia de la red. La red es capaz de tolerar cambios bruscos de corriente sin sacrificar la tensión en general.

Conclusiones de la inserción de inversores trifásicos en la red de distribución:

El análisis de forma detallada de la conexión de inversores trifásicos en redes de distribución permitió observar las graves afectaciones en las corrientes de entrada y salida de los nodos. Observando en cada caso una inyección de corrientes de offset en las diferentes independientemente del MOSFET fallado. Las variaciones en el comportamiento base son la inyección de componentes de DC positivas o negativos dependiendo de la fase y del MOSFET fallado. Por lo tanto, observando distorsiones armónicas en las corrientes de fase de los nodos.

Las corrientes armónicas de 2°, 3°, 4° y 6° orden son las más dañinas debido a la magnitud de estas, excediendo los límites establecidos por la IEEE Std 519-2022 en cada uno de los casos. Esta falla no se aísla exclusivamente en el nodo local, sino que se ve transmitida a lo largo de la red de distribución aguas arriba.

Capítulo 7 Conclusiones generales.

La presente tesina tuvo como objetivo cuantificar la calidad de la potencia en redes de distribución al conectar inversores monofásicos y trifásico. Estos equipos fueron sujetos de fallas inducidas en los dispositivos de conmutación. Se observó que las fallas en los MOSFET's producen alteraciones graves en las corrientes de entrada y salida del punto de interconexión.

Las alteraciones producto del cortocircuito en los MOSFET's se ven reflejadas en incrementos de las distorsiones de corrientes armónicas y desbalances a lo largo de la red de distribución. Los impactos registrados por las fallas son estrictamente prohibidos por la norma IEEE Std 519-2022 debido a que no son fallos menores, sino que, producen alteraciones graves que pueden afectar equipos como transformadores, motores o la calidad de energía entregada a toda la red de distribución. Este análisis evidencia la necesidad de incorporar estrategias para la mitigación de corrientes armónicas en una fase temprana.

Referencias

- [1] Gabriela Castillo, « Implementación de un sistema de medición de armónicos utilizando sistemas embebidos,» Tesis de licenciatura, Universidad Nacional Autónoma de México Facultad de Ingeniería, Ciudad de México, 2019
- [2] Mario Yarince, «Análisis de propagación de perturbaciones ante fallas internas en sistemas fotovoltaicos,» Tesis de licenciatura, Universidad Nacional Autónoma de México Facultad de Ingeniería, Ciudad de México, 2022.
- [3] Eduardo Gutiérrez, «Regulación de voltaje en redes de distribución mediante convertidores electrónicos de potencia,» Tesis de licenciatura, Universidad Nacional Autónoma de México Facultad de Ingeniería, Ciudad de México, 2023.
- [4] M. Hossen and A. Sadeque, "Challenges of Stability, Ancillary Services and Safe Operation of Smart Inverters in High Penetration Distributed Systems," *2021 IEEE Power & Energy Society General Meeting (PESGM)*, Washington, DC, USA, 2021.
- [5] S. Gatla, S. N. Singh, and A. Chandra, "Fault Analysis in Cascaded H-Bridge Multilevel Inverters under Normal and Fault Conditions," *IEEE Transactions on Power Electronics*, vol. 39, no. 5, pp. 5821–5832, May 2024.
- [6] D. Infield, P. Onions, A. Simmons, and G. Smith, "Power Quality from Multiple Grid-Connected Single-Phase Inverters," *IEEE Transactions on Power Delivery*, vol. 19, no. 4, pp. 1983–1989, Oct. 2004.

- [7] IEEE Standards Association, *IEEE Standard 519-2022: IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems*, Piscataway, NJ, USA: IEEE, 2022.
- [8] “Power quality – IEEE 519-2022,” *PowerQuality.blog*, Jun. 2023. [Online]. Available: <https://powerquality.blog/2023/06/01/power-quality-ieee-519-2022/>
- [9] IEEE Power & Energy Society, “IEEE 13 Node Test Feeder – Test Feeder Data and Resources,” IEEE PES Test Feeders Committee. [Online]. Available: <https://cmte.ieee.org/pes-testfeeders/resources/>
- [10] Matiaz Diaz, «Transformadas de Clarke y Park,» Youtube, 6 enero de 2021. [Online]. Available: https://www.youtube.com/watch?v=_Zu9b6ubFFI
- [11] Newcastle University, “Controladores PID,” *Newcastle University*, 2023. [En línea]. Disponible en: <https://www.eng.newcastle.edu.au/~jhb519/teaching/caut1/Apuntes/PID.pdf>.
- [12] The MathWorks, “Fourier,” *Simulink Electrical Power Documentation*, 2025. [Online]. Available: <https://www.mathworks.com/help/releases/R2022a/physmod/sps/powersys/ref/fourier.html>
- [13] The MathWorks, “THD,” *Simulink Electrical Power Documentation*, 2025. [Online]. Available: <https://www.mathworks.com/help/releases/R2022a/physmod/sps/powersys/ref/thd.html>
- [14] The MathWorks, “Three-Phase Fault,” *Simulink Electrical Power Documentation*, 2025. [Online]. Available: <https://www.mathworks.com/help/releases/R2022a/physmod/sps/powersys/ref/threephase.html>
- [15] PQ Barcon, « Webinar: Actualización al Estándar IEEE 519-2022,» Youtube, 14 de diciembre de 2022. [Online]. Available: <https://www.youtube.com/watch?v=hu2DA0MXlxU&t=2548>
- [16] Ian Collins «Fundamentos del Bucle de enganche de fase (PLL) », 2018 [Online]. Available: <https://www.analog.com/en/resources/analog-dialogue/articles/phase-locked-loop-pll-fundamentals.html>