



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

**Manual de prácticas de laboratorio
para el acondicionamiento de señales
analógicas utilizando dispositivos
analógicos programables**

MATERIAL DIDÁCTICO

Que para obtener el título de

**Ingeniera en Sistemas
Biomédicos**

P R E S E N T A

Naomi Russ Escalona

ASESOR DE MATERIAL DIDÁCTICO

Dr. Didier Torres Guzmán



Ciudad Universitaria, Cd. Mx., 2023

Agradecimientos

A toda mi familia, que ha sido mi pilar más importante para poder concluir mi camino profesional. Los amo.

A mi mamá, que, gracias a todo su esfuerzo, he podido continuar estudiando y tener el privilegio de estar en la máxima casa de estudios. Gracias por apoyarme en todo momento, por proveer de mis necesidades más básicas para que yo pudiera tener una experiencia universitaria tan gratificante.

A mi hermana Danaí, por acompañarme en las noches de desvelo y ser mi alarma de las 7:00 am. Agradezco tu compañía y perseverancia en este viaje que hemos empezado juntas.

A mi hermano Huss, que es un gran ejemplo para mí. Gracias por enseñarme que el conocimiento no tiene límites, y que, con perseverancia y resiliencia, se pueden lograr grandes cosas.

A mi hermano Jas, por tu compañía en este camino. Por contagiarme de tu gran creatividad y tu inmensa inteligencia. Por demostrarme que puedo cumplir todo lo que yo me proponga.

A mi hermano Ivan, por todas tus enseñanzas y todo tu amor. Por todo el empeño que pones en hacer música y cocinar, me demuestras que la vida se trata de hacer lo que más te gusta con amor.

A mi papá, por alentarme a superarme cada día. Te agradezco porque me contagiaste esa pasión por hacer ejercicio, el deporte fue un refugio para mí en estos años de estudio.

A mi cuñada Liliana, por su acompañamiento y sus enseñanzas. Gracias por formarme desde que iba en primaria y transmitir tu profesión con una gran pasión.

A mi sobrino Haiann, que me alienta a ser mejor ingeniera y enseñarle lo increíble que es el mundo de la ciencia.

A Emi, por ser mi ejemplo para seguir en este camino profesional. Por darme todo tu apoyo para concluir esta etapa con tanto cariño y amor. Agradezco eternamente tu bella compañía en este proceso. Te amo.

A todos mis amigos de la prepa, que, gracias a su compañía, hicieron de esta etapa un recuerdo hermoso. A Pam y Regi, que me han alentado siempre a ser una mejor persona. Les agradezco todo su amor y su cariño, las amo. A Russek y Pablo, por seguir estando presentes en mi vida y al bronco, que me regaló grandes sonrisas.

A mis amistades de la universidad, por compartir momentos increíbles conmigo. Gracias Chucho, Karlita, Fany, Max, Pach y a mis amigos de industrial, que me acompañaron desde los primeros semestres.

A la UNAM, por permitirme desarrollarme académica y profesionalmente.

A los profesores, por su apoyo, por ser una guía profesional y alentarme a ser mejor persona. Dedicatoria especial al Dr. Didier Torres, al profesor Puga, Luis Alberto, Maurilio y la profesora Diana.

A Juan Daniel, por alentarme y enseñarme a ser mi mejor versión. Gracias por guiarme en este camino llamado vida.

A DIOS, por mostrarme el camino de la perseverancia y la virtud de la paciencia.

Resumen

En este manual se presentan seis prácticas de laboratorio para el acondicionamiento de señales analógicas utilizando dispositivos analógicos programables, también llamados dispositivos FPAA (*Field Programmable Analog Array*), haciendo posible la implementación de diseños que permitan experimentar con las distintas configuraciones y aplicaciones de los dispositivos analógicos programables. Para el desarrollo de estas prácticas, se hizo una investigación completa acerca de los conceptos más relevantes para entender el procesamiento analógico de señales y también, para conocer algunos aspectos importantes de los dispositivos FPAA, como: su funcionamiento, la arquitectura, las aplicaciones, sus configuraciones y algunas de las empresas fabricantes de estos dispositivos. Además, se presenta en este trabajo la documentación necesaria para implementar el software AnadigmDesigner2 y el hardware Anadigm SingleApex AN231E04. Estas herramientas son necesarias para la elaboración de circuitos de acondicionamiento analógico en los dispositivos FPAA.

Palabras clave: FPAA, Amplificadores operacionales, acondicionamiento, señales analógicas, Anadigm.

Índice de contenido

	Pág.
Introducción	8
Objetivos	9
Capítulo I. Marco teórico y generalidades	10
1.1. Señales analógicas y su acondicionamiento	10
1.1.1. Señales eléctricas	10
1.1.2. Ondas sinusoidales	10
1.1.3. Acondicionamiento analógico de señales	11
1.2. Amplificadores operacionales	12
1.2.1. Características principales	15
1.2.2. Realimentación negativa	15
1.2.2.1. Configuraciones con realimentación negativa	16
a) Amplificador no inversor	17
b) Seguidor de voltaje	18
c) Amplificador inversor	18
1.2.2.2. Efectos de la realimentación negativa	20
1.2.3. Aplicaciones principales del amplificador operacional	20
a) Sumador	20
b) Promediador	22
c) Restador	22
d) Integrador	24
e) Diferenciador	25
f) Desfasador	26
g) Comparador	28
1.3. Circuitos multiplicadores	30
Capítulo 2 Dispositivos analógicos programables	33
2.1. ¿Qué es un dispositivo analógico programable?	33
2.2. Aplicaciones de los dispositivos analógicos programables	34
2.3. Arquitectura Interna	34
2.4. Clasificación de los dispositivos analógicos programables	35
a) Por modo de operación	35

b) Por modo de voltaje de corriente	35
c) Por su arquitectura	35
2.5. Tecnología de capacitancias conmutadas	36
2.6. Fabricantes de dispositivos analógicos programables	38
2.6.1. Ztetex	38
2.6.2. Lattice	39
2.6.3. Anadigm	39
Capítulo 3. Plataforma software y hardware de Anadigm	40
3.1. Señales analógicas y su acondicionamiento	40
3.1.1. Herramienta computacional AnadigmDesigner2	40
3.1.1.1. Interfaz	40
3.1.1.2. Barra de menú	41
3.1.1.3. Barra de herramientas	41
3.1.1.4. Diseño basado en CAMs	42
3.1.1.5. Puertos de entrada/salida	42
a) Off	43
b) Input	44
c) Output	44
d) Independent amplifier	44
e) Low offset chopper	44
3.1.1.6. Generador de señales	44
3.1.1.7. Simulación	46
3.2. Plataforma hardware	47
3.2.1. Tarjeta electrónica de desarrollo Anadigm SingleApex	47
3.2.1.1. Información general de la tarjeta	47
3.2.1.2. Arquitectura de la tarjeta	48
a) Botón de reset	49
b) Reloj analógico	49
c) Tablero de conexiones	50
d) Filtros de entrada Rauch	50
e) Buffers de salida	50
3.2.1.3. Programación de la placa	50
3.2.2. Tarjeta FPAA AN231E04	52
3.2.2.1. Protocolo de comunicación SPI	42
3.2.2.2. Configuración dinámica	53
3.2.2.3. Configuración estática	53
3.2.2.4. Arquitectura interna de la tarjeta FPAA	53
a) MODE	56

b) SCLK (Serial clock)	56
c) MEMCLK (Memory clock)	56
d) ACLK (Analog clock)	56
e) SI (Serial input)	56
f) SO (Serial output)	56
g) LCCb (Local configurion complete)	56
h) CS1b (Chip selected 1)	56
i) CS2b (Chip selected 2)	56
j) CFGFLGb (Configuration flag)	57
k) ERRb (Error)	57
l) ACTIVATE	57
m) RESETb	57
3.2.2.4.1. Puertos de entrada/salida	57
3.2.2.4.2. CAB	59
3.2.2.4.3. LUT	59
3.2.2.4.4. Memoria SRAM	60
3.2.2.4.5. Reloj	60
Capítulo 4. Practicas de laboratorio	62
4.1. Práctica 1. Introducción al diseño analógico programable	63
4.2. Práctica 2. Configuraciones y aplicaciones del amplificador operacional	96
4.3. Práctica 3. Aplicaciones del amplificador operacional utilizando diseño analógico programable	100
4.4. Práctica 4. Generación de la señal Doppler de flujo sanguíneo	103
4.5. Práctica 5. Pre-amplificación en sistemas de electrocardiografía	107
4.6. Práctica 6. Multiplicación de señales analógicas	111
Conclusiones	115
Referencias	116
Anexos	118

Introducción

Los dispositivos analógicos programables, conocidos como FPAA (*Field Programmable Analog Arrays*) son una tecnología relativamente nueva que se usa mayormente para el acondicionamiento de señales analógicas. Estos dispositivos brindan un rápido prototipaje y simplifican el diseño de los circuitos analógicos, además que no es necesario la conversión de estas señales al dominio digital, por lo que tienen una mayor velocidad de procesamiento que los dispositivos que trabajan con señales digitales. Los FPAA son capaces de realizar distintas funciones de acondicionamiento como: suma de señales, mezcla, filtrado, integración etc.

El fin de este proyecto es proponer un manual de prácticas que expliquen desde cero el empleo y el uso correcto de los dispositivos analógicos programables e implementar algunas de sus aplicaciones. Para el desarrollo de este manual se utilizó el kit de desarrollo Anadigm SingleApex que contiene el chip AN231E04 del fabricante Anadigm y se usó en conjunto con el software de diseño de circuitos AnadigmDesigner2.

En este trabajo se presentan cuatro capítulos, que se explicaran brevemente a continuación.

En el capítulo I. Marco teórico y generalidades, se describen conceptos relacionados con el acondicionamiento analógico de señales y se habla sobre una herramienta primaria que se usa para el acondicionamiento de las señales analógicas, los amplificadores operacionales. También, se describen algunas de las aplicaciones de los amplificadores operacionales y de los circuitos multiplicadores.

En el capítulo II. Dispositivos analógicos programables, se define el uso, la clasificación, la arquitectura y las aplicaciones principales de los FPAA. Además, se habla de un componente importante en la arquitectura de estos dispositivos, los capacitores conmutados. Finalmente, se explican los principales fabricantes de estos dispositivos y sus diferenciadores en el mercado.

En el capítulo III. Plataforma software y hardware de Anadigm, se explica cómo usar la herramienta AnadigmDesigner2, se especifican sus funciones, menús principales, la construcción y simulación de circuitos de acondicionamiento analógico. También, se explica la tarjeta de desarrollo AN231E04. Se menciona acerca de la arquitectura, información general y la programación de esta tarjeta.

En el capítulo IV. Prácticas de laboratorio, se proponen seis prácticas de laboratorio. En la práctica uno se habla sobre los dispositivos analógicos programables, se explica el software AnadigmDesigner2 y la tarjeta de desarrollo AN231E04. La práctica 2 explica y desarrolla algunas configuraciones y aplicaciones de los amplificadores operacionales. La práctica 3 implementa algunas de las aplicaciones de los amplificadores operacionales utilizando los FPAA. En la práctica 4 y 5 se desarrollan algunas aplicaciones de los dispositivos analógicos programables en el campo de la biomédica y por último, la práctica 6, expone los circuitos multiplicadores utilizando un dispositivo FPAA.

El fin de este manual es orientar al alumno y plantar los conceptos y usos básicos de esta poderosa herramienta que facilita y explora nuevas áreas para el acondicionamiento de las señales analógicas.

Objetivos

Objetivo General

Desarrollar un manual de seis prácticas de laboratorio para el procesamiento de señales analógicas utilizando dispositivos analógicos programables., en conjunto con la herramienta de software AnadigmDesigner2 y el dispositivo FPAA AN231E04 de Anadigm, con el fin de comprender el uso, las configuraciones y algunas de las aplicaciones de los dispositivos FPAA.

Objetivos específicos

Presentar un marco teórico con los antecedentes necesarios para comprender los dispositivos analógicos programables.

Realizar una investigación básica acerca de los dispositivos FPAA.

Elaborar documentación para el entendimiento y uso del software AnadigmDesigner2 y de la tarjeta de desarrollo Anadigm SingleApex AN231E04.

Implementar configuraciones básicas de un dispositivo FPAA y elaborar diseños para el acondicionamiento de las señales analógicas por medio del software AnadigmDesigner2 y la tarjeta de desarrollo AN231E04.

Capítulo I

Marco teórico y generalidades

1.1. Señales analógicas y su acondicionamiento

Una señal es la representación de un proceso o evento mediante una cantidad física medible cuya magnitud varía con el tiempo. Las señales analógicas son aquellas que podemos encontrar en la naturaleza y representan una magnitud física (la luz, el sonido, la energía), y son continuamente variables en el tiempo, es decir, tienen un valor definido para un momento en particular [1]. Estas señales pueden adaptarse mediante dispositivos para usarlas en distintas aplicaciones, como, la electrónica, la telecomunicación, la sismográfica, etc.

1.1.1. Señales eléctricas

Un tipo de señal que ejemplifica muy bien a las señales analógicas son las señales eléctricas. Estas son aquellas que transmiten voltaje o corriente y pueden ser procesadas mediante sensores o transductores. Los sensores son dispositivos que captan señales a partir de la energía del medio donde se mide, en otras palabras, el sensor recibe un estímulo y responde, normalmente, con una señal eléctrica. El transductor, en cambio, convierte un tipo de energía (una señal física, generalmente eléctrica) en otra distinta (por ejemplo, energía mecánica) [1],[2].

1.1.2. Ondas sinusoidales

Las señales eléctricas, generalmente, pueden ser representadas por funciones periódicas, como son las ondas sinusoidales. Estas son ondas que oscilan pasando continuamente por todos los valores intermedios que existen entre el valor máximo y mínimo de la onda. Gráficamente simbolizan una onda seno (figura 1) [3].

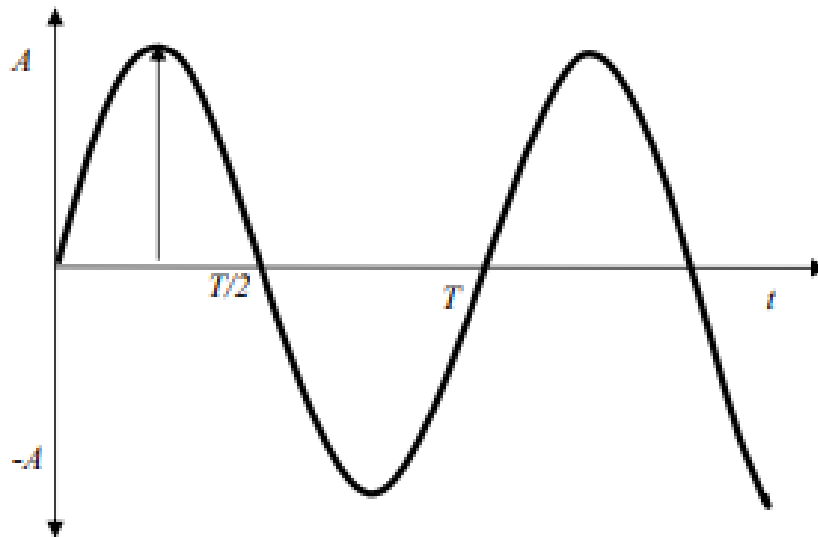


Figura 1. Gráfica de una onda sinusoidal. [3]

Donde:

- A es la amplitud o valor pico de la señal
- T es el periodo de la señal
- t es el tiempo

La función matemática que representa una onda senoidal, es:

$$f(t) = A \cdot \text{sen}(2\pi f \cdot t + \theta)$$

Donde:

- A es la amplitud o valor pico de la señal
- f es la frecuencia de la señal
- θ es el ángulo de fase de la señal
- t es el tiempo

El ángulo de fase o retardo de fase nos indica en qué instante de tiempo comienza la señal a propagarse; al ser una magnitud relativa, su significado se entiende mejor cuando se incluye más de una señal, como se observa en la figura 2 [3].

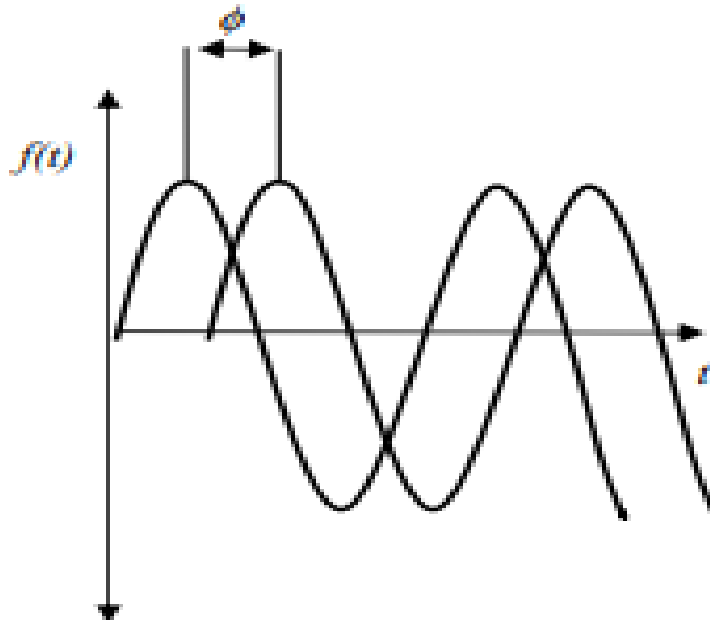


Figura 2. Gráfica de dos señales sinusoidales con una diferencia de ángulo de fase. [3]

1.1.3. Acondicionamiento analógico de las señales

El acondicionamiento analógico de señales son todos los elementos de un sistema que, a partir de una señal obtenida por un sensor, obtienen una señal que sea apta para ser registrada y presentada de manera adecuada o que simplemente permita un proceso posterior de la señal por medio de otros elementos, como los transductores. La razón de esto es que la mayoría de las señales físicas son de magnitud muy pequeña o muchas veces se ven afectadas por ruido e interferencia, haciendo difícil obtener información de la señal. Los sistemas de acondicionamiento analógico consisten en circuitos electrónicos que ofrecen distintas funciones para el procesamiento de la señal, como: amplificación, filtrado, multiplicación (mezcla de señales), etc. [4].

1.2. Amplificadores operacionales

Un amplificador operacional (op amp) es un circuito electrónico integrado que se utiliza para el acondicionamiento de las señales y permite realizar diversas operaciones matemáticas, como suma, resta integración, derivación, etc. [5]. Estos dispositivos tienen tres terminales principales: dos entradas denominadas entrada inversora (negativa) y entrada no inversora (positiva), y un terminal de salida que cuya señal depende de la conexión entre las entradas [6]. Los op amp se representan simbólicamente de la siguiente manera:

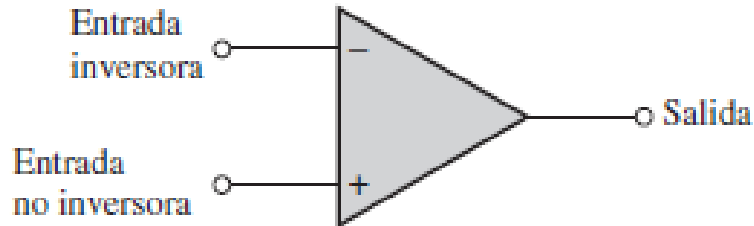


Figura 3. Amplificador Operacional Básico. [7]

En la práctica, la mayoría de los op amp operan con dos voltajes de alimentación de corriente directa, uno positivo y el otro negativo, como se observa en la figura 4:

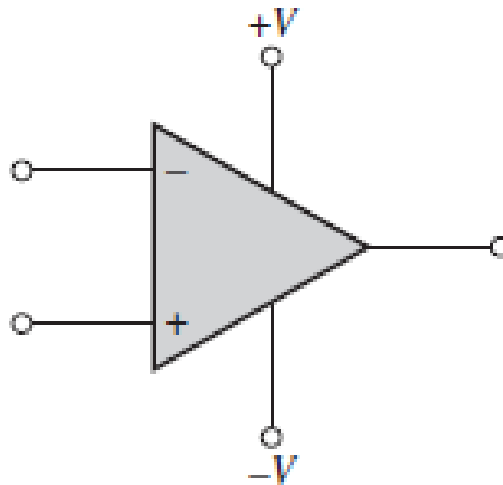


Figura 4. Amplificador operacional con terminales de alimentación. [7]

Los op amp pueden tener distintos tipos de operación dependiendo de la conexión entre las entradas. A continuación, se muestran algunas de estas configuraciones.

a) Entrada única

Esta operación se obtiene cuando una señal de entrada es conectada a una entrada del op amp y la otra entrada es conectada a tierra. Si la señal se conecta a la entrada no inversora (y la entrada inversora a tierra), se produce una salida con la misma polaridad que la señal de entrada (figura 5).

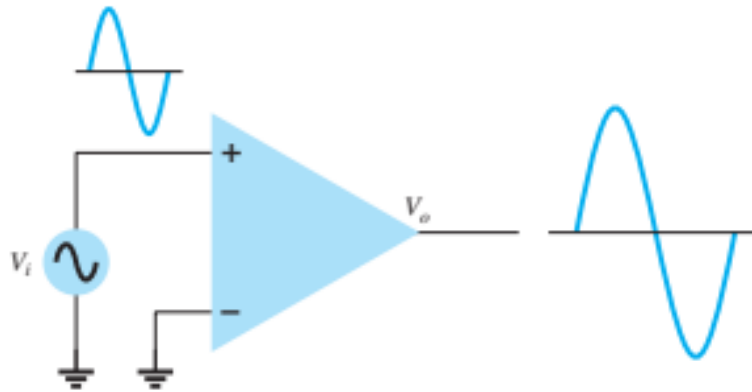


Figura 5. Operación de un op amp en entrada única aplicada a la entrada no inversora. [6]

En cambio, si la señal de entrada es aplicada a la entrada negativa, por lo tanto, la fase de la señal de salida es la opuesta a la de la señal aplicada en la entrada (figura 6).

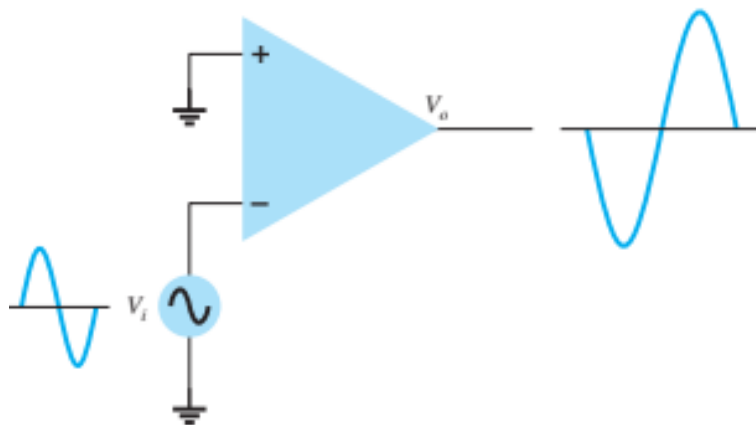


Figura 6. Operación de un op amp en entrada única-aplicada a la entrada inversora. [6]

b) Entrada diferencial

Se puede conectar la misma señal para ambas entradas (figura 7), sin referencia a tierra. Resultando una señal de salida amplificada en fase con la señal de entrada.

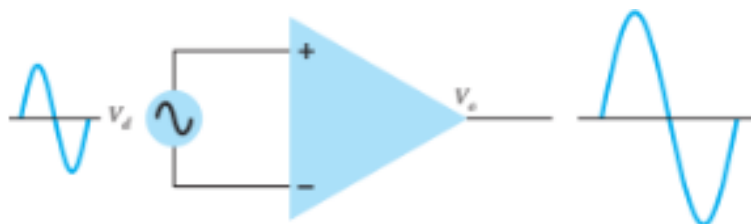


Figura 7. Op amp con entrada diferencial. [6]

En La figura 8 se muestra que se obtiene la misma operación que la figura 7 cuando se aplican dos señales distintas a cada entrada.

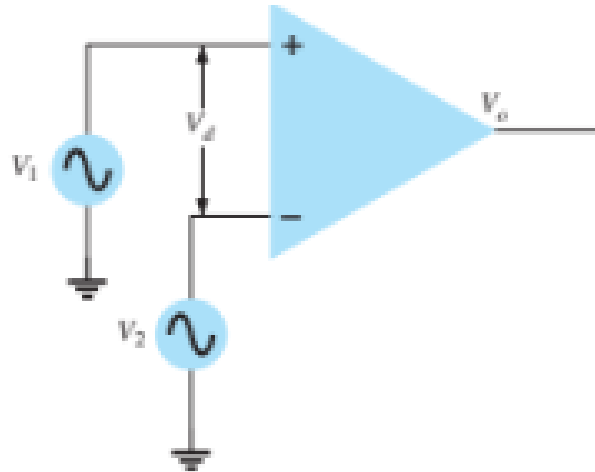


Figura 8. Operación de un op amp en entrada diferencial con dos señales de entrada. [6]

c) Salida doble

Los op amp también pueden tener dos terminales de salida (figura 9)

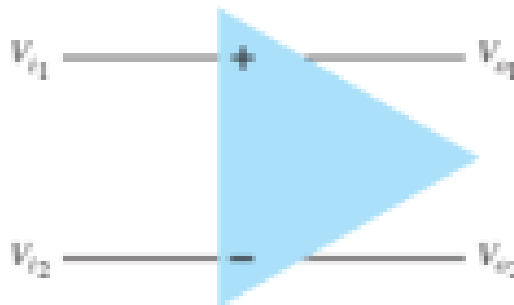


Figura 9. Operación de un op amp en salida doble. [6]

d) Modo común

Cuando se aplican señales de la misma fase, frecuencia y amplitud, las dos entradas se amplifican de la misma forma produciendo señales iguales, pero de distinta polaridad a la salida, provocando que entre ellas se anulen y resulte una señal de cero voltios. La figura 10 muestra cómo se conecta una misma señal a ambas entradas con respecto a tierra.

Las entradas diferenciales hacen que las señales opuestas aplicadas en la entrada resulten amplificadas a la salida, mientras que en el modo común la señal de salida es prácticamente cero o se amplifica muy ligeramente. Esto es importante porque siempre se presenta ruido en las señales y este ruido se comparte para ambas terminales de entrada, por lo que el modo común rechazará la señal en común (ruido). A esta característica se le conoce como rechazo en modo común [6],[7].

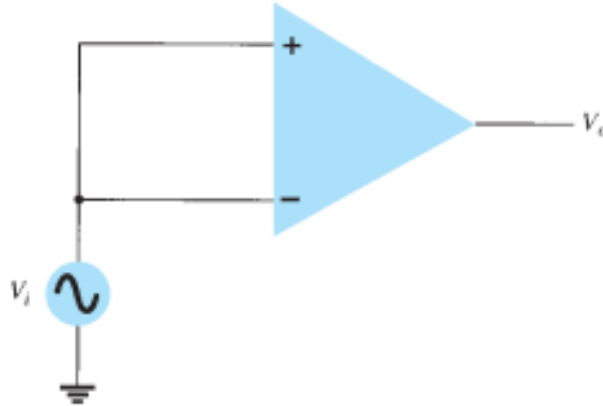


Figura 10. Operación de un op amp en modo común. [6]

1.2.1. Características principales

Las características se pueden dividir según el tipo de op amp, pueden ser ideales o prácticos. La diferencia entre estos dos tipos es que en los op amps prácticos o reales se consideran las limitaciones que tienen los dispositivos en cuanto a su capacidad de voltaje y de corriente, en los ideales no se consideran estas limitaciones. En la tabla 1 se pueden observar las diferencias principales entre un op amp ideal y uno práctico [8].

Tabla 1. Características de los op amp [8],[9]

Características		Op amp ideal	Op amp real
Ancho de banda	Es el rango de valores de frecuencia que el dispositivo es capaz de amplificar	Ancho de banda infinito	Es finita
Ganancia de voltaje	Es la proporción entre el nivel de voltaje de salida y el nivel de voltaje de entrada	Ganancia infinita	Es muy alta
Impedancia de entrada	Es el voltaje de entrada por la corriente de entrada	Resistencia infinita	Resistencia de entrada finita
Impedancia de salida	Es la relación entre el voltaje de salida y la corriente de entrada.	Es cero	Es muy pequeña
Voltaje Offset (voltaje de desequilibrio)	Es la diferencia de tensión entre las entradas que hace que su salida sea cero voltios	Igual a cero	Es muy pequeña, en ciertos dispositivos es de ± 15 mV
CMRR (Relación de Rechazo en Modo Común)	Es la capacidad de un Amplificador de rechazar señales en modo común.	Infinito rechazo de modo común	Grande rechazo en modo común pero no infinito

1.2.2. Realimentación negativa

Para introducir al concepto de realimentación negativa es importante destacar que existe dos principales configuraciones de los op amp, configuración en lazo abierto y configuración en lazo cerrado.

En la configuración en lazo abierto el op amp no está realimentado, es decir, su salida no está conectada a alguna de las entradas. Tomando como ejemplo la figura 8, podemos observar que el voltaje de entrada V_{in} está definido por:

$$V_{in} = V_d = V_1 - V_2$$

Por lo tanto, la ganancia de voltaje en lazo abierto (A_{OL}) es la relación entre el voltaje de entrada V_{in} y el voltaje de salida V_o . Esto es:

$$A_{OL} = \frac{V_o}{V_{in}}$$

Entonces, el voltaje de salida en lazo abierto está definido por:

$$V_o = A_{OL}(V_1 - V_2)$$

Donde:

- V_1 es el voltaje en la entrada no inversora
- V_2 es el voltaje en la entrada inversora

La magnitud de la ganancia en lazo abierto es muy grande, generalmente del orden de 1000,000 veces, porque está determinada por la ganancia de voltaje del dispositivo en sí y no tanto por la magnitud de los voltajes de entrada, es decir, la ganancia es inherente al amplificador y aún si se aplican voltajes muy pequeños a la entrada, se obtendrá una ganancia muy alta que no puede ser controlada, por lo que, llevará al dispositivo a un estado de saturación [10]. Para un mejor entendimiento, supongamos que aplicamos una entrada de 1 mV, y sabemos que la magnitud de la ganancia el lazo abierto es, generalmente, de $A_{OL} = 100,000$. El voltaje de salida, entonces, sería de $V_o = 100$ V. El dispositivo está limitado a un voltaje de salida tan alto, esto lleva a un nivel de salida máximo y el dispositivo se saturará. Para poder reducir y controlar de manera adecuada los parámetros del amplificador se utiliza la configuración en lazo cerrado [10].

Cuando la salida del op amp se realimenta a la entrada inversora, es decir, la salida se conecta mediante resistores a la entrada negativa, decimos que el op amp está en realimentación negativa. La entrada inversora desfasa la señal de realimentación 180° con respecto a la señal de entrada (figura 11). Esto provoca que se reduzca y controle la ganancia en lazo cerrado del amplificador ya que estará controlada por los componentes externos y no por el dispositivo.

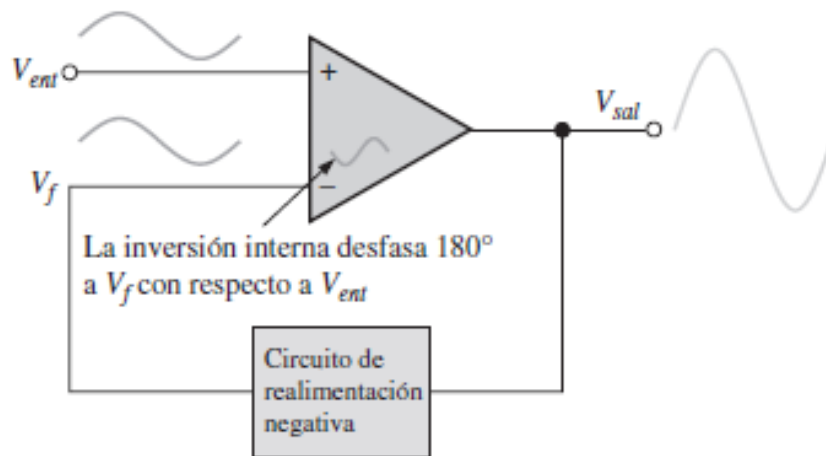


Figura 11. Op amp en realimentación negativa. [10]

1.2.2.1 Configuraciones con realimentación negativa

El op amp en retroalimentación negativa se puede conectar de distintas formas para obtener varios modos de operación. En esta sección se analizarán algunas de las principales configuraciones.

a) Amplificador no inversor

En esta configuración se aplica la señal a la entrada no inversora y la salida se realimenta a la entrada inversora por medio de un circuito en lazo cerrado formado por las resistencias R_1 y el resistor de realimentación R_f , observe la figura 12. Podemos utilizar una representación equivalente a este circuito, observe la figura 13. El voltaje a través de R_1 es V_1 , debido a que V_i es cero [6],[10].

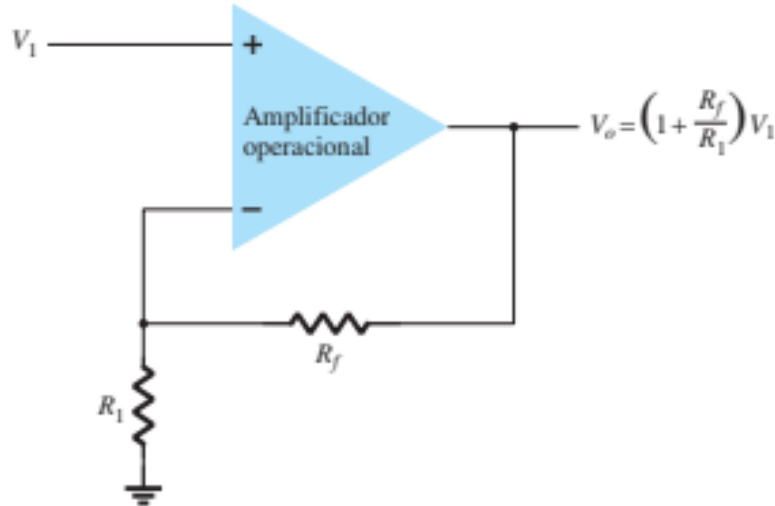


Figura 12. Op amp en configuración no inversora. [6]

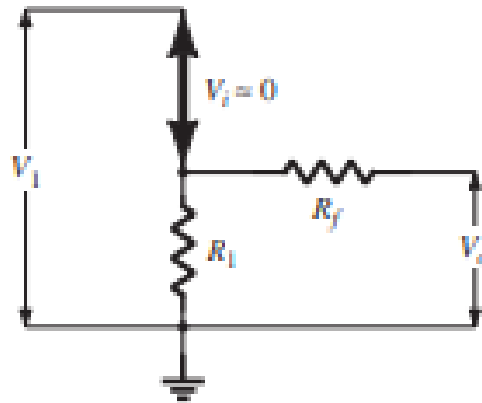


Figura 13. Circuito equivalente de un op amp en configuración no inversora.[6]

Para obtener la ganancia aplicamos un divisor de voltaje a R_1 .Obtenemos que el voltaje V_1 es:

$$V_1 = \frac{R_1}{R_1 + R_f} V_o$$

De este modo, la ganancia está definida por:

$$\frac{V_o}{V_1} = \frac{R_1 + R_f}{R_1} = 1 + \frac{R_f}{R_1}$$

b) Seguidor de voltaje

El seguidor de voltaje (figura 14) es un caso particular del no inversor, de modo que la salida es realimentada a la entrada inversora mediante conexiones directas.

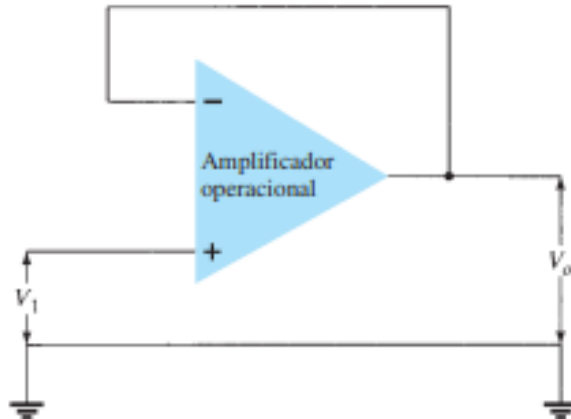


Figura 14. Op amp en configuración seguidor de voltaje. [6]

Si observamos el circuito equivalente (figura 15) notamos que V_i es igual a cero por lo que, $V_1 = V_o$. El circuito proporciona una ganancia unitaria sin inversión de polaridad, esto es:

$$\frac{V_o}{V_1} = 1$$

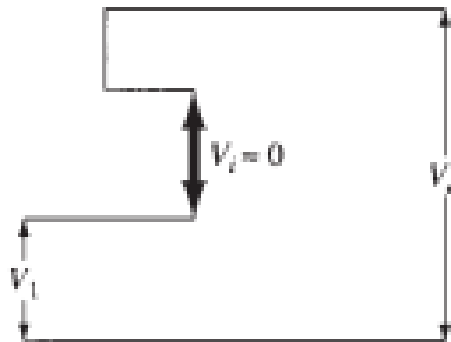


Figura 15. Circuito equivalente de un op amp en configuración seguidor de voltaje. [6]

c) Amplificador inversor

En esta configuración la señal se aplica a la entrada inversora por medio de un resistor R_i y la salida es realimentada a esa misma entrada por un resistor de realimentación R_f . La entrada no inversora se conecta a tierra (figura 16) [6],[10].

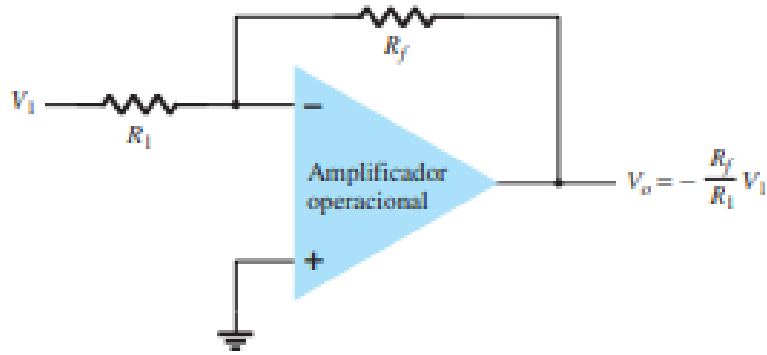


Figura 16. Op amp en configuración inversora. [6]

Partiendo de que la impedancia de entrada es infinita, lo que implica una corriente de entrada cero y un voltaje cero entre las entradas, esto significa que la corriente del resistor R_1 será la misma del resistor R_f , observe la figura 17.

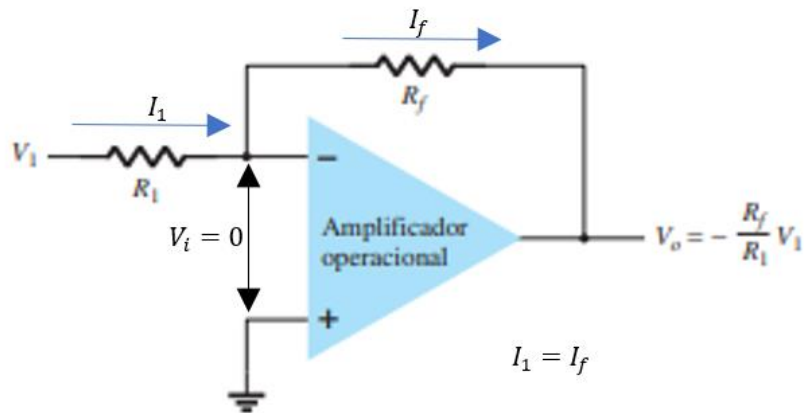


Figura 17. Op amp en configuración inversora. [6]

El voltaje sobre R_1 es V_1 porque el resistor está conectado a tierra ($V_i = 0$). La corriente sobre R_1 equivale a:

$$I_1 = \frac{V_1 - V_i}{R_1} = \frac{V_1 - 0}{R_1}$$

$$I_1 = \frac{V_1}{R_1}$$

Partiendo de que el voltaje $V_i = 0$, por lo tanto, I_f es:

$$I_f = \frac{V_i - V_o}{R_f} = \frac{0 - V_o}{R_f}$$

$$I_f = \frac{-V_o}{R_f}$$

Igualando las ecuaciones de I_1 e I_f , resulta:

$$\frac{-V_o}{R_f} = \frac{V_1}{R_1}$$

Por lo tanto, la ganancia del amplificador inversor está definida por:

$$\frac{V_o}{V_1} = -\frac{R_f}{R_1}$$

1.2.2.2. Efectos de la realimentación negativa

En la tabla 2 se ilustra una comparación de los efectos con la realimentación negativa y sin la retroalimentación negativa.

Tabla 2. Efectos con realimentación negativa y sin realimentación negativa. [10]

	Ganancia de voltaje	Impedancia de entrada	Impedancia de salida	Ancho de banda
Sin realimentación negativa	Demasiado alta	Relativamente alta	Relativamente baja	Relativamente angosto
Con realimentación negativa	Se puede ajustar a un valor deseado	Puede ajustarse a un valor deseado	Puede reducirse a un valor deseado	Significativamente más ancho

1.2.3. Aplicaciones principales del amplificador operacional

a) Sumador

Un amplificador sumador inversor tiene dos o más voltajes de entrada en su entrada inversora y su voltaje de salida es proporcional al negativo de la suma algebraica de los voltajes de entrada. En la figura 18 se muestra un sumador inversor con dos entradas, V_{ENT1} y V_{ENT2} que producen las corrientes I_1 y I_2 . Partiendo de los conceptos de impedancia de entrada infinita, en la entrada inversora el voltaje es cero y no fluye corriente a través de este punto. Esto quiere decir que en el punto A ambas corrientes se suman y forman la corriente total I_T [10].

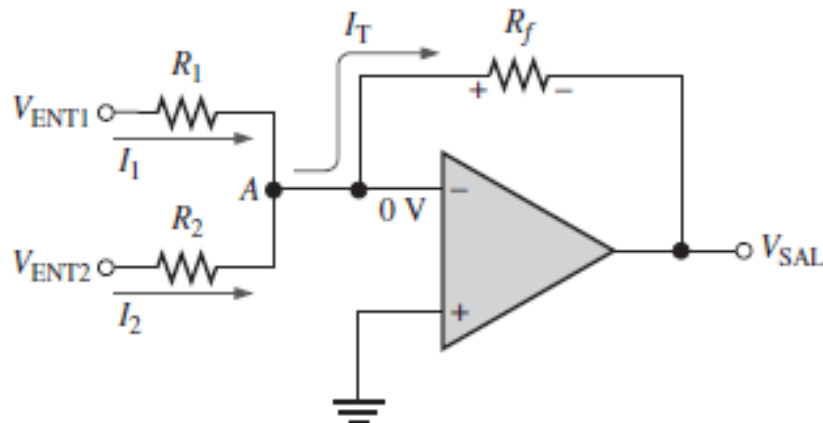


Figura 18. Circuito del op amp sumador inversor. [11]

Las ecuaciones de las corrientes I_1 , I_2 y I_T son:

$$I_1 = \frac{V_{ENT1}}{R_1}$$

$$I_2 = \frac{V_{ENT2}}{R_2}$$

$$I_T = I_1 + I_2 = \frac{-V_{SAL}}{R_f}$$

Por lo tanto, el voltaje de salida es igual a:

$$V_{SAL} = -I_T \cdot R_f = -(I_1 + I_2) \cdot R_f$$

$$V_{SAL} = -\left(\frac{V_{ENT1}}{R_1} + \frac{V_{ENT2}}{R_2}\right) \cdot R_f$$

En el caso de que R_f , R_1 y R_2 sean iguales, entonces el voltaje de salida se reduce a:

$$V_{SAL} = -(V_{ENT1} + V_{ENT2})$$

Ahora, supongamos que se conectan a la entrada inversora n señales de entrada (figura 19), el voltaje de salida es:

$$V_{SAL} = -\left(\frac{R_f}{R_1}V_{ENT1} + \frac{R_f}{R_2}V_{ENT2} + \frac{R_f}{R_3}V_{ENT3} + \dots + \frac{R_f}{R_n}V_{ENTn}\right)$$

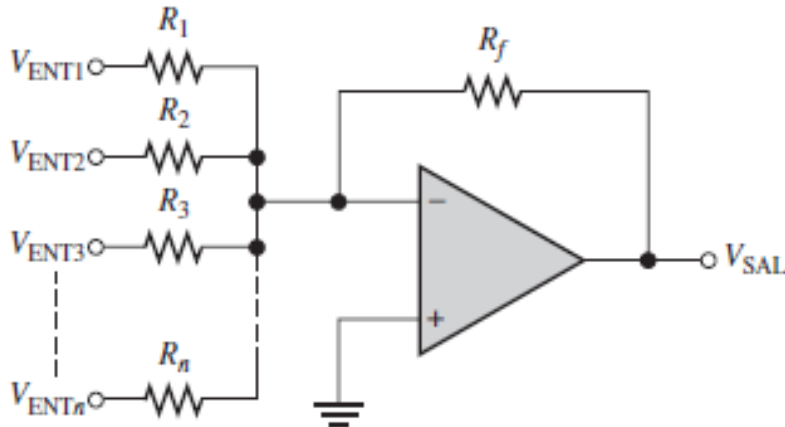


Figura 19. Op amp sumador inversor con n entradas. [11]

Si R_f y los resistores de entrada son iguales, entonces:

$$V_{SAL} = -(V_{ENT1} + V_{ENT2} + V_{ENT3} + \dots + V_{ENTn})$$

Si solo los resistores de entrada son iguales pero diferentes de R_f , entonces:

$$V_{SAL} = -\frac{R_f}{R}(V_{ENT1} + V_{ENT2} + V_{ENT3} + \dots + V_{ENTn})$$

b) Promediador

El promediador es un caso especial del sumador en el cual a la salida se obtiene el promedio de las señales de entrada. Esto se logra haciendo que la relación $\frac{R_f}{R}$ de la ecuación anterior (donde todas las resistencias de entrada son iguales) sea igual al recíproco del número de señales de entrada (n):

$$\frac{R_f}{R} = \frac{1}{n}$$

c) Restador

Para esta configuración se aplican señales a ambas entradas produciendo una salida igual a la diferencia entre las señales de entrada, observe la figura 20. Se pueden elegir resistores para amplificar la diferencia de las señales de entrada y tener una ganancia controlada [10].

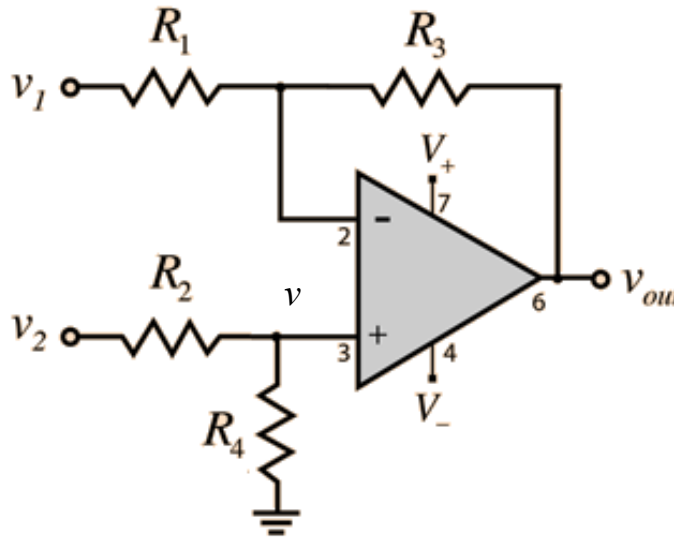


Figura 20. Circuito de op amp restador. [11]

El voltaje v es el mismo que pasa por la resistencia R_4 y se puede aplicar un divisor de voltaje para conocer la ecuación del voltaje v :

$$v = v_2 \frac{R_4}{R_4 + R_2}$$

Partiendo de que la impedancia de entrada es infinita y las corrientes en las terminales de entrada son igual a cero, entonces, el voltaje v en la terminal no inversora es el mismo que se encuentra en la terminal inversora. Además, la corriente que pasa por R_1 y R_3 es la misma. Entonces, la corriente en R_1 es igual a:

$$I_1 = \frac{v_1 - v}{R_1}$$

Y la corriente en R_3 es igual a:

$$I_3 = \frac{v - v_{out}}{R_3}$$

Igualando las corrientes tenemos que:

$$\frac{v_1 - v}{R_1} = \frac{v - v_{out}}{R_3}$$

Por lo tanto, el voltaje de salida está definido por:

$$v_{out} = v \left(1 + \frac{R_3}{R_1} \right) - \frac{R_3}{R_1} v_1$$

Si sustituimos la ecuación del voltaje v en la ecuación anterior se tiene que:

$$v_{out} = v_2 \frac{R_4}{R_4 + R_2} \left(1 + \frac{R_3}{R_1} \right) - \frac{R_3}{R_1} v_1$$

Si todas las resistencias son iguales, entonces:

$$v_{out} = v_2 \frac{R}{R + R} \left(1 + \frac{R}{R} \right) - \frac{R}{R} v_1$$

$$v_{out} = v_2 \frac{1}{2} (2) - (1) v_1$$

$$v_{out} = v_2 - v_1$$

La ecuación resultante anterior es para un amplificador restador sin ganancia. Si se busca tener una ganancia controlada, entonces $R_1 = R_2$ y $R_3 = R_4$. Tomemos como ejemplo de este caso la figura 21.

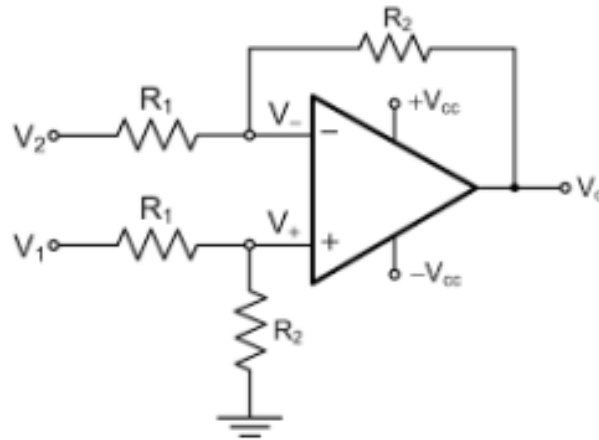


Figura 21. Circuito restador con ganancia controlada. [12]

El voltaje de salida con ganancia controlada es:

$$v_{out} = v_2 \frac{R_2}{R_2 + R_1} \left(1 + \frac{R_2}{R_1} \right) - \frac{R_2}{R_1} v_1$$

$$v_{out} = v_2 \frac{R_2}{R_2 + R_1} \left(\frac{R_1 + R_2}{R_1} \right) - \frac{R_2}{R_1} v_1$$

$$v_{out} = v_2 \frac{R_2}{R_1} - \frac{R_2}{R_1} v_1$$

$$v_{out} = \frac{R_2}{R_1} (v_2 - v_1)$$

d) Integrador

El op amp integrador (figura 22) simula la integración matemática. El integrador utiliza un capacitor en su circuito de realimentación, el cual tiene la función de simular un circuito abierto para la corriente directa, de modo que, la ganancia del amplificador actúa como una ganancia en lazo abierto (muy alta) [6],[10].

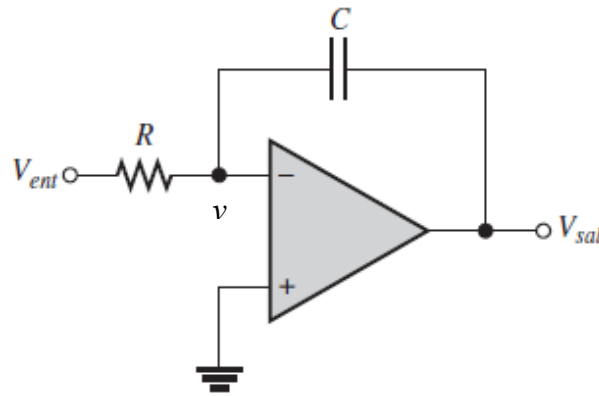


Figura 22. Circuito integrador. [11]

Considerando que la impedancia de entrada es muy alta, la corriente por la resistencia de entrada será igual a la corriente en el capacitor. Recordemos que la corriente que pasa por un capacitor es la capacitancia por el diferencial del voltaje del capacitor con respecto al tiempo. Por lo tanto, la corriente I_R del resistor y la corriente I_C por el capacitor es:

$$I_R = I_C$$

$$\frac{V_{ent} - v}{R} = C \frac{dV_C}{dt}$$

Donde:

- C es la capacitancia
- V_C es el voltaje del capacitor

El voltaje en V_C es igual a $V_C = v - V_{sal}$, y $v = 0$, por lo tanto:

$$\frac{V_{ent}}{R} = -C \frac{dV_{sal}}{dt}$$

Integrando en ambos lados, tenemos que el voltaje de salida es:

$$-C \cdot V_{sal} = \frac{1}{R} \int V_{ent} dt$$

$$V_{sal} = -\frac{C}{R} \int V_{ent} dt$$

En los integradores prácticos se deben compensar los efectos del desequilibrio de voltaje por la saturación del amplificador y la corriente de polarización. La corriente de polarización es la corriente media que circula por las terminales de entrada cuando hay ausencia de señal [10].

Para compensar estos efectos, se agrega un resistor (R_f) en paralelo con el capacitor (figura 23), este deberá ser más grande comparado con el resistor que está conectado a la entrada inversora. Además, se agrega otro resistor (R_c) en la entrada donde no hay señal (entrada no inversora) para balancear los efectos de corriente de polarización.

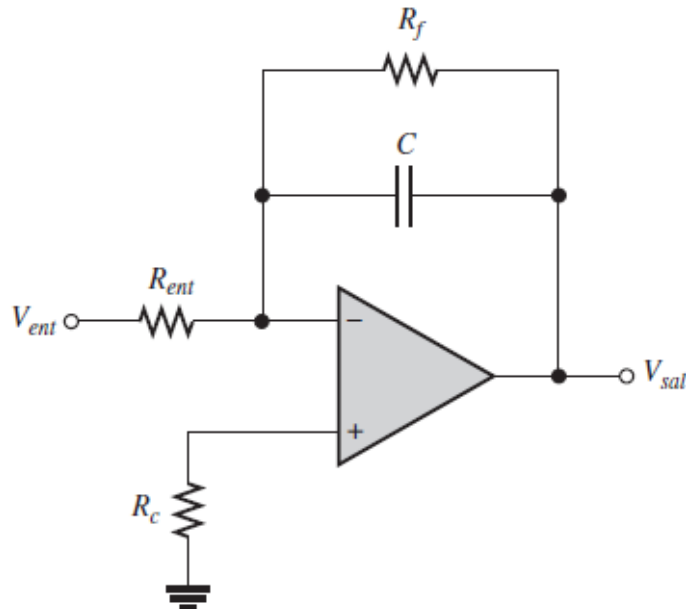


Figura 23. Circuito integrador con resistencias para compensar los efectos de la corriente de polarización y el desequilibrio de voltaje. [11]

e) Diferenciador

Esta configuración simula la diferenciación matemática, que es la operación matemática para determinar la razón de cambio instantánea de una función. Su circuito se representa en la siguiente figura 24 [6].

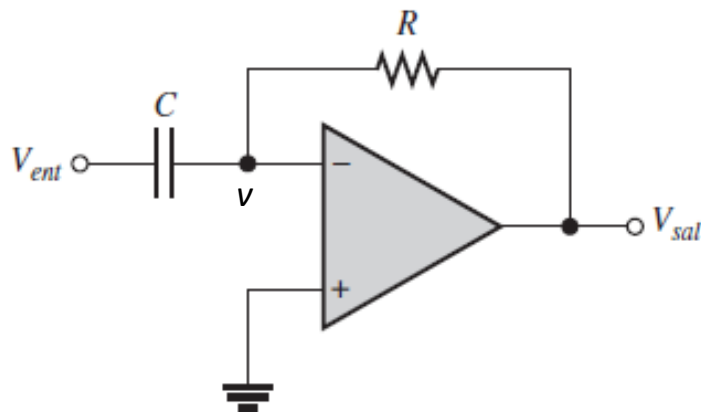


Figura 24. Circuito diferenciador. [11]

Partiendo de que la impedancia de entrada es muy alta y que el voltaje hacia las terminales de entrada es cero ($v=0$), tenemos que la corriente que pasa por el capacitor C y el resistor R es la misma. Esto es:

$$I_R = I_C$$

$$C \frac{dV_{ent}}{dt} = \frac{-V_{sal}}{R}$$

Por lo tanto, el voltaje de salida es:

$$V_{sal} = -RC \frac{dV_{ent}}{dt}$$

El amplificador diferenciador tiene alta ganancia a altas frecuencias, por tanto, tiende a ser muy ruidoso a estas frecuencias. Para compensar este efecto se agrega un resistor (R_{ent}) en serie con el capacitor. El valor del resistor debe ser pequeño comparado con el resistor de realimentación (R_f) para que el efecto sea despreciable en la señal. También, se puede agregar un resistor (R_c) para compensar el efecto de la corriente de polarización en la entrada no inversora. Observe la siguiente figura 25:

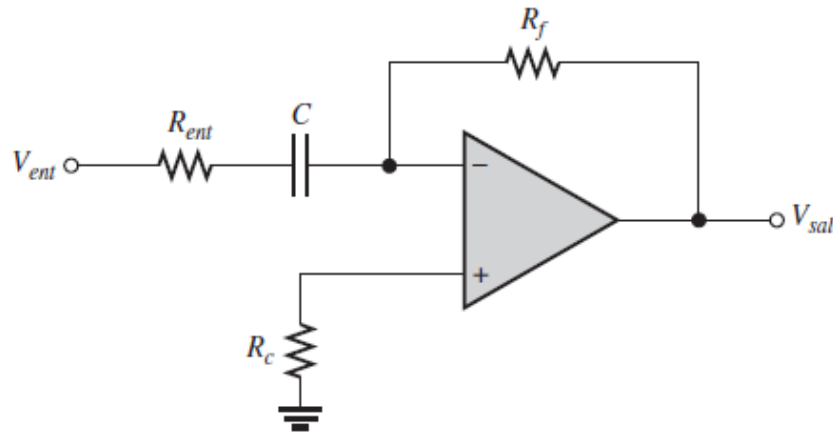


Figura 25. Circuito diferenciador con resistencias para compensar efectos de ruido a altas frecuencias y la corriente de polarización. [11]

f) Desfasador

Un circuito desfasador proporciona una señal de salida con la misma amplitud y frecuencia que la señal de entrada, modificando únicamente su ángulo de fase de acuerdo con una cantidad requerida. Esta configuración consta de tres resistencias y un capacitor conectado al amplificador (figura 26). Las resistencias del circuito de realimentación deben ser iguales, se sugiere utilizar cualquier valor entre $10\text{ k}\Omega$ y $200\text{ k}\Omega$ [13].

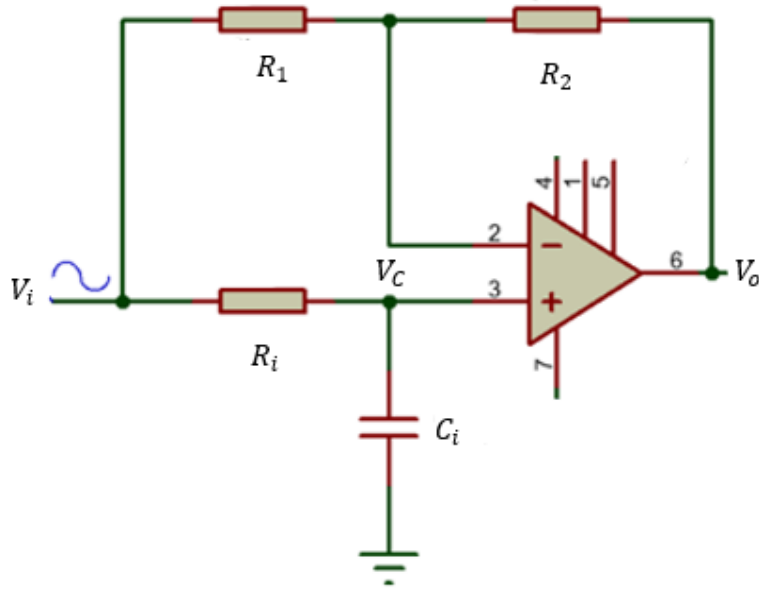


Figura 26. Circuito desfasador creado en el software Proteus. [13]

Por divisor de voltaje, el voltaje que pasa por el capacitor C_i es:

$$V_C = V_i \cdot \frac{Z_{Ci}}{Z_{Ci} + Z_{Ri}}$$

Donde:

- Z_{Ci} es la impedancia del capacitor C_i
- Z_{Ri} es la impedancia del resistor R_i

Recordemos que las corrientes que pasan por las resistencias del circuito de realimentación son iguales, por lo tanto:

$$\frac{V_i - V_C}{R_1} = \frac{V_C - V_o}{R_2}$$

Como las resistencias del circuito de realimentación son de misma magnitud, entonces:

$$V_i - V_C = V_C - V_o$$

$$V_i + V_o = 2V_C$$

Sabemos que $V_C = V_i \cdot \frac{Z_{Ci}}{Z_{Ci} + Z_{Ri}}$, por lo tanto:

$$V_i + V_o = 2\left(V_i \cdot \frac{Z_{Ci}}{Z_{Ci} + Z_{Ri}}\right)$$

$$1 + \frac{V_o}{V_i} = 2 \cdot \frac{Z_{Ci}}{Z_{Ci} + Z_{Ri}}$$

$$\frac{V_o}{V_i} = 2 \left(\frac{Z_{Ci}}{Z_{Ci} + Z_{Ri}} \right) - 1$$

La ganancia, entonces, está definida por:

$$\frac{V_o}{V_i} = \frac{Z_{Ci} - Z_{Ri}}{Z_{Ci} + Z_{Ri}}$$

Para obtener un ángulo de fase deseado a la salida, se utiliza la siguiente expresión:

$$\theta_o = \tan^{-1}(2\pi f R_i C_i)$$

Donde:

- f es la frecuencia de la señal de entrada

Se pueden escoger los valores adecuados de R_i y C_i para producir un ángulo de fase deseado a la salida con las siguientes expresiones:

$$R_i = \frac{\tan(\pi/2)}{2\pi f C_i}$$

$$C_i = \frac{\tan(\pi/2)}{2\pi f R_i}$$

g) Comparador

Esta configuración hace la comparación de la amplitud de un voltaje respecto a otro. El comparador es una aplicación en lazo abierto, con una señal de entrada en una terminal de entrada y un voltaje de referencia en la otra terminal. El comparador puede determinar cuándo un voltaje de entrada sobrepasa cierto nivel. Existen dos configuraciones de comparador: detector de nivel cero o detector de nivel distinto de cero [6],[11].

El detector de nivel cero (figura 27) es una configuración del comparador en la cual la entrada inversora está conectada a tierra para producir un voltaje de referencia de nivel cero y en la entrada no inversora se aplica una señal de entrada.

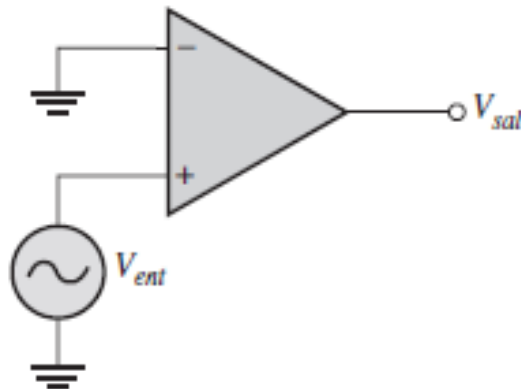


Figura 27. Detector de nivel cero. [11]

Como esta configuración está en lazo abierto, hay una gran ganancia de voltaje que hace que el amplificador se sature, provocando que el voltaje de salida alcance su valor límite. Cuando el voltaje de entrada alcance un valor por encima del voltaje de referencia ($V_{REF} = 0$), entonces este será amplificado con una alta ganancia de voltaje

(por lo general más de 100,000), de modo que a la salida se produce una señal que se eleva su nivel máximo de saturación positivo y ahí se queda hasta que la señal de entrada vuelva a ser cero ($V_{ent} = 0$). Cuando la señal de entrada se reduce justo por debajo del voltaje de referencia, se producirá una señal con un nivel de saturación bajo y permanecerá ahí hasta que la señal de entrada vuelva ser cero. La figura 28 muestra gráficamente la señal de entrada y la señal de salida cuando se tiene un voltaje de referencia igual a cero [6],[11].

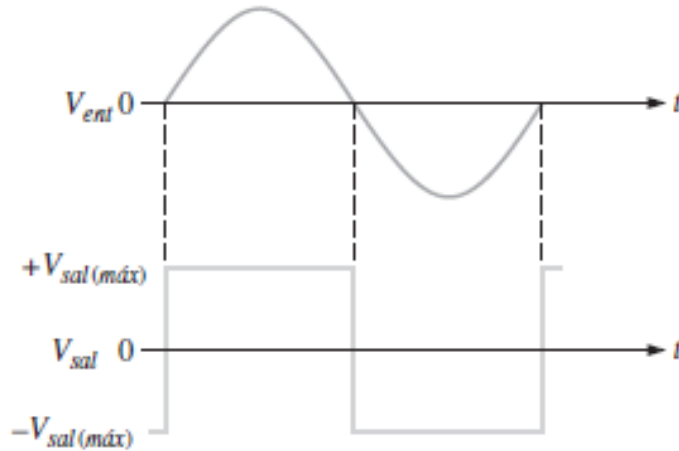


Figura 28. Gráfica de la señal de entrada (V_{ent}) y la señal de salida (V_{sal}). $V_{sal(max)}$ es el voltaje máximo de salida. [11]

También se puede utilizar esta configuración como detector de nivel distinto de cero. El circuito es el siguiente:

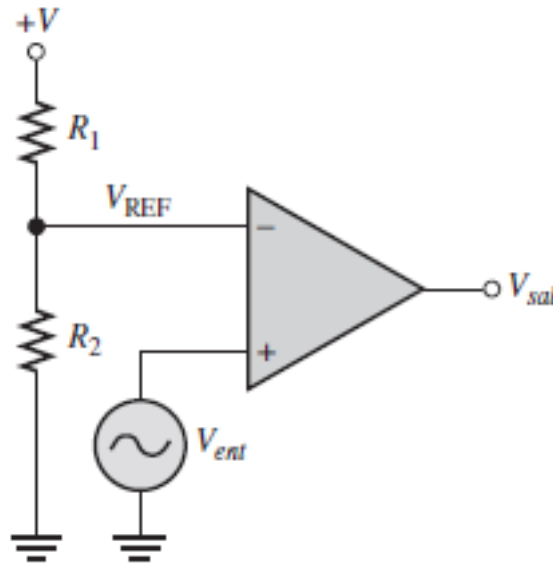


Figura 29. Detector de nivel distinto de cero. [11]

Cuando el voltaje de entrada (V_{ent}) esté por encima del voltaje de referencia, se producirá una salida que llega a su límite positivo de saturación y se quedará ahí hasta que la señal de entrada sea igual al voltaje de referencia. Cuando la señal de entrada sea menor al voltaje de referencia, se producirá una señal de salida que llega a su límite de saturación negativo y se quedará ahí hasta que la señal de entrada, nuevamente, sea igual al voltaje de referencia [6].

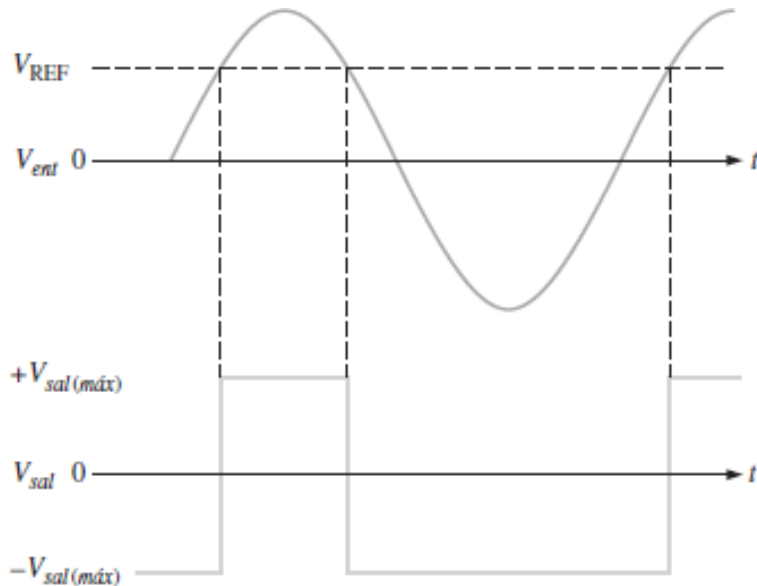


Figura 30. Gráfica de la señal de entrada (V_{ent}) y la señal de salida (V_{sal}), con V_{REF} distinto de cero. [11]

El nivel de voltaje de referencia a detectar se define por la siguiente ecuación:

$$V_{REF} = \frac{R_2}{R_1 + R_2} (+V)$$

Donde:

- $+V$ es el voltaje positivo de alimentación de corriente directa del op amp

1.3. Circuitos multiplicadores

El op amp también es útil para multiplicar señales. La configuración básica (figura 31) consta de 4 amplificadores: 2 amplificadores logarítmicos, 1 amplificador sumador inversor y 1 amplificador exponencial [13].

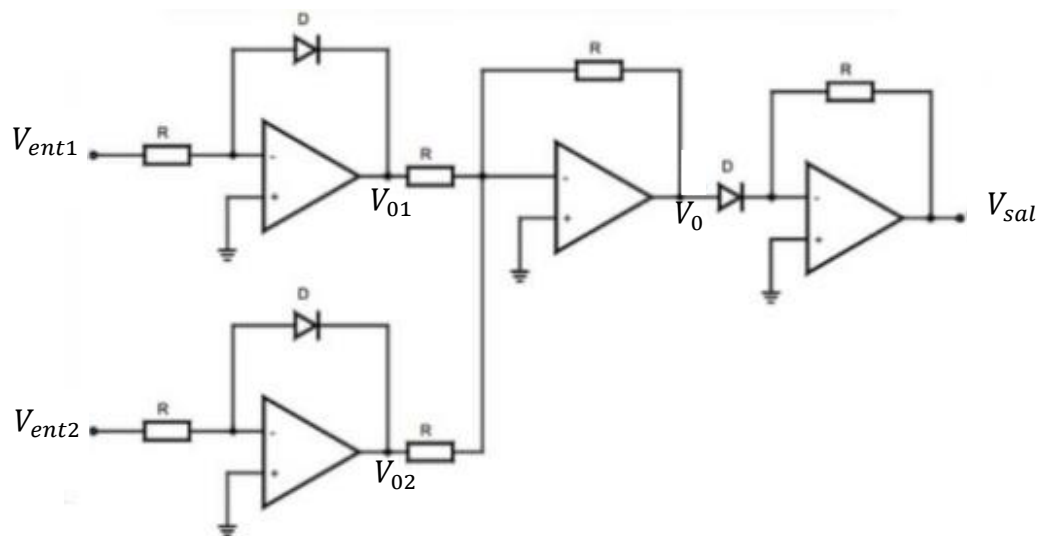


Figura 31. Circuito multiplicador de dos señales. [13]

La ecuación que relaciona el voltaje de entrada con el voltaje de salida de un amplificador logarítmico (figura 32) es:

$$V_{sal} = -0.025 \ln\left(\frac{V_{ent}}{RI_R}\right)$$

Donde:

- 0.025 [V] es una constante que representa el voltaje térmico del diodo
- R es el valor del resistor conectado a la entrada
- I_R es la corriente de fuga inversa del diodo (dato del fabricante) y es un valor constante

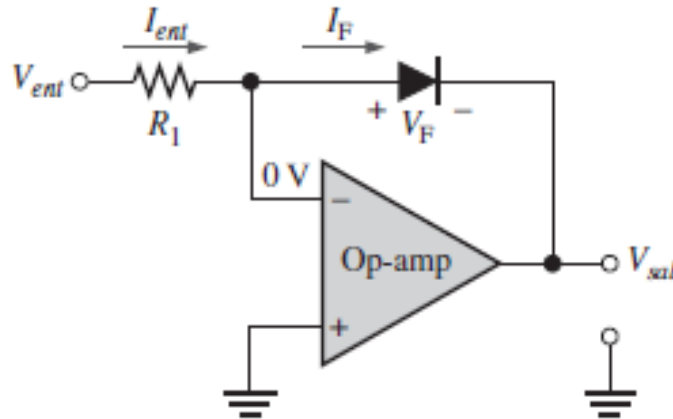


Figura 32. Amplificador logarítmico. [13]

De igual manera, la ecuación que relaciona el voltaje de salida con el voltaje de entrada de un amplificador exponencial (figura 33) es:

$$V_{sal} = -RI_R \cdot e^{\frac{V_{ent}}{0.025}}$$

Donde:

- R es el valor del resistor de realimentación

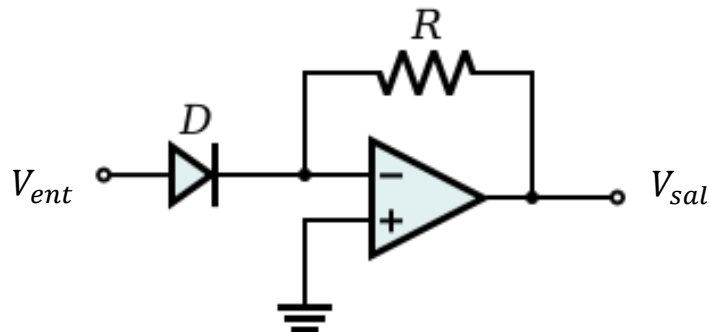


Figura 33. Amplificador exponencial [14]

Si observamos la figura 31, tenemos que la ecuación del voltaje de salida V_{01} es:

$$V_{01} = -0.025 \ln\left(\frac{V_{ent1}}{RI_R}\right)$$

Por consiguiente, la ecuación del voltaje de salida V_{02} es:

$$V_{02} = -0.025 \ln\left(\frac{V_{ent1}}{RI_R}\right)$$

V_{01} y V_{02} son las entradas al amplificador sumador inversor, por lo tanto, la salida V_0 es:

$$V_0 = -(V_{01} + V_{02})$$

$$V_0 = -(-0.025 \ln\left(\frac{V_{ent1}}{RI_R}\right) - 0.025 \ln\left(\frac{V_{ent2}}{RI_R}\right))$$

$$V_0 = 0.025 \ln\left(\frac{V_{ent1} \cdot V_{ent2}}{R^2 \cdot I_R^2}\right)$$

Finalmente, a la salida tenemos el amplificador exponencial. El voltaje de salida V_{sal} está definido por la ecuación:

$$V_{sal} = -RI_R e^{\frac{V_0}{0.025}}$$

Sustituyendo la ecuación del voltaje de salida V_0 en la ecuación anterior, tenemos que:

$$V_{sal} = -RI_R e^{\frac{0.025 \ln\left(\frac{V_{ent1} \cdot V_{ent2}}{R^2 \cdot I_R^2}\right)}{0.025}}$$

$$V_{sal} = -RI_R e^{\ln\left(\frac{V_{ent2} \cdot V_{ent1}}{R^2 I_R^2}\right)}$$

$$V_{sal} = -RI_R \frac{V_{ent2} \cdot V_{ent1}}{R^2 I_R^2}$$

$$V_{sal} = -\frac{1}{RI_R} (V_{ent2} \cdot V_{ent1})$$

$$V_{sal} = k(V_{ent2} \cdot V_{ent1})$$

Capítulo II

Dispositivos analógicos programables

2.1. ¿Qué es un dispositivo analógico programable?

Es un circuito integrado que puede ser configurado para implementar diseños con distintas funciones analógicas. Se les conoce como circuito FPAA (Field Programmable Analog Arrays) [15]. Estos dispositivos surgen de la necesidad de efectuar y agilizar el acondicionamiento y procesamiento de las señales analógicas [16].

Cabe señalar que el acondicionamiento y procesamiento analógico es más rápido comparado al digital a pesar de los grandes avances en el dominio digital. Además, los dispositivos FPAA proporcionan una interfaz entre el mundo digital y el mundo del acondicionamiento de señales analógicas sin la necesidad de utilizar convertidores analógicos a digital (ADC) o digital a analógico (DAC), lo cual, en parte, hace que estos dispositivos tengan una velocidad de procesamiento más rápido y de menor consumo de potencia comparado con los circuitos digitales. En la siguiente imagen podemos observar una clara diferencia entre la complejidad de un circuito integrado digital frente a un dispositivo FPAA [15].

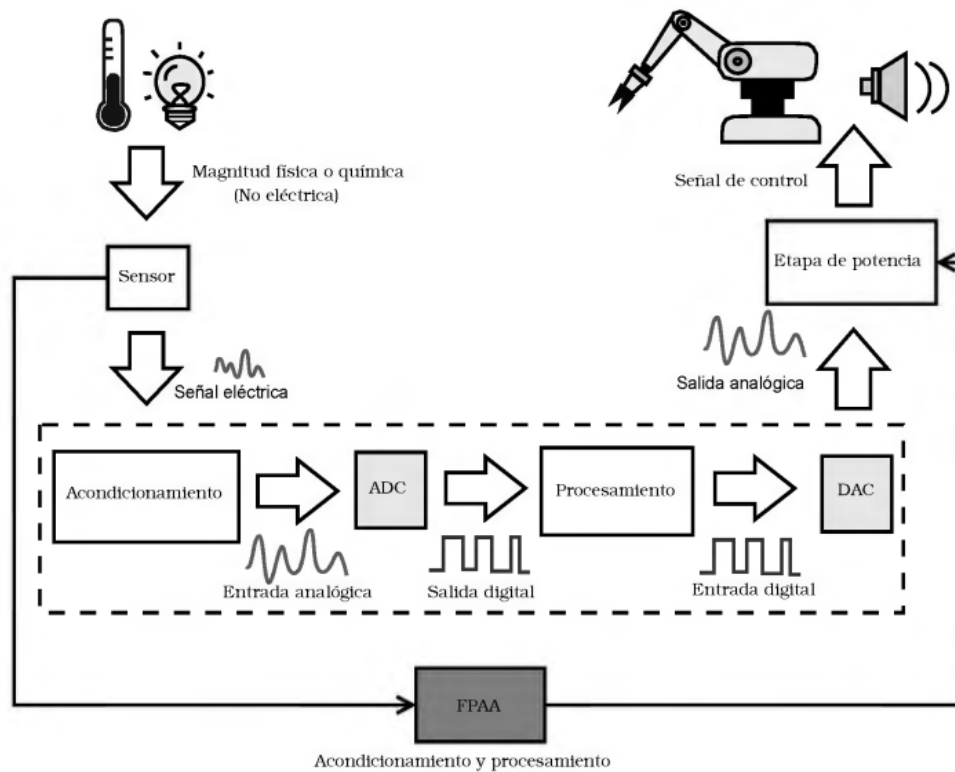


Figura 34. Acondicionamiento y procesamiento con un sistema digital vs. un FPAA. [15]

Una característica importante de estos circuitos es su reconfigurabilidad, es decir, el dispositivo se puede reprogramar tantas veces como se desee para probar circuitos diferentes y que se carguen al dispositivo instantáneamente.

Es importante mencionar que también existen los dispositivos FPGA (Field Programmable Gate Array). Estos son circuitos integrados que realizan funciones digitales como la programación lógica. Los FPAA nacen a partir de la

necesidad de unir la versatilidad de los circuitos digitales con la precisión analógica. Por lo tanto, podemos decir que el FPAA es el equivalente análogo de los FPGA [15].

2.2. Aplicaciones de los dispositivos analógicos programables

Los FPAA están diseñados para realizar diversas configuraciones analógicas, de esta manera, facilitan el diseño de sistemas que requieran acondicionar señales para posteriormente ser procesadas [15],[17]. Su reconfigurabilidad permite construir, por medio hardware y software, una gran cantidad de funciones, tal como la integración, derivación, oscilación, amplificación, entre otras; lo que hace que estos dispositivos tengan una gran cantidad de aplicaciones en el campo de la electrónica y la programación [18]. Los distintos fabricantes de FPAA ofrecen entornos de software muy sencillos de usar para que se puedan crear distintos diseños de prototipado fácil y rápido. Algunos de los campos de aplicación de los FPAA son [19]:

- Audio
- Instrumentación
- Aplicaciones médicas
- Comunicación
- Control y fabricación

2.3. Arquitectura Interna

Estos circuitos, generalmente, están compuestos por CABs (bloques analógicos configurables), un bloque de entrada y un bloque de salida. También, contienen una red de interconexiones que comunican al conjunto de CABs y una memoria de configuración que almacena la información. El diagrama de bloques de un FPAA se muestra en la figura 35, donde se señalan los componentes mencionados anteriormente [17]. Más adelante, en la clasificación de los dispositivos FPAA, veremos que su división depende principalmente de la arquitectura.

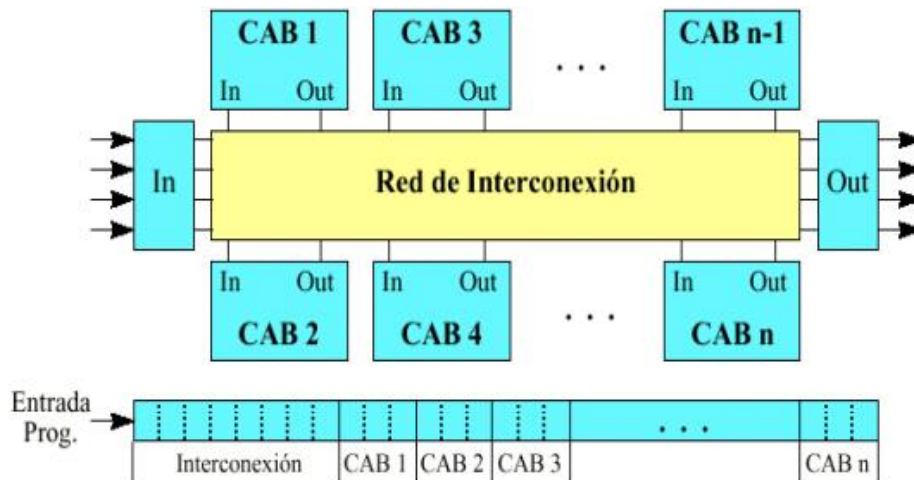


Figura 35. Diagrama básico de un FPAA [16].

Dentro de estos CAB's es dónde se implementan funciones como: integración, suma, resta, mezcla de señales, filtrado etc.

2.4. Clasificación de los dispositivos analógicos programables

La clasificación de los FPAA varía por el modo de operación, el tipo de señales que procesan y su arquitectura [1], a continuación, se desglosan cada una de estas clasificaciones.

a) Por modo de operación

Las señales analógicas pueden ser analizadas como continuas o discretas (toman valores importantes en puntos específicos) y esta es una característica esencial para determinar la clasificación de los circuitos reconfigurables.

1. Circuitos reconfigurables en tiempo continuo:

Generalmente se diseñan utilizando tecnología de transconductores. Los CABs constan de un amplificador operacional y capacitores conectados por una matriz basada en transconductores. Estos componentes son transportadores de corriente (OTAs). Un OTA es un amplificador operacional que proporciona una corriente en su salida y a diferencia de los amplificadores convencionales estos operan con grandes frecuencias y son ideales para la construcción de filtros activos [15], [17].

2. Circuitos configurables de tiempo discreto:

Un FPAA de tiempo discreto generalmente está diseñado con tecnología de condensador o corriente conmutada (se explicará más adelante sobre esta tecnología). Para este tipo de FPAA, el voltaje de entrada se muestrea abriendo y cerrando un interruptor que conecta la entrada a un capacitor inicial. El interruptor y el capacitor forman un tipo de registro analógico. Esta configuración permite una mayor flexibilidad; sin embargo, también pueden ser más difíciles de diseñar, porque los interruptores y condensadores pueden introducir ruido [1].

3. Circuitos configurables mixtos:

Están compuestos por filtros antialiasing en la entrada para suavizar la señal. Contienen una red de capacitores conmutados y pueden contener bloques de procesamiento en tiempo continuo y discreto. Un filtro antialiasing es un filtro pasa bajas analógico, que limpia la señal antes de hacer una conversión analógica-digital. En el mercado mayormente encontramos los de tipo discreto, mientras que en el ámbito académico se trabaja más con los de tiempo continuo [15].

b) Por modo de voltaje o corriente

Es importante determinar si se usarán señales de voltaje o de corriente para el diseño de los FPAA. Los que trabajan con voltaje contienen un amplificador operacional con algunos componentes pasivos, que pueden funcionar como integradores o sumadores. Por lo general, se puede trabajar con un amplio rango de frecuencias con este tipo de FPAA. Sin embargo, utilizar un dispositivo FPAA de corriente hace más sencillo las operaciones dentro del circuito. Tiene la ventaja de que necesitan una alimentación baja de voltaje.

En aplicaciones de señales discretas suele usarse más el modo voltaje y en las continuas se utiliza frecuentemente el modo corriente [17],[20].

c) Por su arquitectura

Esta división se basa en gran medida por la granularidad, que se refiere al grado de complejidad de los CABs.

1. Arquitectura de Grano Fino:

En su mayoría usan transistores como Cabs, es por esto mismo que requiere muchas conexiones entre sus componentes y aunque tiene un reducido tamaño, contiene muchos interruptores. Este tipo de arquitectura ofrece una mayor flexibilidad en su configuración [15].

2. Arquitectura de Grano Medio:

Sus bloques básicos están compuestos por OTAs, principalmente integradores y multiplicadores. Por su composición no requieren switches [15].

3. Arquitectura de Grano Grueso:

Los CABs son bloques con variedad de funciones y están dirigidas directamente a aplicaciones de acondicionamiento de señales. La lógica dentro del CAB se puede configurar para funcionar como un amplificador con un filtro pasa bajas. Por ser más exclusivos al acondicionamiento de señales, este tipo de arquitectura sacrifica flexibilidad en sus configuraciones [15],[21].

2.5. Tecnología de Capacitancias Conmutadas

Utilizar la tecnología del capacitor conmutado hace posible el reemplazo de grandes arreglos de resistencias logrando una mayor estabilidad en el circuito y un mayor rango de valores. Esta tecnología permitió el desarrollo de dispositivos analógicos y digitales conjuntamente ya que minimiza el tamaño de los circuitos y sus costos. Los capacitores conmutados se han convertido en un método popular de implementación en el acondicionamiento de señales analógicas por su gran exactitud y rápido tiempo de respuesta. En la figura 36 se observa un capacitor conmutado (figura 36-a) con su equivalente de resistencia (figura 36-b). La transferencia de carga entre los nodos 1 y 2 equivale a una resistencia cuyo valor depende de la capacidad y la frecuencia de conmutación [19],[22].

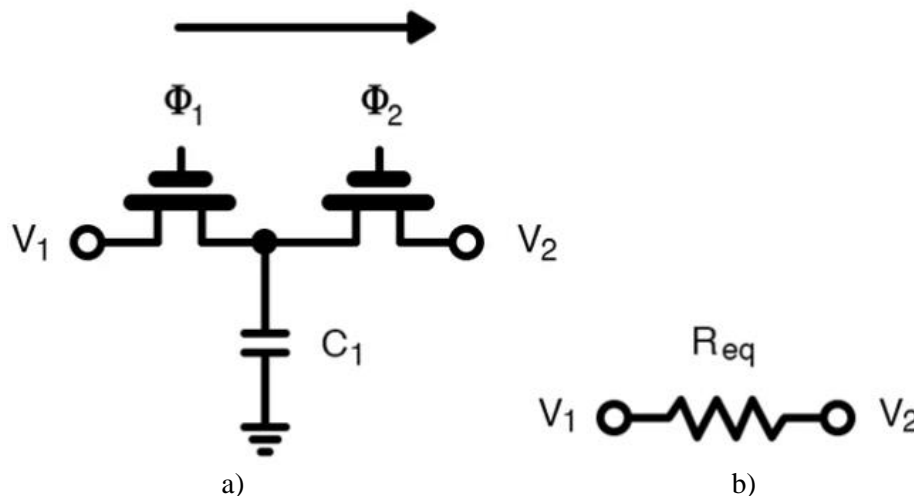


Figura 36. Capacitores conmutados y su circuito equivalente de una resistencia [22].

El circuito de capacitores conmutados (figura 36. a) consta de dos etapas. En la primera etapa, el interruptor Φ_1 está encendido y el interruptor Φ_2 está apagado, la carga fluye desde el voltaje V_1 al capacitor. En la segunda etapa, cuando el interruptor Φ_1 se abre y el interruptor Φ_2 se cierra, el capacitor se vuelve a cargar, fluyendo la carga ahora desde el voltaje V_2 . Estas dos etapas ocurren en un periodo de tiempo T constante.

Por lo tanto, en la etapa uno, tenemos una carga de:

$$q_1 = CV_1$$

Donde:

- C : es la capacitancia

En la etapa dos, la carga es:

$$q_2 = CV_2$$

La corriente I_C que pasa por un capacitor es la diferencia de carga del capacitor con respecto al tiempo, por lo tanto:

$$I_C = \frac{dq}{dt}$$

Sabemos que la diferencia de carga total en el capacitor es:

$$\Delta q = q_2 - q_1$$

$$\Delta q = C(V_2 - V_1)$$

La diferencia de carga ocurre en un periodo de tiempo T , por lo tanto, la corriente del capacitor está definida por:

$$I_C = \frac{dq}{dt} = C \frac{V_2 - V_1}{T}$$

Para el resistor de la figura 36. b tenemos que la corriente es:

$$I_R = \frac{V_2 - V_1}{R}$$

Si consideramos que las corrientes I_C e I_R son iguales, entonces:

$$C \frac{V_2 - V_1}{T} = \frac{V_2 - V_1}{R}$$

$$C = \frac{T}{R}$$

El periodo T puede ser expresado como:

$$T = \frac{1}{f_c}$$

Donde:

- f_c : es la frecuencia de conmutación entre el interruptor uno y el interruptor dos

Finalmente, la relación entre el capacitor y la resistencia es:

$$R = \frac{1}{Cf_c}$$

Con la expresión anterior observamos que la resistencia únicamente depende del valor de la capacitancia y de la frecuencia de conmutación, por lo que es posible sustituir grandes arreglos de resistencias con capacitores conmutados [19].

2.6. Fabricantes de dispositivos analógicos programables

Los dispositivos FPAA nacen con el fin de mejorar el uso de los circuitos lógicos programables. Se requería evolucionar a un circuito con funciones analógicas y no sólo digitales. Así que se empieza a desarrollar en grupos de investigación distintos prototipos de FPAA, la mayoría de los dispositivos presentados en la literatura son proyectos académicos, los cuales no se encuentran disponibles en el mercado. En la figura 37 se muestran todos estos grupos que comenzaron el desarrollo de los circuitos analógicos programables [15],[17],[18]. En la actualidad son sólo 3 compañías que dominan en el mercado de los FPAA: Zetex, Lattice y Anadigm.

Corporaciones y Grupos de Investigación	Año
Sivilotti (Caltech)	1988
Lee & Gulak (Universidad of Toronto)	1990
Kawasaki Steel	1990
Pilkington Microelectronics	1990
Lee & Gulak (University of Toronto)	1991
IMP, Inc	1994
Pierzchala & Perkowski (Portland State University)	1994
Chang et al (University of Nottingham)	1994
Embabi et al (Texas A&M University)	1996
Zetex Semiconductors Ltd.	1996
Guadet & Gulak (University of Toronto)	1997
Futura et al (Spain)	1997
Motorola	1997
Motorola e IMP, retiradas del mercado	1998
IspPAC de Lattice	1999
SIDSA FIPSOC (anunció de un nuevo chip)	1999
Anadigm	2000

Figura 37. Evolución de los FPAA [17].

2.6.1. Zetex

Esta tecnología está compuesta por un circuito que se basa en un único bloque o celda programable y se configura digitalmente mediante un registro de desplazamiento. Mientras que la señal recibida por el circuito permanece en el dominio analógico todo el tiempo y así se evitan errores de muestreo y retardo de procesamiento.

Constan de veinte celdas análogas configurables con funciones de inversor, sumador, logaritmo, antilogaritmo, rectificador y una función auxiliar que permite amplificar, atenuar, diferenciar o integrar señales, conectando componentes externos. Uno de sus modelos más comunes son los TRAC020LH [15],[17].

2.6.2. Lattice

El elemento funcional básico de este fabricante son las PaCell. Dependiendo de la arquitectura del modelo puede ser un amplificador de instrumentación, un sumador o alguna otra etapa que venga integrada. Las PaCell se combinan para formar macro celdas analógicas que no requiere ningún componente externo. Esto hace que sea más sencillo la implementación de funciones tales como: el filtrado con precisión suma o diferencia, ganancia o atenuación y conversión. Sus dispositivos más conocidos son los circuitos ispPAC.

Lattice también ofrece la herramienta de diseño *PAC-Designer7* que proporciona una interfaz gráfica en la cual se puede crear fácilmente los diseños con uso de librerías [17],[19].

2.6.3. Anadigm

Anadigm utiliza una tecnología de red de subcircuitos de capacitores conmutados para la sustitución de grandes arreglos de resistencias en el sistema de muestreo del circuito. Estos componentes son fabricados en procesos CMOS y son fáciles de controlar digitalmente. Permiten resistencias y capacitancias sin tener que alterar sus dimensiones físicas. Genéricamente están compuestos por un filtro antialiasing y un amplificador de alta ganancia. La tecnología CMOS se basa en un transistor utilizado para amplificar las señales electrónicas.

Anadigm cuenta con 3 generaciones de FPAA, siendo la primera fuera de comercialización. Anadigmvortex es la segunda generación de la familia. Consisten en una matriz de 2x2 CABs, una red de interconexión programable, una LUT (es una tabla que determina cuál es la salida para cualquier entrada dada) que permite programar los bloques analógicos. Además, cada una de estas entradas tiene un filtro antialiasing y un amplificador de alta ganancia. La tercera generación de dispositivos Anadigm pertenecen a la familia AnadigmApex, El dispositivo más utilizado es el chip AN231E04. Su arquitectura es parecida a la de las generaciones anteriores. La diferencia esta en que contiene un mayor numero de celdas de entrada/salida y tiene una mayor capacidad de reconfiguración. Anadigm también ofrece una plataforma, AnadigmDesigner2, para el diseño de circuitos dentro del FPAA [15],[17],[19]. En capítulo III se dará una explicación más detallada de este dispositivo FPAA y del software AnadigmDesigner2.

Capítulo III

Plataforma software y hardware de Anadigm

3.1. Plataforma Software

Para el desarrollo de las prácticas presentadas en este trabajo se utilizó el dispositivo AN231E04 de Anadigm, que pertenece a la tercera generación de dispositivos FPAA. La creación e implementación de circuitos analógicos se hace por medio del entorno digital AnadigmDesigner2.

3.1.1. Herramienta Computacional AnadigmDesigner2

El software AnadigmDesigner2 permite construir de manera rápida y fácil circuitos analógicos por medio de CAMs (Módulos Analógicos Configurables), que son los bloques donde se implementan las distintas funciones analógicas como suma, amplificación, mezcla de señales, etc. Estos CAMs pueden ser seleccionados, colocados y cableados entre sí para la creación de una infinidad de circuitos analógicos. Una vez diseñado estos circuitos se pueden descargar al dispositivo FPAA. Para la comprobación del correcto funcionamiento del circuito creado se puede usar un generador de señales y un osciloscopio conectados al dispositivo.

Este software permite construir, en un mismo dispositivo, circuitos independientes con puertos de entrada y salida propios y ser ejecutados simultáneamente. Del mismo modo, AnadigmDesigner2 ofrece una interfaz donde se pueda incluso conectar más de un FPAA para implementar diseños con gran cantidad de componentes.

AnadigmDesigner2, también, ofrece un entorno de simulación para facilitar el diseño y la experimentación de los circuitos creados sin necesidad de equipo de laboratorio, ya que muestra gráficamente las señales resultantes del circuito creado [1].

3.1.1.1. Interfaz

La interfaz gráfica de AnadigmDesigner2 proporciona al usuario un entorno de trabajo en una ventana completa de fácil acceso. En la figura 38 se puede observar de manera general las partes esenciales del espacio de trabajo. Al inicio de cada proyecto se presenta una ventana en la que se elige el modelo de FPAA que será utilizado, o bien, puede dejarse el FPAA predeterminado (AN231E04) [1].

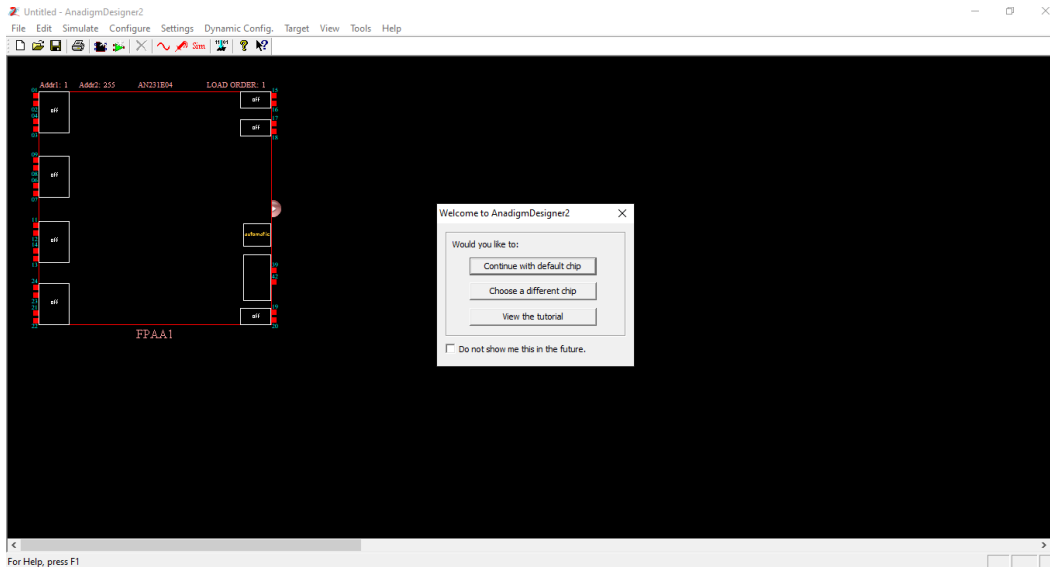


Figura 38. Ventana inicial de trabajo.

3.1.1.2. Barra de menú

La barra de menú (figura 39) se encuentra en la parte superior del espacio de trabajo y contiene una lista de opciones que se describen brevemente a continuación:

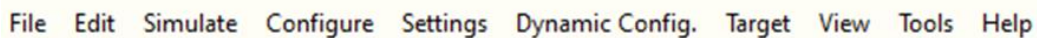


Figura 39. Barra de menú.

- *File*: permite el manejo de archivos como crear, abrir, guardar e imprimir
- *Edit*: permite editar elementos o añadir nuevos elementos como CAMS
- *Simulate*: permite la simulación del diseño creado, agregar generadores de señales o pruebas de osciloscopio
- *Configure*: descarga el diseño simulado y terminado al FPAA
- *Settings*: permite ajustar los relojes internos del FPAA
- *Dynamic Config.:* permite la generación de un código en C o C++ del funcionamiento del sistema final creado.
- *Target*: proporciona información de la tarjeta de desarrollo del FPAA
- *View*: permite la configuración de la visualización del entorno de trabajo
- *Tools*: contiene herramientas para el diseño de filtros analógicos
- *Help*: brinda opciones de ayuda para el usuario

3.1.1.3. Barra de herramientas

La barra de herramientas se encuentra debajo de la barra de menú y contiene íconos representativos de algunas funciones de la barra de menú. Algunos íconos que se encuentran son: guardar archivo, poner prueba de osciloscopio, simulación del sistema, crear generación de señales, etc. (figura 40). Para conocer la función de cada uno, deje el cursor sobre el ícono y aparecerá un pequeño recuadro con su respectivo significado.



Figura 40. Barra de herramientas

3.1.1.4. Diseño basado en CAMs

Como se mencionó anteriormente, los CAMs son elementos analógicos con los cuales se puede implementar una gama de funciones analógicas, tales como: sumas, derivadores, comparadores, filtros, osciladores etc. Podríamos decir que estos CAMs sustituyen algunas de las configuraciones de los amplificadores operacionales. Estos se colocan dentro del área de trabajo de la interfaz.

Para observar la biblioteca de los diferentes CAMs, presione el ícono *Get New CAM* de la barra de herramientas. Se abrirá la siguiente ventana (figura 41) en la que se presentan los diferentes CAMs.

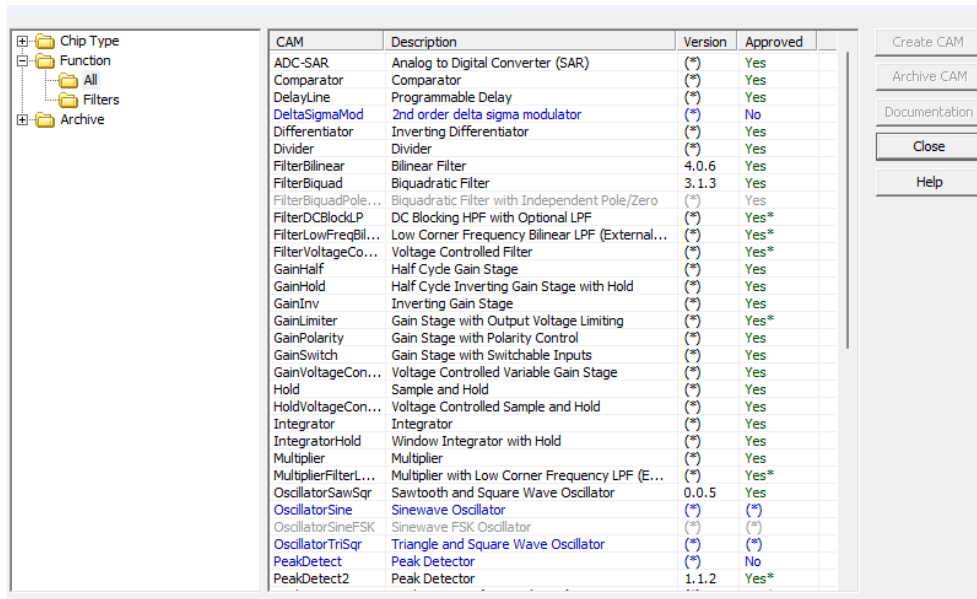


Figura 41. Ventana de biblioteca de CAMs

En el capítulo IV (práctica 1) se explica más detalladamente el uso de estos CAMs con algunos ejemplos.

3.1.1.5. Puertos de entrada/salida

Si nos situamos en el chip (figura 42), encontraremos siete puertos de entrada/salida marcados por el texto *off*. Más adelante en este capítulo, se explica detalladamente acerca de la función de cada uno de los puertos y sus configuraciones.

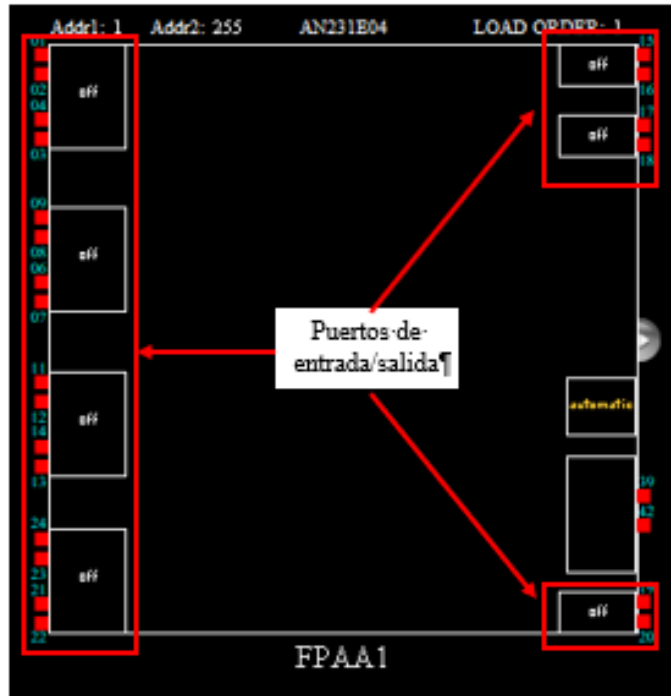


Figura 42. Se señala en recuadros rojos los puertos disponibles de entrada y salida.

Al hacer doble clic sobre uno de los puertos, se abrirá la ventana *Set CAM Parameters* (figura 43). En esta ventana se muestran distintas configuraciones del puerto, entre ellas: puerto de entrada, puerto de salida o como un componente externo.

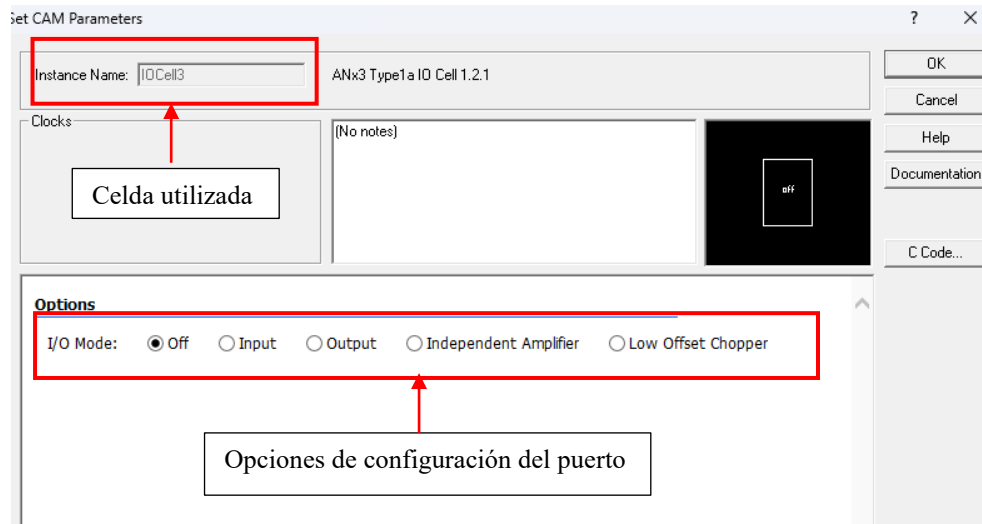


Figura 43. Ventana *Set CAM Parameters* en la que se puede configurar la celda.

En esta ventana podemos observar en qué celda estamos ubicados, en este caso es la celda 3. Para este tipo de celda se encuentran las siguientes configuraciones:

a) Off

Cuando la celda está en Off, no pasará ninguna señal.

b) Input

La celda IO se puede utilizar para enrutar señales dentro del FPAA. Cuando se selecciona *Input* se despliegan otras configuraciones. Generalmente, para usar señales de entrada enrutadas directamente al FPAA se utiliza la configuración *Bypass*. En la figura 44 se puede observar la configuración *Bypass* de esta celda para una señal de entrada. Para cada tipo de configuración se puede acceder a documentación detallada.

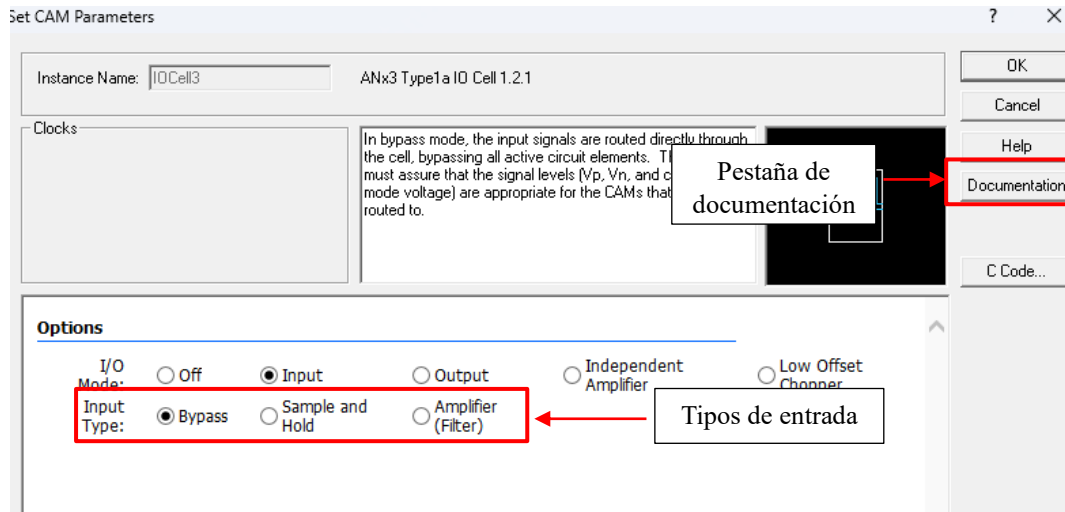


Figura 44. Ventana de configuración de la celda. Se muestran las opciones de configuración de entrada.

c) Output

En este modo, la celda *IO* se puede usar para enrutar señales fuera del FPAA. La configuración *Bypass* se utiliza para enrutar señales de salida fuera del FPAA.

d) Independent amplifier

En este modo, las conexiones se pueden hacer directamente a los terminales de entrada y salida de un amplificador operacional diferencial para que se pueda implementar un filtro o una etapa de ganancia con componentes externos. Tenga en cuenta que los CAM dentro del FPAA no se pueden conectar directamente a este amplificador. La señal puede salir del FPAA a través de otra celda *IO* para que pueda conectarse a componentes externos para hacer el filtro o la etapa de ganancia.

e) Low offset chopper

En este modo la celda *IO* puede ser usada para enrutar señales a través de un amplificador chopper de entrada hacia el FPAA. Los amplificadores chopper son amplificadores de corriente directa que se utilizan cuando las señales son tan pequeñas que requieren una ganancia muy alta.

3.1.1.6. Generador de señales

En la barra de menú tenemos la opción *Simulate*, la cual despliega varias opciones, (figura 45).

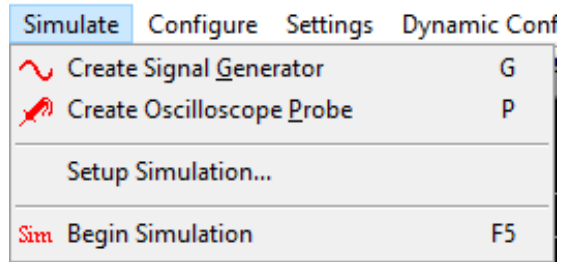


Figura 45. Opciones del menú *Simulate*.

Create signal generator es una opción que permite añadir un generador de señales en los puertos de entrada para poder probar los circuitos diseñados, como se muestra en la figura 46.

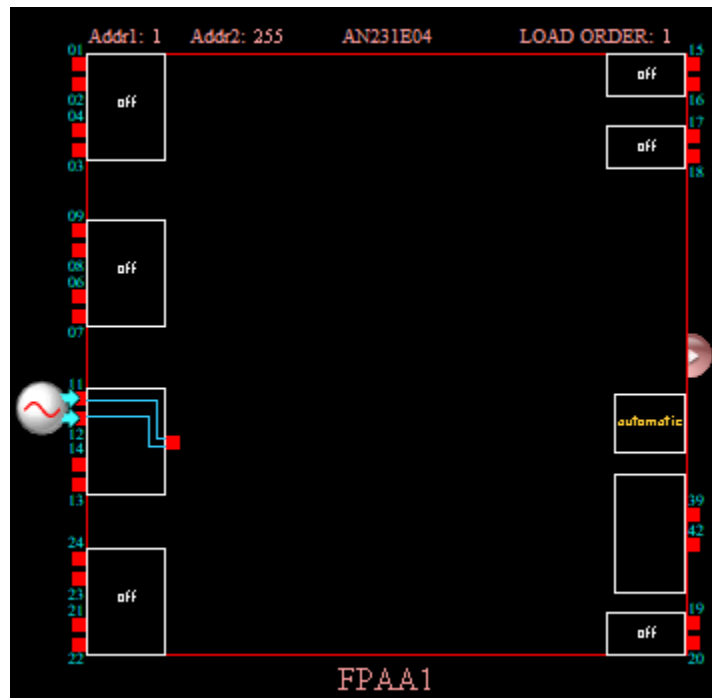


Figura 46. Generador de señales colocado en una celda entrada de tipo *Bypass*.

Haciendo clic sobre el icono creado, se abrirá una ventana (figura 47) en la que se podrá configurar los parámetros de la señal. Se puede generar señales seno, cuadrada, de tipo sierra, triangular o pulso. También existe la opción de agregar una señal externa mediante un archivo de texto (solo acepta archivos con extensión *.txt*). [1]

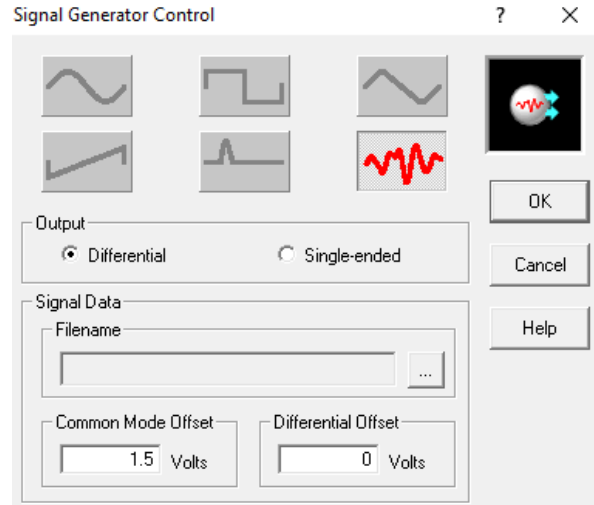


Figura 47. Ventana de configuración para el generador de señales.

3.1.1.7. Simulación

En el menú *Simulate* (figura 45) se ofrece la opción *Create Oscilloscope Probe* que permite colocar puntas de prueba de osciloscopio para la evaluación del comportamiento del sistema propuesto. Las puntas de prueba se ubican en los puntos de conexión de los componentes.

En la figura 48 se construye un circuito sencillo con dos celdas habilitadas, una como entrada *Bypass* y otra como salida *Bypass* y se agrega un CAM que amplifica e invierte la señal (*Gain Inv*). Para este caso, la señal solo se invierte, no se amplifica, por lo que la magnitud de la ganancia es uno. La entrada del CAM se conecta a la celda de entrada y la salida del CAM se conecta a la celda de salida. Utilizando *Create Oscilloscope Probe*, se coloca una punta de osciloscopio a la celda de entrada y una punta de osciloscopio a la salida. La señal de entrada es una onda senoidal con 1 de amplitud y 20 [kHz] de frecuencia.

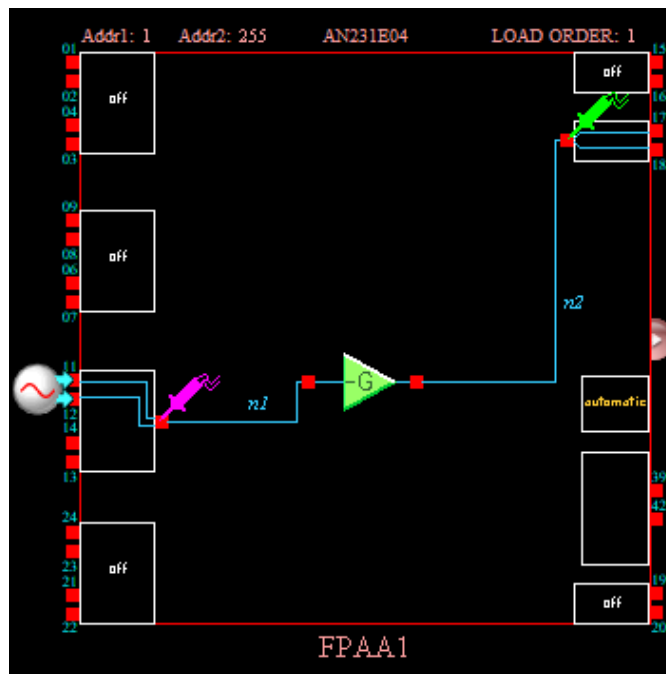


Figura 48. Diseño de circuito de ganancia inversa con pruebas de osciloscopio en la entrada y la salida del CAM

Para observar estas señales se selecciona la opción de *Begin Simulation* del menú *Simulate*, en la que se muestra gráficamente cada una de las señales (figura 49). En la ventana gráfica del osciloscopio se puede modificar el tiempo por división, el voltaje por división y la posición vertical de cada señal para una mejor visualización.

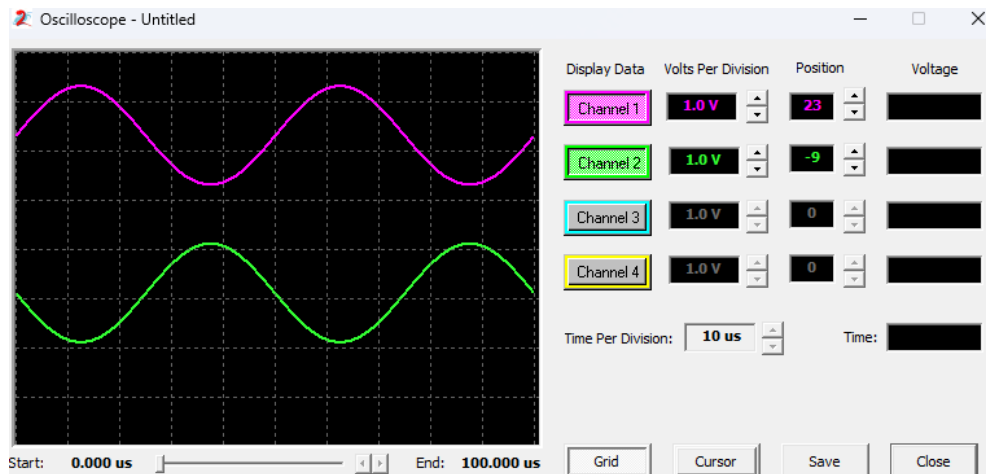


Figura 49. Ventana de simulación en la que se muestra la señal de entrada (onda rosa) y la señal de salida (onda verde) del CAM ganancia inversa.

Un ejemplo detallado de cómo utilizar el generador de señales y el osciloscopio se puede revisar en la práctica I del capítulo IV.

3.2. Plataforma hardware

El dispositivo que se utiliza en las prácticas del capítulo IV pertenece a la familia de Anadigm Apex (tercera generación). Estos son dispositivos procesadores de señales analógicas dinámicamente programables (dpASP), contienen celdas de entrada/salida y bloques analógicos programables (CABs) donde se procesan las señales. Estos bloques están compuestos por tecnología de capacitores conmutados y distintos componentes que se programan permitiendo una infinidad y adaptabilidad de diseños de circuitos analógicos.

Los modelos que pertenecen a esta familia son los dispositivos AN131E04 y AN231E04. Ambos dispositivos contienen siete celdas de Entrada/Salida analógicas y cuatro bloques analógicos configurables (CAB). Estos dispositivos dpASP son dinámicamente reconfigurables, es decir, sus funciones pueden modificarse parcial o totalmente durante su funcionamiento, lo que permite al usuario desarrollar sistemas analógicos que se puedan actualizar mientras el dispositivo está en uso. Estos dispositivos también contienen una memoria SRAM, lo que permite al FPAA poder reprogramarse tantas veces como se desee, siempre y cuando el dispositivo se reinicie antes de emitir un conjunto de datos [2].

3.2.1. Tarjeta electrónica de desarrollo Anadigm SingleApex

La placa de desarrollo Anadigm SingleApex pertenece a la tercera generación de dispositivos de Anadigm. La tarjeta contiene un dispositivo analógico programable AN231E04 y un microcontrolador PIC32 de 32 bits [3].

3.2.1.1 Información general de la tarjeta

A continuación, se presentan algunas de las características principales de este dispositivo [3]:

- Tamaño de la tarjeta – 4.3 x 3.6 pulgadas
- Requisito de suministro: +4 a +9V
- Alimentación regulada de la tarjeta: +3.3 [V]
- Alimentación generada de la tarjeta: -3.3 [V]
- Interfaz serial USB estándar para descargar archivos de circuitos de *AnadigmDesigner2* a la tarjeta.
- PIC32 con reloj de 80 MHz, memoria de programa: 512 kB, memoria de datos 32kB, 16 x 10 bit ADCs
- Cabezal de 5 pines para la reprogramación del PIC32
- Opción de 16 MHz o 40 MHz para el reloj analógico
- Compatible con pantalla LCD de 16x2
- Área de protoboard
- Puntos de acceso a todos los pines relevantes del FPAA
- Filtros de entrada Rauch LP, fácilmente configurables con componentes pasivos
- Buffers de filtro de salida LP, fácilmente configurables con componentes pasivos
- Interruptores DIP para fácil conectividad entre el FPAA, filtros de entrada Rauch y buffers de salida
- Capacidad de aislamiento eléctrico de las secciones digitales y eléctricas
- Capacidad de almacenar configuraciones en FLASH
- Capacidad para autoconfiguración de la tarjeta con un circuito de prueba
- Botón de reset

3.2.1.2. Arquitectura de la tarjeta

Como se puede observar en la figura 50, la placa no está compuesta únicamente por el dispositivo FPAA, sino que tiene otros elementos para poder realizar diseños de alta complejidad, así como permitir la conexión del FPAA con otros dispositivos compatibles. La figura 50 muestra el diseño de la tarjeta permitiendo la fácil localización de todos sus componentes, las conexiones de alimentación y los jumpers.

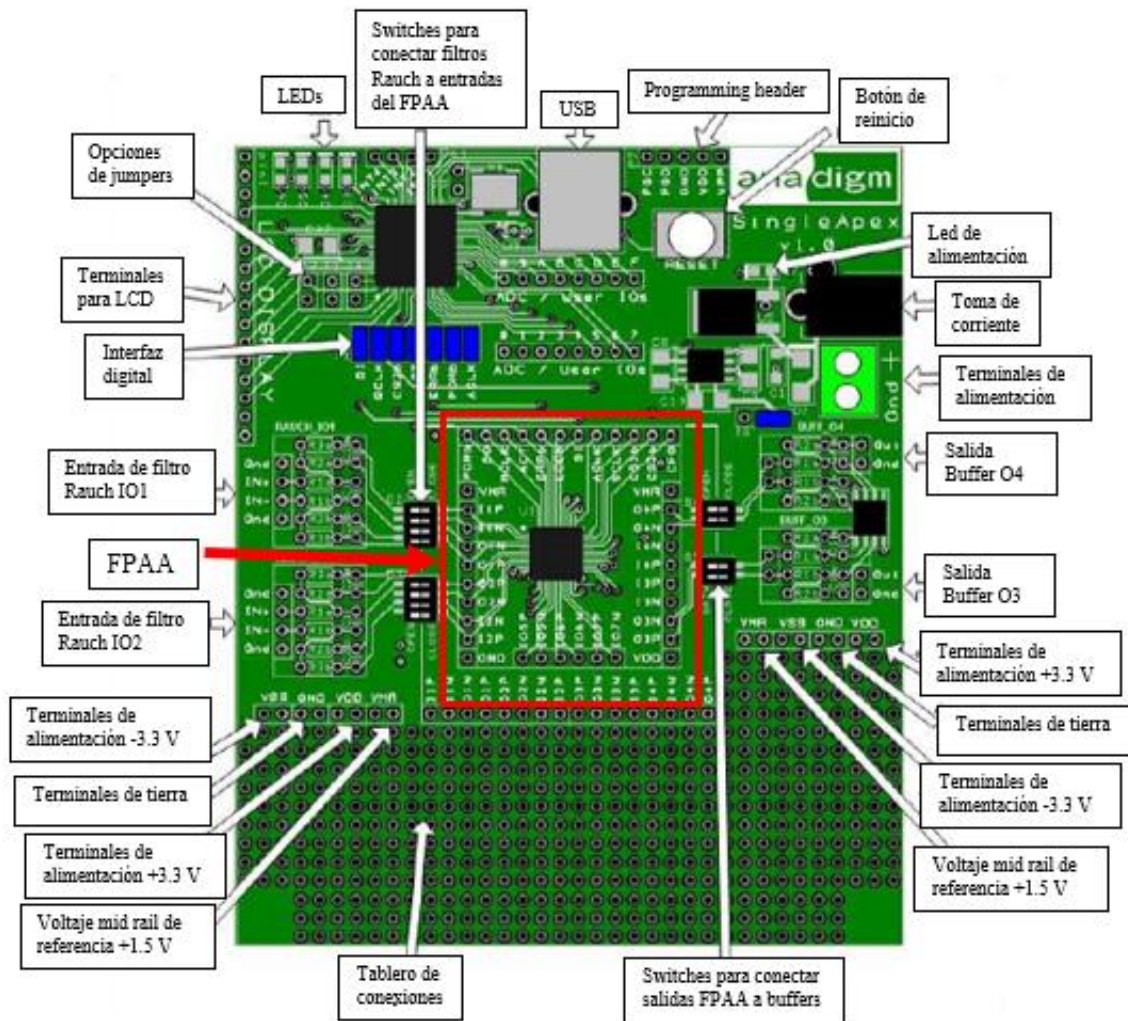


Figura 50. Diseño de la placa Anadigm SingleApex. El recuadro en rojo marca el diseño del circuito analógico programable AN231E04.[3]

A continuación, se explican brevemente las funciones y configuraciones de algunos elementos arquitectónicos importantes de la tarjeta [3]:

a) Botón de reset

Este botón se encuentra en la parte superior derecha de la tarjeta y reinicia el FPAA y el PIC32. Es decir, elimina cualquier diseño que haya sido cargado a la tarjeta.

b) Reloj analógico

El reloj analógico del FPAA (ACLK) es alimentado por un módulo oscilador de 16 MHz. Alternativamente, colocando un jumper en J2, el reloj analógico puede ser controlado por un reloj de 40 MHz desde el microcontrolador PIC32. La función del reloj es asegurar el correcto funcionamiento del circuito y la sincronización de los componentes electrónicos.

c) Tablero de conexiones

Hay un área de tablero donde el usuario puede agregar y crear su propio circuito. Esta zona está provista de energía propia y conexión a tierra.

d) Filtros de entrada Rauch

Hay 2 etapas de buffers de entrada llamadas filtros Rauch. Estos pueden amplificar o atenuar una señal de entrada para permitir una adaptación perfecta a la alimentación del FPAA, y proporcionan una función de filtro pasa-bajas que es muy útil para minimizar el ruido de alta frecuencia y que no se transmita al FPAA.

En el capítulo IV (práctica 1) se explica más detalladamente acerca de estos filtros y la configuración para su correcto uso.

e) Buffers de salida

Al igual que los filtros Rauch de entrada, estos búferes son multipropósito, pueden amplificar o atenuar la señal del FPAA, y proporcionan una función de filtro de pasa-bajas que es útil para eliminar el ruido del reloj y suavizar la cuantificación de la salida.

En el capítulo IV (práctica 1) se explica más detalladamente acerca de estos buffers y su configuración para su correcto uso.

3.2.1.3. Programación de la placa

La programación de la placa y su encendido se puede hacer por medio de una PC o laptop usando un cable estándar USB.

Nota 1: Windows 8.1 necesita tener el archivo “usbser.sys” descargado para que reconozca la conexión USB a la tarjeta.

Para programar la tarjeta debe conectarla al cable USB y a la computadora y alimentar la tarjeta. Abre el software AnadigmDesigner2 en la computadora. dirígete a *settings* (que se encuentra en la barra de menú) y selecciona *preferences*. Se abrirá una ventana con varias pestañas, selecciona la pestaña *port*. En esta pestaña podemos ver la configuración de las conexiones al puerto USB. En el menú desplegable bajo "*Select port*" debe haber un puerto COM correspondiente a la placa Anadigm (figura 51) [3].

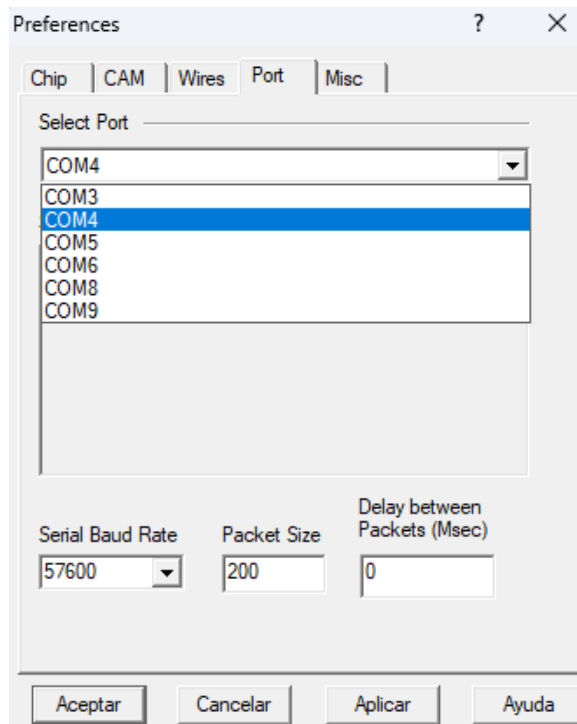


Figura 51. Ventana de configuración del puerto COM

Seleccione el puerto COM que corresponda. Haga clic en aplicar y en aceptar. Para verificar que se ha configurado correctamente la comunicación de la tarjeta, diríjase de nuevo a la barra de menú y seleccione *Target* y luego haga clic en *Display Board Information*. La figura 52 muestra lo que debe verse.



Figura 52. Ventana que indica que la placa se ha configurado correctamente.

Si le aparece una ventana como la figura 52, se ha configurado la tarjeta con éxito y debería ser posible descargar un circuito a la tarjeta. Para ello, simplemente haga clic en el icono de descarga (a la izquierda del signo de interrogación, debajo de *Dynamic Config*), véase figura 53. Un LED amarillo junto al microcontrolador parpadeará

cuando se configure el FPAA y luego se encenderá un LED verde para indicar que el FPAA se cargó correctamente. Un LED rojo indicará que la configuración falló.

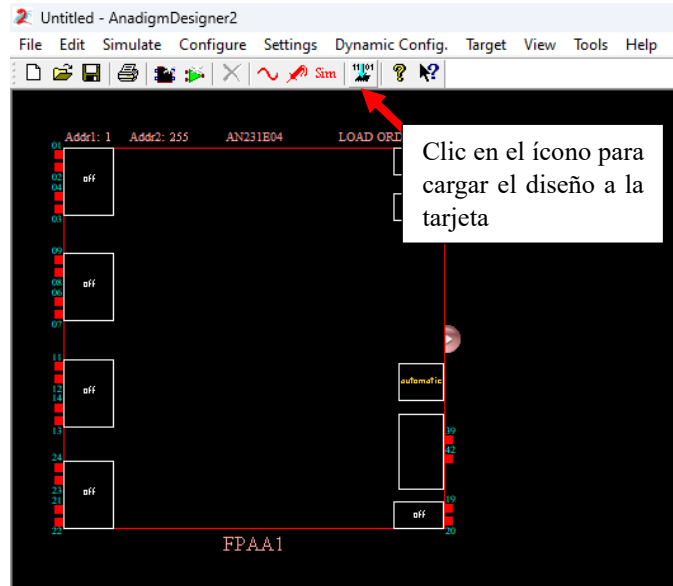


Figura 53. Se muestra el ícono que debe seleccionarse para cargar el diseño a la tarjeta

3.2.2. Tarjeta FPAA AN231E04

El dispositivo AN231E04 acondiciona y procesa señales analógicas. Permite funciones como filtrado, ganancia, suma, resta, multiplicación etc.

Algunas características del FPAA son [4]:

- Reconfiguración dinámica
- Siete celdas de E/S configurables
- Matriz de 2x2 de CABs
- consumo de energía de 125 mW
- voltaje de alimentación de 3.3 V

3.2.2.1. Protocolo de comunicación SPI

El sistema de comunicación que utiliza el FPAA AN231E04 para la conexión con otros dispositivos y componentes es la comunicación SPI (Serial Peripheral Interface), que es un protocolo serial para la transferencia de información en forma de bits. Este protocolo contiene un reloj encargado de sincronizar la transferencia de datos entre los dispositivos conectados al dispositivo FPAA [2] [5].

La comunicación SPI funciona mediante el modelo Maestro-esclavo. Este modelo consiste en que un dispositivo (maestro) controla uno o más dispositivos (esclavos). Es decir, hay un dispositivo denominado maestro, que es el encargado de transmitir información a los otros dispositivos (esclavos). Los dispositivos esclavos, por lo tanto, esperan el conjunto de información del dispositivo maestro para poder responder a éste [2].

3.2.2.2. Configuración dinámica

El FPAA puede configurarse como un dispositivo esclavo cuando un dispositivo complementario conectado envía datos al FPAA con comunicación SPI compatible, permitiendo la creación de circuitos que pueden ser modificados sobre la marcha del dispositivo. El FPAA está a la espera de datos. El dispositivo complementario transmite un conjunto de datos y el FPAA habilita el procesamiento de las señales analógicas al finalizar la configuración. AnadigmDesigner2 genera un código fuente C para el dispositivo complementario que permite la generación de nuevos datos mientras se realizan reajustes al acondicionamiento y procesamiento de las señales analógicas.

3.2.2.3. Configuración estática

En este modo, el dispositivo FPAA leerá datos automáticamente desde un dispositivo complementario, generalmente suele ser una memoria de sólo lectura (PROM) compatible con la comunicación SPI. Esta lectura se hará después del reinicio o encendido del FPAA y comenzará el acondicionamiento y procesamiento de las señales analógicas. Es posible la conexión de varios FPAA conectadas a una sola PROM.

En la referencia [2] se puede consultar detalladamente la conexión para conectar otros dispositivos al FPAA.

3.2.2.4. Arquitectura interna de la tarjeta FPAA

El dispositivo AN231E04 está compuesto arquitectónicamente por cuatro CABs. Gran parte del acondicionamiento y procesamiento de las señales ocurre dentro de estos componentes. El FPAA también contiene una sola tabla de búsqueda (LUT), la cual está conectada a los CABs y permite ajustar la programación dentro del dispositivo según la señal aplicada para producir una salida deseada. Los CABs están rodeados de interconexiones programables y celdas de entrada/salidas analógicas. Además, el FPAA está compuesto por tres secciones de memoria SRAM [2].

En la siguiente figura se muestra un esquema del FPAA AN231E04:

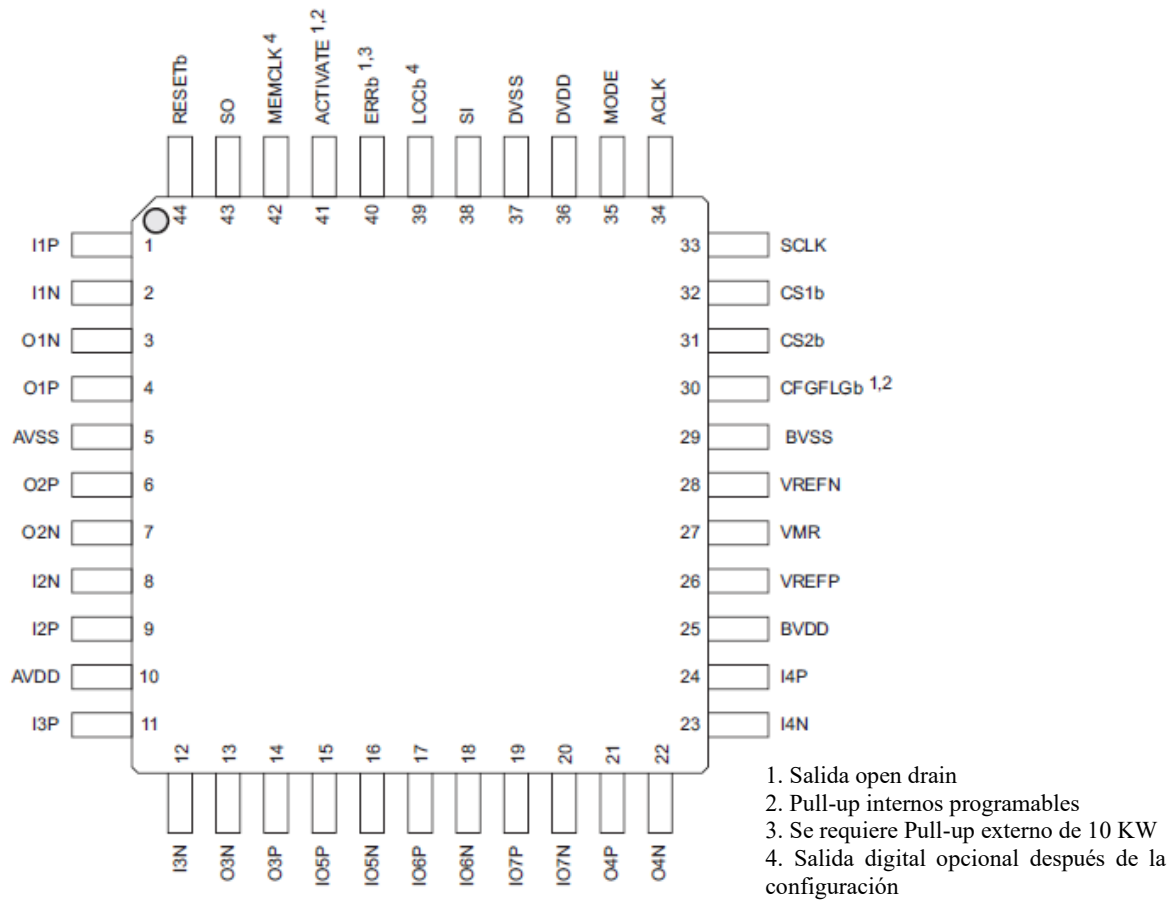


Figura 54. Esquema del dispositivo AN231E04 [2].

En la tabla 3 se muestra la descripción de cada uno de los pines del dispositivo

Tabla 3. Pines del FPAA AN231E04 [2] [4].

Pin			
Número	Nombre	Tipo	Descripción
1	I1P	Input (+)	Celda I/O 1 (Tipo 1)
2	I1N	Input (-)	
3	O1N	Output (-)	
4	O1P	Output (+)	
5	AVSS	Alimentación a tierra	Tierra analógica, 0 Volts
6	O2P	Output (+)	Celda I/O 2 (Tipo 2)
7	O2N	Output (-)	
8	I2N	Input (-)	
9	I2P	Input (+)	
10	AVDD	Alimentación positiva	Alimentación analógica de 3.3 Volts
11	I3P	Input (+)	Celda I/O 3 (Tipo 1ª)
12	I3N	Input (-)	
13	O3N	Output (-)	
14	O3P	Output (+)	
15	IO5P	Input/Output (+)	Celda I/O 5 (Tipo 2)
16	IO5N	Input/Output (-)	
17	IO6P	Input/Output (+)	Celda I/O 6 (Tipo 2)
18	IO6N	Input/Output (-)	
19	IO7P	Input/Output (+)	Celda I/O 5 (Tipo 2ª)
20	IO7N	Input/Output (-)	
21	O4P	Output (+)	Celda I/O 4 (Tipo 1ª)
22	O4N	Output (-)	
23	I4N	Input (-)	
24	I4P	Input (+)	
25	BVDD	Alimentación positiva	Voltaje de referencia de alimentación 3.3 [V]
26	VREFP	Supresión de ruido	Conecte un capacitor de 100 nF entre el pin VREFP y BVSS
27	VMR	Supresión de ruido	Conecte un capacitor de 100 nF entre el pin VMR y BVSS
28	VREFN	Supresión de ruido	Conecte un capacitor de 100 nF entre el pin VREFN y BVSS
29	BVSS	Alimentación a tierra	Voltaje de referencia a tierra 0 Volts
30	CFGFLGb	Salida digital	Bandera de configuración
31	CS2b	Entrada digital	Chip Selected 1
32	CS1b	Entrada digital	Chip Selected. 2
33	SCLK (reloj en serie)	Entrada digital	Entrada de reloj digital
34	ACLK (reloj analógico)	Entrada digital	Entrada de reloj analógico
35	MODE	Entrada digital	Nivel alto= operación estática Nivel bajo= operación dinámica
36	DVDD	Alimentación positiva	Alimentación digital de 3.3 Volts
37	DVSS	Alimentación a tierra	Tierra digital 0.0 Volts
38	SI	Entrada digital	Entrada serial
39	LCCb/ DOUT1	Entrada digital	Configuración local completa (se activa cuando está en nivel bajo)
40	ERRb	Salida digital	Indicación de error.
41	ACTIVATE	Salida digital	Indica la activación del dispositivo
42	MEMCLK/ DOUT2	Salida digital	MEMCLK sirve como salida de reloj de datos en serie.
43	SO	Salida digital	Salida serial
44	RESETb	Entrada digital	Entrada de reinicio

Algunos pines se explican más detalles a continuación [2]:

a) MODE

Si el pin MODE está a un nivel bajo, el FPAA se establece como un dispositivo esclavo de datos en serie. Si el pin MODE está a un nivel alto, el FPAA se establece como un dispositivo maestro. MODE debe conectarse al pin VDD para estar en nivel alto o a VSS para estar en nivel bajo. Este es un pin en configuración estática. No se puede cambiar su estado después del encendido.

b) SCLK (Serial clock)

Si el pin MODE está en nivel bajo, SCLK sirve como entrada de reloj de datos en serie. El pin no debe exceder los 40 MHz.

Si el pin MODE está en estado alto, SCLK se ignora y el reloj se controla por ACLK.

c) MEMCLK (Memory clock)

Si el pin MODE está en estado alto, el FPAA se establece como un dispositivo maestro. Este pin sirve como una salida de reloj de datos en serie. Una vez completada la configuración de este pin, puede usarse como una salida digital enrutada fuera del FPAA.

d) ACLK (Analog clock)

Este pin es una entrada para el reloj analógico. Todos los relojes de los capacitores conmutados internos se derivan de la entrada del pin ACLK. La frecuencia no debe exceder los 40 MHz.

Si el pin MODE está a un nivel alto, el reloj SCLK se ignora.

e) SI (Serial input)

El pin SI sirve como entrada para datos de configuración.

Para garantizar que siempre se presente una señal lógica válida al dispositivo, cuando se utiliza una PROM, se recomienda un pull-up en el nodo SI.

f) SO (Serial output)

Cuando el pin MODE está en nivel alto, el pin SO emite una lectura de la memoria PROM conectada al FPAA.

g) LCCb (Local configuration complete)

Este pin está en nivel alto durante el reinicio y permanece así hasta que se completa la configuración del dispositivo, luego baja.

En sistemas donde se conectan múltiples FPAAs, el pin LCCb se conecta a la entrada del pin CS1b del dispositivo maestro al dispositivo esclavo. Una vez terminada la configuración, el pin puede usarse como una salida digital enrutada fuera del FPAA. CS1b se activa en nivel bajo de voltaje.

h) CS1b (Chip selected 1)

Es un pin de selección de dispositivo. En sistemas donde se conectan múltiples FPAAs, este pin se conecta a el pin LCCB del dispositivo maestro.

i) CS2b (Chip selected 2)

El pin CS2b sirve como una entrada de selección de chip. El pin se activa en estado bajo de voltaje.

j) CFGFLGb (Configuration flag)

Cuando se conectan múltiples dispositivos FPAA es necesario vincular todos los pines CFGFLGb de los dispositivos a un solo nodo en común. Cuando el dispositivo principal detecta que el pin CFGFLGb de otro dispositivo está en nivel bajo, el FPAA principal ignora los datos en la comunicación SI. Esto evita que los datos enviados a otro dispositivo sean interceptados por otro incorrectamente.

El pin CFGFLGb tiene un pull-up interno programable. Esta es una resistencia que establece un nivel alto de voltaje mientras el dispositivo está en reposo. Esto evita que si el pin no está recibiendo ninguna señal haga lecturas erróneas.

k) ERRb (Error)

Este pin se activa en nivel bajo cuando un error de configuración es detectado.

En sistemas con múltiples FPAAs, todos los pines ERRb deben estar conectados en común. Cuando el dispositivo local detecta que ERRb está en nivel bajo (por otro dispositivo), el dispositivo local se reinicia. Este pin se activa en nivel bajo.

l) ACTIVATE

Este pin, durante la configuración, está activo en nivel bajo. El circuito analógico no se activa hasta que el pin se mueve a un estado alto (al terminar la configuración). En los sistemas de múltiples FPAAs, los pines ACTIVATE están todos conectados en común. Cuando el dispositivo local completa su configuración, deja de estar en nivel bajo el pin. Una vez que todos los dispositivos hayan completado su configuración, ACTIVATE finalmente se pondrá en estado alto permitiendo que todos los dispositivos activen el procesamiento de señales analógicas al mismo tiempo.

m) RESETb

Es una entrada que se activa en nivel bajo cuando se detecta un error en la tarjeta. En estado normal, este pin está en un estado alto de voltaje. En sistemas con múltiples FPAAs conectados, el pin debe estar conectado entre los dispositivos, lo que garantiza que, si algún dispositivo detecta un error, todos los dispositivos se restablecerán automáticamente.

3.2.2.4.1. Puertos de entrada/salida

El dispositivo cuenta con siete celdas de entrada/salida (*IO*): dos tipo 1, dos tipo 1a, dos tipo 2 y una tipo 2a. Las celdas de tipo 1 y tipo 1a contienen circuitos tanto activos como pasivos que permiten la entrada y salida directa de las señales, así como la creación de filtros activos, entre otras funciones que se describirán más adelante.

Las celdas de tipo 2 y tipo 2a son más simples y pueden usarse para la entrada y salida directa de señales.

Las celdas tipo 1a y tipo 2a tienen acceso a un amplificador chopper que permite la amplificación precisa de señales de entrada a un nivel muy bajo de voltaje [2].

Las configuraciones disponibles para las celdas tipo 1 y 1a son las siguientes [2]:

Tabla 4. Configuraciones para las celdas tipo 1a.

Configuraciones para las celdas tipo 1 y 1a	Opciones para cada configuración
Bypass I/O	<ul style="list-style-type: none"> ▪ Entrada diferencial ▪ Salida diferencial
Digital I/O	<ul style="list-style-type: none"> ▪ Entrada diferencial ▪ Salida diferencial
Analog input	<ul style="list-style-type: none"> ▪ Amplificador ▪ Amplificador chopper diferencial (tipo 1a solamente) ▪ Sample and Hold
Analog output	<ul style="list-style-type: none"> ▪ Amplificador diferencial ▪ Sample and Hold diferencial
VMR output	<ul style="list-style-type: none"> ▪ Referencia de señal interna (1,5 V)

a) Bypass

Esta configuración proporciona acceso directo a los puertos de entrada y salida de los CABs. El usuario deberá asegurarse que los niveles de la señal colocada sean apropiados para los CAMs, deberán mantenerse entre 0 y 3 V y centrados alrededor de VMR (1,5 V).

b) Digital

Las señales pueden enrutarse fuera del FPAA a través de búferes lógicos diferenciales.

c) Analog input

Una de las entradas analógicas es la opción de *Amplifier*. La cual, sus salidas se conectan a pines externos que permiten la construcción de filtros anti-aliasing y el control de ganancia de componentes externos.

También, se presenta la configuración de *Sample and Hold*, que proporciona un circuito de muestreo que se puede sincronizar con la misma velocidad de reloj a la que opera el CAM a utilizar. La opción de *Sample and Hold*, a su vez, se puede configurar como las siguientes opciones de entrada: diferencial, diferencial invertida, positivo de un solo extremo o negativo de un solo extremo.

En las celdas *IO* de tipo 1a, está disponible una configuración de *Low Offset Chopper Amplifier*. El amplificador Chopper está especialmente diseñado para proporcionar ganancias altas para señales externas débiles que deben ser procesadas en los CAM. Este tiene una ganancia programable que va desde 0 hasta 40 dB en pasos de 10 dB.

d) Analog output

De manera similar a la entrada analógica, las configuraciones de salida analógica incluyen *Amplifier* y *Sample and Hold*. Las señales analógicas de salida son siempre diferenciales.

e) VMR output

La configuración de Salida VMR coloca la referencia de señal interna del dispositivo (1.5 V) en dos pines del sitio *IO*.

Las configuraciones disponibles para el tipo 2 y 2a se muestran en la siguiente tabla:

Tabla 5. Configuraciones para las celdas tipo 2 y 2a [2] [4]

Configuraciones para las celdas tipo 1 y 1a	Opciones para cada configuración
Bypass I/O	<ul style="list-style-type: none"> ▪ Entrada diferencial ▪ Salida diferencial
Digital input	<ul style="list-style-type: none"> ▪ Entrada de un solo extremo (dos entradas por celda)
Digital output	<ul style="list-style-type: none"> ▪ Salida de un solo extremo (dos salidas por celda)
Analog input	<ul style="list-style-type: none"> ▪ Amplificador Chopper Low Offset (celda tipo 2a únicamente)
VMR output	<ul style="list-style-type: none"> ▪ Referencia de señal interna (1,5 V) presentada en ambos pines.

A continuación, se explica detalladamente cada una de las configuraciones de las celdas tipo 2 y 2a

a) Digital input

Dos señales lógicas independientes y de un solo extremo se enrutan al FPAA a través de buffers digitales.

b) Digital output

Se pueden generar dos salidas digitales independientes de un solo extremo. Es posible, a su vez, configurar la salida digital como:

- Clock: En este modo se generan señales con la frecuencia del reloj interno y se enrutará a la salida del FPAA
- Comparator: En este modo, un circuito comparador se enrutará hacia fuera del FPAA
- RAM transfer pulse: En este modo, se enrutará un pulso corto cuando el contenido de *Shadow* RAM se transfiera a *Configuration* RAM.

c) Analog Input

Al igual que la celda *IO* tipo 1a, la celda *IO* tipo 2a también ofrece un amplificador chopper. Este tiene una ganancia programable que va desde 0 hasta 60 dB en pasos de 10 dB.

3.2.2.4.2. CAB

El acondicionamiento y procesamiento de las señales analógicas en mayor parte se lleva a cabo en los bloques analógicos configurables (CAB). Esto se logra gracias a la arquitectura compuesta por circuitos de capacitores conmutados. Los CABs, además están compuestos por dos amplificadores operacionales, un comparador, un sistema de reloj y un sistema de enrutamiento de las señales [2].

3.2.2.4.3. LUT

Look Up Table (tabla de búsqueda) es arquitectónicamente una matriz que determina cual es la señal de salida para una señal de entrada y funciona como una memoria SRAM. Es decir, las entradas se direccionan a la matriz, y las salidas se almacenan en una dirección dada [2].

3.2.2.4.4. Memoria SRAM

La SRAM es un tipo de memoria que es capaz de mantener los datos guardados mientras esté provista de energía, Sin embargo, al ser memorias de tipo volátil, pierden la información si se les interrumpe la alimentación.

La tarjeta FPAA está compuesta por tres secciones de memoria SRAM [2]:

- Shadow SRAM: Esta es la memoria en la que se escribe durante la configuración o reconfiguración. Es decir, sirve como área de retención temporal para los datos antes de su transferencia a la memoria *Configuration SRAM*.
- Configuration SRAM: Esta sección controla el funcionamiento de los circuitos de procesamiento de señales analógicas. La transferencia de *Shadow SRAM* a *Configuration SRAM* ocurre en un solo ciclo de reloj.
- LUT: Es La tercera sección de memoria SRAM.

3.2.2.4.5. Reloj

El procesamiento de la señal de reloj dentro del FPAA se origina del reloj maestro, presentada en el pin ACLK. La señal ACLK, a su vez, se divide en dos sistemas de reloj (SYS1 y SYS2) y se puede usar un factor de división entre 1 y 510 para elegir una frecuencia deseada. Estos dos relojes se subdividen en seis dominios adicionales: de CLOCK0 a CLOCK5. Cada uno de estos seis relojes pueden utilizar como base el sistema de reloj SYS1 o SYS2. Estos seis relojes también pueden dividirse entre un factor de 1 hasta 510. Los relojes CLOCK5 Y CLOCK6 tienen la opción de modificar su ángulo de fase o retardo de fase, que va desde 0° a 360°.

Para modificar estos parámetros se puede consultar en la barra de menú la opción de *Settings* y dirigirse a *ActiveChipSettings*. Se abrirá una ventana de configuración donde puede modificarse el sistema de reloj utilizado (SYS1 o SYS2), la frecuencia de los relojes y el retardo de fase para los relojes cinco y seis (figura 55).

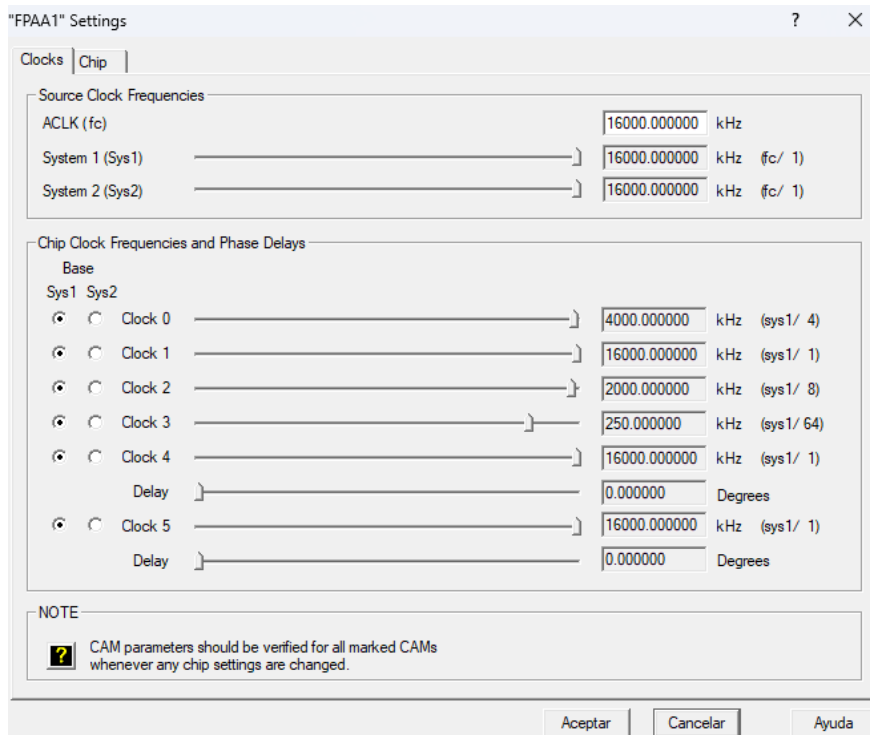


Figura 55. Ventana de configuración del reloj maestro ACLK.

Si utiliza dos dominios de reloj, asegúrese de que todas las señales analógicas permanezcan completamente dentro de sus propios dominios para no causar daños. La existencia de estos dos relojes hace posible crear dos circuitos independientes en un único dispositivo.

La frecuencia del reloj es un parámetro para el funcionamiento de los circuitos de capacitores conmutados. Si esta frecuencia se modifica durante el diseño de circuitos, se debe asegurar que los parámetros de la frecuencia de los CAM utilizados funcionen correctamente y que se encuentre en los mismos términos de frecuencia con los otros CAM conectados.

Al hacer doble clic sobre un CAM, se abrirá una ventana de configuración en la que se puede modificar su frecuencia (figura 56).

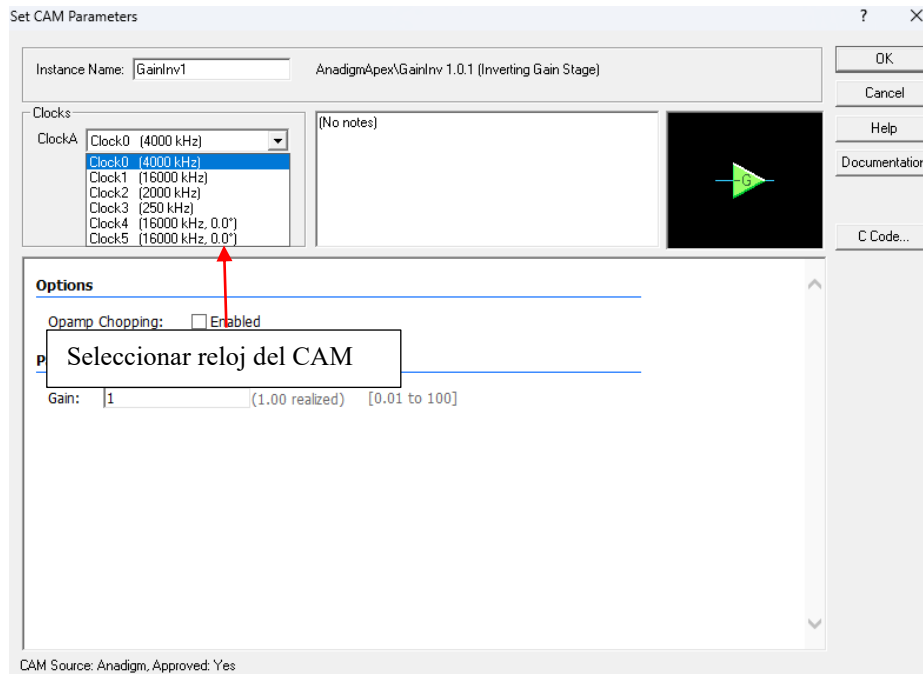


Figura 56. Ventana de configuración del CAM. Se puede modificar la frecuencia del CAM a uno de los seis relojes.

Capítulo IV

Prácticas de laboratorio

En este capítulo se abordan seis prácticas de laboratorio. Cada una de ellas se presenta con una portada donde viene el nombre de la práctica, posteriormente, se da un breve contexto teórico, se plantean los objetivos de la práctica, los materiales a utilizar y las actividades a realizar. Para el desarrollo e implementación de las prácticas, se utiliza el software AnadigmDesigner2 y la herramienta hardware, Anadigm SingleApex AN231E04.

En el apartado de anexos, se agrega un enlace en el cual se podrá observar un documento con el solucionario de las seis prácticas.



4.1. Práctica de Laboratorio 1

Introducción al diseño analógico programable

I. OBJETIVOS

- a. Conocer qué son los dispositivos analógicos programables.
- b. Conocer la estructura, clasificación y tipos de dispositivos analógicos programables existentes en el mercado.
- c. Aprender a utilizar la plataforma de software de Anadigm para el diseño y simulación de sistemas utilizando dispositivos analógicos programables.
- d. Aprender a utilizar la plataforma de hardware de Anadigm para implementaciones basadas en dispositivos analógicos programables.

II. EQUIPOS, COMPONENTES Y MATERIALES

- Computadora personal con sistema operativo Windows 8.0 o superior.
- Tarjeta electrónica de desarrollo Anadigm SingleApex v2.0 para la implementación de sistemas utilizando dispositivos analógicos programables
- Herramienta computacional AnadigmDesigner2 para el diseño y simulación de sistemas basados en dispositivos analógicos programables.

III. DISPOSITIVOS ANALÓGICOS PROGRAMABLES

Los dispositivos analógicos programables, conocidos como FPAA (*Field Programmable Analog Arrays*), son circuitos integrados que están conformados por bloques analógicos que se comunican por medio de interconexiones programables. Estos componentes pueden ser configurados para implementar diversos diseños de circuitos analógicos; siendo el diseño, simulación e implementación de sistemas para el acondicionamiento de señales analógicas su uso más frecuente.

Existen otro tipo de dispositivos llamados FPGA (*Field Programmable Gate Arrays*); estos son el equivalente a un dispositivo FPAA con la diferencia de contener bloques e interconexiones que permiten la configuración de arreglos lógicos y procesamientos digitales. Ambos dispositivos comparten la característica principal de poder ser reprogramados para un trabajo específico o cambiar algunos de sus requisitos después de haberse fabricado.

Estructura, clasificación y tipos

La estructura básica de un FPAA se puede observar en la figura 1.

Su arquitectura básica está compuesta por un conjunto de CABs (*Configurable Analog Blocks*), los cuales consisten en bloques que contienen arreglos de componentes analógicos que son configurables mediante software. Están compuestos, también, por bloques de entrada y de salida para la recepción/transmisión de información, una red de interconexiones que comunican al conjunto de CABs y elementos de memoria de configuración que almacenan la información.

Los FPAA pueden clasificarse según su modo de operación, ya sea de tiempo continuo o de tiempo discreto. Los de tiempo continuo se diseñan utilizando tecnología de transconductores. Este tipo de circuitos permite trabajar con un ancho de banda mayor que los dispositivos discretos. Los FPAA de tiempo discreto muestrean la señal por medio de un convertidor analógico a digital; es decir, la señal de entrada se muestrea abriendo y cerrando un interruptor que conecta la entrada a un capacitor.

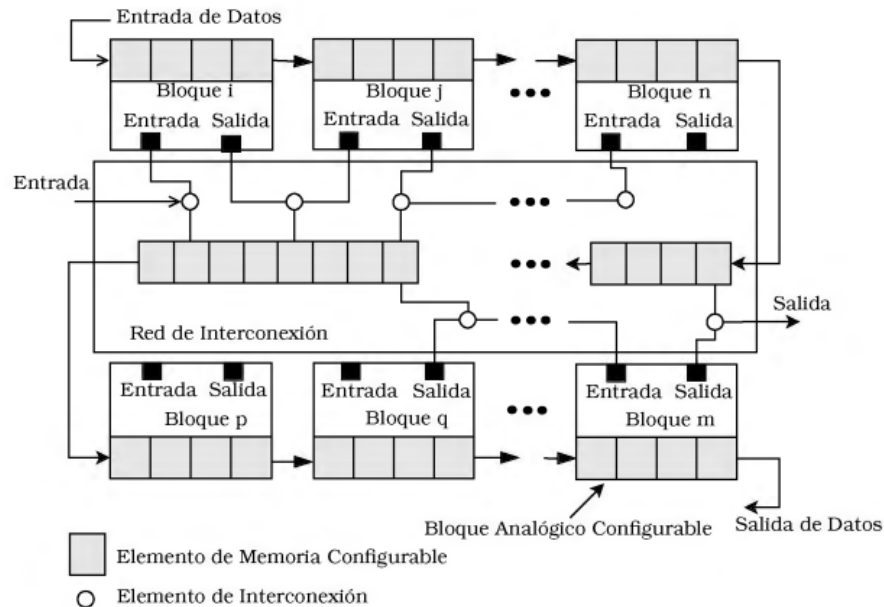


Figura 1. Arquitectura principal de un FPAA.

También se pueden encontrar tipos de FPAA que, para su diseño, se debe determinar si se usarán señales de voltaje o de corriente. Los dispositivos que trabajan con voltaje pueden operar con señales de alta frecuencia. Utilizar un FPAA de corriente, por otro lado, hace más sencillas las operaciones dentro del circuito, además, requieren una alimentación baja de voltaje por lo que reducen el ruido del sistema. En aplicaciones de señales discretas suelen utilizarse más el modo voltaje y en las señales continuas se utiliza frecuentemente el modo corriente.

Existen otros tipos de FPAA que se clasifican de acuerdo con su arquitectura. Esta clasificación está basada en la granularidad, que se refiere al grado de complejidad de la tecnología en los arreglos analógicos integrados en los CABs.

Plataformas de desarrollo de Anadigm

Anadigm es un fabricante y distribuidor de tecnología relacionada con las FPAAs y cuenta con 3 generaciones de estos dispositivos, estando la primera de ellas fuera de comercialización actualmente. Todas las generaciones se basan en la tecnología de capacitancias conmutadas. Esta tecnología hace posible el reemplazo de resistores otorgando una mayor estabilidad al circuito y un mayor intervalo de valores, por lo que realiza la sustitución de grandes arreglos de resistencias. Las familias de FPAA más actuales son dinámicamente configurables, es decir, tienen la capacidad de reconfigurarse en tiempo real, lo cual permite que los cambios realizados por el diseñador se guarden automáticamente sin reiniciar el sistema.

Anadigm también cuenta con la plataforma software AnadigmDesigner2. Esta herramienta computacional permite diseñar y simular sistemas analógicos para, posteriormente, ser implementados en una FPAA. El software también permite evaluar el circuito en el dominio del tiempo y su comportamiento.

Herramienta computacional de AnadigmDesigner2

La interfaz gráfica de AnadigmDesigner2 proporciona al usuario un entorno de trabajo en una ventana completa de fácil acceso. En la figura 2 se puede observar de manera general las partes esenciales del espacio de trabajo. Al inicio de cada proyecto se presenta una ventana en la que se puede elegir el tipo de FPAA que será utilizado, o bien, puede dejarse el FPAA predeterminado.

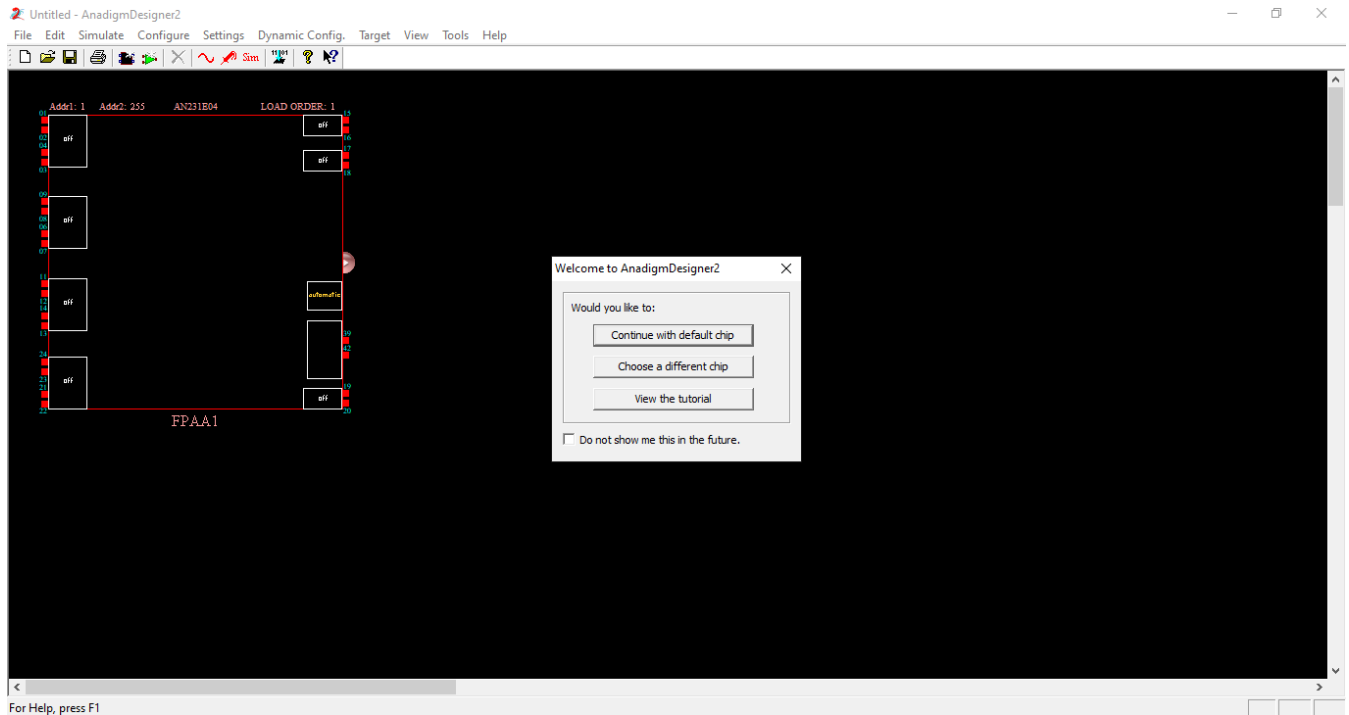


Figura 2. Ventana inicial de trabajo.

Barra de menú

La barra de menú (figura 3) contiene una lista de opciones que se describen a continuación:

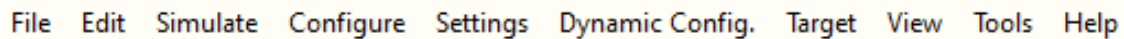


Figura 3. Barra de menú.

- *File*: Permite el manejo de archivos como crear, abrir, guardar e imprimir (figura 4). También se presenta la opción *Check Sheet* y *Register*. *Check Sheet* se utiliza para comprobar si el circuito tiene algún problema de diseño y *Register* para observar el proceso de licencia y claves para la instalación del programa.

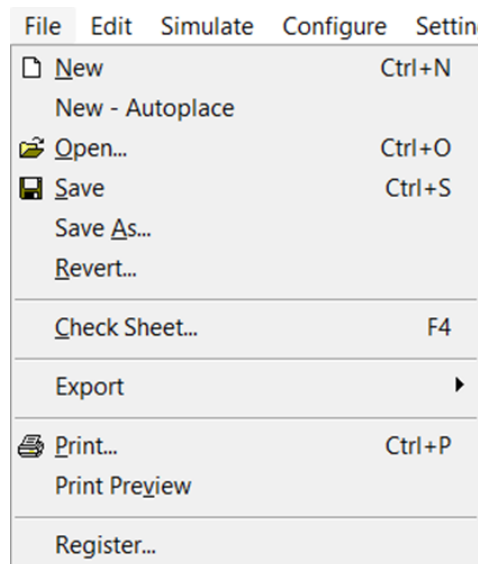


Figura 4. Submenús del menú *File*.

- *Edit*: Permite editar elementos (CAMs, *Configurable Analog Modules*), en el espacio de trabajo, así como añadir nuevos elementos, añadir un nuevo chip, borrar, copiar o cortar elementos (figura 5).

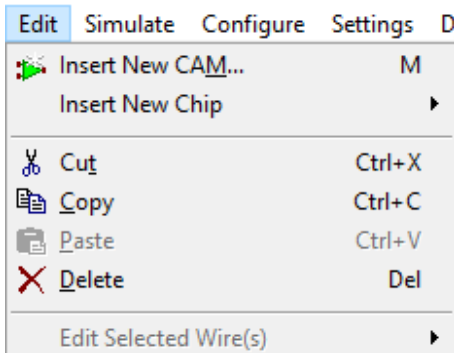


Figura 5. Submenús del menú *Edit*.

- ✓ El submenú *Insert New CAM* abre una ventana (figura 6) que muestra las librerías de CAMs dónde se pueden elegir los componentes para el diseño deseado y colocarlos dentro del chip en el área de trabajo.

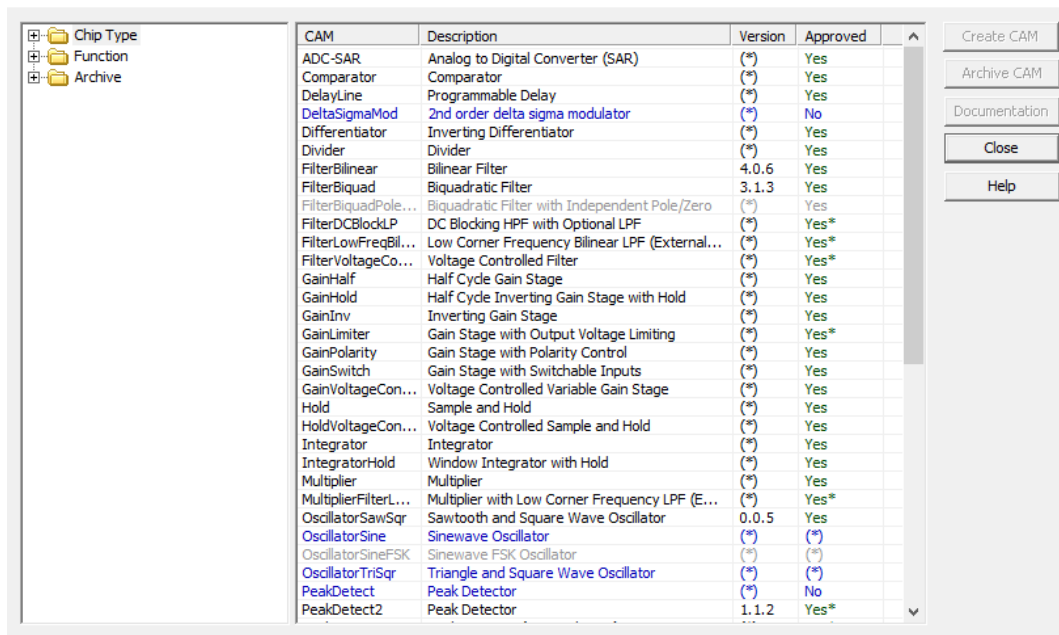


Figura 6. Ventana de librerías asociadas a los CAMs.

- ✓ El submenú *Insert New Chip* añade un chip FPAA dentro de la ventana de diseño.
- *Simulate*: Permite la simulación del diseño creado (figura 7).

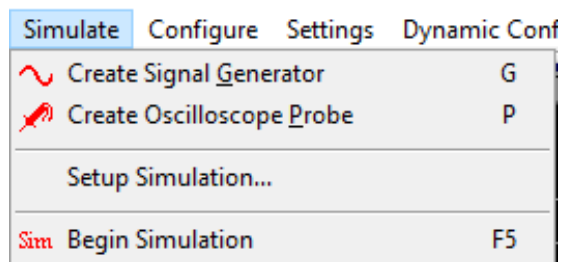


Figura 7. Submenús del menú *Simulate*.

- ✓ El submenú *Create Signal Generator* permite añadir un generador de señales al sistema diseñado, desplazándolo hasta un puerto de entrada del FPAA. Haciendo doble clic sobre el ícono se podrá configurar los parámetros de la señal (figura 8). Se puede generar señales seno, cuadrada, de tipo sierra, triangular o pulso. También existe la opción de agregar una señal externa mediante un archivo de texto (solo acepta archivos con extensión *.txt*).

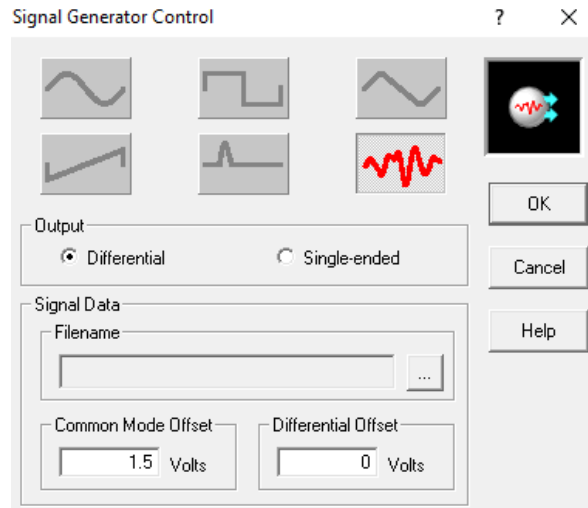


Figura 8. Ventana de control para el generador de señales.

- ✓ El submenú *Create Oscilloscope Probe* permite colocar puntas de prueba de osciloscopio para la evaluación del comportamiento del sistema propuesto. Las puntas de prueba se ubican en los puntos de conexión de los componentes o en los terminales de los puertos (figura 9).

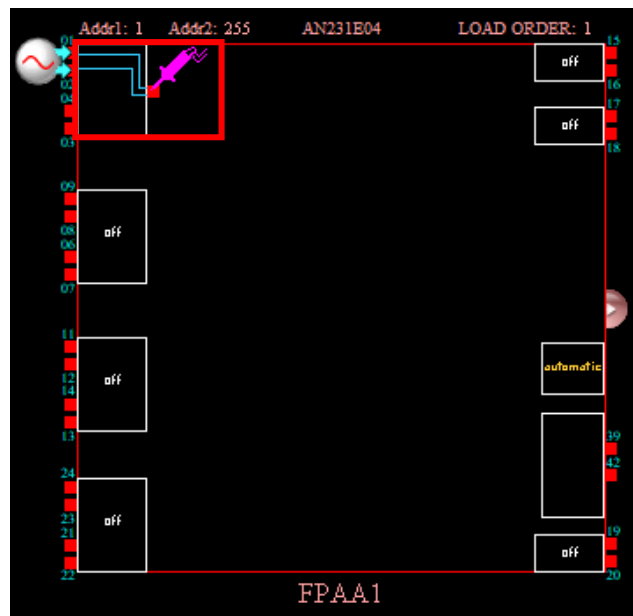


Figura 9. Colocación de una punta de prueba.

- ✓ El submenú *Setup Simulation* abre un panel de configuración para el osciloscopio donde se podrán modificar parámetros como del tiempo de simulación, entre otros.

- ✓ El submenú *Begin Simulation* inicia la simulación del diseño propuesto. Al término del tiempo de la simulación se abre una ventana con el osciloscopio (figura 10), que muestra las señales resultantes de donde se hayan colocado las puntas de prueba. En la ventana del osciloscopio se podrá modificar el tiempo por división, el voltaje por división y la posición vertical de cada señal para una mejor visualización.

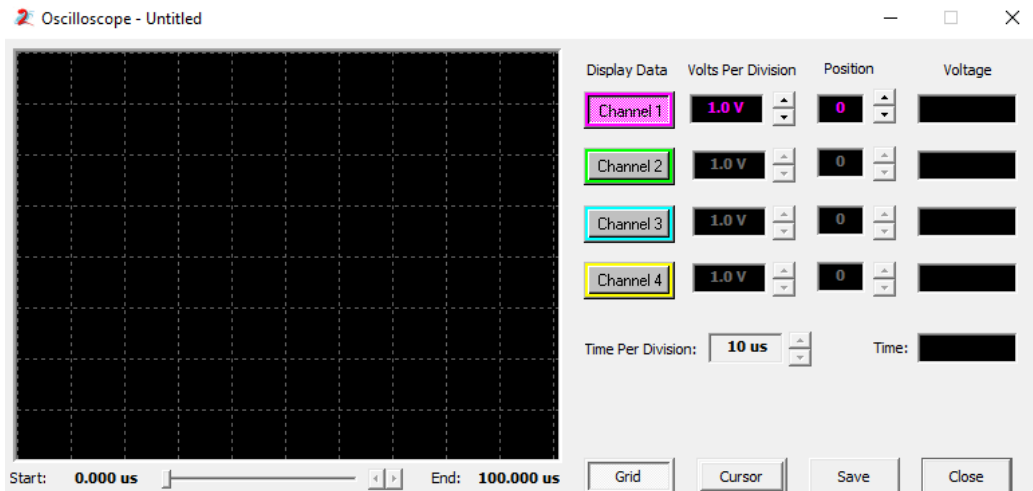


Figura 10. Ventana del simulador.

- *Configure*: Descarga el diseño simulado y terminado a la FPAA (figura 11).

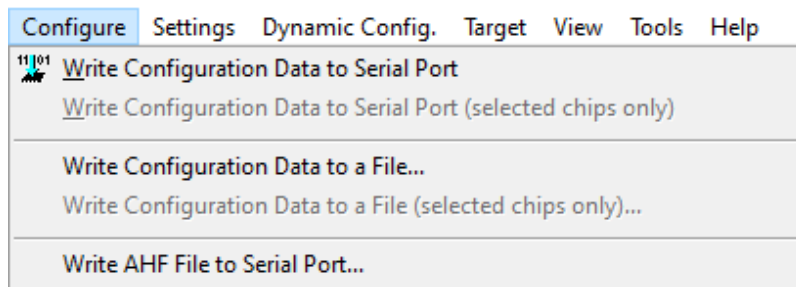


Figura 11. Submenús del menú *Configure*.

- *Settings*: Permite ajustar los relojes internos del FPAA y en el entorno de trabajo.
- *Dynamic Config.*: Permite la generación de código en C o C++ del funcionamiento del sistema final creado.
- *Target*: Proporciona información de la tarjeta de desarrollo del FPAA conectado al puerto serial de la computadora.
- *View*: Ofrece opciones de configuración de la visualización del entorno de trabajo (figura 12).

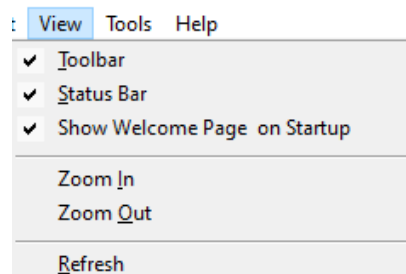


Figura 12. Submenús del menú *View*.

- *Tools*: Contiene herramientas para el diseño de filtros analógicos (*AnadigmFilter*) y para el diseño de circuitos de control de lazo cerrado PIDs (*AnadigmPID*).
- *Help*: Brinda opciones de ayuda para el usuario.

Barra de herramientas

La barra de herramientas se encuentra debajo de la barra de menú y contiene íconos que facilitan el uso de algunas herramientas para el diseño, como: guardar archivo, poner prueba de osciloscopio, simulación del sistema, entre otras (Figura 13). Para observar que hace cada uno, deje el cursor sobre el ícono y aparecerá un pequeño recuadro con su respectivo significado.



Figura 13. Barra de herramientas.

Diseño basado en CAMs.

Los CAMs son elementos analógicos con los cuales se puede implementar una gama de funciones analógicas, tales como: ganancias, derivadores, comparadores, diseño de filtros, osciladores etc. A continuación, se presenta un ejemplo de CAM y cómo podemos configurarlo.

CAM SumInv: Este CAM funciona como un amplificador sumador inversor. Contiene dos pines de entradas para señales de tensión y un pin de salida para la señal que resulta (Figura 14).

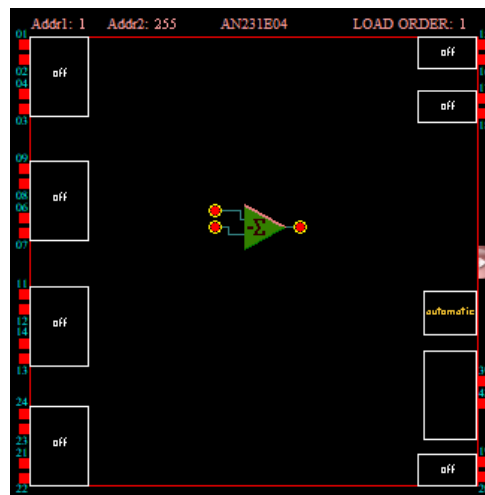


Figura 14. Chip con un CAM *SumInv*.

Cuando se coloca un CAM en el área de trabajo se puede hacer doble clic sobre el componente y se abrirá la ventana de *Set CAM Parameters* (Figura 15), en donde se podrán modificar algunos aspectos del CAM. Para el caso del elemento sumador inversor, se puede configurar la ganancia de las señales de entrada, la frecuencia del reloj del componente, entre otros parámetros. Para eliminar un CAM, copiarlo o ver su documentación, se hace doble clic izquierdo sobre el componente.

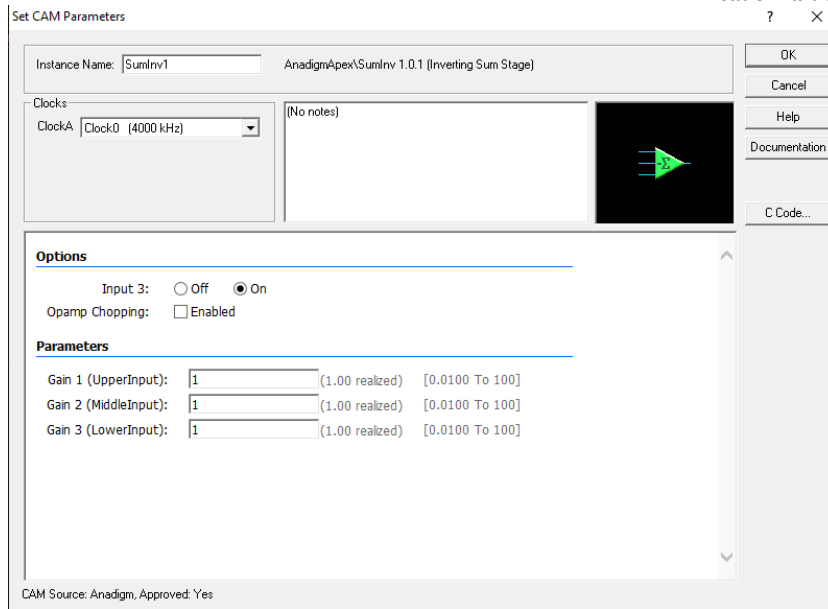


Figura 15. Ventana de modificaciones del CAM seleccionado (CAM *SumInv*).

Si nos situamos en el chip (Figura 16) encontraremos recuadros a los extremos etiquetados por el texto *Off*. Estos son puertos que pueden ser configurados como una entrada o una salida. Al hacer doble clic en alguno de ellos se abrirá la ventana *Set CAM Parameters* que se muestra en la Figura 17. En esta ventana se podrá configurar este elemento como un puerto de entrada, un puerto de salida o como un componente externo. Cuando se crea un elemento de *Signal Generator*, este va colocado en un CAM de entrada conectado a los pines del puerto. La salida final del circuito creado va conectado a un puerto configurado como salida.

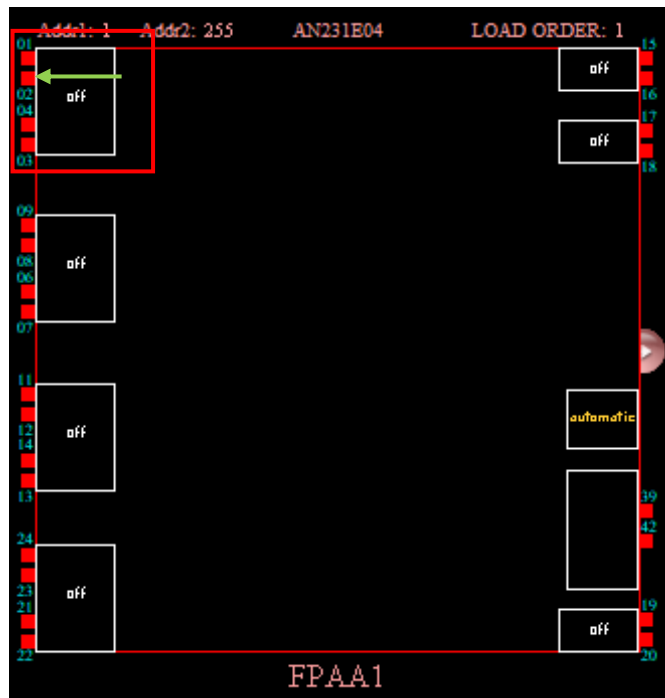


Figura 16. Puerto desactivado dentro del chip. Se señala un puerto en el recuadro rojo. Las conexiones de los puertos están señalados por la flecha verde.

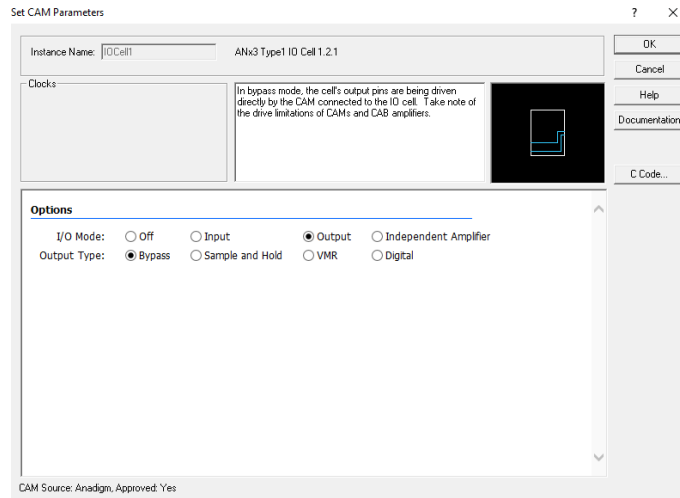


Figura 17. Ventana de configuración de los puertos del chip.

Una explicación más detallada de los puertos y sus distintas configuraciones se desglosa en el apartado de la tarjeta de desarrollo.

Simulación

A modo de ejemplo, se construirá un simple diseño de un circuito con un integrador. En este caso se hará un generador de una señal cosenoidal a partir de una señal sinusoidal con la misma amplitud y frecuencia.

Estando situados en la ventana de trabajo, se deberá seleccionar el CAM *Integrator*. Para ello accedemos a la herramienta *Get New CAM* situada en la barra de herramientas. Una vez abierta la ventana seleccionamos el CAM *Integrator* (Figura 18) dando doble clic sobre el nombre del CAM seleccionado.

CAM	Description	Vers...	Approv...
Hold	Sample and Hold	(*)	Yes
HoldVoltageC...	Voltage Controlled Sample and Hold	(*)	Yes
Integrator	Integrator	(*)	Yes
IntegratorHold	Window Integrator with Hold	(*)	Yes
Multiplier	Multiplier	(*)	Yes
MultiplierFilte...	Multiplier with Low Corner Frequency...	(*)	Yes*
OscillatorSa...	Sawtooth and Square Wave Oscillator	0.0.5	Yes

Figura 18. Ventana de selección de *CAM Integrator*.

Situamos el CAM en el área de trabajo, como se muestra en la Figura 19.

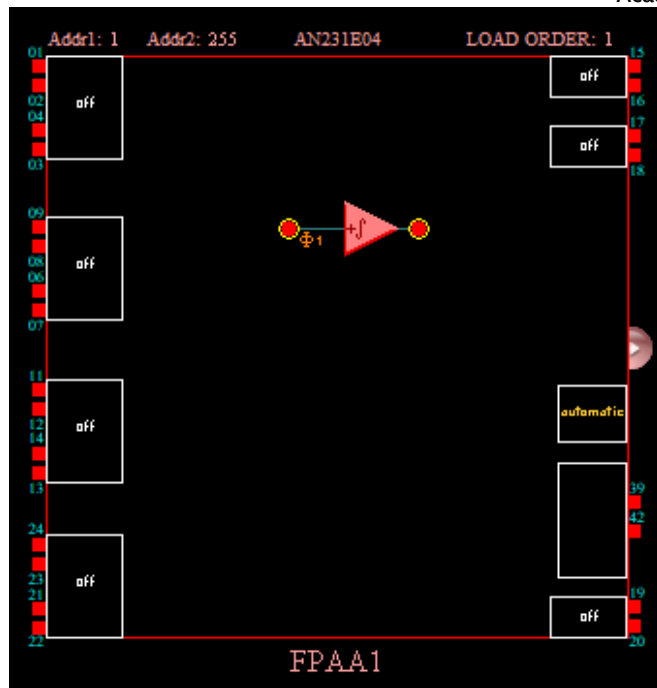


Figura 19. Colocación de CAM en el área de trabajo.

Conectamos una fuente sinusoidal a la entrada del integrador. Para ello seleccionamos el ícono *Create Signal Generator* y colocamos el objeto en algún puerto. Procedemos a configurar el puerto como entrada y lo conectamos al pin de entrada del CAM (Figura 20).

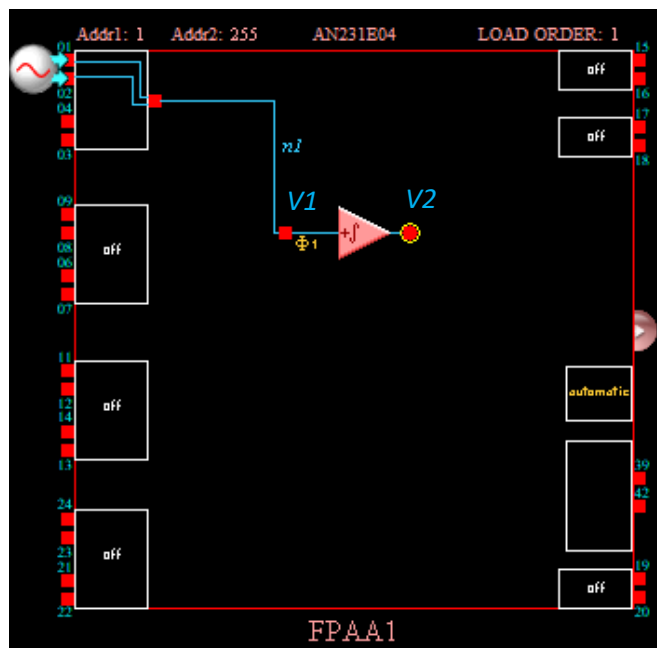


Figura 20. Conexión de la fuente sinusoidal con el CAM Integrator.

El CAM Integrator tiene como parámetro una constante de integración representada con la letra K . Esta constante está incorporada en las ecuaciones de diseño del CAM y se le puede asignar el valor para un adelanto de 90 grados a la señal de entrada sinusoidal. Para acceder a las ecuaciones de diseño, damos doble clic sobre el CAM y se abrirá la

ventana mostrada en la Figura 21; en la esquina superior derecha se encuentra el botón *Documentation* en donde se encuentran todas las especificaciones del componente.

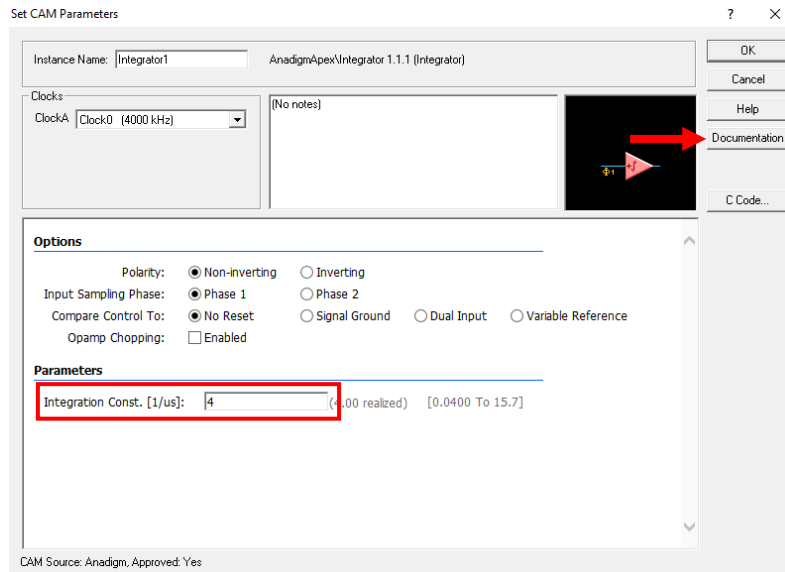


Figura 21. Ventana de configuración del CAM *Integrator*. En el recuadro rojo se muestra el parámetro de la constante de integración. La flecha roja señala el botón de documentación.

En la ventana de documentación (Figura 22) encontraremos la sección de “*Circuit Diagram and Design Equations*”, donde se encuentra la siguiente ecuación de diseño:

$$\frac{\Delta V_2}{\Delta t} = \pm K \cdot V_1 \dots (1)$$

Es decir:

$$\Delta V_2 = \pm K \cdot V_1 \cdot \Delta t \dots (2)$$

$$V_2 = \pm K \int_0^t V_1 dt \dots (3)$$

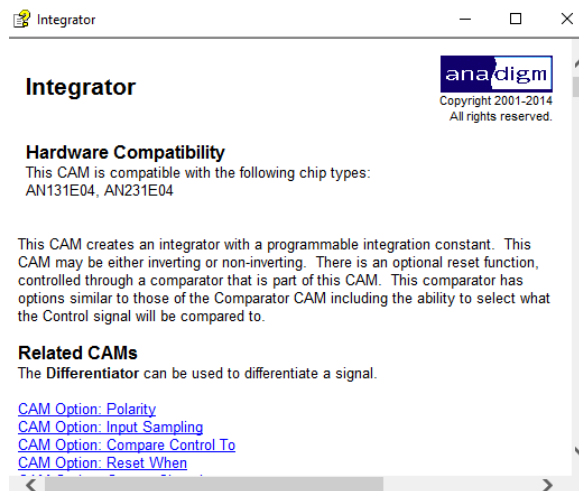


Figura 22. Ventana de documentación del CAM *Integrator*.

Donde, en la Ecuación (3), V_1 es el voltaje de entrada del CAM, V_2 el voltaje de salida y K la constante de integración en $[1/\mu\text{s}]$. Se trabajará con estas ecuaciones para encontrar el valor de la constante K que nos proporcione un adelanto de 90° a la salida del circuito. La señal de entrada se define como:

$$V_1 = A \sin(2\pi ft) \text{ [V]} \dots (4)$$

Donde A es la amplitud de la señal de entrada y f la frecuencia de la señal. Sustituyendo (4) en (3).

$$V_2 = \pm K \int_0^t A \sin(2\pi ft) dt \dots (5)$$

Integrando:

$$V_2 = \frac{\pm K}{2\pi f} [-A \cos(2\pi ft)]_0^t$$

$$V_2 = \frac{\pm K}{2\pi f} (-A \cos(2\pi ft) + 1) \text{ [V]} \dots (6)$$

El CAM *Integrator* debe configurarse con polaridad no inversora (Figura 20) para que a la salida de éste se tenga una señal cosenoidal negativa (que se corregirá más adelante con el CAM *SumInv*), por lo tanto:

$$V_2 = \frac{K}{2\pi f} (-A \cos(2\pi ft) + 1) \text{ [V]} = -\frac{K}{2\pi f} A \cos(2\pi ft) + \frac{K}{2\pi f} \text{ [V]} \dots (7)$$

La amplitud de la señal a la salida está definida por:

$$A_{sal} = \frac{K}{2\pi f} \dots (8)$$

Por lo tanto la constante K está dada por:

$$K = 2\pi f A_{sal} \text{ [1/\mu\text{s}]} \dots (9)$$

Sustituyendo los datos necesarios en la Ecuación (9), es posible encontrar la constante de integración para generar el desfase de 90° . Sin embargo, al generar una onda coseno a partir de una onda seno con este CAM, se debe de tener en cuenta el voltaje positivo de CD no deseado de magnitud igual a la amplitud de salida, que resulta de la integral definida que expresa su ecuación de diseño, lo cual se observa en la Ecuación (7). Con la finalidad de eliminar esta componente, debe de sumarse a V_2 un voltaje de CD de magnitud contraria (negativa). Para ello, se conecta a la salida V_2 un sumador inversor mediante el CAM *SumInv* (Figura 23).

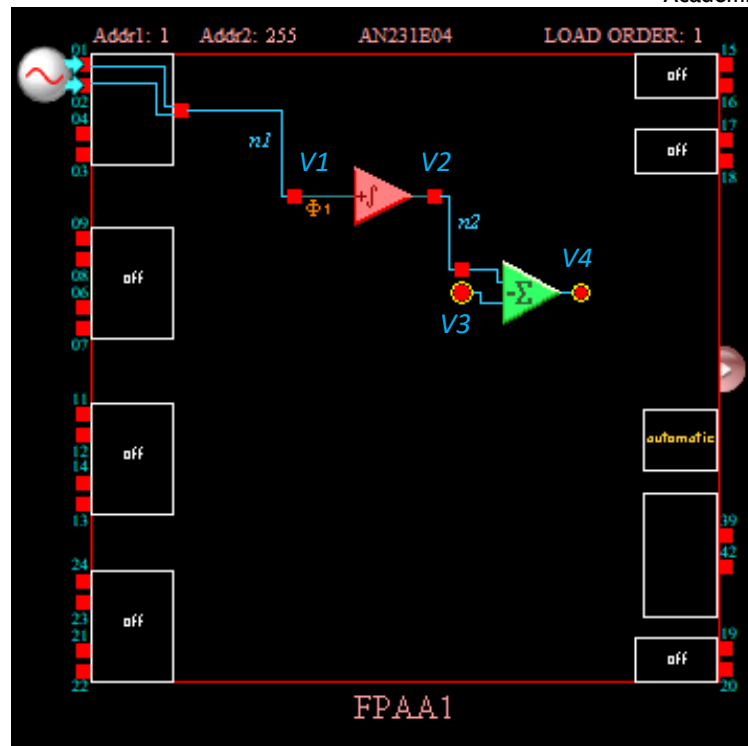


Figura 23. Diseño propuesto con el CAM *SumInv* a la salida del CAM *Integrator*.

Entonces, la señal a la salida del integrador, se sumará a un voltaje de entrada V_3 , el cual se proporcionará con un voltaje de CD mediante el CAM *Voltage* conectado a la otra entrada del CAM *SumInv* (Figura 24).

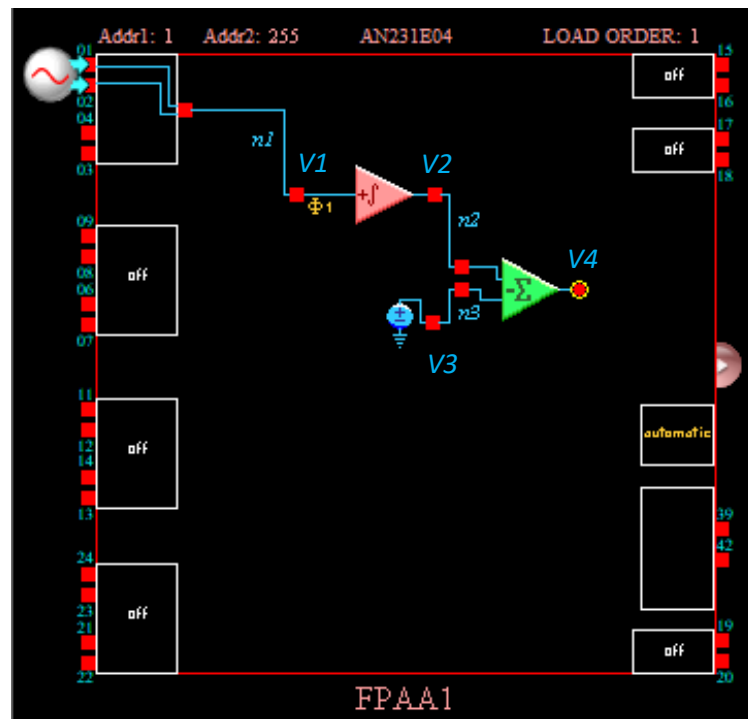


Figura 24. Diseño propuesto agregando el CAM *Voltage*.

La ecuación de salida del sumador inversor es:

$$V_4 = -G_2 \cdot V_2 - G_3 \cdot V_3 \dots (10)$$

Donde G_2 y G_3 son las ganancias de los voltajes V_2 y V_3 , respectivamente. Estas ganancias son parámetros que se pueden modificar en la ventana de configuración del CAM *SumInv* (Figura 25).

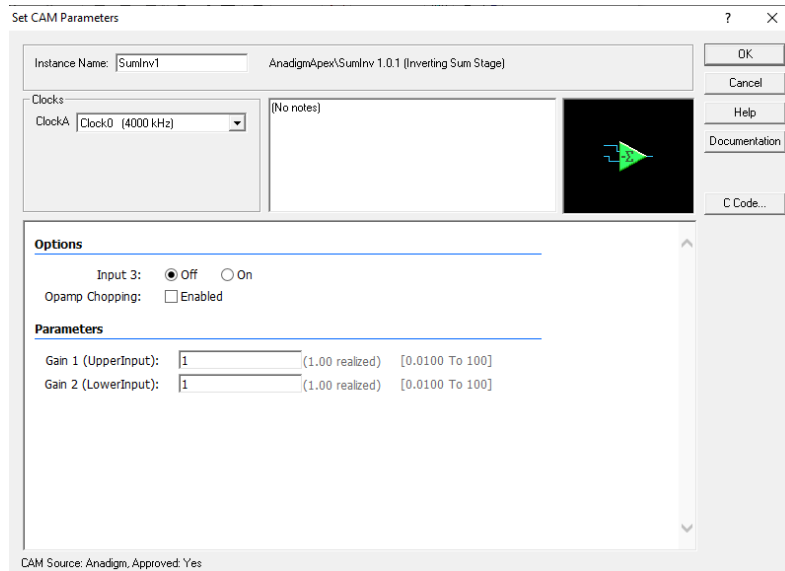


Figura 25. Ventana de configuración del CAM *SumInv*. *Gain 1* es la ganancia del voltaje V_2 y *Gain 2* es la ganancia de V_3 .

No obstante, el CAM *Voltage* solamente puede configurarse con ± 2 [V]; por lo que la ganancia G_3 debe elegirse adecuadamente para poder eliminar la componente de CD en V_2 . Además, se debe considerar que el sumador es inversor, por lo que se selecciona el voltaje de -2 [V] en la ventana de configuración del CAM (Figura 26). Por lo tanto:

$$V_3 = -2 \text{ [V]} \dots (11)$$

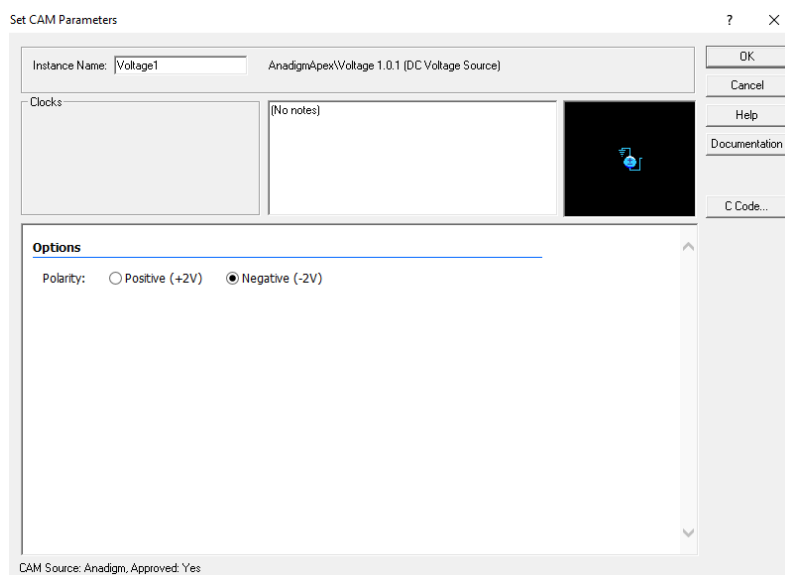


Figura 26. Ventana de configuración del CAM *Voltage*. Para este caso el voltaje se elige con polaridad negativa.

De este modo, el segundo sumando de la Ecuación (10) se iguala a la Ecuación (8):

$$\begin{aligned}
 -G_3 \cdot V_3 &= A_{sal} 1 \\
 -G_3 \cdot V_3 &= \frac{K}{2\pi f}
 \end{aligned}$$

$$G_3 = -\frac{K}{2\pi f V_3} \dots (12)$$

Sustituyendo la Ecuación (11) en la Ecuación (12):

$$G_3 = \frac{K}{4\pi f} \dots (13)$$

Para que la componente de CD pueda ser eliminada, la ganancia G_2 debe ser unitaria, por lo tanto:

$$G_2 = 1 \dots (14)$$

Entonces, sustituyendo los resultados anteriores de las Ecuaciones (11), (12), (13) y (14) en la Ecuación (10):

$$\begin{aligned}
 V_4 &= -1 \left(-\frac{K}{2\pi f} \text{Acos}(2\pi f t) + \frac{K}{2\pi f} \right) - \left(\frac{K}{4\pi f} \right) (-2) = \frac{K}{2\pi f} \text{Acos}(2\pi f t) - \frac{K}{2\pi f} + \frac{K}{2\pi f} \\
 V_4 &= \frac{K}{2\pi f} \text{Acos}(2\pi f t) \dots (15)
 \end{aligned}$$

Posteriormente debe conectarse la salida del sumador inversor a un puerto configurado como salida. Por último, se debe realizar la simulación del diseño construido; para ello, colocaremos los pines de simulación en la señal de entrada (V_1) y en la señal de salida (V_4) tal cual se presenta en la Figura 27.

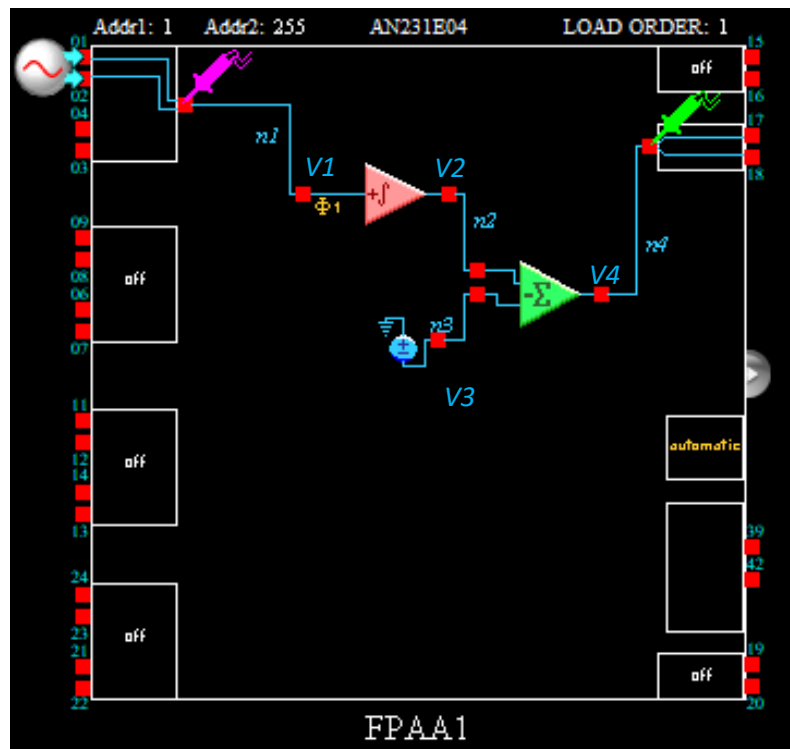


Figura 27. Colocación de los pines de simulación en la señal de entrada y en la señal de salida de todo el diseño.

Tarjeta electrónica de desarrollo Anadigm SingleApex v2.0

1. Información general

La tarjeta de desarrollo Anadigm SingleApex nos permite implementar y crear diseños de circuitos analógicos programables. A grandes rasgos la placa contiene un dispositivo analógico programable AN231E04 y un microcontrolador PIC32 de 32 bits. A continuación, se presentan algunas de las características principales de este dispositivo:

- Tamaño de la tarjeta – 4.3 x 3.6 pulgadas
- Requisito de suministro: +4 a +9V
- Alimentación regulada de la tarjeta: +3.3 [V]
- Alimentación generada de la tarjeta: -3.3 [V]
- Interfaz serial USB estándar para descargar archivos de circuitos de AnadigmDesigner2 a la tarjeta.
- PIC32 con reloj de 80 MHz, memoria de programa: 512 kB, memoria de datos 32kB, 16 x 10 bit ADCs
- Cabezal de 5 pines para la reprogramación del PIC32
- Opción de 16 MHz o 40 MHz para el reloj analógico
- Compatible con pantalla LCD de 16x2
- Área de protoboard
- Puntos de acceso a todos los pines relevantes del FPAA
- Filtros de entrada Rauch LP, fácilmente configurables con componentes pasivos
- Buffers de filtro de salida LP, fácilmente configurables con componentes pasivos
- Interruptores DIP para fácil conectividad entre el FPAA, filtros de entrada Rauch y buffers de salida
- Capacidad de aislamiento eléctrico de las secciones digitales y eléctricas
- Capacidad de almacenar configuraciones en FLASH
- Capacidad para autoconfiguración de la tarjeta con un circuito de prueba
- Botón de reset

2. Diseño de la tarjeta

La figura 28 muestra el diseño de la tarjeta permitiendo la fácil localización de todos sus componentes, las conexiones de alimentación y los jumpers.

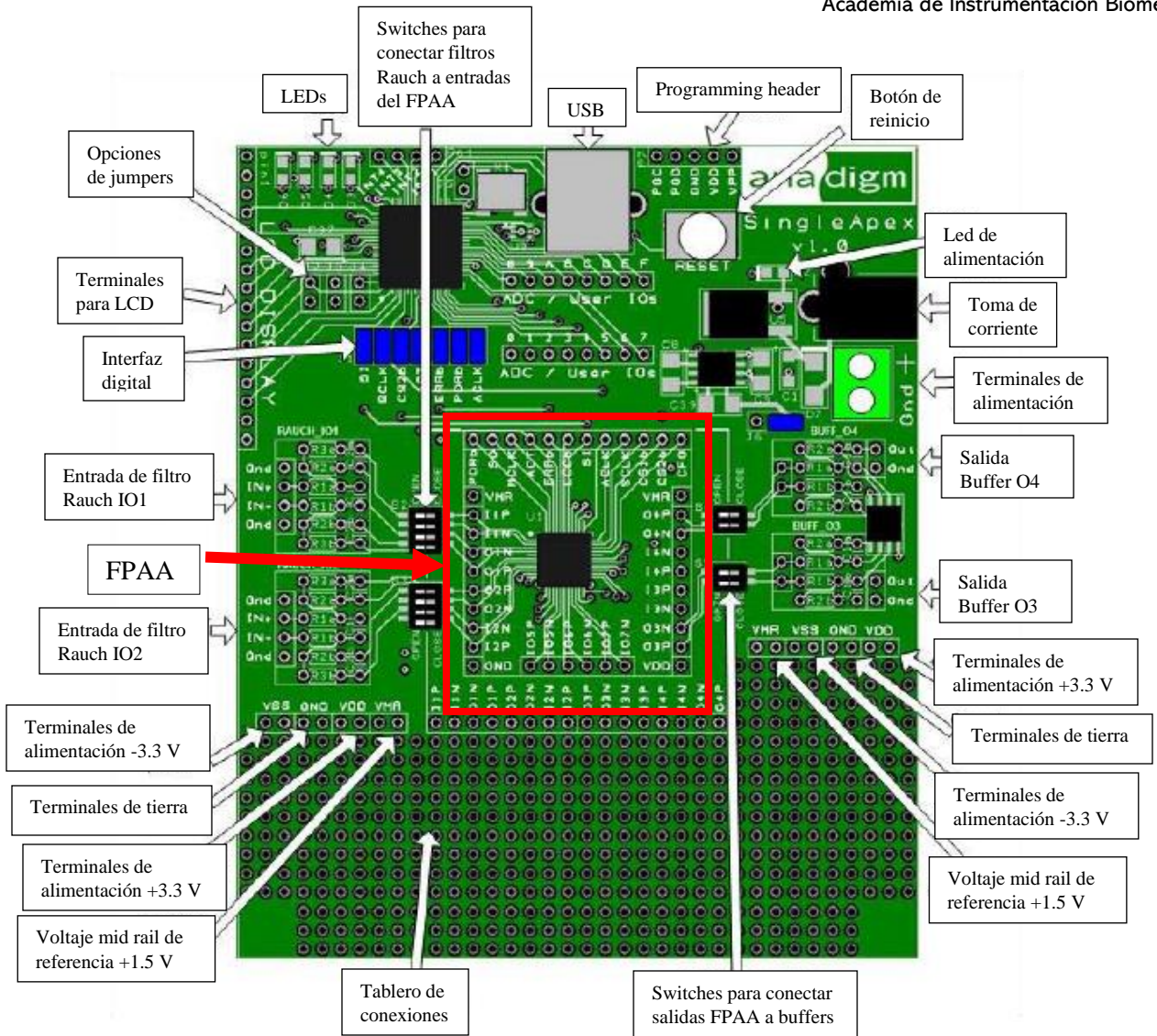


Figura 28. Diseño de la placa Anadigm SingleApex. El recuadro en rojo marca el diseño del circuito analógico programable AN231E04.

La figura 29 muestra a detalle los pines del circuito analógico programable FPAA AN231E04 y en la tabla 1 podemos observar las características de cada pin.

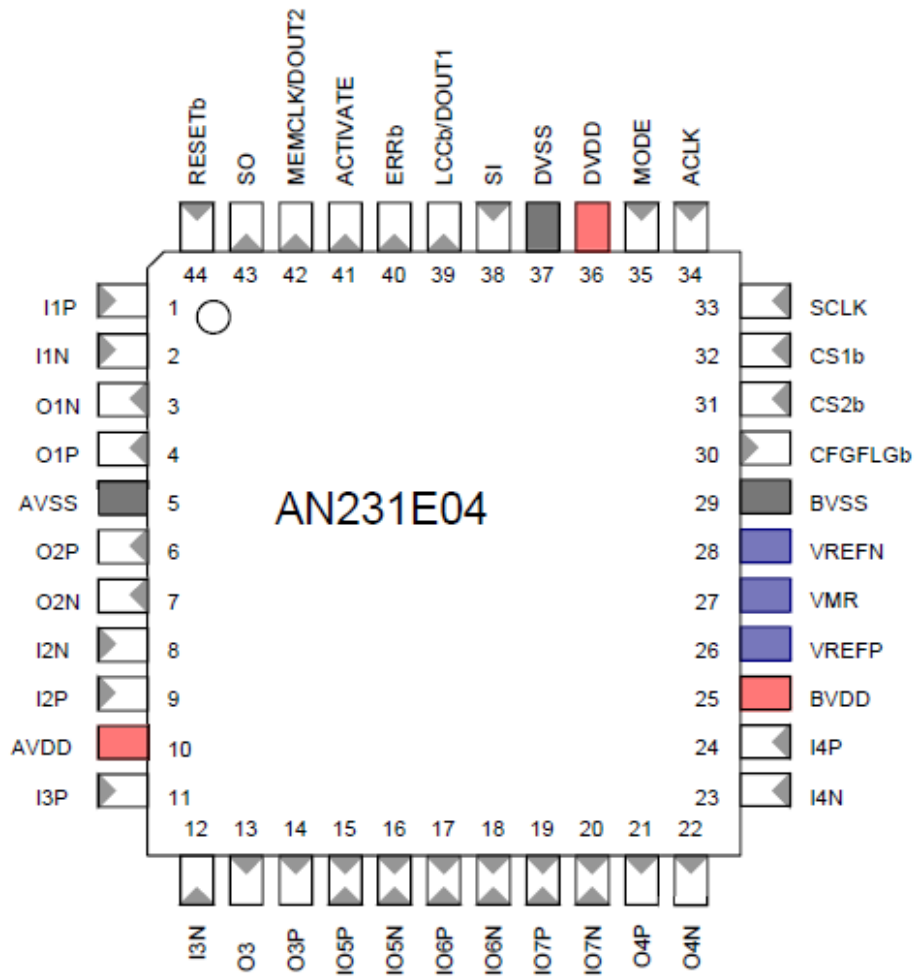


Figura 29. Diseño del circuito analógico programable FPAA AN231E04.

Tabla 1. Características de cada pin del del circuito analógico programable FPAA AN231E04

Pin			
Número	Nombre	Tipo	Descripción
1	I1P	Input (+)	Celda I/O 1 (Tipo 1)
2	I1N	Input (-)	
3	O1N	Output (-)	
4	O1P	Output (+)	Tierra analógica, 0 Volts
5	AVSS	Alimentación a tierra	
6	O2P	Output (+)	Celda I/O 2 (Tipo 2)
7	O2N	Output (-)	
8	I2N	Input (-)	
9	I2P	Input (+)	Alimentación analógica de 3.3 Volts
10	AVDD	Alimentación positiva	
11	I3P	Input (+)	Celda I/O 3 (Tipo 1 ^a)
12	I3N	Input (-)	
13	O3N	Output (-)	
14	O3P	Output (+)	Celda I/O 5 (Tipo 2)
15	IO5P	Input/Output (+)	
16	IO5N	Input/Output (-)	Celda I/O 6 (Tipo 2)
17	IO6P	Input/Output (+)	
18	IO6N	Input/Output (-)	Celda I/O 5 (Tipo 2 ^a)
19	IO7P	Input/Output (+)	
20	IO7N	Input/Output (-)	Celda I/O 4 (Tipo 1 ^a)
21	O4P	Output (+)	
22	O4N	Output (-)	
23	I4N	Input (-)	Alimentación positiva
24	I4P	Input (+)	
25	BVDD	Alimentación positiva	Voltaje de referencia de alimentación 3.3 [V]
26	VREFP	Supresión de ruido	Conecte un capacitor de 100 nF entre el pin VREFP y BVSS
27	VMR	Supresión de ruido	Conecte un capacitor de 100 nF entre el pin VMR y BVSS
28	VREFN	Supresión de ruido	Conecte un capacitor de 100 nF entre el pin VREFN y BVSS
29	BVSS	Alimentación a tierra	Voltaje de referencia a tierra 0 Volts
30	CFGFLGb	Salida digital	Bandera de configuración
31	CS2b	Entrada digital	Chip Selected 1
32	CS1b	Entrada digital	Chip Selected. 2
33	SCLK (reloj en serie)	Entrada digital	Entrada de reloj digital
34	ACLK (reloj analógico)	Entrada digital	Entrada de reloj analógico
35	MODE	Entrada digital	Nivel alto= operación estática Nivel bajo= operación dinámica
36	DVDD	Alimentación positiva	Alimentación digital de 3.3 Volts
37	DVSS	Alimentación a tierra	Tierra digital 0.0 Volts
38	SI	Entrada digital	Entrada serial
39	LCCb/ DOUT1	Entrada digital	Configuración local completa (se activa cuando está en nivel bajo)
40	ERRb	Salida digital	Indicación de error.
41	ACTIVATE	Salida digital	Indica la activación del dispositivo
42	MEMCLK/ DOUT2	Salida digital	MEMCLK sirve como salida de reloj de datos en serie.
43	SO	Salida digital	Salida serial
44	RESETb	Entrada digital	Entrada de reinicio

Es importante tomar en cuenta que al utilizar el software AnadigmDesigner2 debemos corroborar que nuestro puerto seleccionado como entrada o salida corresponde con los pines físicos que se están utilizando en la tarjeta. Para verificarlo podemos situar el cursor en el puerto de entrada/salida que hayamos seleccionado y dar doble clic sobre él. En la siguiente figura se muestra un ejemplo.

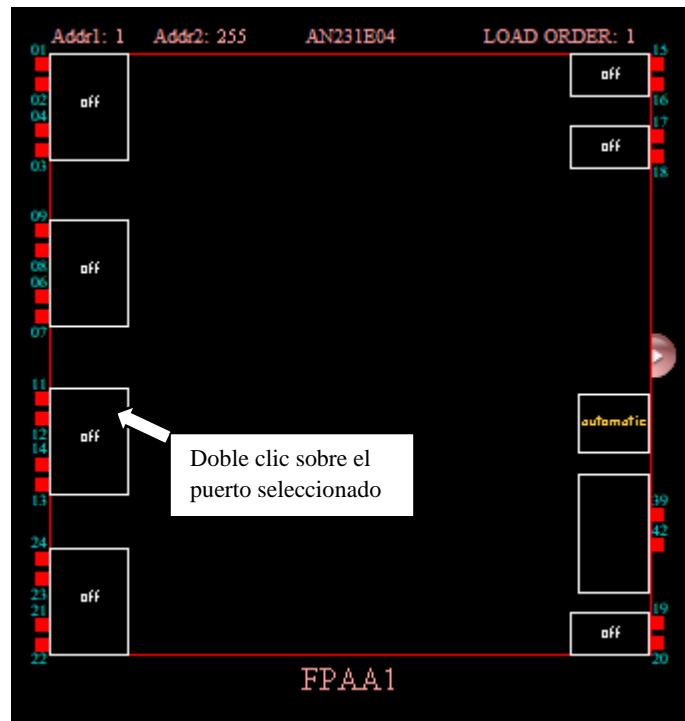


Figura 30. Ejemplo para la selección de un puerto de entrada o salida en el software de AnadigmDesigner2.

En seguida, se abrirá una ventana de configuración del puerto (fig. 31) que nos indica el pin que estamos utilizando.

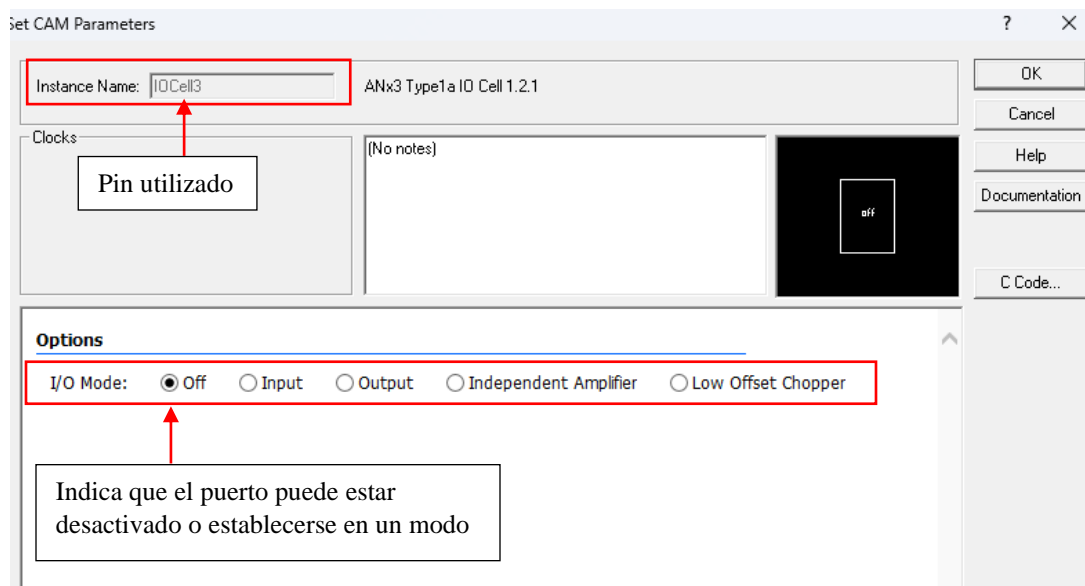


Figura 31. Ventana de configuración del puerto dónde se puede observar la celda seleccionada.

Para este ejemplo, se está utilizando el puerto IO cell 3, que puede ser un puerto de entrada o un puerto de salida, y si observamos la tabla 1, vemos que esta celda corresponde del pin 11 al pin 14. Si quisiéramos configurar este puerto

(IO cell 3) como una entrada, sólo utilizaríamos los pines 11 (input negativo) y 12 (input positivo) para su conexión. Los pines 13 y 14 no se estarían utilizando ya que estos son para configurar el puerto como una salida. Como se observa en la figura 31, cuando seleccionamos un puerto, este tendrá distintos modos de poder configurarse (entrada, salida, amplificador independiente, low offset chopper). A continuación, se desglosa cada una de estas configuraciones.

- Off:

Cuando la celda IO está en off, no pasará ninguna señal.

- Input:

La celda IO se puede utilizar para enrutar señales dentro del FPAA. Cuando se selecciona Input se despliegan otros sub-modos (figura32) que se explicarán en seguida. En la tabla 2 se detalla cada una de estas categorías.

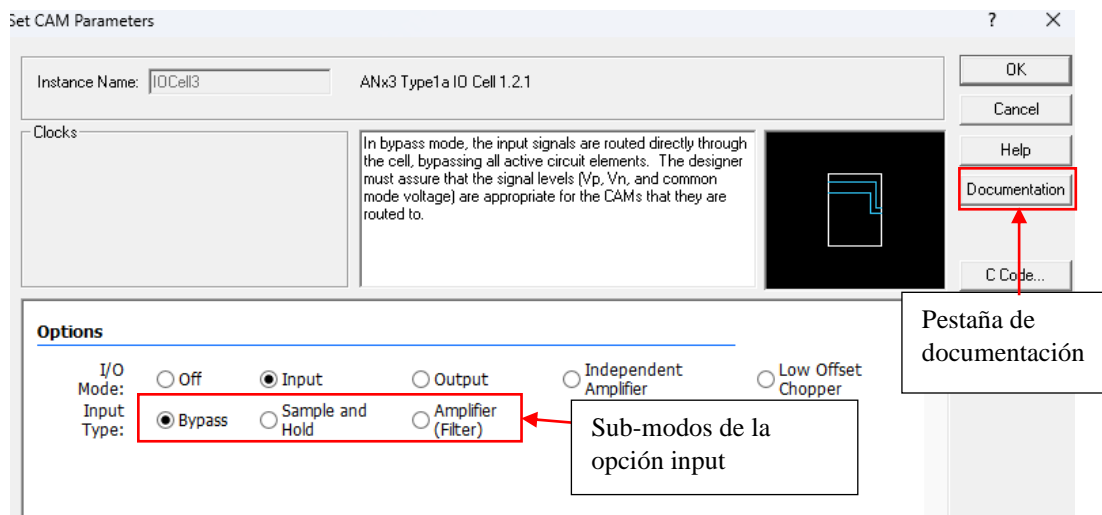


Figura 32. Ventana de configuración de la celda. Se muestra los sub-modos en los que se puede configurar una entrada.

Tabla 2. Descripción de cada tipo de entrada de una celda configurada como input.

Sub-modos de la configuración Input	Descripción
Bypass	La señal de entrada es enrutada directamente a la celda, sin dejar pasar los elementos activos del circuito. El usuario deberá asegurarse que los niveles de la señal colocada sean apropiados para los CAMs a los que se está conectando.
Sample and hold	Esta opción se proporciona para que la señal de entrada pueda ser muestreada por CAMs de capacitores conmutados construidos dentro del FPAA. En algunos CAMs, especialmente filtros, se incluyen notas que explican que funcionan mejor cuando se les proporciona una entrada que ha sido muestreada (<i>Sample ad Hold</i>) con la misma velocidad de reloj a la que opera el CAM.
Amplifer (Filter)	Esta opción nos permite realizar conexiones a los terminales de la entrada y salida de un amplificador operacional diferencial para que un filtro o etapa de ganancia pueda ser implementado con componentes externos. Esto tiene como objetivo permitir el uso de un filtro para la eliminación de componentes de altas frecuencias que podrían provocar un aliasing cuando la señal es muestreada por CAMs de capacitor conmutado construidos dentro del FPAA. La frecuencia de corte del filtro debe establecerse en función de la frecuencia de la señal y la frecuencia del reloj de muestreo. Los componentes externos no se pueden simular. Durante la simulación en este modo, la señal de entrada pasará a través del puerto sin ningún cambio.

Para más información acerca de los puertos, se puede consultar la pestaña de documentación que se muestra en la ventana de la configuración del puerto (fig .32).

- **Output:**

En este modo, la celda IO se puede usar para enrutar señales fuera del FPAA. La tabla 3 muestra la descripción de cada sub-modo de esta categoría.

Tabla 3. Descripción de cada tipo de salida de una celda configurada como output.

Sub-modos de la configuración output	Descripción
Bypass	La señal de salida es enrutada directamente a través de la celda, sin dejar pasar los elementos activos del circuito. Los pines de salida son impulsados directamente por los CAM, que proporcionan entrada a la celda de salida. Tome nota de las limitaciones de accionamiento de los CAM.
Sample and Hold	Esta opción es proporcionada para que una señal retenida pueda salir del FPAA.
VRM	La señal de tierra (1,5 V) se enruta fuera del FPAA.
Digital	La señal de salida diferencial se enruta fuera del FPAA a través de búferes digitales.

- **Amplificador Independiente:**

En este modo, las conexiones se pueden hacer directamente a los terminales de entrada y salida de un amplificador operacional diferencial para que se pueda implementar un filtro o una etapa de ganancia con componentes externos.

Tenga en cuenta que los CAM dentro del FPAA no se pueden conectar directamente a este amplificador. La señal puede salir del FPAA a través de otra celda IO para que pueda conectarse a componentes externos para hacer el filtro o la etapa de ganancia.

Esto tiene por objeto permitir el uso de un filtro para la eliminación de componentes de mayor frecuencia introducidos en la señal por los CAM de capacitores conmutados construidos dentro del FPAA. La frecuencia de corte del filtro debe establecerse en función de la frecuencia de la señal y la frecuencia del reloj de muestreo.

Los componentes externos no se simulan. Durante la simulación de este modo, la señal de entrada pasará a través de la celda IO sin cambios.

- **Low Offset Chopper:**

En este modo la celda IO puede ser usada para enrutar señales a través de un amplificador chopper de entrada hacia el FPAA, sin cambios. Los amplificadores chopper son amplificadores de corriente directa que se utilizan cuando las señales son tan pequeñas que requieren una ganancia muy alta.

3. Encendido de la tarjeta

Para encender la tarjeta se debe conectar un transformador con voltaje entre +4 V y +9 V a la entrada de toma de corriente. Hay un LED verde en la tarjeta que indica que se ha encendido con éxito.

Nota 1: La tarjeta está protegida contra la conexión a la alimentación con polarización errónea.

ADVERTENCIA: La tarjeta no debe ser alimentada con más de 9 Volts.

4. Programación de la placa

Esto puede hacerse por medio de una PC o laptop usando un cable estándar USB. La placa usa un emulador de puerto serial para que desde el extremo de la computadora el enlace aparezca como un puerto COM.

Nota 1: Windows 8.1 necesita tener el archivo “usbser.sys” descargado para que reconozca la conexión USB a la tarjeta.

Para programar la tarjeta debe conectarla al cable USB y a la computadora y alimentar la tarjeta. Abre el software AnadigmDesigner2 en la computadora. dirígete a *settings* (que se encuentra en la barra de menú) y selecciona *preferences*. Se abrirá una ventana con varias pestañas, selecciona la pestaña *port*. En esta pestaña podemos ver la configuración de las conexiones al puerto USB. En el menú desplegable bajo "*Select port*" debe haber un puerto COM correspondiente a la placa Anadigm.

Nota 2: el puerto COM no tendrá ninguna etiqueta que indique que es la placa Anadigm, por lo que, si la computadora tiene otros dispositivos conectados a los puertos COM, es posible que aparezca más de un puerto COM en el cuadro desplegable. En este caso puede ser necesario hacer algo de prueba y error para determinar qué puerto corresponde a la placa Anadigm.

Seleccione el puerto COM que corresponda. Haga clic en aplicar y en aceptar. Para verificar que se ha configurado correctamente la comunicación de la tarjeta, diríjase de nuevo a la barra de menú y seleccione *Target* (que se encuentra en la barra de menú) y luego haga clic en *Display Board Information*. La figura 33 muestra lo que debe verse.



Figura 33. Ventana que indica que la placa se ha configurado correctamente.

Si le aparece una ventana como la figura 33, se ha configurado la tarjeta con éxito y debería ser posible descargar un circuito a la tarjeta. Para ello, simplemente haga clic en el icono de descarga (a la izquierda del signo de interrogación, debajo de *Dynamic Config*), véase figura 34. Un LED amarillo junto al microcontrolador parpadeará cuando se configure el FPAA y luego se encenderá un LED verde para indicar que el FPAA se cargó correctamente. Un LED rojo indicará que la configuración falló.

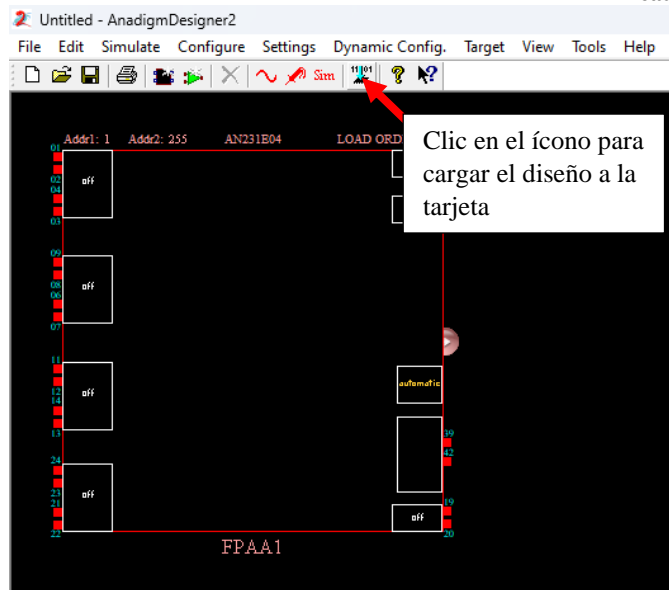


Figura 34. Se muestra el ícono que debe seleccionarse para cargar diseño a la tarjeta

5. Otras características

-Botón de Reset

Hay un botón en la parte superior de la tarjeta que reinicia el FPAA y el PIC32.

-Test Circuit

La tarjeta es capaz de autoconfigurar el FPAA con un circuito de prueba para una rápida verificación de la placa. Para ello, coloca un jumper en J3 y reinicia la tarjeta. El FPAA estará ahora configurado con el circuito de prueba (el LED verde indica que se ha configurado adecuadamente). El circuito de prueba emite una onda sinusoidal en las 7 salidas del FPAA (14 salidas diferenciales). La frecuencia de esta onda es 1 kHz.

-Almacenamiento FLASH

Para colocar la placa en modo de almacenamiento FLASH, coloque un jumper en J4 y, a continuación, restablezca la placa (asegúrese de que no haya ningún jumper en J3). Después de restablecer la tarjeta, el FPAA se configurará al principio con un circuito en blanco y el LED verde se encenderá para mostrar una configuración exitosa. La tarjeta ahora estará en modo de almacenamiento FLASH, lo que significa que cualquier configuración (primaria) enviada a la tarjeta se almacenará en la memoria FLASH del microcontrolador PIC32. Este circuito se almacenará indefinidamente hasta que se sobrescriba con otra configuración o se borre sacando la placa del modo de almacenamiento FLASH.

Para quitar la placa del modo de almacenamiento FLASH, retire el jumper de J4 y restablezca la placa. La placa ya no estará en modo de almacenamiento FLASH y cualquier configuración almacenada en el PIC32 se sobrescribirá con una configuración en blanco.

NOTA: El modo de almacenamiento FLASH solo debe utilizarse para almacenar configuraciones primarias. El primer conjunto de datos de configuración cargado en el dispositivo después de un reinicio se denomina configuración primaria.

-VMR

Incluido en los puntos de acceso descritos anteriormente está VMR (*Voltage Mid Rail* = +1.5 V).

-Reloj Analógico

El reloj analógico para el FPAA (ACLK) es alimentado por un módulo oscilador de 16 MHz. Alternativamente, colocando un jumper en J2, el reloj analógico puede ser controlado por un reloj de 40MHz desde el microcontrolador PIC32.

Nota 1: La nueva frecuencia del reloj solamente se efectúa reiniciando la tarjeta.

Nota 2: Si usa la placa en modo de reloj analógico de 40 MHz, el módulo oscilador de 16MHz no debe desactivarse colocando un jumper en J5. La razón de esto es que el PIC32 (que genera el reloj de 40 MHz) está sincronizado por este módulo oscilador, por lo que el reloj de 40 MHz se deriva de él. Entonces, desactivar el reloj de 16 MHz desactivará también el reloj de 40 MHz.

-Tablero de Conexiones

Hay un área de tablero donde el usuario puede agregar su propio circuito. Esta zona está provista de energía propia y conexión a tierra.

-Alimentación Negativa

La alimentación negativa (-3.3 V) se genera a partir de la alimentación positiva (+3.3 V). Este suministro negativo se utiliza para las etapas del búfer de salida, pero el usuario también puede utilizarlo para los circuitos integrados en la placa de pruebas. La alimentación negativa se habilita moviendo el jumper J6 hacia la izquierda. Se desactiva moviendo J6 hacia la derecha, en cuyo caso el suministro negativo se conecta a tierra.

-Interruptores DIP

El usuario puede hacer sus propias conexiones en la placa con cables, pero hay un conjunto de interruptores DIP que permiten una fácil conexión de ciertas rutas entre el FPAA y los búferes de entrada/salida. Estos interruptores están abiertos de forma predeterminada, lo que significa que todos están colocados hacia la izquierda. El usuario puede cerrar los interruptores colocándolos hacia la derecha. En la tabla 4 se muestra un resumen de los interruptores DIP.

Tabla 4. Interruptores DIP

Función	Tipo	Nombre
Conectar filtros Rauch a FPAA	4 interruptores	S2,3
Conectar FPAA a buffers	2 interruptores	S4,5

NOTA: Los interruptores DIP son pequeños y de tipo empotrado, por lo que se recomienda una herramienta afilada, como un destornillador delgado, para abrir/cerrar los interruptores.

EJEMPLOS:

- Para conectar la entrada del filtro Rauch a I1 del FPAA, cierre los 4 interruptores en S2
- Para conectar la entrada del filtro Rauch a I2 del FPAA, cierre los 4 interruptores en S3
- Para conectar O4 de FPAA al búfer de salida, cierre ambos interruptores de S4
- Para conectar O3 de FPAA al búfer de salida, cierre ambos interruptores de S5

NOTA 1: Los filtros Rauch usan 4 de los pines del FPAA, usando tanto las entradas diferenciales como las salidas diferenciales.

NOTA 2: estos interruptores DIP brindan la capacidad de realizar ciertas conexiones en la placa de manera muy fácil y rápida, pero el usuario puede realizar las conexiones que desee soldando los cables.

-Filtros de entrada Rauch

Hay 2 etapas de buffers de entrada llamadas filtros Rauch. Estos son búferes multipropósito que pueden convertir una señal de un solo extremo a una señal diferencial en el FPAA, pueden amplificar o atenuar una señal de entrada para permitir una adaptación perfecta a la alimentación del FPAA, y proporcionan una función de filtro low-pass que es muy útil para minimizar el ruido de alta frecuencia y que no se transmita al FPAA.

El filtro Rauch consta de 9 componentes pasivos (6 resistencias y 3 capacitores) conectados a los 4 pines de una entrada/salida (IO Cell1,2,3,4) del FPAA. Estos componentes funcionan en combinación con un amplificador integrado en las celdas E/S del FPAA. Este amplificador debe estar habilitado para que el filtro Rauch funcione. Para habilitar el amplificador en AnadigmDesigner2, haga doble clic en la celda IO correspondiente (IOCell1-4), seleccione el botón de opción marcado por *Input*, seleccione el sub-modo *Amplifer (Filter)*. Haga clic en *OK*. La figura 35 muestra el amplificador tal como aparece en AnadigmDesigner2 (izquierda), un esquema que muestra cómo están conectados los componentes (en medio) y el diseño de uno de los filtros Rauch proporcionados en la placa (derecha).

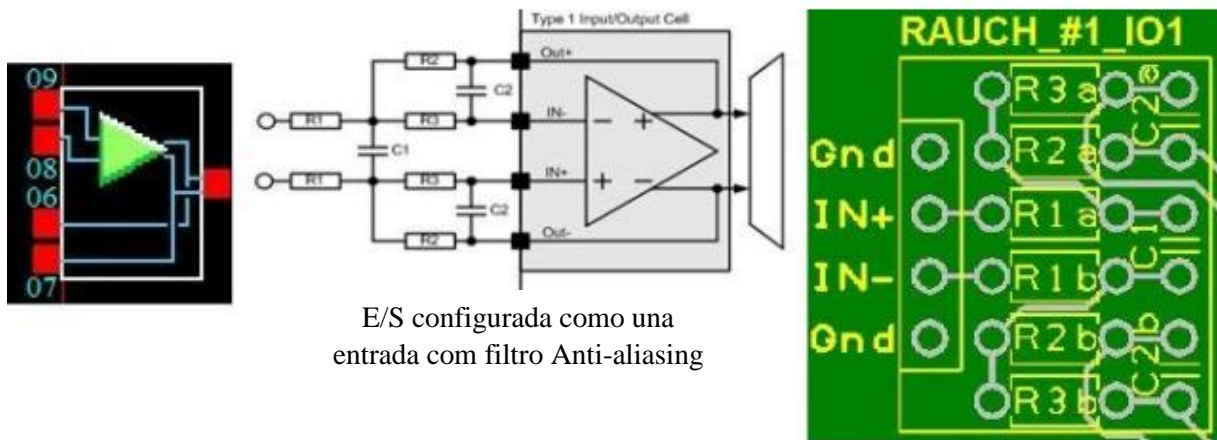


Figura 35. Filtros Rauch

Las ecuaciones de ganancia, frecuencia de corte y la Q (el factor de calidad) del filtro pasa bajas de Rauch son las siguientes:

$$G = \frac{R_2}{R_1}$$

$$F_o = \frac{1}{2\pi R_2} \sqrt{\frac{R_1 + R_2}{2 \cdot C_1 \cdot C_2 \cdot R_1}}$$

$$Q = \sqrt{\frac{C_1 \cdot R_1}{2 \cdot C_2 (R_1 + R_2)}}$$

Para determinar los valores de los componentes para los valores requeridos de la ganancia, frecuencia de corte y Q, debemos seleccionar un valor adecuado para R1 (por ejemplo, 10 kΩ) y luego use las siguientes ecuaciones para calcular los otros valores de los componentes:

$$R_2 = R_1 \cdot G$$

$$R_3 = \frac{R_1 \cdot G}{G + 1}$$

$$C_1 = \frac{Q \cdot (G + 1)}{2\pi \cdot G \cdot F_0 \cdot R_1}$$

$$C_2 = \frac{1}{4\pi \cdot G \cdot F_0 \cdot Q \cdot R_1}$$

Como ejemplo, supongamos que se requiere tener los siguientes parámetros en la etapa de entrada:

$$G = 1.5$$

$$F_0 = 20\text{kHz}$$

$$Q = 0.707$$

Primero se debe decidir un valor adecuado para R1 (ejemplo: 10kΩ). Entonces usando las ecuaciones para R2, R3, C1 y C2 obtenemos:

$$R1 = 10\text{k}\Omega$$

$$R2 = 15\text{k}\Omega$$

$$R3 = 6\text{k}\Omega \text{ (el valor preferido más cercano es } 5,6 \text{ k}\Omega)$$

$$C1 = 0,938 \text{ nF (el valor preferido más cercano es } 1 \text{ nF)}$$

$$C2 = 0.375\text{nF (el valor preferido más cercano es } 330\text{pF)}$$

NOTA1: si la señal de entrada al filtro Rauch es de un solo extremo, simplemente conecte el lado izquierdo de una de las resistencias R1 (ver esquema en la figura35) a tierra.

NOTA2: para obtener los mejores resultados de supresión de ruido, la frecuencia de corte del filtro pasa-bajas debe ajustarse justo por encima de la frecuencia más alta de la señal de entrada.

NOTA3: para obtener los mejores resultados de supresión de ruido, la ganancia debe ajustarse de modo que, para la amplitud máxima de la señal de entrada, la salida del filtro Rauch esté justo dentro de la alimentación de 0 y 3V, correspondiente a una señal diferencial de +/- 3V (6V pk pk). Por ejemplo, si la señal de entrada máxima es 1V pk pk de un solo extremo, entonces la ganancia debe establecerse en 6 (o justo por debajo).

NOTA4: el filtro Rauch no funcionará a menos que el amplificador de entrada esté habilitado en AnadigmDesigner2.

La placa tiene *footprints* para los 2 filtros Rauch. El diseño típico para estos se muestra a la derecha en la figura 35. Tenga en cuenta que solo hay un capacitor C1, los otros componentes (3 resistencias y un capacitor) están en pares marcados como 'a' y 'b', y estos pares siempre deben ser idénticos. El usuario es libre de agregar componentes soldados a estas huellas del filtro Rauch para hacer su propia versión.

Para el usuario que desea utilizar la placa con componentes ya predeterminados, los filtros Rauch ya están equipados con componentes de montaje en superficie debajo de la placa. Estos se muestran en la tabla 5.

Tabla 5. Valores de los componentes para los filtros Rauch

Filtro Rauch	Valores de los componentes	Parámetros
Rauch_IO1	R1=R2=22kΩ R3 = 10kΩ C1 = 22pF C2 = 10pF	G = 1.0 Q = 0.707 Fo = 490kHz
Rauch_IO2	R1 = R2 = 470kΩ R3 = 220kΩ C1 = 22pF C2 = 10pF	G = 1.0 Q = 0.707 Fo = 23kHz

Estos 2 filtros Rauch se proporcionan como ejemplos. Rauch_IO1 está conectado a I/O1 del FPAA. Está configurado con una frecuencia de corte muy alta y ganancia unitaria. Si usa una señal de un solo extremo, conecte IN- a GND (vea el diseño a la derecha de la figura 35) y conecte la señal a IN+. Si se requiere una frecuencia de corte más baja, es muy fácil modificar este filtro sin quitar los componentes montados debajo de la placa, simplemente agregando capacitores soldados. Por ejemplo, si se agrega un capacitor de 2,2 nF a C1 y se agregan capacitores de 1 nF a C2a y C2b, la frecuencia de corte se puede reducir a 4,9 kHz (aumentar los valores del capacitor reduce la frecuencia de corte por el mismo factor).

El filtro Rauch_IO2 está conectado a I/O2 del FPAA. Está configurado con una ganancia unitaria y una frecuencia de corte de poco más de 20 kHz. Si usa una señal de un solo extremo, conecte IN- a GND (vea el diseño a la derecha de la figura 35) y conecte la señal a IN+. Si se requiere una frecuencia de corte más baja, es muy fácil modificar este filtro sin quitar los componentes predeterminados, simplemente agregando capacitores soldados. Por ejemplo, si se agrega un capacitor de 2,2 nF a C1 y se agregan capacitores de 1 nF a C2a y C2b, la frecuencia de corte se puede reducir a 230 Hz. Alternativamente, si se requiere una frecuencia de corte más alta, se pueden agregar. Por ejemplo, si se agregan resistencias de 10 kΩ a R1a, R1b, R2a y R2b, y se agregan resistencias de 4,7 kΩ a R3a y R3b, entonces la frecuencia de corte se puede aumentar a 1 MHz (reduciendo los valores de la resistencia, aumenta la frecuencia de corte en el mismo factor).

Si el usuario no desea utilizar filtros Rauch, se recomienda abrir los interruptores DIP que conectan el Rauch al FPAA y conectarse directamente a los pines del FPAA mediante cables.

-Buffers de salida

Hay 2 búferes de salida, cada par está conectado a través de interruptores DIP al FPAA. El circuito para cada uno de estos buffers se muestra en la figura 36. Al igual que los filtros Rauch de entrada, estos búferes son multipropósito y realizan las siguientes funciones: convierten la salida diferencial del FPAA en unipolar, pueden amplificar o atenuar la señal del FPAA, y proporcionan una función de filtro de pasa bajas (de un polo) que es útil para eliminar el ruido del reloj y suavizar la cuantificación de la salida.

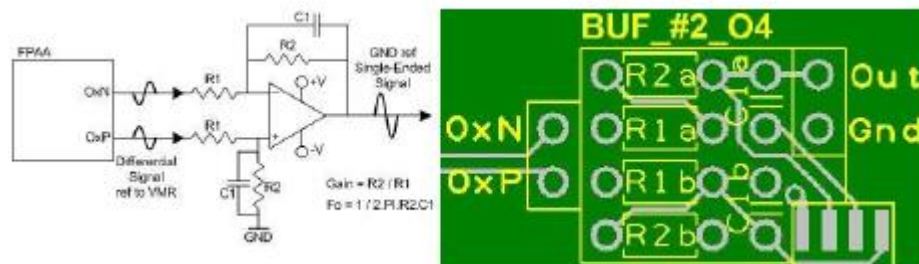


Figura 36. Búferes de salida

Las ecuaciones para la ganancia y la frecuencia de corte del buffer de salida son las siguientes:

$$G = \frac{R_2}{R_1}$$

$$F_o = \frac{1}{2 \cdot \pi \cdot R_2 \cdot C_1}$$

Para el usuario que desea usar los búferes de salida con componentes predeterminados, estos ya están equipados con componentes de montaje en superficie debajo de la placa. Los valores predeterminados se muestran en la tabla 6.

Tabla 6. Valores de los componentes predeterminados para usar los búferes de salida

Bufere de salida	Valores de los componentes	Parámetros
Buf_04	R1=33kΩ R2=33kΩ C1 = 10pF	G = 1.0 Fo = 480kHz
Rauch_IO2	R1 = 470kΩ R2 = 470kΩ C1 = 15F	G = 1.0 Fo = 23kHz

Estos 2 búferes de salida se proporcionan como ejemplos. Buf_04 está conectado al terminal O4 del FPAA. Está configurado con una frecuencia de corte muy alta y ganancia unitaria. Si se requiere una frecuencia de corte más baja, es muy fácil modificar este filtro sin quitar los componentes de montaje predeterminados, simplemente agregando capacitores soldados. Por ejemplo, si se agregan capacitores de 1 nF a C1a y C1b, la frecuencia de corte se puede reducir a 4,8 kHz (aumentar los valores de los capacitores reduce la frecuencia de corte por el mismo factor).

Buf_03 está conectado al terminal O3 del FPAA. Está configurado con una ganancia unitaria y una frecuencia de corte de poco más de 20 kHz. Si se requiere una frecuencia de corte más baja, es muy fácil modificar este filtro sin quitar los componentes predeterminados, simplemente agregando capacitores soldados. Por ejemplo, si se agregan capacitores de 1,5 nF a C1a y C1b, la frecuencia de corte se puede reducir a 230 Hz. Alternativamente, si se requiere una frecuencia de corte más alta, se pueden agregar resistencias, nuevamente sin quitar los componentes de montaje que se encuentran debajo. Por ejemplo, si se agregan resistencias de 10 kΩ a R1a, R1b, R2a y R2b, la frecuencia de corte se puede aumentar a 1 MHz (reduciendo los valores de resistencia, la frecuencia de corte aumenta en el mismo factor).

Si el usuario no desea utilizar búferes de salida, se recomienda abrir los interruptores DIP que conectan el búfer al FPAA y conectarse directamente a los pines del FPAA mediante cables soldados.

-Jumpers

La tabla 7 muestra una lista completa de los jumpers de la tarjeta y la figura 37 muestra su localización

Tabla 7. Configuración de los jumpers

Jumper	Función	Estado predeterminado	Condición predeterminada
J1	Conecta la sección digital a la sección analógica	Los 7 jumpers están activados	Conecta completamente la alimentación, tierra y todas las señales digitales del FPAA a la sección digital
J2	Selecciona entre 16 MHz y 40 MHz para la fuente ACLK	Jumper desactivado	ACLK = 16 MHz
J3	Habilita la descarga de la configuración del circuito de prueba al FPAA desde el almacenamiento FLASH (después de reiniciar o apagar y encender). El circuito de prueba emite una onda sinusoidal a todas las salidas de FPAA.	Jumper desactivado	Descarga del circuito de prueba desactivada
J4	Habilita el almacenamiento de configuraciones primarias en el almacenamiento FLASH del PIC32. Si el jumper está activado, la placa almacenará la última configuración principal después de reiniciar o apagar y encender. Si aún no se ha enviado una configuración desde AD2, la placa se configurará con un circuito en blanco en el FPAA. Si se retira el jumper y la placa se reinicia o se enciende, el almacenamiento FLASH se borrará.	Jumper activado	Modo de almacenamiento de configuración principal desactivado
J5	J5 desactivará el módulo del oscilador de 16 MHz y probará su salida. Esto significa que el pin ACLK del FPAA no estará cronometrado, tampoco el microcontrolador PIC32 estará cronometrado, por lo que toda la placa se desactivará efectivamente.	Jumper desactivado	Oscilador 16 MHz activado
J6	Controla la generación de un suministro negativo (-3,3 V) para las etapas del búfer de salida en la placa. El jumper a la derecha desactiva el suministro negativo (lo vincula a tierra). El jumper a la izquierda habilita la alimentación.	Jumper a la derecha	Alimentación negativa desactivada

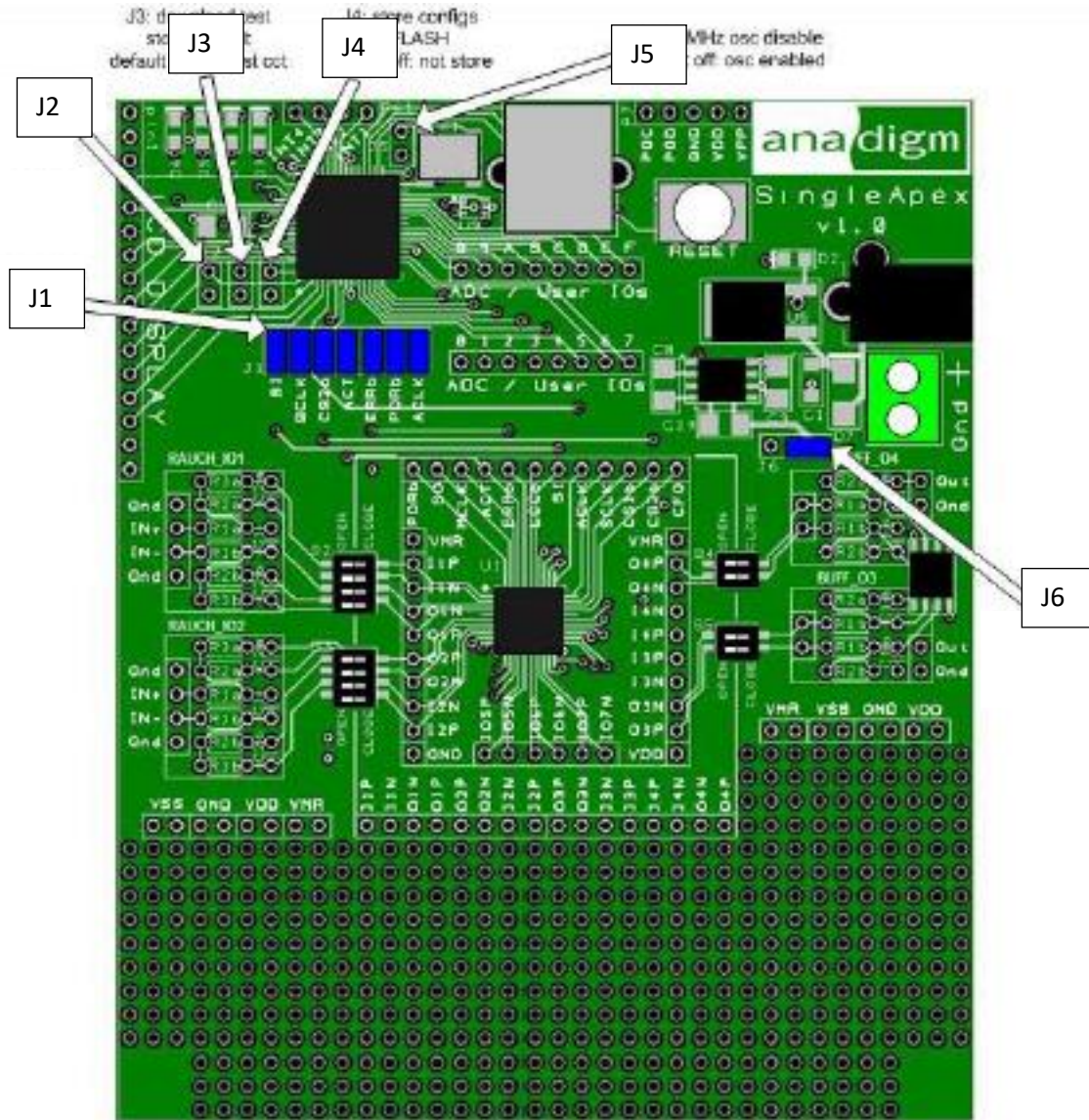


Figura 37. Posiciones de los Jumpers

IV. ACTIVIDADES

1. Recrea el diseño propuesto en la Figura 27. Proponiendo una señal de entrada y a partir de ella asigna valores a los CAM con el apoyo de las ecuaciones vistas.
 - 1.1 Simule el diseño anterior mostrando la señal de entrada y la señal de salida.
 - 1.2 Descargue el diseño a la tarjeta y compruebe su correcto funcionamiento utilizando un generador de señales y el osciloscopio.
2. Utilizando los CAM, diseñe los circuitos para las siguientes configuraciones de amplificadores operacionales: Sumador Inversor y Restador.
 - 2.1 Simule los diseños propuestos en el punto anterior y muestre las señales de entrada y de salida.
 - 2.2 Descargue el diseño a la tarjeta, utilice un generador de señales y el osciloscopio para mostrar las señales de entrada y de salida.

Nota 1: Para las aplicaciones del AO se deberán utilizar dos señales sinusoidales de entrada en cada uno de los siguientes casos:

- Caso 1. Las dos señales sinusoidales de entrada son de 1 [V] de amplitud y 20 [kHz] de frecuencia.
- Caso 2. Las dos señales sinusoidales de entrada son de 2 y 1 [V] de amplitud y 20 [kHz] de frecuencia.
- Caso 3. Las dos señales sinusoidales de entrada son de 30 y 15 [kHz] de frecuencia y de 1 [V] de amplitud.
- Caso 4. Las dos señales sinusoidales de entrada son de 1.5 y 1 [V] de amplitud y de 30 y 15 [kHz] de frecuencia, respectivamente.

Nota 2: Para cada caso se deberá mostrar el diseño implementado y la simulación de las señales de entrada y de salida.

Nota 3: Comprobar los resultados obtenidos mediante el análisis matemático de cada caso, teniendo en cuenta las identidades trigonométricas asociadas a las aplicaciones del AO.

V. REFERENCIAS:

1. Hernández, J. A. (2011). *Laboratorio de electrónica analógica usando Arreglos Analógicos Programables por Campo (FPAA)* [Tesis de licenciatura, Universidad Pontificia Boliviana]. Repositorio Institucional UPB.
2. López, R. L. (2015). *FPAA para sistemas de procesamiento y acondicionamiento de señales analógicas* [Tesis de maestría, Universidad de Guadalajara]. Repositorio Institucional de la Universidad de Guadalajara.
3. Anadigm. *AnadigmDesigner®2: User Manual*. (2004). AnadigmDesigner®2 EDA Software. https://www.anadigm.com/_doc/UM020800-U001.pdf

4.2. Práctica de Laboratorio 2

Configuraciones y aplicaciones del amplificador operacional

I. OBJETIVOS.

- Conocer la estructura, funcionamiento y utilidad de las aplicaciones más importantes del amplificador operacional.
- Diseñar y simular, utilizando herramientas computacionales, diferentes aplicaciones del amplificador operacional.
- Realizar el montaje experimental de algunas aplicaciones del amplificador operacional.

II. EQUIPOS, COMPONENTES Y MATERIALES.

- Computadora personal con sistema operativo Windows 8.0 o superior.
- Herramienta computacional *Proteus* para el diseño, implementación y simulación de circuitos eléctricos y electrónicos.
- Herramienta computacional *Excel* para manejo de datos por medio de hojas de cálculo.
- Fuente de voltaje de corriente directa.
- Generadores de funciones.
- Osciloscopio.
- Multímetro digital.
- Amplificador operacional: 741 (cada equipo, en función de los diseños, propondrá cuántos utilizará).
- Elementos pasivos: resistores, capacitores, potenciómetros, etc. (cada equipo, en función de los diseños, propondrá cuántos utilizará y sus respectivos valores).
- Tablilla de conexiones (*protoboard*).
- Cables para interconexión.

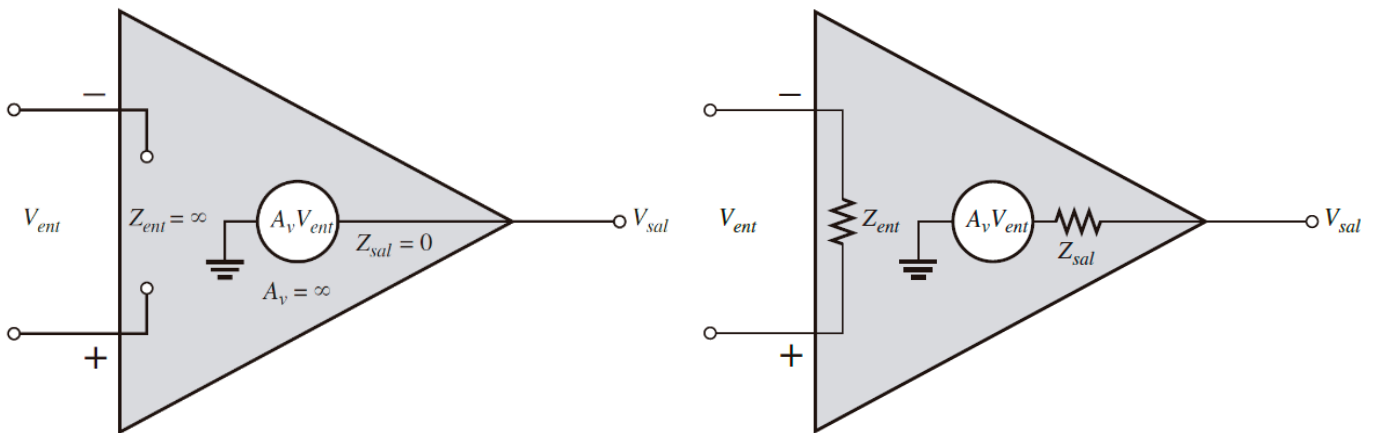
III. CONSIDERACIONES TEÓRICAS.

Amplificador operacional. Características principales.

El amplificador operacional (AO) es un dispositivo conformado por dos terminales de entrada, la entrada inversora (-) y la entrada no inversora (+), así como una terminal de salida. Cada entrada produce ya sea la misma salida o una salida con polaridad opuesta, dependiendo de si la señal se aplica a la entrada positiva o la entrada negativa, respectivamente.

En la Figura 1(a) se observa un amplificador operacional ideal, el cual tiene una ganancia de voltaje infinita y un ancho de banda infinito; además, tiene una impedancia de entrada infinita de modo que no carga la fuente de excitación y posee una impedancia de salida cero.

Por otro lado, en la Figura 1(b) se muestra un amplificador operacional práctico, el cual tiene tanto limitaciones de voltaje como de corriente; de esta forma se caracteriza por presentar una ganancia de voltaje muy alta, una impedancia de entrada también muy alta que por lo general es de algunos megaohms y una impedancia de salida muy baja de menos de 100 [Ω].



(a) Representación de un AO ideal.

(b) Representación de un AO práctico.

Figura 1. Representaciones de un amplificador operacional básico.

Principales aplicaciones del amplificador operacional.

En un inicio los amplificadores operacionales fueron utilizados fundamentalmente para realizar operaciones matemáticas tales como adición, sustracción, integración y diferenciación. Actualmente, su uso principal es proporcionar cambios en la amplitud del voltaje (amplitud y polaridad), en osciladores, en circuitos de filtrado y en muchos tipos de circuitos de instrumentación. Los AO tienen distintas configuraciones que se emplean para las aplicaciones anteriores, tales como el no inversor, inversor, seguidor de voltaje, comparador, sumador, integrador, logarítmico, diferenciador, restador, entre otras (Figura 2).

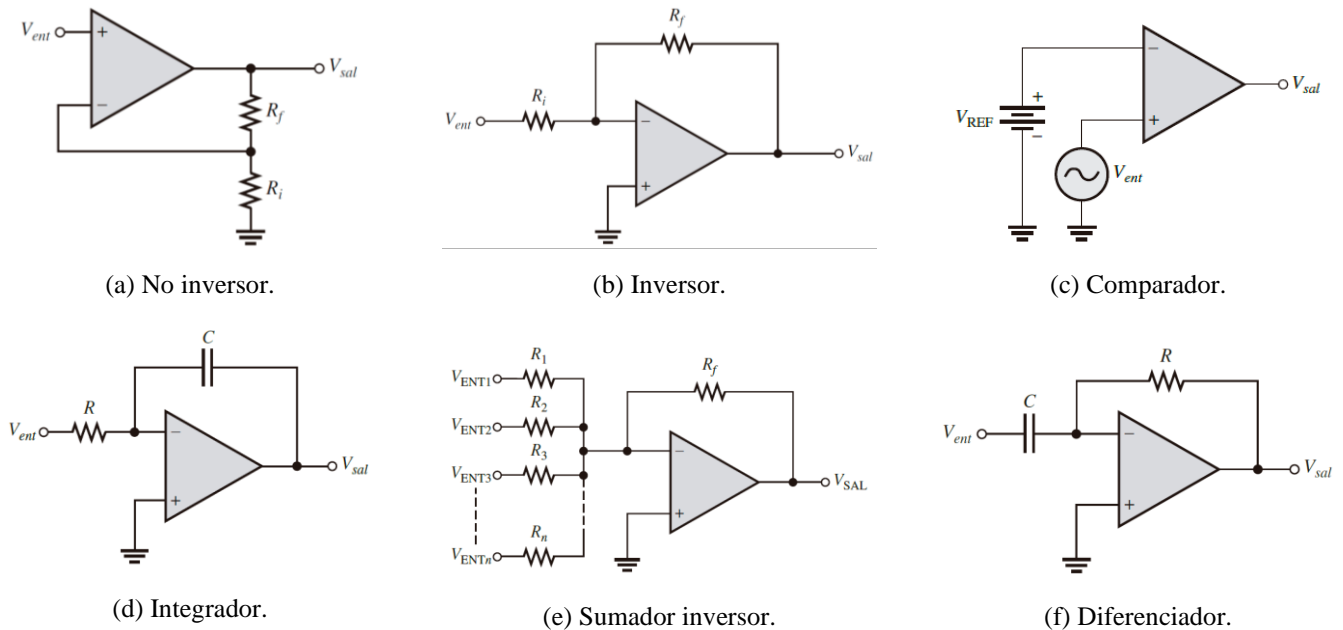


Figura 2. Algunas configuraciones del amplificador operacional.

IV. ACTIVIDADES.

1. Un sistema de bioinstrumentación, utilizado para el acondicionamiento de señales de electrocardiografía (ECG), se diseña a partir del circuito integrado 741 en configuración no inversora y con las siguientes características: ganancia de voltaje de lazo cerrado de 150, impedancia de entrada mínima de 100 [MΩ] e incluye compensación del efecto de la corriente de polarización.

1.1. Proponga un diseño que satisfaga los requerimientos anteriores.

- 1.2. Descargue una señal de ECG de la base de datos internacional *Physionet* y colóquela como señal de entrada al diseño propuesto en el inciso anterior. Simule, utilizando la herramienta computacional *Proteus*, el circuito obtenido y como resultado muestre gráficamente la señal de entrada y la señal de salida.

Nota 1: Deberán investigar cómo se compensa el efecto de la corriente de polarización en un AO.

Nota 2: Utilice la siguiente dirección web para acceder a la base de datos: <https://archive.physionet.org/cgi-bin/atm/ATM> y descargue sólo 10 segundos de duración para la señal elegida.

Nota 3: Al descargar la señal de ECG, los valores de voltaje se encuentran en el orden de los milivolts [mV], por lo que estos se deberán reescribir a volts [V] en una hoja de cálculo ya que *Proteus* no reconoce submúltiplos.

2. Utilizando la herramienta computacional *Proteus* y el circuito integrado 741, diseñe el diagrama esquemático para las siguientes aplicaciones del AO:

a. Amplificador inversor.

- b. Comparador (detector de cruce por nivel cero y detector de cruce por nivel diferente de cero).
- c. Sumador inversor.
- d. Promediador.
- e. Integrador (generador de una onda coseno a partir de una onda seno).
- f. Diferenciador.
- g. Restador.
- h. Desfasador (de 60°, 45° y 30°).

2.1. Realice la simulación de cada una de las estructuras propuestas anteriormente y, como resultado, muestre tanto las señales de entrada como las señales de salida.

Nota 1: Para cada una de las configuraciones a implementar cada equipo propondrá los elementos pasivos a utilizar, así como la cantidad mínima de AO necesarios.

Nota 2: Cada equipo propondrá la ganancia deseada para las configuraciones del AO que así lo requieran.

Nota 3: Para la aplicación del AO como detector de cruce por un nivel diferente de cero cada equipo propondrá cuál es el nivel a detectar.

Nota 4: Para las aplicaciones del AO como sumador inversor, promediador y restador deberán utilizar dos señales sinusoidales de entrada en cada uno de los siguientes casos:

- Caso 1. Las dos señales de entrada tienen la misma frecuencia y amplitud.
- Caso 2. Las dos señales de entrada tienen la misma frecuencia y diferentes amplitudes.
- Caso 3. Las dos señales de entrada tienen diferente frecuencia y las mismas amplitudes.
- Caso 4. Las dos señales de entrada tienen diferente frecuencia y amplitud.

Nota 5: En la aplicación del AO integrador, se deberá generar una señal cosenoidal a partir de una señal sinusoidal con la misma amplitud y frecuencia. Para esto, la ecuación que modela el comportamiento de esta configuración es la integral indefinida:

$$V_{sal} = -\frac{1}{RC} \int V_{ent} dt$$

Considerando lo anterior, se puede plantear un voltaje de entrada y salida; y a partir de ahí, calcular el valor de la resistencia proponiendo un valor de capacitancia, o viceversa.

Nota 6: Para la aplicación del AO integrador se debe tomar en cuenta el diseño de un AO integrador práctico con la finalidad de compensar los efectos del desequilibrio de voltaje y la corriente de polarización. Este punto aplica también para el AO diferenciador.

2.2. Con los componentes y materiales de la práctica realice el montaje experimental de las configuraciones propuestas. Utilice el osciloscopio para mostrar, tanto las señales de entrada, como las señales de salida.

4.3. Práctica de Laboratorio 3

Aplicaciones del amplificador operacional utilizando diseño analógico programable

I. OBJETIVOS.

- a. Implementar y simular, utilizando técnicas de diseño analógico programable, estructuras similares a las aplicaciones del amplificador operacional.
- b. Realizar el montaje experimental de algunas aplicaciones del amplificador operacional utilizando la tarjeta de desarrollo.

II. EQUIPOS, COMPONENTES Y MATERIALES.

- Computadora personal con sistema operativo Windows 8.0 o superior.
- Herramienta computacional *AnadigmDesigner2* para el diseño, implementación y simulación de sistemas analógicos programables.
- Fuente de voltaje de corriente directa.
- Generador de funciones.
- Osciloscopio.
- Tablilla de conexiones (*protoboard*)
- Cables para interconexión.
- Tarjeta de desarrollo *Anadigm SingleApex v2.0*.

III. ACTIVIDADES.

1. Utilizando la herramienta computacional *AnadigmDesigner2*, diseñe el diagrama esquemático para las siguientes estructuras:

- a. Amplificador inversor.
- b. Comparador (detector de cruce por nivel cero y detector de cruce por nivel diferente de cero).
- c. Sumador inversor.
- d. Promediador.
- e. Integrador (generador de una onda coseno a partir de una onda seno).
- f. Diferenciador.
- g. Restador.
- h. Desfasador (de 60°, 45° y 30°).

- 1.1. Realice la simulación de cada una de las estructuras propuestas anteriormente y, como resultado, muestre tanto las señales de entrada como las señales de salida.

Nota 1: Cada equipo propondrá la ganancia deseada para las configuraciones que así lo requieran.

Nota 2: Para la aplicación como detector de cruce por un nivel diferente de cero cada equipo propondrá cuál es el nivel a detectar, considerando que el voltaje máximo que otorga la tarjeta de desarrollo es 3 [V].

Nota 3: Para las aplicaciones como sumador inversor, promediador y restador deberán utilizar dos señales sinusoidales de entrada en cada uno de los siguientes casos:

- Caso 1. Las dos señales de entrada tienen la misma frecuencia y amplitud.
- Caso 2. Las dos señales de entrada tienen la misma frecuencia y diferentes amplitudes.
- Caso 3. Las dos señales de entrada tienen diferente frecuencia y las mismas amplitudes.
- Caso 4. Las dos señales de entrada tienen diferente frecuencia y amplitud.

Nota 4: Consultar la documentación de cada CAM para conocer sus ecuaciones de diseño, y así implementar adecuadamente las aplicaciones del AO.

Nota 5: En *AnadigmDesigner2*, la ecuación que modela el comportamiento del CAM *Integrator* es la integral definida:

$$V_{sal} = \pm K \int_0^t V_{ent} dt$$

Entonces, al utilizar este CAM con un voltaje de entrada sinusoidal, se debe corregir el voltaje de CD indeseado que resulta de su aplicación. Esto se puede realizar añadiendo otros CAM y realizando los cálculos correspondientes.

Nota 6: Para los circuitos desfasadores, es posible optar por otras opciones para su implementación en *AnadigmDesigner2* ya que no existe algún CAM que realice esta función en específico. Por ejemplo, se puede considerar la siguiente identidad trigonométrica por diferencia de ángulos:

$$A\sin(2\pi ft - \theta^\circ) = -A\sin(\theta^\circ) \cos(2\pi ft) + A\cos(\theta^\circ) \sin(2\pi ft)$$

- 1.2.** Una vez comprobada la funcionalidad de los diseños propuestos en el punto 1.1, descargue las configuraciones a la tarjeta. Observe en el osciloscopio tanto las señales de entrada como las de salida para cada caso.

4.4. Práctica de Laboratorio 4

Generación de la señal Doppler de
flujo sanguíneo

I. OBJETIVOS.

- Conocer cómo se obtiene la señal de flujo sanguíneo utilizando técnicas de ultrasonido Doppler.
- Diseñar y simular, utilizando herramientas computacionales, las etapas para la generación de las componentes en fase y en cuadratura de fase de la señal Doppler de flujo sanguíneo.
- Implementar, utilizando técnicas de diseño analógico programable, las etapas para la generación de las componentes en fase y en cuadratura de fase de la señal Doppler de flujo sanguíneo.
- Realizar el montaje experimental de las etapas para la generación de las componentes en fase y en cuadratura de fase de la señal Doppler de flujo sanguíneo utilizando amplificadores operacionales.

II. EQUIPOS, COMPONENTES Y MATERIALES.

- Computadora personal con sistema operativo Windows 8.0 o superior.
- Herramienta computacional *Proteus* para el diseño, implementación y simulación de circuitos eléctricos y electrónicos.
- Herramienta computacional *AnadigmDesigner2* para el diseño, implementación y simulación de sistemas analógicos programables.
- Fuente de voltaje de corriente directa.
- Generadores de funciones.
- Osciloscopio.
- Multímetro digital.
- Amplificador operacional: 741 (cada equipo, en función de los diseños, propondrá cuántos utilizará).
- Elementos pasivos: resistores, capacitores, potenciómetros, etc. (cada equipo, en función de los diseños, propondrá cuántos utilizará y sus valores).
- Tablilla de conexiones (*protoboard*).
- Cables para interconexión.
- Tarjeta de desarrollo *Anadigm SingleApex v2.0*.

III. CONSIDERACIONES TEÓRICAS.

Una de las técnicas más utilizadas en la caracterización del flujo sanguíneo cardiovascular es el ultrasonido basado en el Efecto Doppler. En la Figura 1 se muestra el principio básico de diagnóstico médico utilizando ultrasonido Doppler.

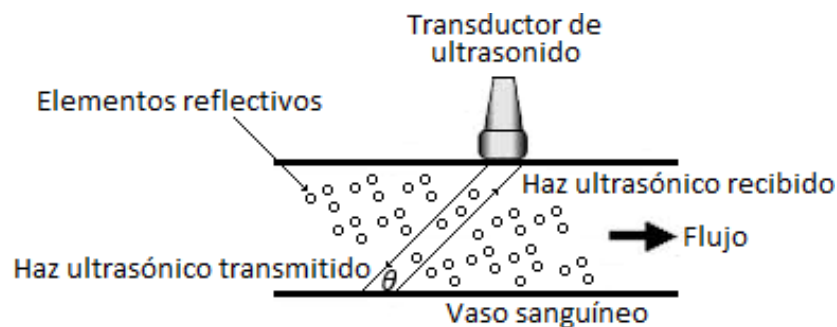


Figura 1. Componentes principales del efecto Doppler en un vaso sanguíneo.

La Figura 1 muestra el transductor Doppler ubicado directamente sobre el vaso sanguíneo que será caracterizado. El transductor, de entre 2 y 10 MHz, es excitado con una señal eléctrica de voltaje o corriente y dicha excitación provoca la emisión de una onda (haz ultrasónico transmitido o señal interrogante) que utiliza energía ultrasónica a una frecuencia determinada (frecuencia de transmisión). Dicha onda incide directamente sobre el tejido biológico (vaso sanguíneo), se propaga a través de éste, e impacta dentro del volumen de muestra con sus elementos internos, formados esencialmente por la pared vascular y los componentes sanguíneos (glóbulos rojos).

Durante la propagación del ultrasonido, el movimiento de los componentes sanguíneos, causarán que la onda incidente se disperse en diferentes direcciones, produciendo cada uno de ellos una señal llamada eco. La velocidad de dichos elementos producirá un corrimiento en la frecuencia de la onda que se refleja. El conjunto de ecos (o haz ultrasónico recibido o señal recibida) son captados por el mismo transductor, y conforman la señal recibida, la cual será una versión modificada de la señal interrogante.

La señal recibida, denominada S_{RF} , debe ser procesada para obtener la señal compleja Doppler que representa el flujo dentro del vaso sanguíneo analizado. Una de las técnicas más utilizadas para este procesamiento es la demodulación en cuadratura de fase, cuyo objetivo es eliminar la frecuencia de operación del transductor y proporcionar una salida consistente con las bandas laterales Doppler; es decir, proporcionar dos salidas que estén compuestas, cada una de ellas, por las componentes del flujo sanguíneo directo e inverso.

Después de procesada la señal recibida, se obtienen las componentes en fase I y en cuadratura de fase Q , las cuales conforman, respectivamente, la parte real e imaginaria de la señal compleja Doppler D , según:

$$D(t) = I(t) + j \cdot Q(t)$$

IV. ACTIVIDADES.

1. Las señales I y Q , que conforman la señal Doppler, D , contienen frecuencias dentro del espectro audible que producen un sonido pulsátil distintivo. Cada una de ellas está formada únicamente por la componente de flujo sanguíneo directo S_{dir} (de frecuencia f_{dir}) y la componente de flujo sanguíneo inverso S_{inv} (de frecuencia f_{inv}), según:

$$I(t) = \underbrace{A_{dir} \cdot \sin(2\pi f_{dir}t + \theta_{dir})}_{S_{dir}} + \underbrace{A_{inv} \cdot \cos(2\pi f_{inv}t - \theta_{inv})}_{S_{inv}}$$

$$Q(t) = \underbrace{A_{dir} \cdot \cos(2\pi f_{dir}t + \theta_{dir})}_{S_{dir}} + \underbrace{A_{inv} \cdot \sin(2\pi f_{inv}t - \theta_{inv})}_{S_{inv}}$$

Comparando las dos expresiones anteriores se puede observar que para una señal resultante de flujo D , que es únicamente hacia el transductor, la señal I se adelanta a la señal Q en 90° , mientras que para el flujo que es únicamente desde el transductor la señal I se retrasa de la señal Q en 90° . Desde el punto de vista temporal, las componentes I y Q se describen gráficamente como se muestra en la siguiente figura:

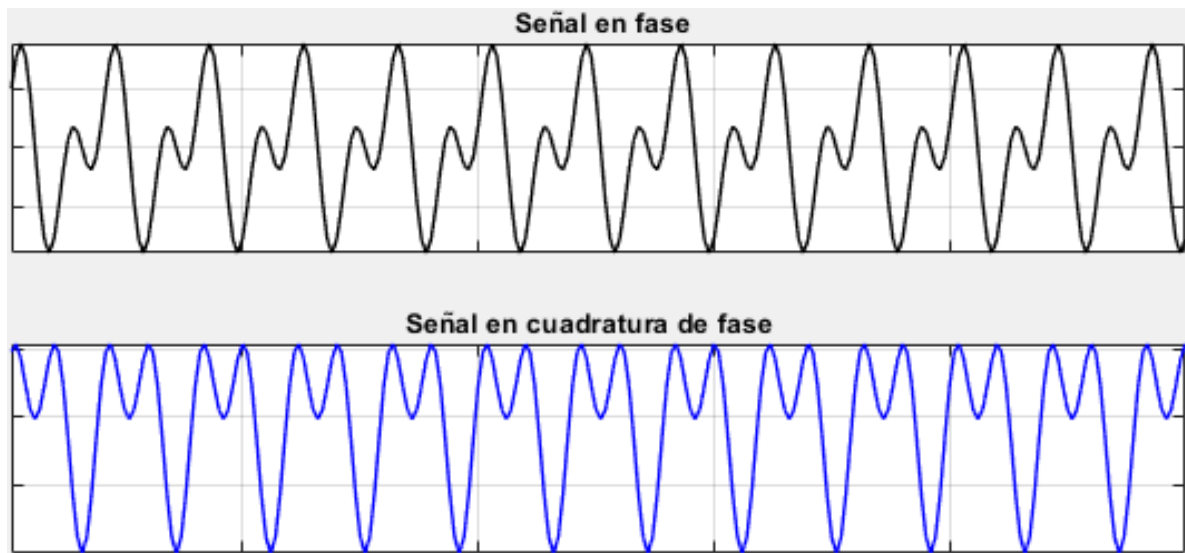


Figura 2. Componentes en fase y en cuadratura de fase.

- 1.1. Utilizando las aplicaciones del amplificador operacional (AO), y el circuito integrado 741, proponga una estructura para generar la señal I y otra estructura para generar la señal Q . Muestre, utilizando la herramienta computacional *Proteus*, los diagramas esquemáticos correspondientes.
- 1.2. Simule, en *Proteus*, las estructuras propuestas en el inciso anterior. Muestre gráficamente las señales resultantes.
- 1.3. Con los materiales y componentes de la práctica realice el montaje experimental de los circuitos propuestos en el inciso 1.1 para la generación de las señales I y Q . Muestre gráficamente las señales resultantes utilizando el osciloscopio.

1.4. Implemente, utilizando dispositivos analógicos programables, las estructuras propuestas en el inciso 1.1. Simule el circuito y muestre, a través de la herramienta computacional *AnadigmDesigner2*, las señales generadas como resultado de dicha implementación.

1.5. Cargue a la tarjeta el diseño propuesto en el inciso anterior. Muestre gráficamente las señales generadas utilizando el osciloscopio.

Nota 1: Tanto para los diseños en *Proteus*, como para la implementación en *AnadigmDesigner2* y el montaje experimental, se deben utilizar señales de entrada sinusoidales y a partir de éstas obtener las componentes cosenoidales requeridas.

Nota 2: Para cada una de las estructuras donde se utilicen las configuraciones del AO, en caso de ser posible, la ganancia deberá ser unitaria.

Nota 3: Para la generación de las señales *I* y *Q* en *Proteus* utilice la siguiente información.

Parámetros para la componente de flujo directo:

$$\begin{aligned}A_{dir} &= 1 \\f_{dir} &= 4 \text{ kHz} \\ \theta_{dir} &= 0^\circ\end{aligned}$$

Parámetros para la componente de flujo inverso:

$$\begin{aligned}A_{inv} &= 1 \\f_{inv} &= 2 \text{ kHz} \\ \theta_{inv} &= 0^\circ\end{aligned}$$

Nota 4: Debido a que el equipo de *Anadigm* no opera de manera eficiente a tan bajas frecuencias, utilice la siguiente información para la generación de las señales *I* y *Q*.

Parámetros para la componente de flujo directo:

$$\begin{aligned}A_{dir} &= 1 \\f_{dir} &= 20 \text{ kHz} \\ \theta_{dir} &= 0^\circ\end{aligned}$$

Parámetros para la componente de flujo inverso:

$$\begin{aligned}A_{inv} &= 1 \\f_{inv} &= 10 \text{ kHz} \\ \theta_{inv} &= 0^\circ\end{aligned}$$

Nota 5: Al implementar el circuito en *Anadigm* no es necesario considerar la corrección del voltaje de CD indeseado que resulta de la aplicación de algunos CAM, si es que se utilizan para obtener las componentes cosenoidales requeridas a partir de las señales sinusoidales de entrada.

Nota 6: Utilizar un solo chip para todo el circuito propuesto en *Anadigm*.

4.5. Práctica de Laboratorio 5

**Pre-amplificación en sistemas de
electrocardiografía**

I. OBJETIVOS.

- Conocer la estructura, funcionamiento e importancia de la etapa de pre-amplificación de señales analógicas en los sistemas de electrocardiografía.
- Diseñar y simular, utilizando herramientas computacionales, la etapa de pre-amplificación de los sistemas de electrocardiografía.
- Implementar, utilizando técnicas de diseño analógico programable, la etapa de pre-amplificación de los sistemas de electrocardiografía.
- Realizar el montaje experimental de la etapa de pre-amplificación en los sistemas de electrocardiografía utilizando amplificadores operacionales.

II. EQUIPOS, COMPONENTES Y MATERIALES.

- Computadora personal con sistema operativo Windows 8.0 o superior.
- Herramienta computacional *Proteus* para el diseño, implementación y simulación de circuitos eléctricos y electrónicos.
- Herramienta computacional *AnadigmDesigner2* para el diseño, implementación y simulación de sistemas analógicos programables.
- Herramienta computacional *Excel* para manejo de datos por medio de hojas de cálculo.
- Fuente de voltaje de corriente directa.
- Generador de funciones.
- Osciloscopio.
- Multímetro digital.
- Amplificador operacional: 741 (cada equipo, en función de los diseños, propondrá cuántos utilizará).
- Amplificador de instrumentación: INA122.
- Elementos pasivos: resistores, capacitores, potenciómetros, etc. (cada equipo, en función de los diseños, propondrá cuántos utilizará y sus respectivos valores).
- Tablilla de conexiones (*proto-board*).
- Cables para interconexión.
- Tarjeta de desarrollo *Anadigm SingleApex v2.0*.
- Simulador de paciente *ProSim2*.

III. CONSIDERACIONES TEÓRICAS.

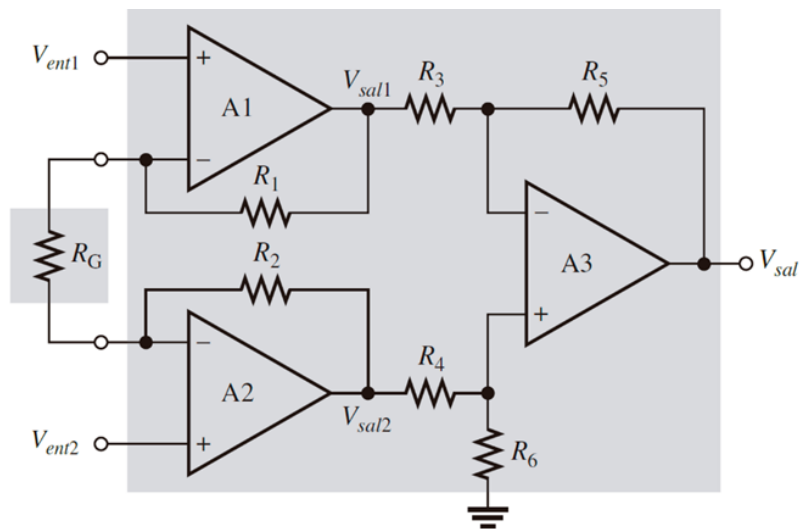


Figura 1. Componentes principales de un amplificador de instrumentación.

La señal de electrocardiográfica (ECG) permite registrar la actividad eléctrica del corazón y, generalmente, es una señal que exhibe pequeños valores de amplitud inmersos en gran contenido de ruido. El registro de la señal se realiza utilizando un electrocardiógrafo, el cual está formado por diferentes etapas que se utilizan para el acondicionamiento y el procesamiento de la señal de ECG adquirida. La primera etapa, dentro de toda la cadena, es la de pre-amplificación, la cual amplifica la señal de entrada con cierta ganancia que puede ser elegida de forma estática o dinámica.

Usualmente, para satisfacer los requerimientos de procesamiento, la etapa de pre-amplificación se implementa utilizando un amplificador de instrumentación (AI). Un AI es un dispositivo de ganancia de voltaje diferencial que amplifica la diferencia entre los voltajes en sus dos terminales de entrada y cuyo propósito principal es amplificar señales pequeñas que se pueden mezclar con grandes voltajes en modo común (ruido). Son dispositivos que suministran una alta ganancia, una alta impedancia de entrada, una baja impedancia de salida y una alta razón de rechazo en modo común, lo que permite procesar señales biológicas donde la información clínicamente útil se encuentra severamente comprometida por la presencia del ruido.

Básicamente, un AI está integrado por 3 amplificadores operacionales y un conjunto de resistores, como se muestra en la Figura 1. Los dos primeros amplificadores (A1 y A2) se implementan en configuración no inversora que proporcionan una alta impedancia de entrada y una alta ganancia de voltaje. El amplificador A3 se utiliza como amplificador diferencial (o amplificador restador) con una baja impedancia de salida, ganancia unitaria, construido con resistores de igual valor y de alta precisión.

El voltaje de la señal a la salida de todo AI se relaciona con los voltajes de entrada a través de una relación similar a la siguiente:

$$V_{sal} = A_v \cdot (V_{ent2} - V_{ent1})$$

En la expresión anterior A_v , es la ganancia de voltaje, la cual, se ajusta externamente mediante la selección del resistor R_G .

IV. ACTIVIDADES.

1. Elija 5 AI comerciales y realice una comparación entre ellos teniendo en cuenta los siguientes parámetros y características: impedancia de entrada, impedancia de salida, relación de rechazo en modo común, expresión (o modo) para el ajuste de la ganancia, aplicaciones principales, fabricante y precio unitario.
2. Utilizando la herramienta computacional *Proteus* y el circuito integrado 741, diseñe el diagrama esquemático para un AI con una estructura similar a la mostrada en la Figura 1. Asuma que $R_1 = R_2 = R$ y que $R_3 = R_4 = R_5 = R_6$.
 - 2.1. Obtenga, teóricamente, la expresión que relaciona el voltaje de salida, V_{sal} , con los voltajes de entrada V_{ent1} y V_{ent2} .
 - 2.2. Proponga los valores necesarios para el resistor R_G con el objetivo de obtener las ganancias de voltaje, A_v , que se exponen en la Tabla 1:

Tabla 1. Valores para el resistor R_G .

A_v	R_G
1	
5	
10	
50	
100	
500	
1000	

- 2.3. Con los datos de la Tabla 1, obtenga y muestre un gráfico de A_v vs R_G .
- 2.4. A partir del gráfico obtenido en el inciso anterior, ¿se puede plantear qué los AI son dispositivos lineales? Argumente su respuesta.
- 2.5. Descargue una señal de ECG de la base de datos internacional *Physionet* y utilícela como señal de estímulo al diseño propuesto en el inciso anterior. Simule, utilizando la herramienta computacional *Proteus*, el circuito obtenido y como resultado muestre gráficamente la señal de entrada y la señal de salida.

Nota 1: Utilice la siguiente dirección web para acceder a la base de datos: <https://archive.physionet.org/cgi-bin/atm/ATM>. Elija una señal cualquiera y descargue sólo 10 s de duración de la misma.

Nota 2: Al descargar la señal de ECG, los valores de voltaje se encuentran en el orden de los milivolts [mV], por lo que estos se deberán reescribir a volts [V] en una hoja de cálculo ya que *Proteus* no reconoce submúltiplos.

2.6. Con los componentes y materiales de la práctica realice el montaje experimental de la estructura mostrada en la Figura 1. Utilice una fuente de señal sinusoidal con un voltaje de $5 V_{RMS}$ y una frecuencia de 2 kHz y observe, en el osciloscopio, la fuente de señal y la señal a la salida, estime, además, la ganancia de voltaje total.

Nota: Deberán utilizar 4 diferentes ganancias de las dadas en la Tabla 1 y mostrar los resultados correspondientes para cada caso.

3. Utilizando la herramienta computacional *Proteus*, diseñe el diagrama esquemático de un sistema para la amplificación de señales analógicas utilizando el AI INA122.

3.1. Consulte la hoja de datos del INA122 y proponga los valores necesarios para el resistor R_G con el objetivo de obtener las ganancias de voltaje, A_V , que se exponen en la Tabla 2:

Tabla 2. Valores del resistor de ajuste para diferentes ganancias.

A_V	Valor de R_G	
	Teórico	Comercial
5		
10		
50		
100		
500		
1000		
5000		

3.2. Construya la gráfica que relaciona la ganancia de voltaje del INA122 con el valor de R_G calculado.

3.3. Coloque a la entrada del diseño propuesto en el punto 3 la señal de ECG utilizada en el inciso 2.5. Simule el circuito obtenido y como resultado muestre, gráficamente, la señal de entrada y la señal de salida.

Nota: Deberán utilizar las ganancias dadas en la Tabla 2 y mostrar los resultados de la simulación para cada una de ellas.

4. Utilizando la herramienta computacional *AnadigmDesigner2*, implemente un circuito para simular la estructura interna de un AI como la mostrada en la Figura 1.

4.1. Con una fuente de señal sinusoidal de valor $5 V_{RMS}$ y una frecuencia de 2 kHz, simule la estructura propuesta en el punto 4 y muestre la señal de entrada y la de salida del sistema. Considere $A_V = 5$.

Nota: Para referenciar a tierra en *AnadigmDesigner2* se puede utilizar una fuente de señal con 0 V de amplitud.

4.2. Una vez comprobada la funcionalidad del diseño propuesto en el punto 4, descargue la configuración a la tarjeta. Utilice como señal de entrada una señal de ECG utilizando el simulador de paciente. Observe en el osciloscopio tanto la señal de entrada como la de salida y estime, además, la ganancia de voltaje total.

Nota: Para referenciar a tierra en *AnadigmDesigner2* se puede utilizar una fuente de señal con 0 V de amplitud.

4.6. Práctica de Laboratorio 6

Multiplicación de señales
analógicas

I. OBJETIVOS.

- Conocer la estructura, funcionamiento y utilidad de las aplicaciones más importantes de un multiplicador analógico.
- Diseñar y simular, utilizando herramientas computacionales, una de las aplicaciones esenciales del multiplicador.
- Implementar, utilizando técnicas de diseño analógico programable, estructuras similares a la de un multiplicador analógico.
- Realizar el montaje experimental de algunas aplicaciones del multiplicador.

II. EQUIPOS, COMPONENTES Y MATERIALES.

- Computadora personal con sistema operativo Windows 8.0 o superior.
- Herramienta computacional *Proteus* para el diseño, implementación y simulación de circuitos eléctricos y electrónicos.
- Herramienta computacional *AnadigmDesigner2* para el diseño, implementación y simulación de sistemas analógicos programables.
- Fuente de voltaje de corriente directa.
- Generador de funciones.
- Osciloscopio.
- Multímetro digital.
- Circuito integrado AD633 (cada equipo, en función de los diseños, propondrá cuántos utilizará).
- Elementos pasivos: resistores, capacitores, potenciómetros, etc. (cada equipo, en función de los diseños, propondrá cuántos utilizará y sus respectivos valores).
- Tablilla de conexiones (*protoboard*).
- Cables para interconexión.
- Tarjeta analógica programable *Anadigm SingleApex v2.0*.

III. CONSIDERACIONES TEÓRICAS.

MULTIPLICADORES ANALÓGICOS.

Los multiplicadores analógicos son arreglos complejos de amplificadores operacionales y otros elementos de circuitos disponibles en la actualidad en forma de circuitos integrados o módulos funcionales. Los multiplicadores son fáciles de usar; algunas de sus aplicaciones son medición de potencia, modificación y duplicación de frecuencia, detección de la diferencia en ángulo de fase de dos señales de igual frecuencia, multiplicación de dos señales, división de una señal entre otra, obtención de la raíz cuadrada de una señal y elevación al cuadrado de una señal. Otro uso de los multiplicadores es la demostración de los principios de modulación de amplitud y de modulación. En la Figura 1 se muestra un esquema de un multiplicador típico. Hay dos terminales de entrada x y y , que se utilizan para conectar los dos voltajes que se van a multiplicar. La resistencia normal de cada terminal de entrada es $10\text{ k}\Omega$ o mayor. La terminal de salida suministra aproximadamente la misma corriente que un amplificador operacional a una carga puesta a tierra (5 a 10 mA). El voltaje de salida iguala al producto de los voltajes de entrada reducido por un factor de escala.

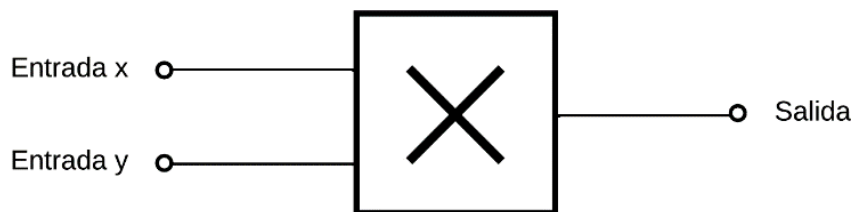


Figura 1. Esquema del multiplicador.

El esquema de un multiplicador que se muestra en la Figura 1 puede tener una \times para simbolizar la multiplicación. Otro tipo de esquemas ilustra las entradas y la ecuación del voltaje de salida, como en la Figura 2. En términos generales, el voltaje de salida V_o es el producto de los voltajes de entrada x y y ; se expresa por:

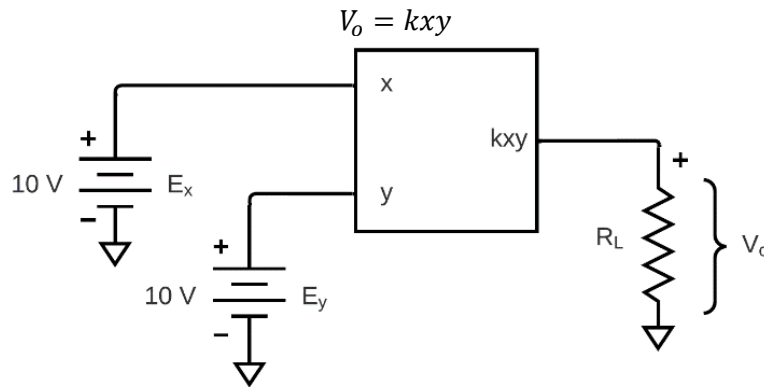


Figura 2. Multiplicación de dos voltajes de CD.

La constante k se denomina *factor de escala* y por lo común es igual $1/10$ V. Esto se debe a que los multiplicadores están diseñados para el mismo tipo de suministro de energía que se utiliza para los amplificadores operacionales, a saber ± 15 V. Para mejores resultados, los voltajes aplicados ya sea a las entradas x o y , no deben exceder ± 10 V con respecto a tierra. Este límite de ± 10 V también se aplica a la salida, de modo que el factor de escala por lo general es el recíproco del límite de voltaje, o $1/10$ V. Si ambos voltajes de entrada están en sus límites positivos de $+10$ V, la salida estará al límite positivo de 10 V. En consecuencia, la ecuación anterior se expresa para la mayoría de los multiplicadores por:

$$V_o = \frac{xy}{10 \text{ [V]}} = \frac{E_x E_y}{10 \text{ [V]}}$$

CAM MULTIPLICADOR EN ANADIGMDESIGNER2.

En el uso del diseño programable es importante recalcar que la operación de multiplicación del CAM *Multiplier* no es lineal, por lo que su función de transferencia cambia con la señal aplicada. En su forma más simple, la función de transferencia del multiplicador puede escribirse como:

$$V_{OUT} = \frac{V_{INX} \cdot V_{INY}}{V_{REF}}$$

Donde V_{OUT} es el voltaje de salida y los voltajes de entrada son V_{INX} y V_{INY} . El voltaje V_{REF} debe estar presente para asegurar que la ecuación sea dimensionalmente correcta. En el CAM multiplicador, este voltaje se establece para que sea el voltaje interno de referencia nominal de 3 V. En este caso, la entrada V_{INY} es una entrada muestreada por el ADC dentro del CAM, por lo que el resultado a la salida del ADC es una cadena de ocho bits correspondiente al valor V_{INY} .

Diferencias de precisión entre las dos entradas del multiplicador.

El multiplicador CAM tiene dos entradas, señaladas anteriormente como V_{INX} y V_{INY} . La entrada X se alimenta directamente a la etapa de ganancia, pero la entrada Y se alimenta al ADC. Por lo tanto, la resolución de la entrada X es mejor que la de la entrada Y , y el usuario debe tener esto en cuenta al elegir de qué manera conectar las entradas.

Por otro lado, el ADC en el multiplicador CAM se basa en un algoritmo de aproximación sucesiva (SAR). Por lo general, se necesitan varios ciclos de reloj adicionales para permitir la configuración de los componentes analógicos antes de que el multiplicador tome su próxima muestra de V_{INX} . En consecuencia, se requieren dos relojes para el multiplicador CAM, uno relativamente lento para la etapa de ganancia y otro 16 veces más rápido para el SAR ADC.

Sample-and-hold opcional en la entrada.

Para permitir una conversión precisa de la entrada Y , el voltaje en esta entrada no debe cambiar durante los varios pasos de la conversión; si cambia, es posible que se produzca una salida errónea. Para asegurarse de que esto no suceda, se sugiere que se conecte un circuito de muestreo y retención al terminal V_{INY} para mantener estable el voltaje durante la

conversión. Esta muestra y retención deben sincronizarse con el reloj lento del multiplicador CAM para garantizar una sincronización adecuada.

IV. ACTIVIDADES.

1. Utilizando la herramienta computacional *Proteus* y el circuito integrado AD633, diseñe el diagrama esquemático para la multiplicación de dos señales de entrada.

Nota: Deberá investigar la configuración adecuada del AD633 para implementar esta aplicación a través de su hoja de datos.

- 1.1. Realice la simulación de la estructura propuesta anteriormente y, como resultado, muestre tanto las señales de entrada como las señales de salida para cada uno de los siguientes casos:

- Caso 1. Las dos señales de entrada tienen la misma frecuencia y amplitud.
- Caso 2. Las dos señales de entrada tienen la misma frecuencia y diferentes amplitudes.
- Caso 3. Las dos señales de entrada tienen diferente frecuencia y las misma amplitudes.
- Caso 4. Las dos señales de entrada tienen diferente frecuencia y amplitud.

- 1.2. Con los componentes y materiales de la práctica realice el montaje experimental de las configuraciones propuestas. Utilice el osciloscopio para mostrar, tanto las señales de entrada, como las señales de salida.

2. Utilizando la herramienta computacional *AnadigmDesigner2*, diseñe el circuito necesario para implementar la multiplicación de dos señales de entrada utilizando el CAM *Multiplier*.

- 2.1. Simule la estructura propuesta y muestre las señales de entrada y de salida en cada uno de los casos del punto uno.

Nota 1: Se debe consultar la documentación de cada CAM para conocer sus ecuaciones de diseño y así implementar adecuadamente la multiplicación de señales [1].

Nota 2: Con la finalidad de poder observar los mejores resultados, las frecuencias de las señales de entrada deben configurarse hasta los 5 kHz. Asimismo, la amplitud no deberá exceder de 1.5 [V]. Ajuste el tiempo de simulación para una mejor visualización.

- 2.2. Cargue a la tarjeta el diseño propuesto en el inciso anterior. Utilice el generador de señales y observe en el osciloscopio tanto la señal de entrada como la de salida.

V. REFERENCIAS.

- [1] Design Brief 208 Using the Anadigm Multiplier CAM. https://www.anadigm.com/_apps/DB021200-U208.pdf

Conclusiones

Los dispositivos analógicos programables son una herramienta poderosa para el acondicionamiento analógico de las señales. Gracias al compacto diseño de estos dispositivos y el fácil uso de la herramienta software, es posible reducir el tiempo y los componentes de prototipado en comparación con el acondicionamiento de señales convencional.

Anadigm es un fabricante que se destaca por usar la tecnología de capacitores conmutados permitiendo la reducción de uso de grandes arreglos resistencias en su arquitectura. Otra gran ventaja de Anadigm son las herramientas que ofrece, como AnadigmDesigner2, que es una plataforma muy intuitiva y sencilla de implementar para la creación de circuitos analógicos, además, estos circuitos se pueden cargar fácilmente a la tarjeta FPAA AN231E04.

Los dispositivos FPAA tiene múltiples funciones, no únicamente el acondicionamiento de señales. También, es posible el diseño de filtros y sistemas de procesamiento de señales, lo que nos permite seguir conociendo esta nueva tecnología. Podría proponerse, como futuro proyecto, la elaboración de un manual de prácticas enfocado al filtrado y al procesamiento de las señales analógicas.

Referencias

- [1] Pallás, R. (2003). *Sensores y acondicionadores de señal*. Marcombo.
- [2] Bertran, E. (2003). *Señales y sistemas de tiempo discreto*. UPC, (primera edición) Recuperado desde: <https://www.researchgate.net/publication/266046798>
- [3] Gómez, L y Tobajas, F. (2001). *Fundamentos de instrumentación electrónica*. Universidad de las Palmas de Gran Canaria, España. Recuperado desde: <https://informatica.uv.es/iiguia/INS/material/InstrumentacionULPGC/TodoCompleto.pdf>
- [4] Pallás, R. y Webster, J.(1999). *Analog Signal Processing*. Wiley-Interscience.
- [5] Salazar, A. *Amplificador operacional*. Universidad de los Andes, Colombia. Consultado el 24 de junio de 2023. Recuperado desde: http://www.prof.uniandes.edu.co/~ant_sala/cursos/FDC/Contenidos/05_Amplificador_Operacional.pdf
- [6] Boylestad, R y Nashelsky L. (2009). *Electrónica: Teoría de Circuitos y Dispositivos Electrónicos*. Pearson Educación.
- [7] Torres, D. *El amplificador operacional*. Departamento de Ingeniería en Sistemas Biomédicos, Universidad Nacional Autónoma de México. Consultado el 24 de junio de 2023.
- [8] Coughlin, R y Driscoll, F. (2000). *Amplificadores Operacionales y Circuitos Integrados Lineales*. Pearson-Prentice Hall.
- [9] *Amplificador Operacional*. (06 de septiembre de 2016). Consultado el 24 de junio de 2023. Recuperado de: <http://www.alepic.com.ar/Amplificador%20operacional%20-%20Wikipedia.pdf>
- [10] Torres, D. *Configuraciones básicas del amplificador operacional*. Departamento de Ingeniería en Sistemas Biomédicos, Universidad Nacional Autónoma de México. Consultado el 24 de junio de 2023.
- [11] Torres, D. *Aplicaciones del amplificador operacional. Parte I*. Departamento de Ingeniería en Sistemas Biomédicos, Universidad Nacional Autónoma de México. Consultado el 24 de junio de 2023.
- [12] Aparicio, H. y Lombardo, I. *Amplificador Operacional*. Consultado el 24 de junio de 2023. Recuperado de: https://frh.cvg.utn.edu.ar/pluginfile.php/57533/mod_resource/content/2/ope2_V3.pdf
- [13] Torres, D. *Aplicaciones del amplificador operacional. Parte II*. Departamento de Ingeniería en Sistemas Biomédicos, Universidad Nacional Autónoma de México. Consultado el 24 de junio de 2023.
- [14] Electrónica. *¿Cómo simular el op-amp de crecimiento exponencial?* Consultado el 20 de agosto de 2023. Recuperado desde: <https://electronica.guru/questions/76317/como-simular-el-op-amp-de-crecimiento-exponencial>
- [15] Lopez, R. (2015). *FPAA para sistemas de procesamiento y acondicionamiento de señales analógicas*. [Tesis doctoral]. Recuperado desde: <https://riudg.udg.mx/bitstream/20.500.12104/79912/1/MCUCEI01065FT.pdf>

- [16] Bataller, M. *Tema 5 Dispositivos Analógicos Programables* [presentación de diapositivas]. Consultado el 01 de julio de 2023. Recuperado desde: <https://roderic.uv.es/bitstream/handle/10550/40598/FPAA.pdf?sequence=1&isAllowed=y>
- [17] Hernández, J y Luna, (2011). *Laboratorio de electrónica analógica usando Arreglos Analógicos Programables por Campo (FPAA)* [Tesis de grado]. Repositorio UPB. Recuperado desde: <https://repository.upb.edu.co/handle/20.500.11912/1295>
- [18] Veca, A. (2014). *Filtros analógicos: clásicos, basados en Capacitor Conmutado y con FPAA*. Recuperado desde: <http://dea.unsj.edu.ar/sredes/Biblioauxi/Filtros%20Analógicos%20-%20web%2025112014.pdf>
- [19] Casas, O. y Pallas, R. (2002). *Sistemas analógicos programables. Versatilidad digital con precisión Analógica*. UPC. Recuperado desde: https://www.researchgate.net/profile/Ramon-Pallas-Areny/publication/303752552_Sistemas_analogicos_programables_Versatilidad_digital_con_precision_analogica/links/5750b11a08aed9fa2bd44b18/Sistemas-analogicos-programables-Versatilidad-digital-con-precision-analogica.pdf
- [20] Frías, D. (2008). *Design and Applications of CMOS Current Conveyors*. Repositorio Institucional INAOE. Recuperado desde: <https://inaoe.repositorioinstitucional.mx/jspui/bitstream/1009/543/1/MoroFD.pdf>
- [21] Juárez, A., Estevez, J., Ponce, J., y Herrera, G. (2020). *Implementación electrónica basada en FPAA del oscilador caótico de Lorenz*. Revista de Aplicaciones de La Ingeniería. Recuperado desde: <https://doi.org/10.35429/jea.2020.22.7.14.22>
- [22] Hertz, J. (2021). *An Introduction to Switched-capacitor Circuits*. Recuperado desde: <https://www.allaboutcircuits.com/technical-articles/an-introduction-to-switched-capacitor-circuits/>
- [23] Anadigm. (2004). *AnadigmDesigner2 User Manual*. Recuperado desde: https://www.anadigm.com/_doc/UM020800-U001.pdf
- [24] Anadigm. (2006). *AnadigmApex dpASP Family User Manual*. Recuperado desde: AnadigmApex FPAA Family User Manual
- [25] Anadigm. *Anadigm SingleApex Development Board*. Consultado el 10 de octubre de 2023. Recuperado desde: https://www.anadigm.com/_doc/UM231001-K001.pdf
- [26] Anadigm. (2007). *AN231E04 Datasheet (Rev 1.5)*. Recuperado desde: https://www.anadigm.com/_doc/DS231000-U001.pdf
- [27] López E. Protocolo SPI (Serial Peripheral Interface). Consultado el 10 de octubre de 2023. Recuperado desde: <https://i-micro.com/pdf/articulos/spi.pdf>

Anexos

En el siguiente enlace se agrega un documento con las soluciones de las seis prácticas de laboratorio presentadas en el capítulo IV:

<https://drive.google.com/drive/folders/1iMLwL2vxN5h1wn55O8XKnjINYcnmNy2s?usp=sharing>