

Capítulo 3

Evaluación experimental

Una vez implementado el inversor se procedió a aplicarle diferentes pruebas con el fin de evaluar su funcionamiento. En éste Capítulo se presentan los resultados gráficos (oscilogramas) obtenidos de las pruebas experimentales realizadas tanto al inversor, como a los otros componentes. Las pruebas se realizaron considerando sólo secuencias válidas de encendido del inversor a la frecuencia nominal del inversor de 20 [kHz]. Se utilizó un osciloscopio de la marca Fluke modelo 196B y uno de la marca Agilent modelo MSO7054B.

3.1 Circuito de Temporización

La Fig. 3.1 muestra la señal de temporización (CLK) generada por el circuito integrado CD4047, tiene una frecuencia de 470 [kHz], su ciclo de trabajo es del 50%, y tiene un periodo de 2.1 [μ s].

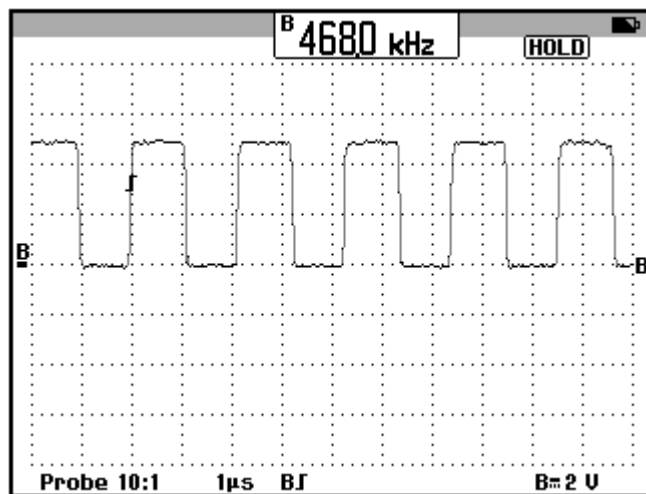


Figura 3.1 Señal de temporización

3.2 Sistema de Seguridad (PLD)

La Fig. 3.2 muestra dos de cuatro entradas al PLD que son generadas por un circuito adicional externo, representan señales de disparo de dos MOSFET de una misma rama del puente H se observa que son mutuamente excluyentes y que entre ellas no existe algún tiempo de retardo.

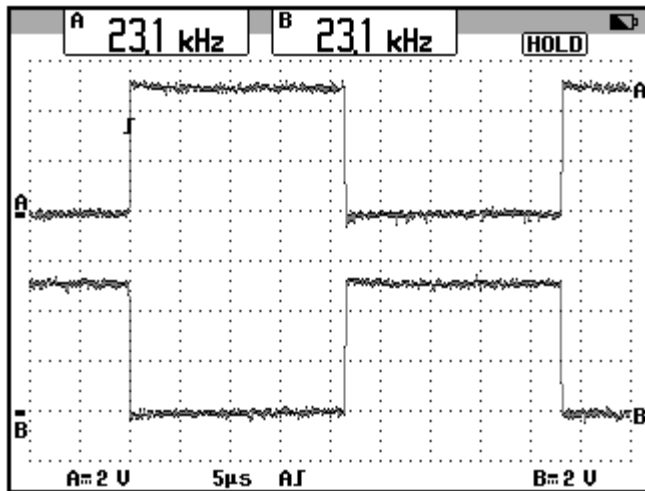


Figura 3.2 Señales de entrada al PLD

Por otra parte en la Fig. 3.3 se observa las señales de salida del PLD ante las entradas de la Fig. 3.2. En un acercamiento a tal oscilograma (Fig. 3.4) se ve que se encuentran defasadas entre si por un intervalo de tiempo de 2.2 [μs], es precisamente este tiempo el tiempo muerto generado por el SS entre dos secuencias de disparo válidas (Fig. 3.5).

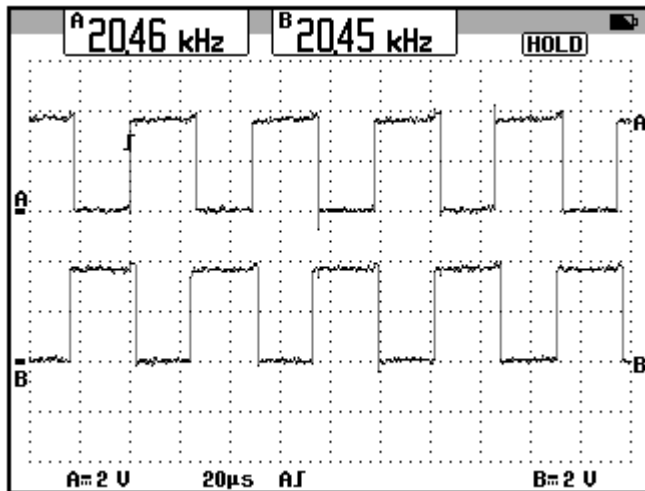


Figura 3.3 Señales de salida del PLD

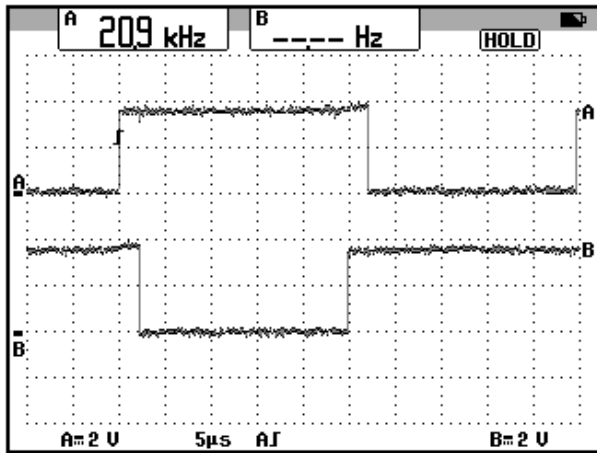


Figura 3.4 Tiempo muerto generado por el PLD

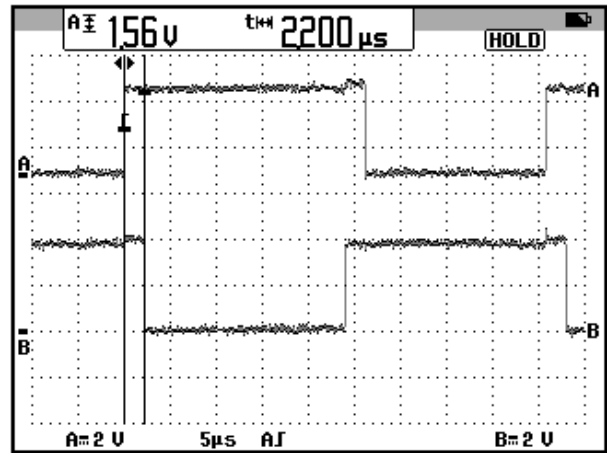


Figura 3.5 Medición del tiempo muerto

Como se esperaba la duración del tiempo muerto corresponde con el tiempo que le lleva a la máquina de estados pasar de un estado a otro siendo de 2.2 [μs] que corresponde con un ciclo de reloj de la señal CLK.

3.3 Circuito de disparo (Driver)

Una vez verificado el comportamiento del PLD se recabaron los oscilogramas 3.6, 3.7 y 3.8 que muestran las señales de salida de dos drivers de una misma rama, el tiempo muerto entre ellas y los disparos de una misma diagonal del puente H. Estas señales son las que finalmente encienden o apagan a los MOSFET, y son una réplica de las señales de salida del PLD sólo que con un mayor nivel de tensión que corresponde con el valor de las fuentes flotantes de cada driver.

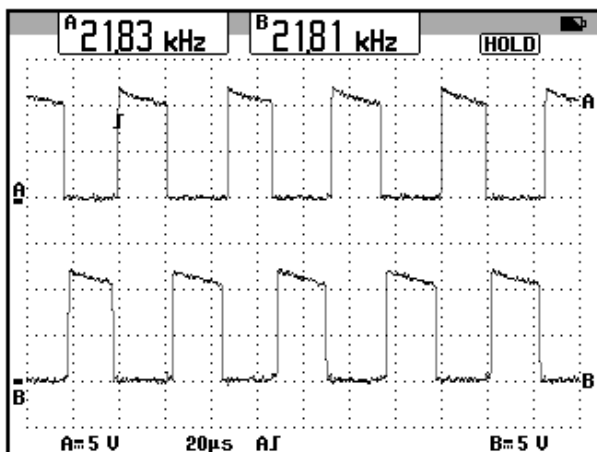


Figura 3.6 Señales de disparo de una misma rama

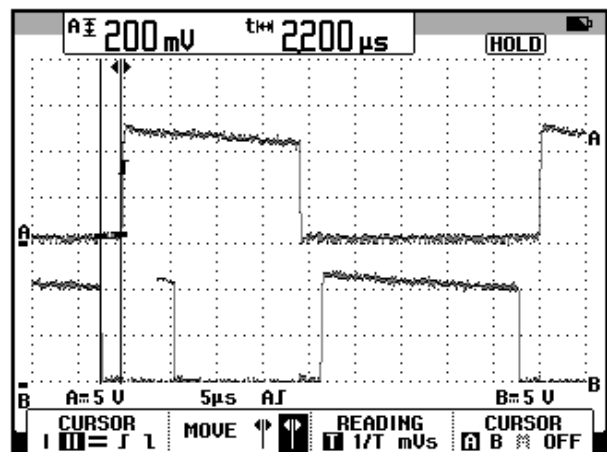


Figura 3.7 Tiempo muerto entre dos señales de disparo

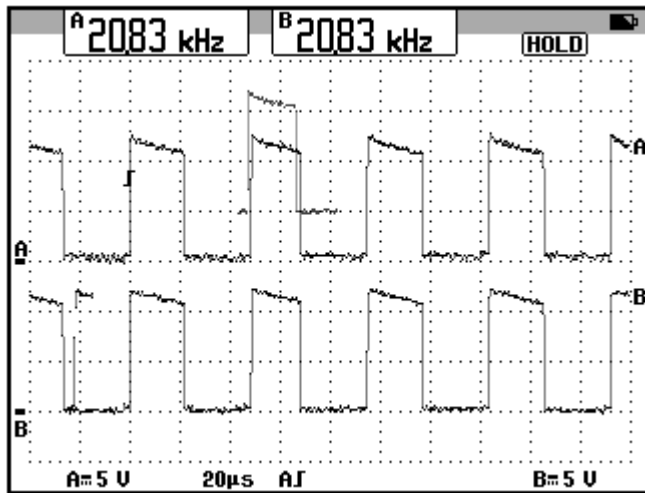


Figura 3.8 Señales de disparo de dos MOSFET de la misma diagonal

3.4 Puente H

La prueba realizada al puente H consistió en aplicarle una secuencia de encendido de 20 [kHz] al PLD de tal forma que la salida en la carga conectada al puente H fuera alterna. La magnitud de VCD fue de 200 y 300 [V], la carga conectada fue un resistor de 330[Ω] y una potencia de 20 [W]. A continuación se presentan las imágenes obtenidas.

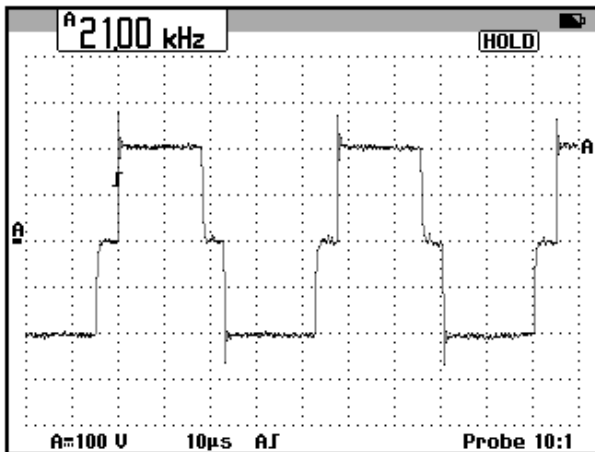


Figura 3.9 Tensión en la carga a 200 [V]

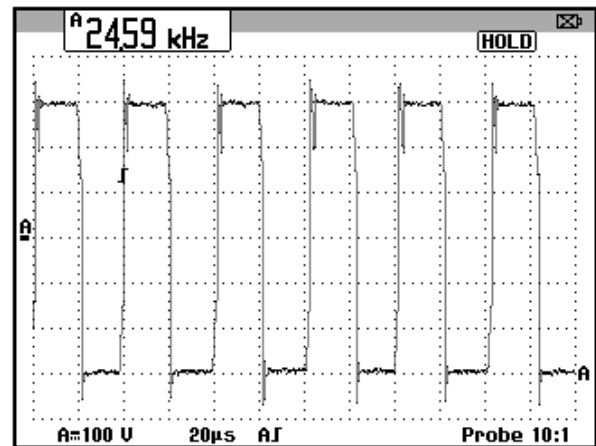


Figura 3.10 Tensión en la carga a 300 V

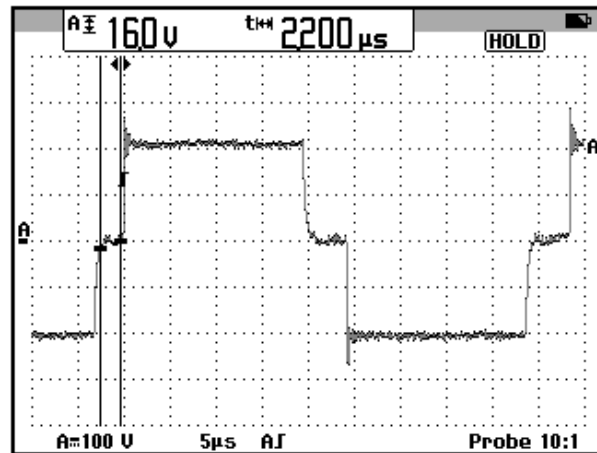


Figura 3.11 Tiempo muerto

En la Fig. 3.10 se tiene una señal alterna con una magnitud 300 [V] pico correspondiente con la magnitud de VCD y con una frecuencia de 24 [kHz], dicha señal presenta picos de tensión tanto en el lóbulo positivo como negativo, estos lóbulos son el producto de la acción de conmutación de los MOSFET. Es posible observar también el tiempo muerto entre el encendido y apagado de transistores cuya magnitud es de 2.2 [µs] como lo muestra la Fig. 3.11.

3.5 Sistema de Medición

Durante el proceso de caracterización del TC se obtuvo la Fig. 3.12. La señal A es la tensión en la carga del puente con VCD= 50[V] por otra parte la señal en B es la tensión en la resistencia de carga (100Ω) del TC, además considerando que la carga conectada en el puente H fue del tipo resistiva, se tiene que la señal en B representa además la forma de onda de la corriente en la carga.

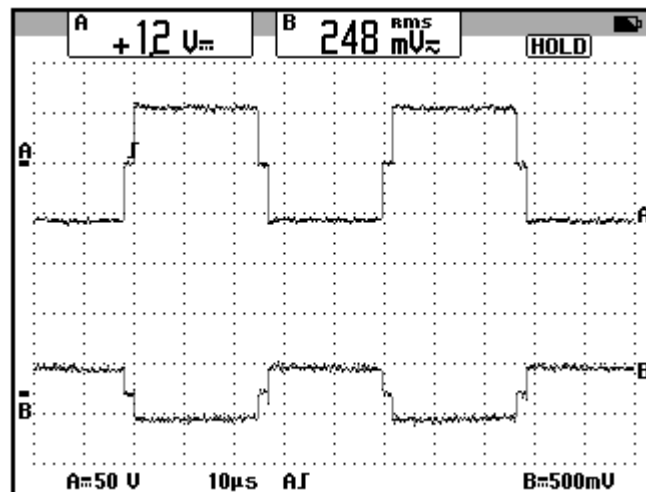


Figura 3.12 Corriente en la carga

Para poder realizar la prueba del SM a condiciones nominales del inversor de; 10 [A] y 300 [V] es necesario contar con una carga de potencia de 600 [VA] y que tenga una respuesta en frecuencia de 20 [kHz], sin embargo es posible realizar pruebas alternas que permiten validar el funcionamiento del SM.

La prueba que se realizó consistió en ajustar al SM de tal manera que actuara para una corriente de 0.9 [A], para ello se determinó la tensión que se presentaría en la resistencia de carga del TC por medio de la fórmula $V_S = 0.44I_{BUS} + 0.012$ (obtenida en la sección 2.8.1) con la cual se determinó una tensión de referencia del comparador de 0.5 [V]. La carga conectada al puente fue un arreglo resistivo de 66 [Ω] y el valor de VCD varió desde 10 hasta 80 [V]. Los resultados se presentan en la Fig. 3.13, en ella se observa que ante la activación de la señal V en el PLD, éste inhibe las secuencias de disparo de los MOSFET lo cual se representa por la tensión de salida en la carga del puente H.

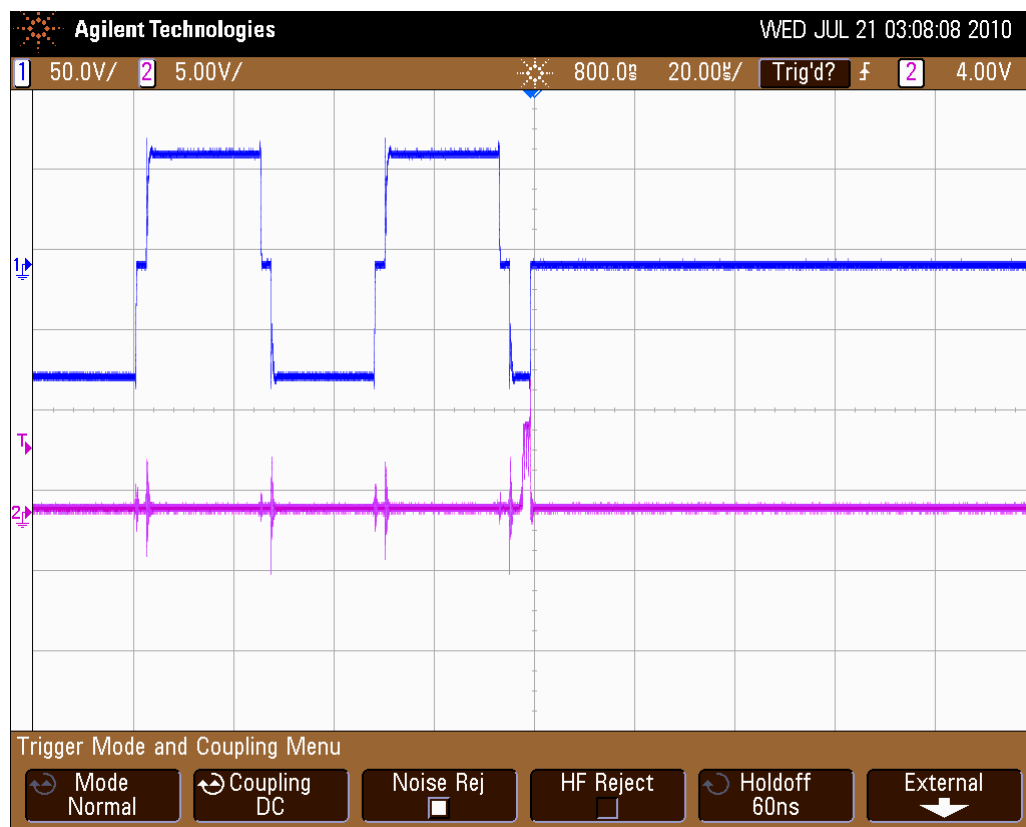


Figura 3.13 Respuesta del Inversor ante una sobrecorriente

La Fig. 3.14 representa el tiempo que tarda en apagar los MOSFET el SM cuando éste ha detectado una sobrecorriente, la señal en el canal 2 es la señal V mientras que en el canal 1 está la salida del puente H, una vez que se activa V transcurre un tiempo de 2 microsegundos en apagarse todos los MOSFET, este lapso de tiempo representa un ciclo de trabajo de CLK.

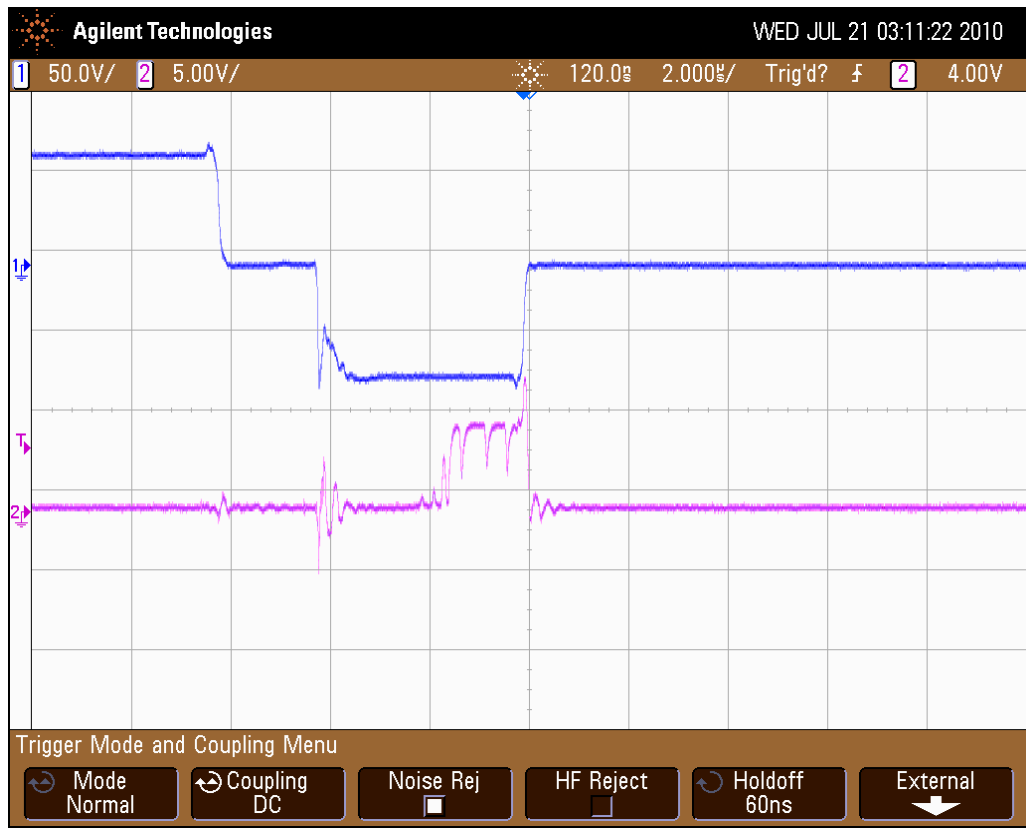


Figura 3.14 Tiempo de respuesta del Sistema de Medición

Las figuras 3.15 y 3.16 también muestran el funcionamiento del PLD ante la misma situación de sobrecorriente bajo condiciones de prueba similares a la anterior con el único cambio del valor de VCD el cual fue de 45 [V].

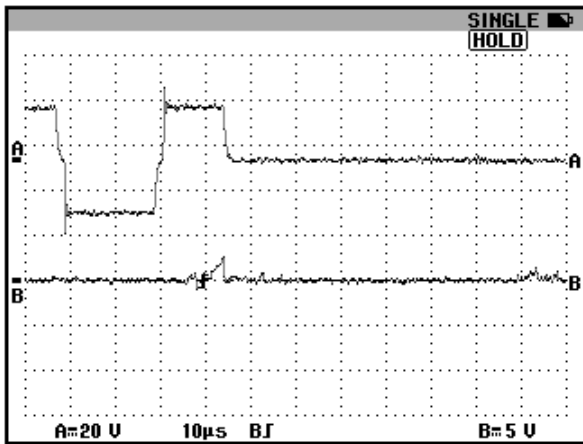


Figura 3.15 Respuesta del SM

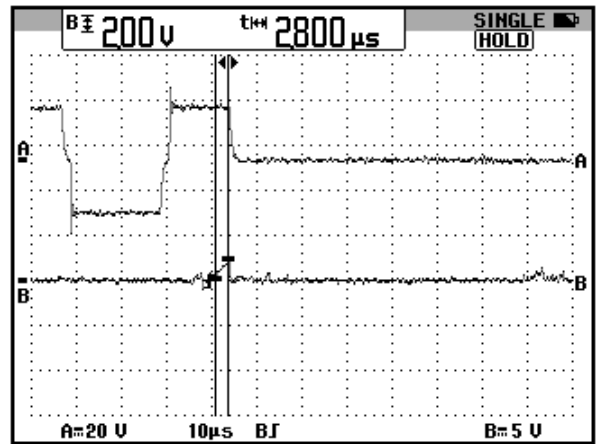


Figura 3.16 Tiempo de respuesta del SM

Con el experimento anterior finaliza la evaluación experimental del inversor construido donde se observó en todos los casos un desempeño aceptable.