



DIVISION DE EDUCACION CONTINUA  
FACULTAD DE INGENIERIA U.N.A.M.

ELECTRONICA  
DISPOSITIVOS Y CIRCUITOS



ING. ANASTASIO MONTIEL MAYORGA  
ING. HUGO CALLEJA G.  
ING. ROBERTO MACIAS P.  
ING. EDUARDO RAMIREZ S.



### 1.3 SISTEMAS ANALÓGICOS, DIGITALES E HÍBRIDOS

Se dice que un sistema es analógico o digital, cuando las señales que procesa tienen esa característica. En los sistemas híbridos, una parte del procesamiento se efectúa sobre las señales en estado analógico y la otra, en estado digital.

Un ejemplo muy simple de sistema analógico es el amplificador de audio, cuyo diagrama de bloques se muestra en la Fig. 1.3a. El micrófono de carbón realiza la función de transductor, ya que convierte las variaciones de la presión del aire que llegan a su superficie, en variaciones de su resistencia eléctrica interna. Para obtener una señal eléctrica, estas variaciones en la resistencia del micrófono se convierten a voltaje, haciendo circular una corriente constante a través del micrófono. Con una corriente constante de unos 11 mA, un micrófono de carbón típicamente entrega un voltaje de pico de unos 220 mV a circuito abierto, y presenta una resistencia promedio de CA de unos 250 Ω.

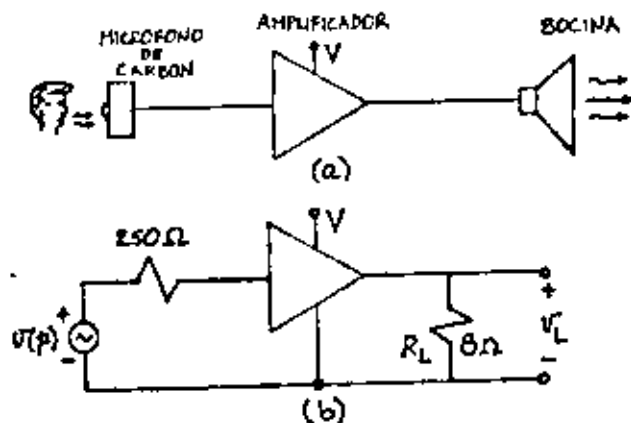


Figura 1.3 Ejemplo de Sistema Analógico: El amplificador de audio.

Para fines de análisis o diseño, el micrófono puede modelarse con una fuente de voltaje dependiente de la presión del aire  $v(p)$ , en serie con su resistencia interna de 250Ω; y la bocina con una resistencia de carga  $R_L$ , por ejemplo, 8Ω, como se muestra en la Fig. 1.3b.

La función del amplificador es incrementar el nivel de potencia para que al ser aplicado a la bocina, el sonido sea tan audible como se desee. Si por ejemplo, se requieren 5W de pico en la bocina de 8Ω, se necesita un amplificador que entregue un voltaje de salida de  $V_1 = (5W \times 8\Omega)^{1/2} = 6.3V$  de pico; y si la amplitud de pico del voltaje de entrada se considera 220 mV, la ganancia de dicho amplificador deberá ser  $A_v = 6.3/0.22 = 28.7$ .

Para la realización física de este pequeño amplificador de audio, es necesario adicionar algunos otros elementos, como se muestra en la Fig. 1.4. La fuentes de corriente constante está constituida por la batería y la resistencia en serie  $R_1$ ; se han agregado un control de volumen  $R_3$  y un control de tono  $C_2$  y  $R_4$ , así como los capacitores  $C_1$  y  $C_3$  que bloquean la componente de CD para que no pase al amplificador ni a la carga, respectivamente. Como en este caso la potencia que se desea en la carga es baja, se puede utilizar como elemento amplificador un solo circuito integrado.

Sin embargo, cuando los niveles de potencia son altos, es necesario diseñar o disponer de etapas amplificadoras de potencia, las cuales generalmente están constituidas por elementos discretos de potencia. En este último caso, los circuitos integrados pueden utilizarse como etapas preamplificadoras de baja y mediana potencia.

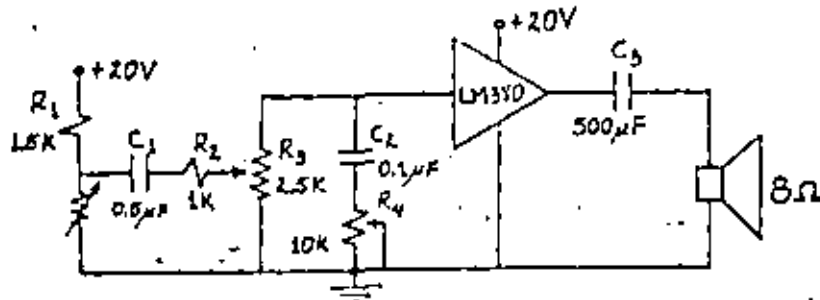


Figura 1.4 Amplificador de Audio

Algunos otros aspectos que deben considerarse en el diseño de este simple amplificador son, por ejemplo, la respuesta en frecuencia, la distorsión, la estabilidad de operación y otros.

Para contrastar la operación de un sistema digital con el analógico que acabamos de tratar, considérese el caso, también muy simple, de un reloj digital cuyo diagrama de bloques se muestra en la Fig. 1.5. Consiste en una base de tiempo, contadores de pulsos y dispositivos de display.

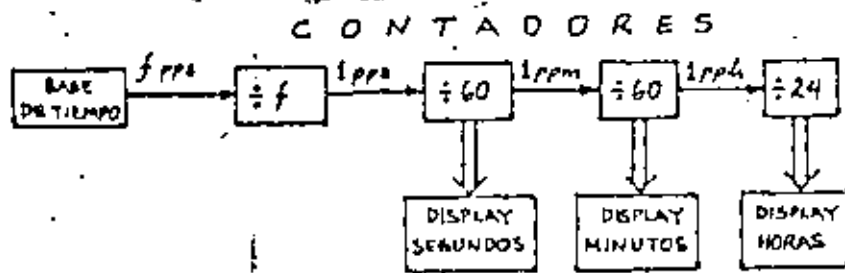


Figura 1.5 Ejemplo de Sistema Digital: El Reloj Digital.

La base de tiempo es un oscilador electrónico, el cual entrega  $f$  pulsos por segundo. Si la salida de este os-

ciador se conecta a la entrada de un contador que cuando la cuenta llega a los  $f$  pulsos, entrega un pulso a su salida, se tendrá un pulso por segundo. Un segundo contador en cascada contará hasta sesenta y dará un pulso a su salida, el cual ocurre cada minuto y así sucesivamente. Como los contadores disponen de terminales de salida en las que aparece la cantidad de pulsos contados, éstas se conectan a los dispositivos de despliegue que son los indicadores del tiempo del reloj.

Cabe señalar que la exactitud del reloj está determinada por la exactitud con que la base de tiempo entrega los  $f$  pulsos por segundo.

Como ejemplo de sistema híbrido, considérese el diagrama de bloques de la Fig. 1.6 que representa los elementos básicos de un termómetro digital.

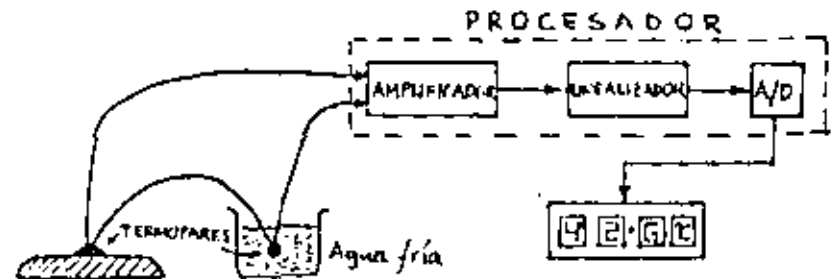


Figura 1.6 Ejemplo de Sistema Híbrido: Termómetro Digital.

La pareja de termopares, uno de ellos unido al objeto del que se desea medir la temperatura, y el otro sumergido en agua fría para tener un punto estable de referencia, entregan al procesador un voltaje que depende

de la diferencia de temperaturas entre ellos, como se vió anteriormente. Debido a que el voltaje que entre gan los termopares es muy pequeño, se requiere de una etapa inicial de amplificación. Además, como la respuesta de estos elementos no es lineal, es necesario efectuar una corrección a través del linealizador. Finalmente, el A/D convierte la señal analógica en digital y es enviada al dispositivo de despliegue.

Como la función primordial de los sistemas electrónicos es el procesamiento de señales, y éste presenta una amplia gama de variantes, durante el desarrollo del curso se continuarán analizando otros sistemas, con el fin de reforzar las ideas iniciales presentadas en los ejemplos anteriores.

## 2.0 EL DIODO

Existen en el mercado una gran variedad de diodos, desde bulbos al vacío o de gas, hasta los diodos de juntura P-N, tales como los diodos rectificadores de potencia, diodos Zenec, diodo Túnel, varactores, diodos emisores de luz, etc., y los de juntura metal-semiconductor, entre los que se pueden señalar: el rectificador de selenio, el de cobre-óxido cuproso, el de magnesio-sulfuro cúprico, el de punta de contacto y el de barrera Schottky. Puede decirse que de estos últimos, los tres primeros prácticamente han desaparecido por sus fuertes limitaciones en cuanto a costo, tamaño y capacidad de potencia. Lo anterior también es válido para los bulbos, los cuales han sido desplazados totalmente por los de juntura P-N.

La importancia de los dispositivos semiconductores es fácilmente explicable, si se considera que en la actualidad predominan en la gran mayoría de las aplicaciones debido a su bajo costo, reducidas dimensiones, alto rendimiento, larga vida, aceptables niveles de potencia y temperaturas de operación, fácil manejo y otras características adicionales.

Como el diodo semiconductor o juntura P-N, es la base de casi todos los dispositivos de estado sólido, en esta sección, aunque sea a nivel cualitativo, se presentan algunos aspectos sobresalientes de su funcionamiento y construcción, lo cual permitirá comprender la operación de estructuras más complejas, así como el modelado de las mismas considerando las restricciones impuestas por la aplicación.

## 2.1 METALES Y SEMICONDUCTORES

Si se preguntara ¿qué es un material semiconductor?, una de las posibles respuestas sería: es un material medio buen conductor eléctrico, o bien, un semiconductor no es ni un buen conductor ni un buen aislador. Desgraciadamente ambas definiciones, que se derivan del significado del prefijo "semi", resultan imprecisas y poco útiles cuando se trata de comprender por qué los dispositivos de estado sólido están fabricados de estos materiales. En realidad son varias las características que hacen diferente a un material semiconductor de un conductor, como se establecerá en esta sección.

La mayoría de los conductores sólidos de electricidad pueden clasificarse en metales y semiconductores. Ambos presentan una estructura atómica cristalina, es decir, sus átomos están ordenados en una forma regular constituyendo la red estructural del material. Por ejemplo, en la Figura 2.1 se muestra la estructura cristalina cúbica que presentan algunos buenos conductores, tales como el cobre, la plata y el aluminio. Las fuerzas atractivas interatómicas que mantienen casi inmóviles a los iones que integran la estructura, son de origen electrostático, y el tipo de enlace es metálico, en el cual los electrones de valencia no están fijos en los enlaces, sino más bien, pueden moverse libremente en todo el cristal.

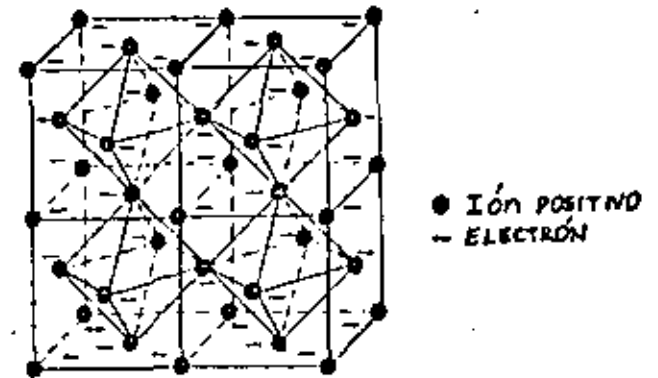


Figura 2.1 Estructura cristalina que presentan algunos metales.

Una representación más común de la estructura atómica que presentan los metales, es la indicada en la Fig. 2.2, conocida como "modelo electrón-gas" de un metal, en donde los iones positivos aparecen sumergidos en un "gas" o "mar" de electrones libres.

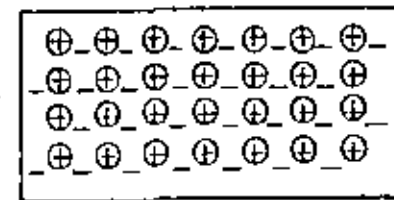


Figura 2.2 Modelo electrón-gas de un metal.

En este esquema se ha considerado que cada átomo metálico contribuye solamente con un electrón, el de valencia.

cia, y los iones positivos están formados por el núcleo y los electrones internos restantes.

Como los átomos de cualquier sólido tienen una concentración volumétrica del orden del número de Avogadro, aproximadamente  $6 \times 10^{23}$  átomos/cm<sup>3</sup>, consecuentemente, si cada átomo contribuye con un electrón libre, se tendrán también  $6 \times 10^{23}$  electrones libres/cm<sup>3</sup>.

Esta es la razón de que los metales sean buenos conductores eléctricos, disponen de grandes concentraciones de electrones libres o móviles, que pueden moverse muy fácilmente bajo el influjo de un campo eléctrico externo aplicado.

De esta descripción cualitativa pueden deducirse algunas conclusiones importantes:

- a) El metal continúa siendo eléctricamente neutro en su conjunto, porque la carga negativa que representan los electrones libres, es exactamente igual a la carga positiva de los iones.
- b) En un metal, la corriente es conducida por un solo tipo de carga móvil: los electrones libres. Los iones no se mueven porque permanecen fijos constituyendo la estructura cristalina del material.
- c) La densidad de los portadores de carga o electrones libres que participan en el proceso de conducción, depende principalmente del número de electrones de valencia que tengan los átomos que forman el material. Es decir, para un metal dado, la densidad de portadores es fija.

### 2.1.1 SEMICONDUCTORES INTRINSECOS O PUROS

Como se señaló anteriormente, también los materiales semiconductores presentan una estructura cristalina. En la siguiente figura se muestra la estructura que presentan el silicio y el germanio, que son los dos semiconductores más utilizados en la fabricación de dispositivos.

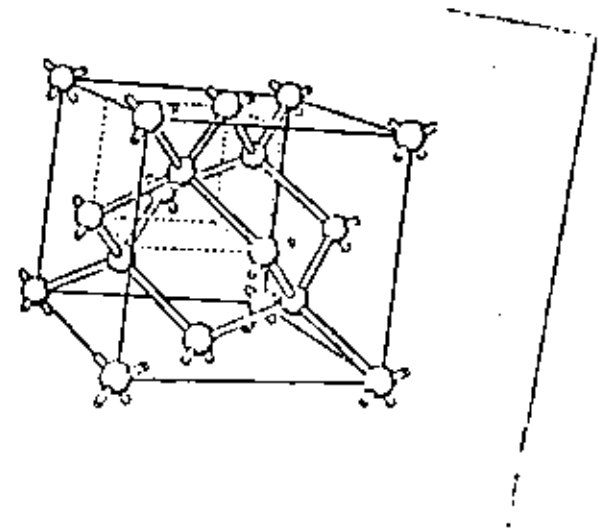


Figura 2.3 Estructura cristalina del silicio y del germanio.

En este caso, las fuerzas atractivas también son de origen electrostático pero el enlace es del tipo covalente, en el cual dos átomos comparten dos electrones. En este caso, cada átomo está en el centro de un tetraedro regular y comparte sus cuatro electrones de valencia con cua

tro átomos vecinos y equidistantes. Las características esenciales de esta estructura, pueden representarse en un diagrama bidimensional como se muestra en la Figura 2.4a, la cual corresponde a la situación que prevalece a muy baja temperatura, aproximadamente 0°K. Como los electrones de valencia están ocupando sus respectivos lugares en los enlaces covalentes, no hay electrones libres dispuestos a conducir la corriente y por este motivo, los semiconductores se comportan como buenos aisladores a muy bajas temperaturas.

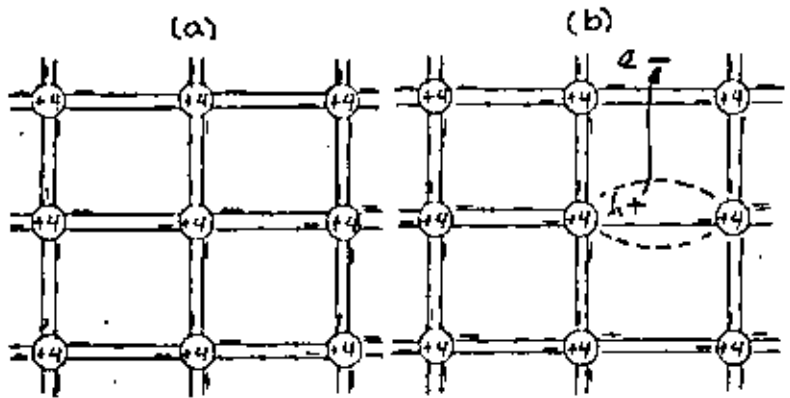


Figura 2.4 Diagrama bidimensional que muestra los enlaces covalentes de los materiales semiconductores. (a) T = 0°K, (b) T = 300°K.

A temperatura ambiente, aproximadamente unos 300°K. la energía suministrada a los electrones de valencia por el incremento en la temperatura, es lo suficientemente grande como para que algunos enlaces covalentes se rompan, provocando que algunos átomos se ionicen y se creen electrones libres. Esta situación se muestra en la Fig. 2.4b. La cantidad de electrones libres generados de esta forma, en realidad es muy pequeña, por ejemplo, en el germanio a temperatura ambiente se rompen unos  $10^3$  enlaces por centímetro cúbico y como hay unos  $10^{23}$  átomos/cm<sup>3</sup>, solamente se tiene un electrón libre por cada

$10^{10}$  átomos. A pesar de lo anterior, el efecto que se tiene en las características eléctricas del material es enorme, ya que se hace posible la conducción donde no la había, el material es considerado un semiconductor porque no dispone de la gran concentración de electrones libres presentes en un metal, ni tampoco esta concentración es tan pequeña como en los aisladores, en donde, por ejemplo en el caso del diamante, se tiene un enlace covalente roto por cada  $10^{15}$  átomos.

Al romperse un enlace covalente, el electrón deja un lugar vacío conocido como hueco, que puede ser ocupado por otro electrón vecino. Este último hecho se muestra en la Fig. 2.5, y constituye un movimiento de carga en el que no intervienen los electrones libres. De hecho, esta es otra característica fundamental que hace diferente a un semiconductor de un metal; en el primero, la corriente es debida al flujo de electrones libres y al de los electrones de enlaces que ocupan sucesivamente los lugares de los huecos, y en el último, como se concluyó anteriormente, la corriente es debida exclusivamente al flujo de electrones libres.

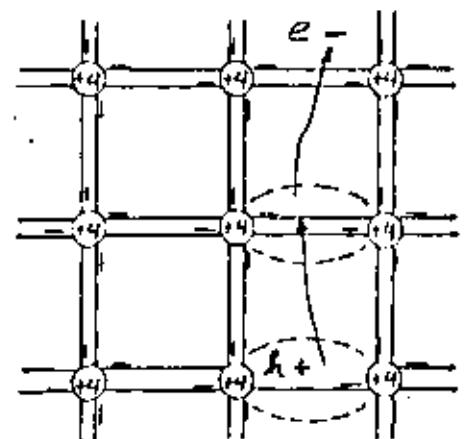


Figura 2.5 El electrón del enlace covalente vecino puede ocupar la posición de un hueco.



El análisis del mecanismo de conducción de los electrones de enlace es posible únicamente por medio de la mecánica cuántica, en donde se demuestra que tienen un comportamiento equivalente al movimiento de una partícula con carga igual al de la del electrón pero con signo contrario. Esto llevó precisamente al concepto de hueco. Es decir, el hueco es un artificio que se ha introducido para poder abordar el problema desde un punto de vista de la mecánica clásica.

Se establece pues, que los materiales semiconductores conducen la corriente por medio de dos tipos de cargas, las negativas o electrones libres y las positivas o huecos.

### 2.1.2 SEMICONDUCTORES EXTRINSECOS

En un semiconductor puro o intrínseco, la concentración de huecos es igual a la concentración de electrones, porque cada enlace covalente que se rompe genera un par electrón-hueco. De igual forma al recombinarse un electrón con un hueco, es decir, cuando un electrón libre regresa a ocupar su posición original en el enlace covalente, desaparecen ambos como portadores de carga, se neutralizan. En forma matemática podemos representar esta situación como:

$$np = n_i^2 \quad (2.1)$$

en donde:

- n = concentración de electrones
- p = concentración de huecos
- $n_i$  = concentración intrínseca

Para un semiconductor puro:  $n = p = n_i \quad (2.2)$

Los semiconductores que se emplean en la fabricación de dispositivos no son puros, sino que se contaminan con impurezas para cambiar su resistividad, obteniéndose un semiconductor impuro o extrínseco. Estas impurezas pueden ser de dos tipos: impurezas donadoras e impurezas aceptadoras.

Las impurezas donadoras son elementos del grupo V de la Tabla Periódica de los Elementos, los cuales tienen 5 electrones de valencia, como el fósforo, el arsénico y el antimonio que son los más comúnmente usados. Estas impurezas se introducen en el cuerpo del cristal de silicio o germanio por medio de un proceso conocido con el nombre de difusión de estado sólido. Para aclarar esta idea, un ejemplo de difusión de estado líquido es el que ocurre cuando dejamos caer una gota de tinta en un recipiente con agua. En el inicio, al caer la gota en el agua, la concentración de moléculas de tinta es mayor en la región del agua que está en contacto con la gota de tinta que en todo el resto del agua. En otras palabras, existe un gradiente de concentración. Posteriormente las moléculas de tinta comienzan a difundirse en todo el volumen de agua, el proceso continúa hasta que la mezcla se hace homogénea.

Cuando se contamina un material semiconductor con impurezas donadoras, el átomo de la impureza ocupa la posición de un átomo del semiconductor en el cristal, y comparte 4 de sus electrones de valencia con los cuatro átomos vecinos, y el quinto electrón de valencia permanece unido al átomo de la impureza. La energía requerida para liberar este quinto electrón, es del orden de 0.01 eV para el Ge y 0.05 eV para el Si. Como la temperatura ambiente suministra una energía mayor al cristal,

a esta temperatura todos los "quintos electrones" introducidos por las impurezas estarán libres. Por esta razón, como la impureza dona un electrón libre al material, se llama impureza tipo donadora. De esta forma se obtiene un material con un exceso de electrones, denominándosele a éstos, portadores mayoritarios por estar en mayor número, y a los huecos por estar en menor número, portadores minoritarios. Al material por tener más electrones que huecos se le llama material tipo n de negativo. Esto se muestra en la Fig. 2.6a.

Por el contrario, cuando se contamina con impurezas del grupo III, tales como el boro, el galio y el indio, las cuales tienen únicamente tres electrones de valencia que son compartidos con los átomos vecinos, quedando un hueco. De esta forma se crea un hueco sin crear un electrón libre. Como el hueco introducido por la impureza puede aceptar un electrón, se le llama impureza aceptadora y al material que tiene huecos en exceso, material tipo p, de positivo. Como los huecos en este tipo de material están en mayor número, se les denomina portadores mayoritarios, y a los electrones portadores minoritarios por estar en menor número. Véase Fig. 2.6b.

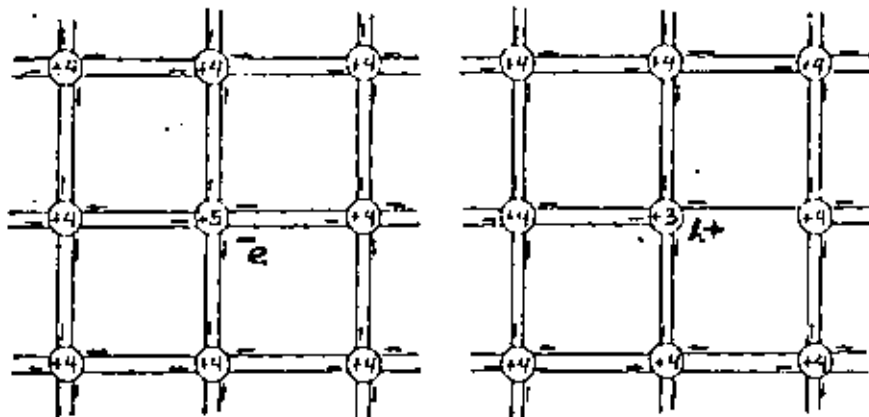


Figura 2.6 Impurezas (a) donadoras y (b) aceptadoras.

Es importante señalar que a pesar que el semiconductor se contamine, el material continúa siendo eléctricamente neutro, ya que los electrones libres o huecos incorporados por las impurezas tipo n o p, son equilibrados eléctricamente por los iones donadores o aceptadores, correspondientemente. Es decir,

$$N_D + p = N_A + n \quad (2.3)$$

donde:

$N_D$  = concentración de impurezas (iones) donadoras

$N_A$  = concentración de impurezas (iones) aceptadoras

La ecuación anterior establece que la concentración de partículas positivas es igual a la concentración de partículas negativas.

Como en un material tipo n,  $n \gg p$  y  $N_A = 0$ , de la expresión (2.3) se tiene:

$$n \approx N_D \quad (2.4)$$

Es decir, en un material tipo n la concentración de electrones libres es aproximadamente igual a la concentración de impurezas donadoras. Sustituyendo en la ecuación (2.1):

$$p = \frac{n_i^2}{N_D} \quad (2.5)$$

De igual forma, en un material tipo p,  $p \gg n$  y  $N_D = 0$ , por tanto:

$$p \approx N_A \quad (2.6)$$

y

$$n = \frac{n_i^2}{N_A} \quad (2.7)$$

### 2.1.3 DENSIDAD DE CORRIENTE

Considérese un conductor de longitud  $L$  y sección transversal de área  $A$ , conteniendo  $N$  electrones libres, como se muestra en la siguiente figura.

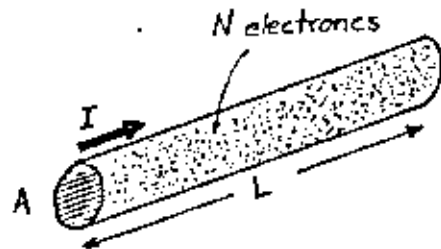


Figura 2.7 Segmento de conductor.

Si un electrón recorre la distancia  $L$  metros en un tiempo de  $T$  segundos, la corriente que es la carga total que atraviesa cualquier sección transversal del conductor por unidad de tiempo, será:

$$I = \frac{Nq}{T} \quad (2.8)$$

y como  $T = L/v$ , donde  $v$  es la velocidad promedio o velocidad de arrastre que experimentan los electrones al aplicar un campo eléctrico, se tiene

$$I = \frac{Nqv}{L} \quad (2.9)$$

Ahora bien, por definición la densidad de corriente  $J$  es la corriente por unidad de área, es decir:

$$J = \frac{Nqv}{LA} \quad (2.10)$$

como  $LA$  es el volumen,  $N/LA$  es la concentración de electrones  $n$ :

$$J = nqv \quad (2.11)$$

y como  $v$  puede representarse por  $v = \mu_n E$ , donde  $\mu_n$  es la movilidad de los electrones que está dada en  $(\frac{m^2}{V \cdot s})$ , sustituyendo en (2.11), se obtiene

$$J = qn\mu_n E = \sigma E \quad (2.12)$$

donde:

$$\sigma = nq\mu_n \quad (2.13)$$

es la conductividad del metal en  $(\Omega \cdot m)^{-1}$

Para el caso de un semiconductor, la expresión (2.12) no es aplicable directamente porque como se recordará, el mecanismo de conducción en un semiconductor es bipolar, involucra el movimiento de electrones negativos y huecos positivos. Aunque estas partículas se mueven en direcciones opuestas bajo la acción de un mismo campo eléctrico, como tienen signos opuestos, las corrientes tienen la misma dirección. Por ello, la densidad de corriente de arrastre para los huecos, electrones y la total, será:

$$J_p = p\mu_p q E \quad (2.14)$$

$$J_n = n\mu_n q E \quad (2.15)$$

$$J = (n\mu_n + p\mu_p) q E = \sigma E \quad (2.16)$$

donde:

- $n$  = concentración de electrones libres
- $\mu_n$  = movilidad de los electrones
- $p$  = concentración de huecos
- $\mu_p$  = movilidad de los huecos
- $\sigma = (n\mu_n + p\mu_p)q$  = conductividad del material.

Adicionalmente a esta corriente, en los materiales semiconductores se presenta otra componente no encontrada en los metales, la componente de difusión. Como es posible tener una concentración no uniforme de partículas en un semiconductor, puede haber un transporte de carga de zonas de mayor concentración a zonas de menor concentración. En la Figura 2.8 se muestra el corte longitudinal de un material semiconductor tipo p que presenta una concentración de huecos variable, disminuyendo conforme aumenta  $x$ .

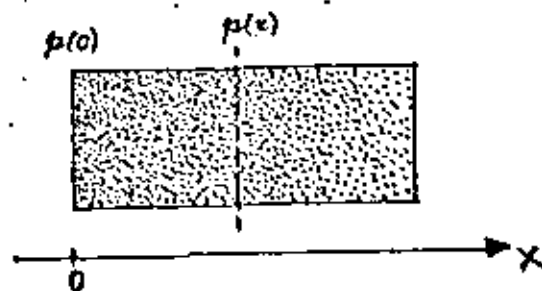


Figura 2.8 Gradiente de concentración.

Si se considera cualquier plano transversal, líneas punteadas en la figura, es lógico pensar que en un momento dado hayan más huecos pasando de izquierda a derecha que de derecha a izquierda, porque a la izquierda la concentración es mayor, es decir, existe un gradiente de concentración  $dp/dx$  y la densidad de corriente de huecos por difusión es proporcional a dicho gradiente:

$$J_p = -qD_p \frac{dp}{dx} \quad (2.17)$$

donde  $D_p$  es la constante de difusión de los huecos expresada en  $(m^2/s)$ .

Como la movilidad y la difusión son fenómenos termodinámicos estadísticos, no son independientes y están relacionados a través de la relación de Einstein:

$$\frac{D_p}{\mu_p} = \frac{D_n}{\mu_n} = V_T = \frac{kT}{q} \quad (2.18)$$

donde:

$k$  = constante de Boltzmann ( $1.381 \times 10^{-23} \text{ J/}^\circ\text{K}$ )

$T$  = temperatura en  $^\circ\text{K}$

$q$  = carga del electrón ( $1.602 \times 10^{-19} \text{ C}$ )

como  $V_T$  tiene unidades de volts, es llamado "voltaje térmico" y es aproximadamente igual a 26 mV a temperatura ambiente.

En el caso de que se tenga simultáneamente un gradiente de potencial y un gradiente de concentración, la corriente total de huecos será, sumando la expresión (2.14) y la (2.17):

$$J_p = p\mu_p qE - qD_p \frac{dp}{dx} \quad (2.19)$$

y para los electrones:

$$J_n = n\mu_n qE + qD_n \frac{dn}{dx} \quad (2.20)$$

Supóngase que se tiene un semiconductor tipo p cuya concentración varía linealmente como se muestra en la siguiente figura.

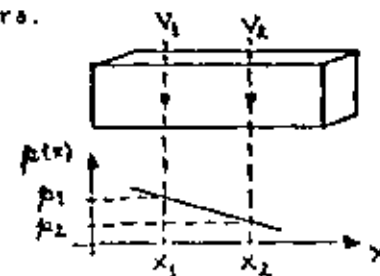


Figura 2.9 Semiconductor tipo p con un gradiente de concentración lineal.

Debido a que no se tiene ninguna excitación externa y considerando una situación de estado estable, la corriente de huecos y de electrones en el material debe ser cero. Pero como la concentración de huecos no es uniforme, es lógico pensar en una componente de difusión diferente de cero. Entonces, para que la corriente total de huecos sea cero, debe existir una corriente de arrastre igual y de signo opuesto a la corriente de difusión. Sin embargo, como una corriente de arrastre requiere de un campo eléctrico, se concluye que como resultado de la concentración no uniforme de huecos, se genera un campo eléctrico interno en el semiconductor. Se puede determinar este campo eléctrico y su potencial asociado de la siguiente forma:

Haciendo  $J_p = 0$  en la expresión (2.19), se tiene:

$$0 = \mu_p q c - q D_p \frac{dp}{dx}$$

$$c = \frac{D_p}{\mu_p} \frac{1}{p} \frac{dp}{dx}$$

y de la relación de Einstein:

$$c = \frac{V_T}{p} \frac{dp}{dx} \quad (2.21)$$

Si se conoce  $p(x)$ , puede calcularse  $c(x)$ . Como

$c = -dV/dx$ , se tiene:

$$- \frac{dV}{dx} = \frac{V_T}{p} \frac{dp}{dx}$$

es decir:

$$dV = - V_T \frac{dp}{p}$$

integrando entre  $x_2$  y  $x_1$ :

$$V_{21} = V_2 - V_1 = V_T \ln \frac{p_1}{p_2} \quad (2.22)$$

que puede expresarse:

$$p_1 = p_2 e^{V_{21}/V_T} \quad (2.23)$$

que es la relación de Boltzmann de la teoría cinética de los gases.

Haciendo también  $J_n = 0$  en la expresión (2.20), se obtiene similarmente:

$$n_1 = n_2 e^{-V_{21}/V_T} \quad (2.24)$$

y multiplicando (2.23) y (2.24) se obtiene:

$$n_1 p_1 = n_2 p_2 \quad (2.25)$$

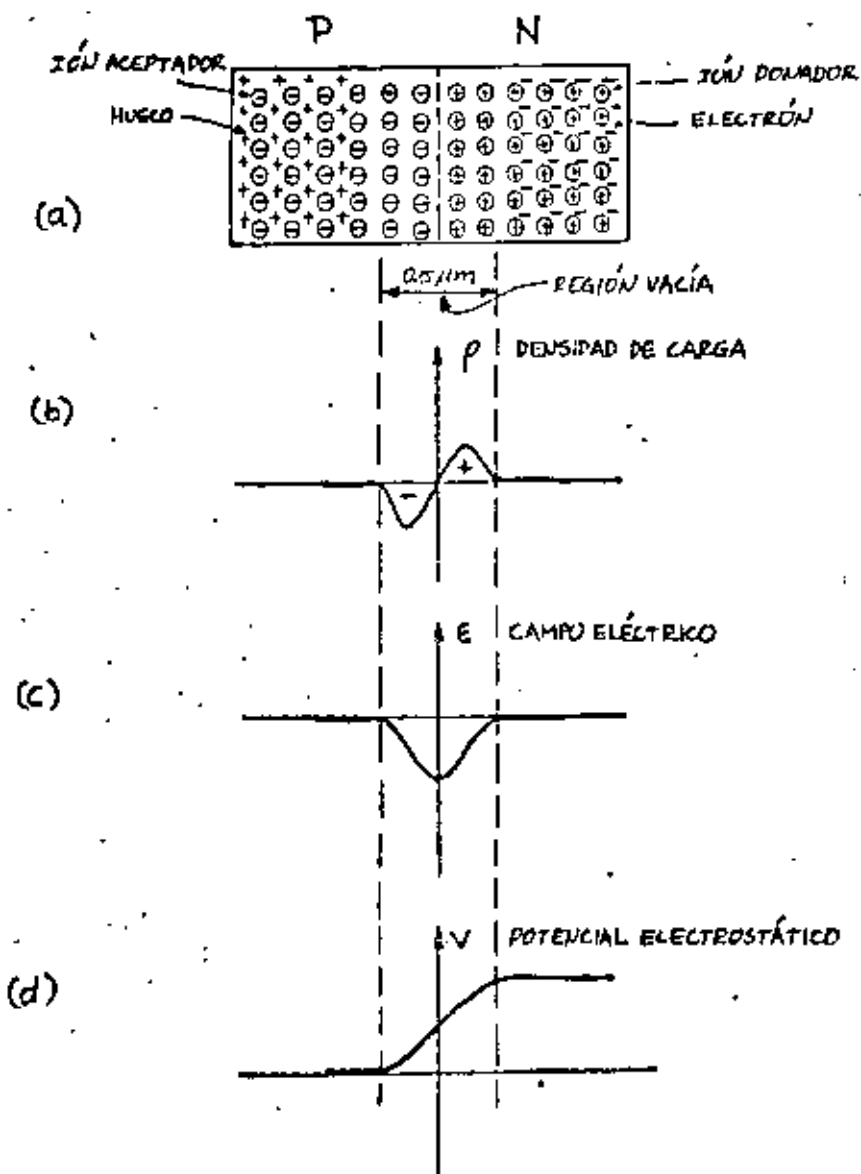
que indica que el producto de  $n$  y  $p$  es constante, como se había establecido antes.

Resumiendo, la existencia de un gradiente de concentración en los materiales semiconductores, genera necesariamente un campo eléctrico y un voltaje electrostático interno.

## 2.2 JUNTURA P-N

Si a una barra de semiconductor tipo N se le difunden impurezas aceptadoras en un extremo, con una concentración  $N_A$  mayor que la  $N_D$  que tenía originalmente, el resultado es una juntura o unión P-N, como la indicada en la Fig. 2.10a.

Debido al alto gradiente de concentración a través de la juntura, se recombinan los portadores de corriente cercanos a ella. En otras palabras, los electrones del mate-



rial tipo N se difunden hacia el material tipo P, y los huecos de este último, se difunden hacia el material tipo N. El resultado es que se recombinan o neutralizan los electrones y huecos vecinos a la unión, desapareciendo como portadores de carga y originando iones positivos en la región N y negativos en la región P.

Conforme avanza el proceso de recombinación, se incrementa la carga producida por la creación de iones a ambos lados de la juntura. Este mecanismo continuaría indefinidamente si no fuera porque asociada a la carga, se tiene también la existencia de un campo eléctrico interno, cuyo sentido, de N a P, se opone a la difusión de huecos y electrones. El equilibrio se alcanza cuando este campo eléctrico es lo suficientemente intenso, como para mantener a huecos y electrones en su respectiva región.

Al llegar al estado estable, se tiene una zona libre de portadores porque se neutralizaron en la recombinación. A esta zona se le denomina "región de carga espacial" o "región de transición" ó "región vacía".

La densidad de carga asociada a la región vacía, está determinada por la ecuación de Poisson.

$$\frac{d^2V}{dx^2} = - \frac{\rho}{\epsilon} \quad (2.26)$$

donde: V = potencial electrostático a través de la juntura

ρ = densidad de carga

ε = permitividad

Figura 2.10 (a) Juntura P-N; (b) Densidad de carga, (c) Campo eléctrico y (d) Potencial electrostático asociados.

En la Fig. 2.10a se ha dibujado arbitrariamente la densidad de carga, su forma realmente depende de cómo estén contaminados los materiales P y N.

Como el campo eléctrico está dado por:

$$c = -\frac{dV}{dx} \quad (2.27)$$

sustituyendo en la ecuación (2.26), se obtiene:

$$c = \int \frac{p}{q} dx \quad (2.28)$$

y conocido  $c$ , puede determinarse el potencial electrostático con la misma ecuación (2.27):

$$V = -\int c dx \quad (2.29)$$

cuyo valor típico es de algunas décimas de Volts.

La característica esencial de la juntura P-N o diodo semiconductor, es que permite fácilmente el flujo de corriente en un sentido y se opone al flujo en sentido contrario. Cuando se aplica un voltaje con la polaridad mostrada en la Fig. 2.11a, tal que la región P es más negativa que la N, se refuerza el campo eléctrico interno para separar de la juntura a los portadores mayoritarios, incrementándose el ancho de la región vacía.

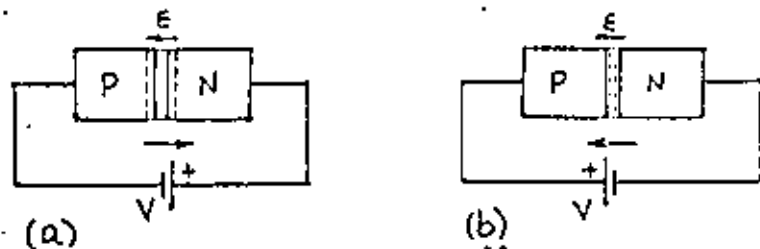


Figura 2.11 Juntura P-N polarizada en (a) inversa y en (b) directa.

Como los portadores mayoritarios, electrones del material tipo N y huecos del material tipo P, no atraviesan la juntura, la corriente obtenida es muy pequeña y es debida al flujo de electrones de la región P y de huecos de la N, que son los únicos que pueden atravesar la juntura. A esta corriente debida a los portadores minoritarios se le denomina corriente de saturación  $I_s$ , y es prácticamente independiente de la magnitud del voltaje aplicado, mientras no se sobrepase un máximo valor permisible. Bajo estas condiciones, se dice que el diodo está polarizado en inversa.

En diodos de baja potencia,  $I_s$  es del orden de nanoamperes o microamperes, según el diodo sea de Si o Ge, respectivamente. En diodos de potencia, se pueden tener valores de varios cientos de mA.

Experimentalmente se ha observado que la corriente de saturación, aproximadamente se duplica para cada 10°C de incremento en la temperatura. Esta dependencia puede expresarse como:

$$I_s(T) = I_s(T_1) \cdot 2^{(T-T_1)/10} \quad (2.30)$$

Quando el voltaje aplicado es tal que la región P es más positiva que la N, como se indica en la Fig. 2.11b, se contrarresta al campo eléctrico interno y los portadores mayoritarios pueden circular a través de la juntura, dando origen a una corriente considerable. En este último caso, se dice que el diodo está polarizado en directa.

La relación matemática que describe con mayor precisión el comportamiento real de un diodo, es:

$$I_D = I_s (e^{V_D/nV_T} - 1) \quad (2.31)$$

donde:

$$V_T = \frac{KT}{q} = \text{"Voltaje Térmico"}$$

$n$  = parámetro experimental,  $1 \leq n \leq 2$ .

En la siguiente figura se muestra la característica gráfica del diodo, así como el símbolo que se utiliza, en donde se han indicado el sentido positivo de la corriente y su relación con la estructura física.

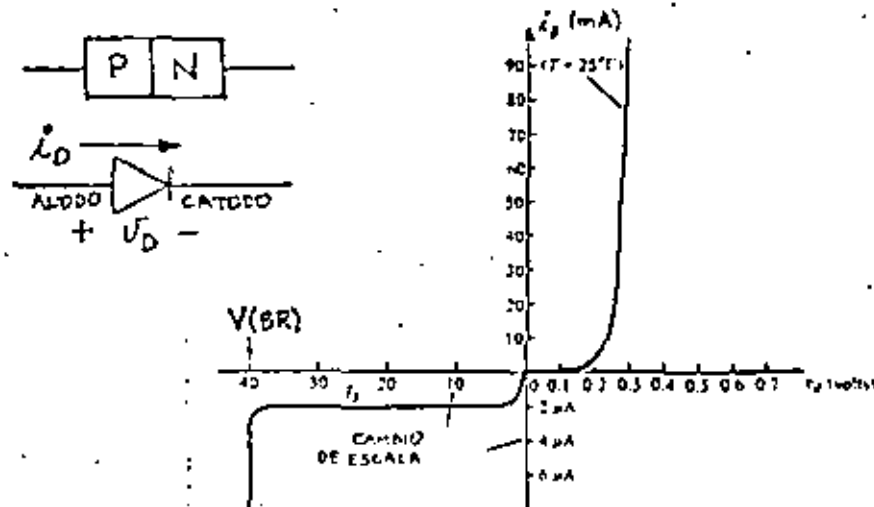


Figura 2.12 Características funcional  $I$ - $V$  y símbolo del diodo.

Por analogía con los diodos de Tubos al Vacío, la terminal marcada con el signo + es conocida como ánodo, y la marcada con - como cátodo.

La ecuación (2.31) es válida para toda la región en directa,  $V_D$  e  $I_D$  positivos, y para la región en inversa hasta antes del voltaje de rompimiento  $V(BR)$ , que como se explicará más adelante, es debido a dos efectos: Zener y avalancha.

En la Fig. 2.13 se muestran las características típicas que presentan los diodos de Si y Ge de baja potencia. En general, los diodos de Si tienen mayores voltajes de rompimiento y más amplios rangos de potencia y temperatura de operación que los de Ge. Mientras los de Si tienen un  $V(BR)$  del orden de los 1000V y la temperatura de operación llega a unos 200°C, en los de Ge se tienen unos 400V y 60°C, respectivamente.

La desventaja de los diodos de silicio en comparación con los de Ge, es que presentan una caída de voltaje en directa mayor, como puede apreciarse en la fig. 2.13. El responsable de este hecho es el parámetro  $n$ , que para el Si toma el valor de 2 en el codo de la característica (a bajos niveles de corriente), y el valor de 1 después del codo (altos niveles de corriente). En cambio, para el Ge tiene un valor aproximadamente constante e igual a 1.

En la Fig. 2.13 se ha señalado el voltaje  $V_f$ , en el cual ocurre la transición de bajos niveles de corriente a altos niveles, este voltaje es conocido como "voltaje de encendido" del diodo y es aproximadamente 0.7V para el Si y 0.3V para el Ge.

### 2.3 ESPECIFICACIONES DEL FABRICANTE

Como se mencionó al principio de este capítulo, existe una gran variedad de diodos en el mercado y las especificaciones que proveen los fabricantes, depende mucho de la aplicación a la cual están destinados. Por esta razón, para algunos pueden darse parámetros como rango de frecuencia, capacitancia, tiempo de "switching", ni-



**Observaciones:**

- Note el cambio de escala en la región inversa.
- En los diodos de propósitos generales, a diferencia de los que se usan como reguladores, pueden presentar una característica de resistencia negativa en la región inversa.

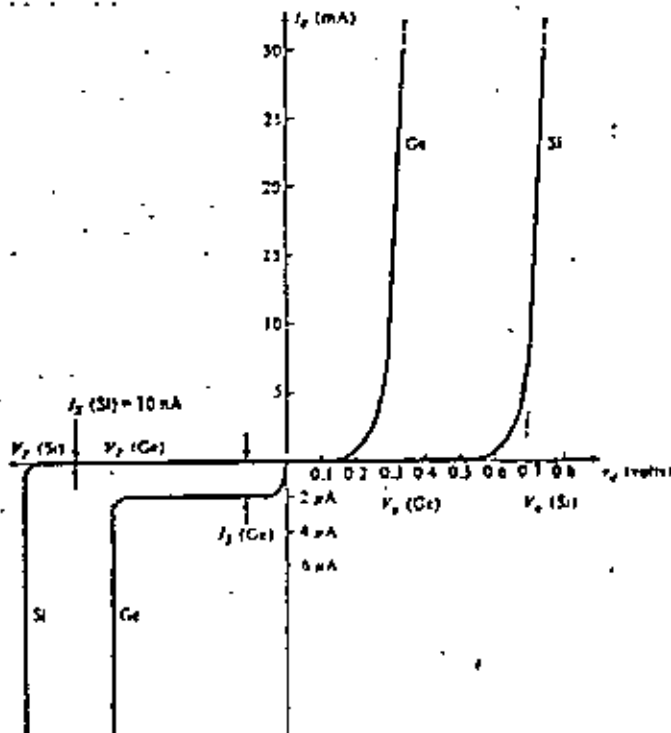


Figura 2.13 Característica de los diodos de Si y Ge.

vel de ruido, potencia máxima, etc.

Sin embargo, puede asegurarse que para diodos de propósitos generales, se dan las siguientes especificaciones:

- $V_{F(máx)}$ : Voltaje máximo en directa, a una corriente y temperatura de operación específica.
- $I_{F(máx)}$ : Corriente máxima en directa, a una temperatura determinada.
- $I_{R(máx)}$ : Corriente máxima en inversa, a una temperatura determinada.
- $V_{(BR)}$ : Voltaje de rompimiento en inversa, a una temperatura específica. También se usa PIV ó PRV.
- $T_{J(máx)}$ : Máxima temperatura de la juntura.

En la Tabla 1 se muestran los valores máximos para algunos diodos de propósitos generales. Nótese el incremento considerable en la corriente de inversa, para todos los casos.

T A B L A 1

TIPO	$I_F$ (mA)	$V_F$ (V)	$V_{BR}$ (V)	$I_R(25^\circ C)$		$I_R(150^\circ C)$	
				(V)	( $\mu A$ )	(V)	( $\mu A$ )
1N463	1.0	1.0	200	175	0.5	175	30
1N462	5.0	1.0	70	60	0.5	60	30
1N459A	100.0	1.0	200	175	0.025	175	5
T151	200.0	1.0	20	10	1	-	-

Al final de este capítulo, de la hoja 89 a la hoja 94, se anexan algunas hojas de especificaciones que serán comentadas en clase.

## 2.4 EL DIODO COMO ELEMENTO DE CIRCUITO

La característica no-lineal del diodo hace de éste un elemento laborioso de analizar. Como se ha mencionado antes, en la ecuación (2.31) puede apreciarse que cuando está polarizado en inversa equivale a un circuito abierto, dada la pequeñísima corriente  $I_s$  que fluye a través de él; mientras que polarizado en directa, equivale a una resistencia no-lineal, la cual disminuye conforme aumenta el voltaje o la corriente.

Si la ecuación característica del diodo es:

$$i_D = I_s (e^{v_D/nV_T} - 1) \quad (2.31)$$

y se sabe que  $I_s$  es muy pequeña, es fácil notar que para corrientes  $i_D \gg I_s$ , se necesita que  $e^{(v_D/nV_T)} \gg 1$ , y por lo tanto en todos esos casos se puede considerar que:

$$i_D = I_s e^{v_D/nV_T} \quad (2.32)$$

La ecuación (2.32) es fundamental para analizar al diodo de unión P-N. Considérense los siguientes ejemplos para mostrar su aplicación.

### Ejemplo 2.1.-

Algunas veces, nos encontramos con el problema de emplear un diodo cuyas características esenciales desconocemos.

En este caso se puede hacer uso del laboratorio para medir algunas de ellas. En el laboratorio se alambra el siguiente circuito:

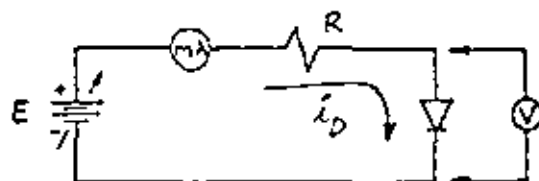


Figura 2.14.- Circuito para determinar la característica de un diodo.

Al variar el voltaje  $E$  con la polaridad mostrada, se pueden obtener muchos puntos ( $v_D, i_D$ ) que posteriormente permiten graficar la característica endirecta del diodo. Invertiendo la polaridad de  $E$ , se obtienen los puntos para graficar la característica en inversa y además, puede obtenerse el voltaje de rompimiento  $V_{DR}$  cuando se observe que la corriente  $I_s$  crece abruptamente. Aunque el tamaño y el tipo de encapsulado nos dan una idea de los regímenes de corriente y potencia, es obvio que estas pruebas pueden también efectuarse y que requieren equipo adicional.

Sin embargo, no es necesario realizar tantas mediciones ya que podemos auxiliarnos de la ecuación característica. Por ejemplo, supóngase que se obtienen tres puntos:

	$i_D$	$v_D$
1.-	10 $\mu$ A	265 mV
2.-	1 mA	200 mV
3.-	0.1 mA	135 mV

Se puede escribir en la ecuación (2.32), que si las mediciones han sido hechas a temperatura ambiente, se tienen las incógnitas  $I_s$  y  $n$ . Por lo tanto, bastan dos puntos de la curva para conocer dichas incógnitas. Para cada punto se debe cumplir dicha ecuación:

$$I_{D1} = I_s e^{V_{D1}/n V_T} \quad (2.33)$$

$$I_{D2} = I_s e^{V_{D2}/n V_T} \quad (2.34)$$

Dividiendo ambas ecuaciones entre sí:

$$\frac{I_{D1}}{I_{D2}} = e^{(V_{D1} - V_{D2})/n V_T} \quad (2.35)$$

$$\therefore n V_T = \frac{V_{D1} - V_{D2}}{\ln(I_{D1}/I_{D2})} \quad (2.36)$$

Además, de (2.33) y (2.34):

$$I_{D2} e^{-V_{D2}/n V_T} = I_s = I_{D1} e^{-V_{D1}/n V_T} \quad (2.37)$$

Tomemos dos puntos cualesquiera y comprobemos con el tercero.

$$\text{De (2.36): } n V_T = \frac{265\text{mV} - 200\text{mV}}{\ln(10)} = \frac{65}{2.3} = 28.26\text{mV}$$

Como se midió a temperatura ambiente:

$$n V_T = n \times 26\text{mV}$$

$$n = \frac{28.26\text{mV}}{26\text{mV}} = 1.09$$

$$\text{De (2.37): } I_s = 1\text{mA} \times e^{-200\text{mV}/28.26\text{mV}} = 1\text{mA} \times e^{-7.1} = 10^{-6}\text{A}$$

Debe comprobarse que:

$$0.1\text{mA} = 10^{-6}\text{A} \times e^{135\text{mV}/28.26\text{mV}}$$

### Ejemplo 2.2.-

La característica exponencial del diodo determina un cambio pequeño de voltaje para cambios grandes de corriente. ¿Qué tanto cambia el voltaje en el diodo para un cambio de 10 a 1 en la corriente?

De la ecuación (2.32), si  $n=1$  tenemos que:

$$I_{D1} = I_s e^{V_{D1}/V_T}$$

$$10 I_{D1} = I_s e^{V_{D2}/V_T} = I_{D2}$$

Dividiendo:

$$\frac{I_{D2}}{10 I_{D1}} = e^{(V_{D2} - V_{D1})/V_T} = 10$$

$$V_{D2} - V_{D1} = V_T \ln(10)$$

$$\Delta V_D = 2.3 V_T$$

Como  $V_T = 26\text{mV}$  a  $T = 300^\circ\text{K}$  se tiene que a temperatura ambiente:

$$\Delta V_D = 2.3 (26) = 60\text{mV}$$

O sea que un cambio de unos 60mV en  $V_D$ , ocasiona un cambio de 10:1 en la corriente del diodo. Obviamente, para variaciones de voltaje de varios cientos de milivolts, se puede considerar que el voltaje es casi invariante para grandes variaciones de corriente.

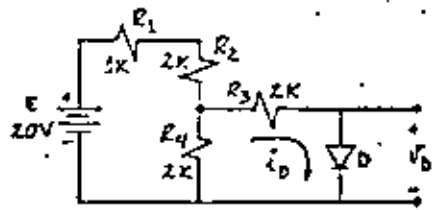
### 4.1 ANÁLISIS DE CIRCUITOS CON DIODOS

El análisis de circuitos con diodos puede realizarse de una for...

análisis analítico o gráfico. Los siguientes ejemplos muestran por sí solos el procedimiento usado en cada caso.

Ejemplo 2.3.-

Hallar el voltaje y la corriente en el diodo del siguiente circuito.



Datos del diodo:

- $I_s = 10^{-14} A$
- $n = 1$
- $T = 300 K$

Figura 2.15.-

Solución.

Resolveremos el problema por dos métodos:

METODO ANALITICO.-

Para facilitar el análisis del circuito y en vista de que nos interesa conocer la corriente y el voltaje del diodo, encontremos primeramente el equivalente de Thévenin que ve el diodo, es decir, reduzcamos el circuito a uno de la forma:

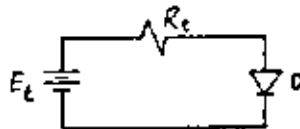
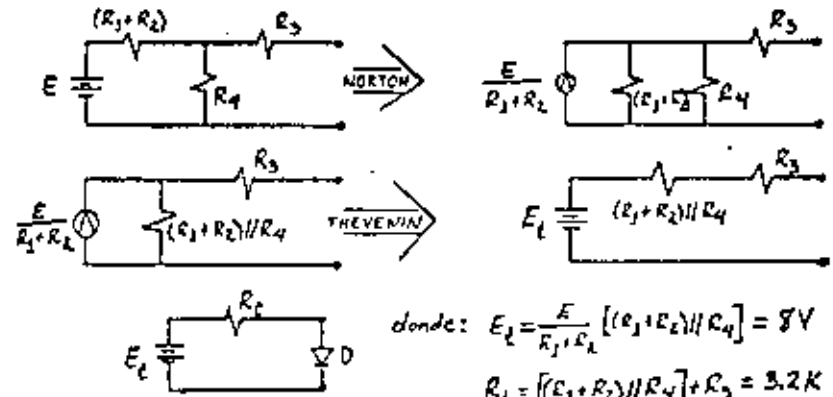


Figura 2.16.-

Esta reducción se puede hacer directamente, aplicando el teorema de Thévenin; o por pasos, aplicando alternativamente el teorema de Thévenin y el de Norton hasta obtener el equivalente total. Aplicamos esta última forma:



donde:  $E_t = \frac{E}{R_1 + R_2} [(R_1 + R_2) || R_4] = 8V$   
 $R_t = [(R_1 + R_2) || R_4] + R_3 = 3.2K$

Por la ley de Ohm, la corriente en el circuito es:

$$I_D = \frac{E_t - V_D}{R_t} \tag{2.38}$$

De la característica del diodo:

$$I_D = I_s e^{V_D / V_T}$$

Otenemos:

$$V_D = V_T \ln\left(\frac{I_D}{I_s}\right) \tag{2.39}$$

Por lo que la solución es, sustituyendo la ecuación anterior en la (2.38)

$$I_D = \frac{E_t}{R_t} - \frac{V_T}{R_t} \ln\left(\frac{I_D}{I_s}\right) \tag{2.40}$$

La ecuación (2.40) es una ecuación implícita y trascendente, la cual se puede resolver sólo por métodos iterativos. Dado que esta ecuación se obtiene de hacer simultáneas (2.38) y (2.39), es equivalente usar el método iterativo directamente en la ecuación (2.40) o alternativamente en (2.38) y (2.39). Para esto, se asume un voltaje o una corriente, se resuelven las ecuaciones y si el nuevo resultado es incon-

patible con la suposición, se toma este nuevo resultado como suposición y se repite el proceso.

Primera iteración.

Supongamos un voltaje  $v_{D1} = 3V$  (suposición muy burda, ya que sabemos que este voltaje "anda" por el orden del voltaje de encendido o de difusión y es aproximadamente 0.3V para un diodo de germanio y 0.7V para el de silicio). Esta suposición en la ecuación (2.38) nos da:

$$i_{D1} = \frac{E_t - v_{D1}}{R_t} = \frac{8 - 3}{3.2K} = 1.56mA$$

sustituyendo este resultado en la ecuación (2.39), obtenemos:

$$v_{D2} = V_T \ln \left( \frac{i_{D1}}{I_s} \right) = 26mV \cdot \ln \left( \frac{1.56 \times 10^{-3} A}{10^{-14} A} \right) \\ = 26mV \cdot \ln (1.56 \times 10^{11}) \\ v_{D2} = 0.67V$$

Ovviamente,  $v_{D1} \neq v_{D2}$ , por lo tanto tendremos que hacer otra iteración.

Segunda iteración.

Tomamos este último valor  $v_{D2}$  como una nueva suposición, sustituyendo en la ecuación (2.38), tenemos:

$$i_{D2} = \frac{E_t - v_{D2}}{R_t} = \frac{8 - 0.67}{3.2K} = 2.3mA$$

Sustituyendo  $i_{D2}$  en la ecuación (2.39):

$$v_{D3} = V_T \ln \left( \frac{i_{D2}}{I_s} \right) = 26mV \cdot \ln \left( \frac{2.3 \times 10^{-3} A}{10^{-14} A} \right) \\ v_{D3} = 0.679V$$

Se puede observar que  $v_{D3} \approx v_{D2}$ , por lo que no es necesaria otra ite-

ración! Veamos que error cometemos al tomar  $v_{D2}$  en lugar de  $v_{D3}$ :

$$\frac{v_{D3} - v_{D2}}{v_{D2}} \times 100 = \frac{679mV - 670mV}{670mV} \times 100 = 1.32\%$$

Que obviamente es despreciable.

Si hubiéramos considerado como primer suposición  $v_{D1} = 0.7V$ , es posible que a la primera iteración hubiéramos encontrado el valor de  $v_{D3} = 679mV$ ; si por el contrario, hubiéramos supuesto un valor  $v_{D1} > 3$ , el número de iteraciones hubiera aumentado. El criterio para escoger el primer valor supuesto es muy simple si consideramos que la corriente de saturación ( $I_s$ ) de un diodo anda en los siguientes intervalos:

$$10^{-14} A \leq I_s \leq 10^{-9} A; \text{ si es de silicio.}$$

$$10^{-7} A \leq I_s \leq 10^{-5} A; \text{ si es de germanio.}$$

de aquí podemos observar que si conocemos  $I_s$  (es dato) podemos decir con cierta seguridad de qué tipo es, es decir, si  $I_s = 10^{-14} A$ , se trata de un diodo de silicio y por lo tanto tomaríamos como primer valor supuesto:  $v_{D1} = 0.7V$ .

Como puede notarse, la solución se obtiene al hacer simultáneas la ecuación de malla del circuito y la ecuación fundamental del diodo. Si tuviéramos a la mano la curva característica del diodo en cuestión, el problema se reduciría a encontrar gráficamente la intersección entre la curva característica del diodo y la recta que queda definida por la ecuación de malla del circuito, esto equivale a hacer simultáneas las dos ecuaciones. La recta definida por la ecuación de malla recibe el nombre de recta de carga estática o recta de carga de DC ya que el circuito que se está analizando contiene únicamente componente de DC, en otras palabras, la corriente y el voltaje a través del diodo serán constantes y al punto definido por este par de valores (intersección de la recta de carga estática con la curva característica del diodo) le llamaremos "punto de Operación" del diodo ó sencillamente "punto Q".

$$(v_{DQ}, i_{DQ})$$

METODO GRAFICO.

Supongamos entonces, que la curva característica del diodo utilizado en el circuito es como se muestra en la Fig. 2.17

Del equivalente de Thévenin del circuito obtuvimos la ecuación 2.38

$$i_D = \frac{E_t - v_D}{R_t}$$

que se puede poner:

$$i_D = -\frac{1}{R_t} v_D + \frac{E_t}{R_t} \quad (2.41)$$

esta ecuación es de la forma:

$$y = mx + b$$

en donde:  $y = i_D$ ;  $m = -\frac{1}{R_t}$ ;  $x = v_D$  y  $b = \frac{E_t}{R_t}$ .

La ecuación (2.41) es pues, la ecuación de una recta con pendiente igual al negativo del inverso de la resistencia total del circuito (equivalente de Thévenin), con ordenada al origen  $b = E_t/R_t$  y abscisa al origen  $a = E_t$ . La solución del problema se encuentra, como se dijo, anteriormente, determinando la intersección de esta recta con la curva del diodo. En la Fig. 2.17 se ha trazado dicha recta y se muestra también el punto Q.

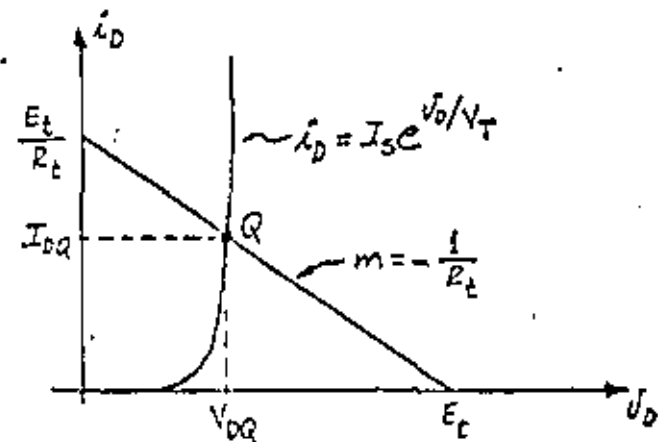
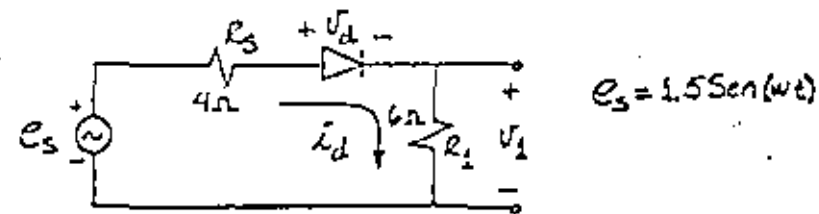


Figura 2.17 Solución gráfica del ejemplo 2.3

En la figura anterior, se puede notar que si aumenta o disminuye el voltaje  $E_t$ , la recta de carga subirá o bajará paralelamente variando el valor de  $a$  y  $b$  pero la pendiente  $(-1/R_t)$  permanece constante.

Ejemplo 2.4.-

La curva característica del diodo 9AX13 se muestra en la Fig. 2.18. Si este diodo se utiliza en un circuito como el mostrado, determine gráficamente la forma de onda de  $v_1$ .



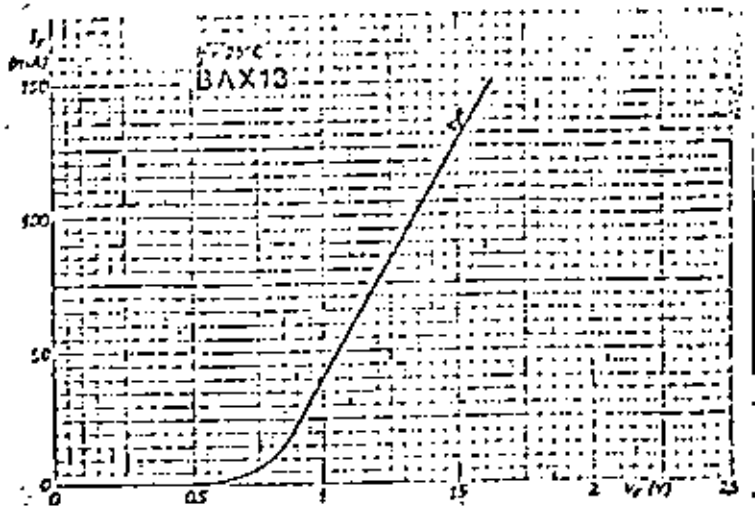


Figura 2.18.- Curva característica del diodo BAX13.

Solución.

Como el voltaje aplicado es senoidal, no existe un punto de operación definido, es decir, el punto Q no es constante sino que varía según el voltaje aplicado. El problema lo podemos considerar como de  $E_t$  variable pero la pendiente de la recta de carga es constante, por lo tanto, esta recta se trasladará paralelamente a sí misma y la abscisa al origen está determinada por el valor instantáneo de la función senoidal. Como la recta de carga no es estática (la señal aplicada no es DC) la llamaremos recta de carga dinámica o de AC.

La solución del problema consiste en encontrar los puntos de intersección entre la curva característica y la recta de carga dinámica al trasladarse. El procedimiento se ilustra en la figura 2.19. Una vez conocida la corriente  $i_D$ , como es la misma que circula por  $R_1$ , el voltaje  $v_1$  será igual a  $i_D R_1$ .

Nótese la distorsión de la corriente causada por la característica no lineal del diodo.

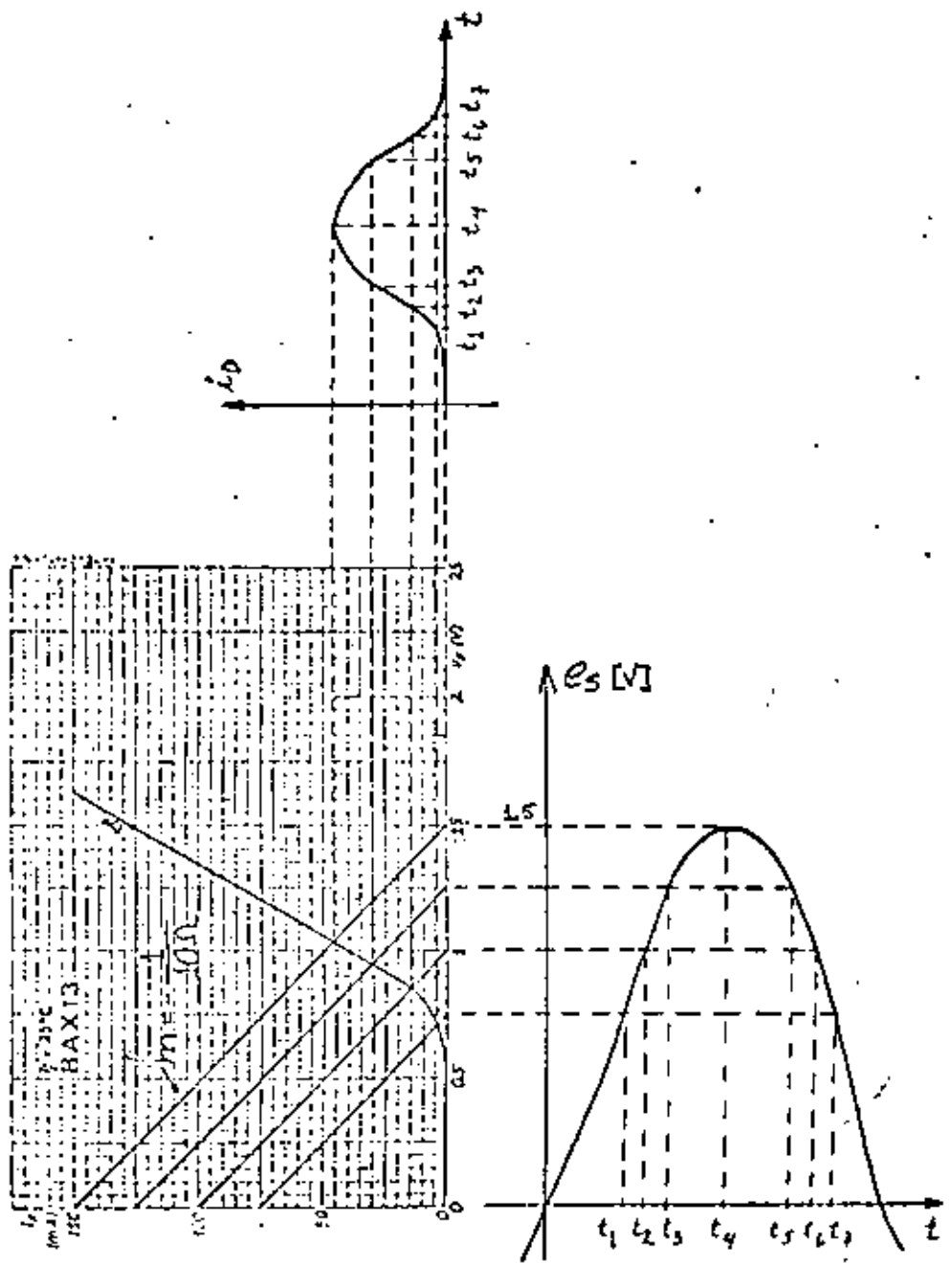


Figura 2.19.- Solución gráfica del ejemplo 2.4.

Hasta el momento se han analizado circuitos que contienen únicamente componentes de DC ó AC. En el análisis de circuitos de señal pequeña se encuentran presente tanto la componente de DC como la de AC. Los métodos de análisis tratados aquí, son válidos siempre y cuando la variación total de pico a pico de la componente de AC sea una pequeña fracción de la componente de DC, es decir, que:

$$V_{AC} \ll V_{DC}$$

Cumpléndose esta desigualdad, se garantiza que las variaciones del punto de operación del diodo, debido a las variaciones de la componente de AC, sean muy pequeñas y por lo tanto, el diodo estará "trabajando" en una pequeña porción de su curva característica. Esta pequeña porción se puede considerar lineal, de tal forma que el diodo puede ser sustituido por una resistencia llamada resistencia dinámica del diodo, y es la resistencia que presenta el diodo alrededor del punto de operación.

En la Fig. 2.20 se ilustra la situación que prevalece cuando se tiene presente una componente de directa y otra de alterna. Si ésta última es muy pequeña, como se muestra, la relación entre el voltaje aplicado y la corriente a través del diodo es casi lineal, lo que indica que el diodo se comporta prácticamente como una resistencia. En otras palabras, la componente de alterna a través del diodo, tiene la misma forma que la señal de alterna aplicada.

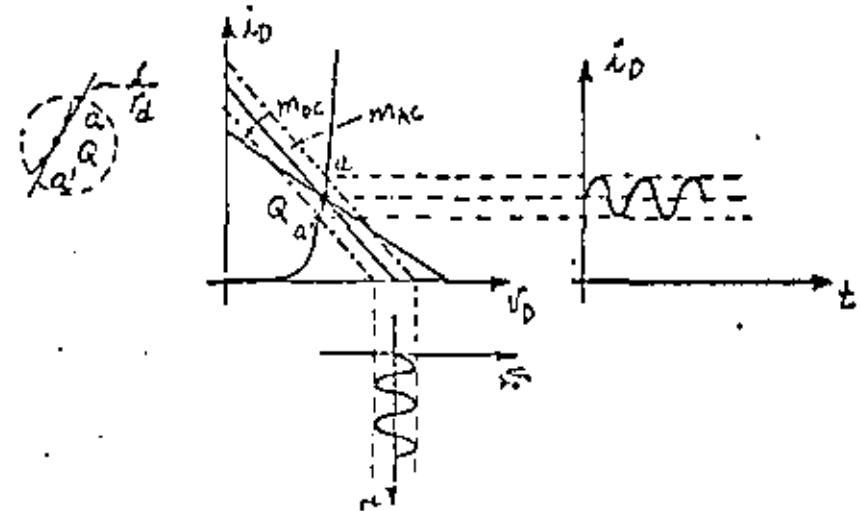


Figura 2.20.- Corriente  $i_D$  cuando la señal de alterna es pequeña.

Siendo más estrictos, si está presente una componente de directa y otra de alterna, el voltaje en el diodo puede expresarse como:

$$V_D = V_{DQ} + v_d \tag{2.42}$$

donde:  $V_D$  = voltaje total

$V_{DQ}$  = voltaje de directa

$v_d$  = voltaje de alterna



Entonces, la corriente puede expresarse:

$$i_D = I_s e^{(V_{DQ} + v_d) / nV_T} \quad (2.43)$$

$$\therefore i_D = \underbrace{I_s e^{V_{DQ} / nV_T}}_{I_{DQ}} e^{v_d / nV_T}$$

La parte subrayada es la misma ecuación del diodo evaluada en el punto Q, es decir  $I_{DQ}$ , por lo tanto:

$$i_D = I_{DQ} e^{v_d / nV_T} \quad (2.44)$$

expresando en una serie de potencias a la exponencial, se tiene:

$$i_D = I_{DQ} \left( 1 + \frac{v_d}{nV_T} + \frac{1}{2} \left( \frac{v_d}{nV_T} \right)^2 + \dots \right) \quad (2.45)$$

en esta expresión, puede apreciarse que si el término cuadrático es mucho menor que el término lineal, éste último sería el predominante y la corriente podría relacionarse linealmente con el voltaje.

Es decir: si  $\frac{1}{2} \left( \frac{v_d}{nV_T} \right)^2 \ll \frac{v_d}{nV_T}$

$$\therefore v_d \ll 2nV_T \quad (2.46)$$

que para temperatura ambiente y  $n=1$ , arriba del codo de la característica, se tiene:

$$v_d \ll 2(1)(26\text{mV})$$

$$v_d \ll 52 \text{ mV} \quad (2.47)$$

una interpretación práctica del "mucho menor", es que por lo menos haya una diferencia de un orden de magnitud, es decir, si

$$v_d \leq 5.2 \text{ mV} \quad (2.48)$$

$$i_D = I_{DQ} \left\{ 1 + \frac{v_d}{nV_T} \right\}$$

$$i_D = I_{DQ} + \frac{I_{DQ}}{nV_T} v_d \quad (2.49)$$

$$\therefore i_d = \frac{I_{DQ}}{nV_T} v_d \quad (\text{Componente de alterna})$$

o bien:  $i_d = \frac{v_d}{r_d} \quad (2.50)$

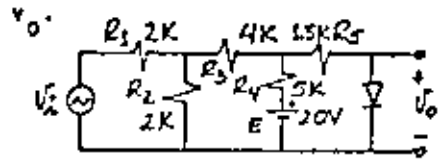
y  $r_d = \frac{nV_T}{I_{DQ}} \quad (2.51)$

$r_d$  es la resistencia dinámica del diodo y relaciona linealmente a las componentes de alterna de la corriente  $i_d$  y el voltaje  $v_d$ .

Para mostrar la mecánica del análisis, considérese el siguiente ejemplo.

**Ejemplo 2.5.-**

Para el circuito mostrado, calcule y grafique el voltaje

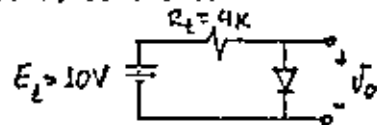


$v_s = 4 \text{ Sen}(\omega t)$   
 DIODO:  $I_s = 10^{-11} \text{ A}$   
 $T = 300^\circ \text{ K}$   
 $n = 1$

Como se supone que se trata de un análisis de señal pequeña, se puede aplicar superposición, es decir, efectuar primero el análisis de CC y posteriormente el de CA.

**ANÁLISIS DE DC.-**

Determinando el equivalente de Thévenin entre las terminales del diodo, se tiene:



Nuevamente, como  $I_s = 10^{-11} \text{ A}$  se puede decir que se trata de un diodo de silicio, consideremos como primer suposición:  $v_{D1} = 0.6 \text{ V}$ .

La ecuación de malla es:

$$I_D = \frac{10 - v_D}{4K} \quad (2.52)$$

y sabemos que:

$$v_D = V_T \ln\left(\frac{I_D}{I_s}\right) \quad (2.53)$$

Primera interacción.

Sustituyendo el valor de  $v_{D1}$  en (2.52).

$$I_{D1} = \frac{10 - 0.6}{4K} = 2.35 \text{ mA}$$

este valor en (2.53).

$$v_{D2} = 26 \text{ mV} \ln\left(\frac{2.35 \times 10^{-3}}{10^{-11} \text{ A}}\right)$$

$$v_{D2} = 0.5 \text{ V}$$

Como  $v_{D1} \neq v_{D2}$ , haremos otra iteración.

Segunda interacción..

El valor de  $v_{D2}$  en (2.52)

$$I_{D2} = \frac{10 - 0.5}{4K} = 2.375 \text{ mA}$$

Sustituyendo en (2.53)

$$v_{D3} = 26 \text{ mV} \ln\left(\frac{2.375 \times 10^{-3} \text{ A}}{10^{-11} \text{ A}}\right)$$

$$v_{D3} = 0.5 \text{ V}$$

Entonces:

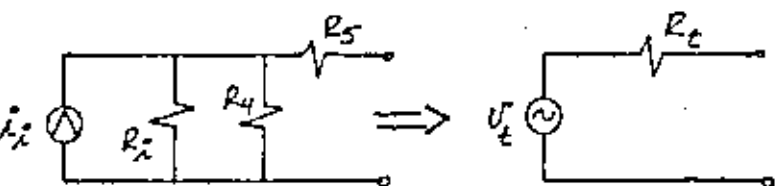
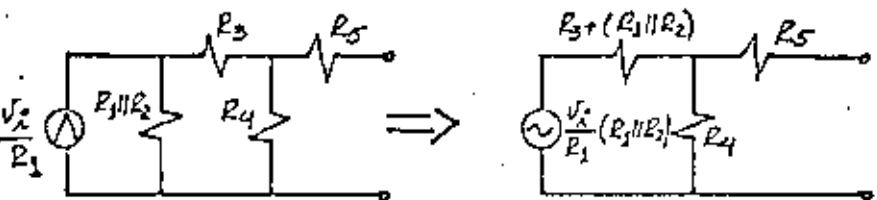
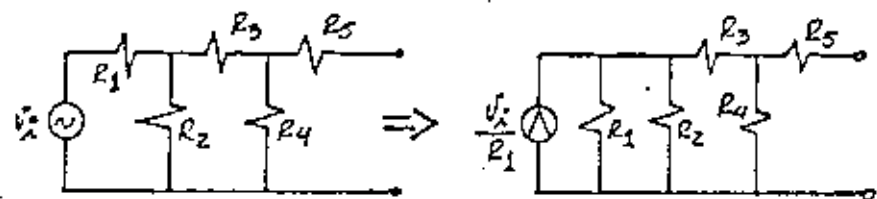
$$I_{DQ} = 2.375 \text{ mA} \quad \text{y} \quad v_{DQ} = 0.5 \text{ V}$$

Determinando el valor de  $r_d$ :

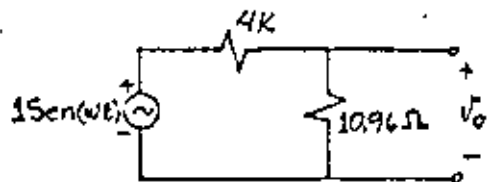
$$r_d = \frac{nV_T}{I_{DQ}} = \frac{26 \text{ mV}}{2.375 \text{ mA}} = 10.96 \Omega$$

ANÁLISIS DE AC.-

Haciendo  $E = 0$ , encontremos el equivalente de Thévenin entre las terminales del diodo:



Sustituyendo valores y al diodo por su resistencia dinámica:



Del circuito:

$$i_D = \frac{v_t}{R_c + r_D} = \frac{1 \text{ sen}(wt)}{4.011 \text{ K}} = 0.249 \text{ sen}(wt) \text{ mA}$$

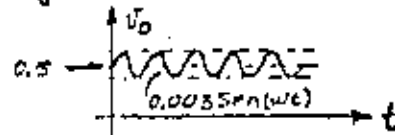
$$\therefore v_d = i_D r_D = 0.249 \text{ sen}(wt) \times 110$$

$$= 2.939 \text{ sen}(wt) \text{ mV}$$

$$v_d = 0.002939 \text{ sen}(wt) \text{ volts}$$

$$\text{Luego: } v_o = v_D = V_{DQ} + v_d = 0.5 + 0.002939 \text{ sen}(wt)$$

y la gráfica quedará:



2.4.2. MODELO PIEZOLINEAL DEL DIODO

Como se pudo observar en la sección anterior, el análisis de los circuitos con diodos resulta muy laborioso si se utiliza la característica real del mismo. En el caso de fuerte distorsión, cuando la señal aplicada es grande, se puede notar que la variación de voltaje en el diodo es grande cuando no hay casi corriente (es lo mismo que sucede en un circuito abierto), y es poca cuando hay corriente (eso pasa en un corto circuito), comparado con la variación de la señal aplicada. En este caso se acostumbra emplear la llamada característica piezolineal del diodo, la cual se muestra en la siguiente figura:

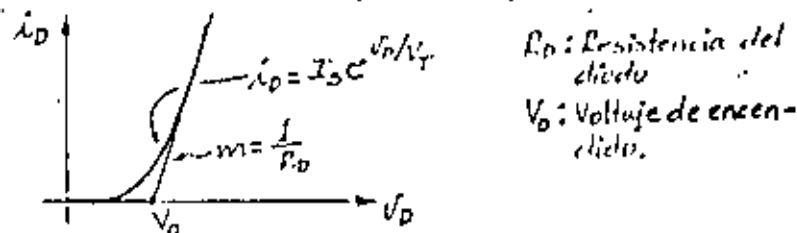
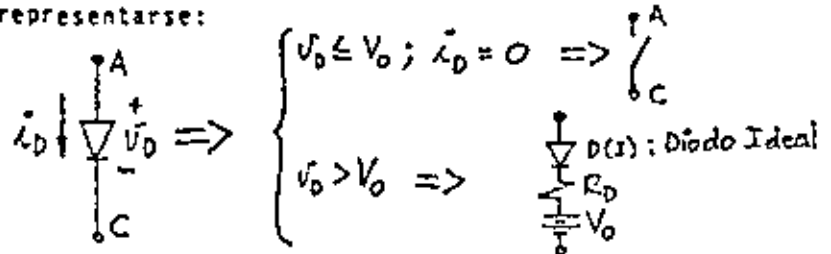


Figura 2.21.- Característica piezolineal del diodo.

De la característica, es importante notar que para un voltaje  $v_D \leq V_0$ , el diodo es un circuito abierto y para  $v_D > V_0$ , el diodo es una resistencia. El modelo puede representarse:



En donde el diodo ideal tiene cero resistencia y solo deja pasar la corriente en el sentido indicado en la figura 2.22a. La fuente de voltaje  $V_0$  tiene cero resistencia, y deja pasar la corriente en cualquier sentido y mantiene un voltaje constante. Esto se muestra en la figura 2-22b. La resistencia  $R_D = v_D / i_D$  es lineal y su gráfica aparece en la figura 2.22c.

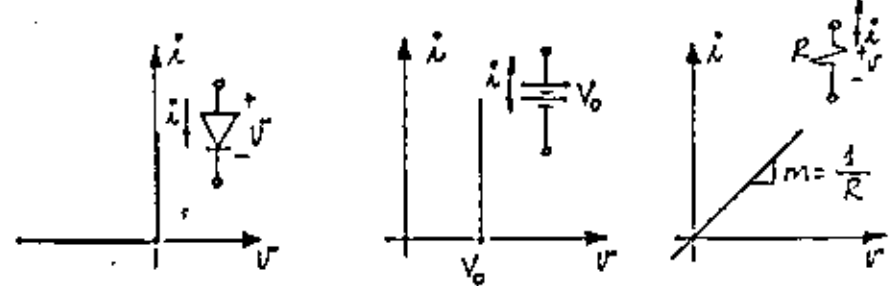


Figura 2.22.- Característica de los tres elementos que constituyen el modelo piezolineal del diodo.

Entonces, la característica piezolineal del diodo es la suma de éstas tres y se muestra en la figura 2.23. Este modelo es fácil de emplear y sólo se debe recordar lo siguiente: Un diodo real sufre un fenómeno de "ruptura" para elevados voltajes de inversa; estos fenómenos pueden ser de dos tipos, Zener y Avalancha, ninguno de los cuales debe ser alcanzado si se desea que el diodo funcione con el modelo descrito.

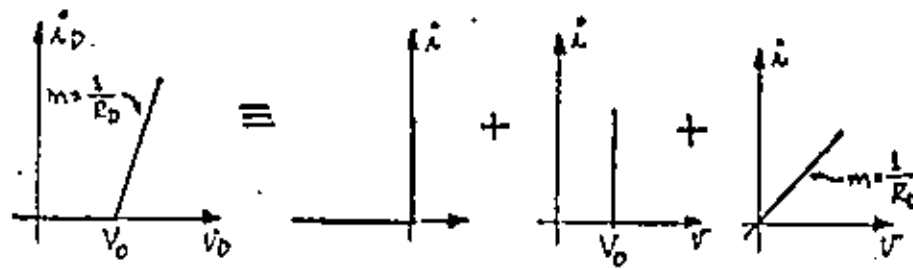


Figura 2.23.- Característica piezolineal del diodo.

Considérese el siguiente ejemplo para mostrar el empleo del modelo piezolineal en el análisis de circuitos con diodos.

Ejemplo 2.6.-

La característica piezolineal del diodo utilizado en el circuito de la figura 2.24a se muestra en la figura 2.24b. Si el voltaje  $v_1$  aplicado es de la forma que se indica en la figura 2.24c, grafique  $v_1$  y  $v_2$  acotando tiempos y voltajes de interés.

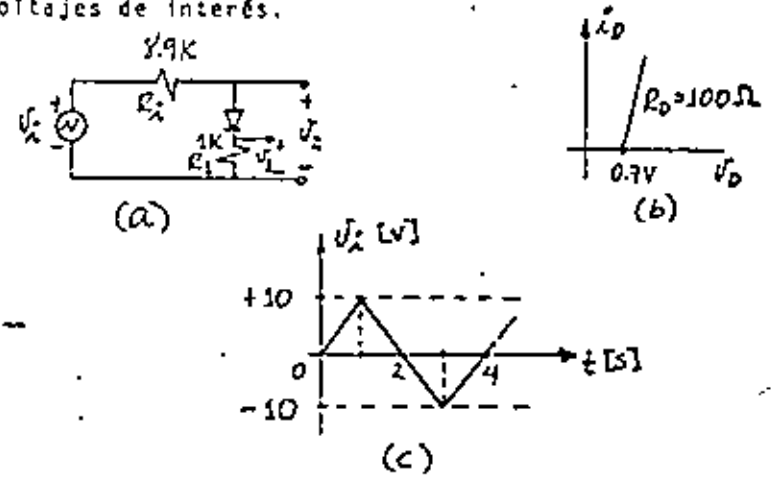
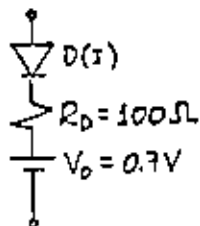


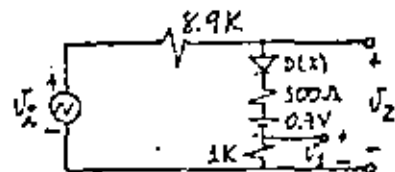
Figura 2.24.- (a) Circuito; (b) Característica piezolineal; (c) forma de onda de  $v_1$ .

Solución.

De la característica piezolineal dada, el modelo piezolineal es:



Sustituyendo este modelo en el circuito, obtenemos:



La corriente en el circuito, para el primer cuarto de ciclo positivo de  $v_1$ , está dada por:

$$i_D = \frac{v_1 - V_0}{R_1 + R_D + R_1} \quad (2.54)$$

Para  $v_1 < V_0$ :

- a) El diodo  $D(i)$  no conduce.
- b)  $i_D = 0 \Rightarrow v_2 = v_1$  y  $v_1 = 0$ .

Para  $v_1 = V_0$ :

- c) El diodo  $D(i)$  todavía no conduce por no haber diferencia de potencial entre sus extremos:

$$v_1 - v_0 = 0$$

$$d) \quad i_D = 0 \Rightarrow v_2 = v_1 \text{ y } v_1 = 0$$

Para calcular el tiempo en que esto ocurre, haremos la siguiente regla de tres:

$$\begin{array}{l} 10V - 1 \text{ seg.} \\ 0.7V - t_1 \text{ seg.} \end{array} \quad t_1 = \frac{0.7}{10} = 0.07 \text{ seg.}$$

para  $v_1 > V_0$ :

- e) El diodo  $D(i)$  conduce.
- f)  $i_D$  está dada por la ecuación (2.54)

$$v_2 = V_0 + i_D(R_D + R_1) \text{ y } v_1 = i_D \cdot R_1$$

Calculando para el valor máximo de  $v_1$ :

$$i_D = \frac{10 - 0.7}{8.9 + 1 + 0.1} = \frac{9.3}{10K} = 0.93 \text{ mA}$$

$$v_2 = 0.7 + 0.93(0.1 + 1) = 0.7 + 1.023$$

$$= 1.723V.$$

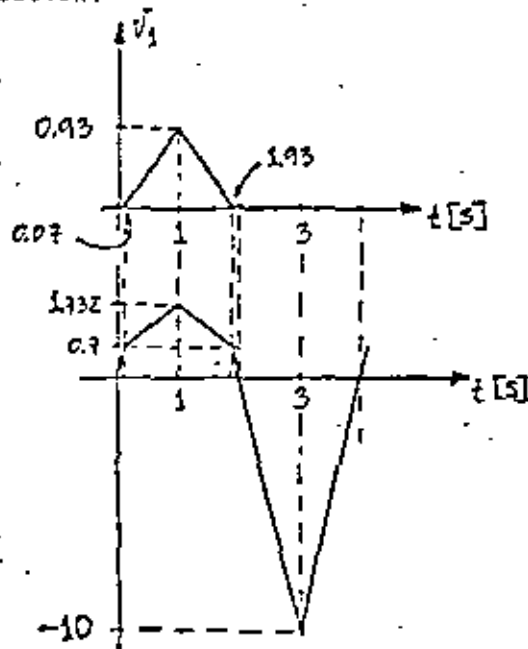
$$v_1 = 0.93(1K) = 0.93V.$$

Para el segundo cuarto de ciclo positivo,  $v_1$  disminuye de +10 a 0, obviamente,  $v_1$  y  $v_2$  disminuyen también hacia cero. Pero cuando  $v_1 = v_0$ , el diodo deja de conducir y vol vamos a tener desde este momento que:

$$i_D = 0 \Rightarrow v_1 = 0 \text{ y } v_2 = v_1$$

Esto ocurre en el tiempo:  $t = 1.93$  seg.

En el medio ciclo negativo, el diodo D(1) no conduce,  $v_1 = 0$  y  $v_2 = v_1$  en todo tiempo. Las gráficas pedidas se muestran a continuación:



### 2.4.3 EL DIODO IDEAL

En la Fig. 2.55 se muestran la característica ideal y el símbolo de un diodo. Como puede apreciarse, este modelo ideal indica que el diodo se comporta como un corto circuito cuando la dirección de la corriente tiene el sentido mostrado en la Fig. 2.55(a); y cuando la corriente "tiende" a circular en sentido contrario, se comporta como un circuito abierto.

Cuando circula corriente a través del diodo, nótese que ésta -- tiene el mismo sentido que la flecha que simboliza al diodo, se dice que el diodo está polarizado en "directa" o que está "encendido"; -- por el contrario, cuando no circula corriente, se dice que está polarizado en "inversa" o que está "apagado". Existen otros términos para indicar el estado de un diodo, tales como "cerrado/abierto", "ON/OFF", etc.

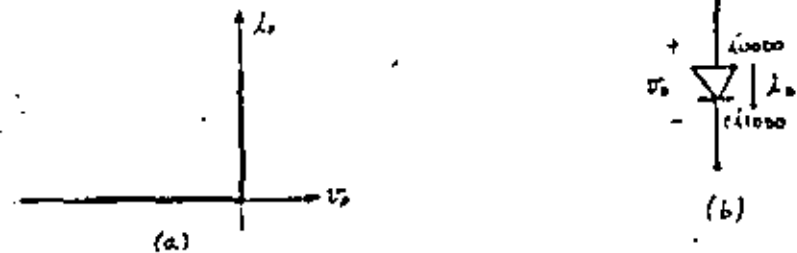


Fig. 2.55.- El diodo. (a) Característica ideal y (b) Símbolo.

Por analogía con los diodos de Tubos al Vacío, la terminal marcada con + es conocida con el nombre de ánodo y la marcada con -, como cátodo. Utilizando estos términos y haciendo referencia al voltaje  $v_D$  en vez de la corriente, puede decirse que para que el diodo conduzca es necesario que el ánodo "tienda" a estar a un voltaje más positivo que el cátodo. Se hace la aclaración de que se usa la expresión "tienda a" porque una vez que se ha comprobado que circula corriente a través del diodo, éste se comporta como un corto circuito y por lo tanto el ánodo y el cátodo quedan al mismo potencial.

En la Fig. 2.56 se representa la analogía que existe entre el comportamiento del diodo ideal y el interruptor. Si el diodo conduce, equivale al interruptor cerrado y si no, al interruptor abierto.

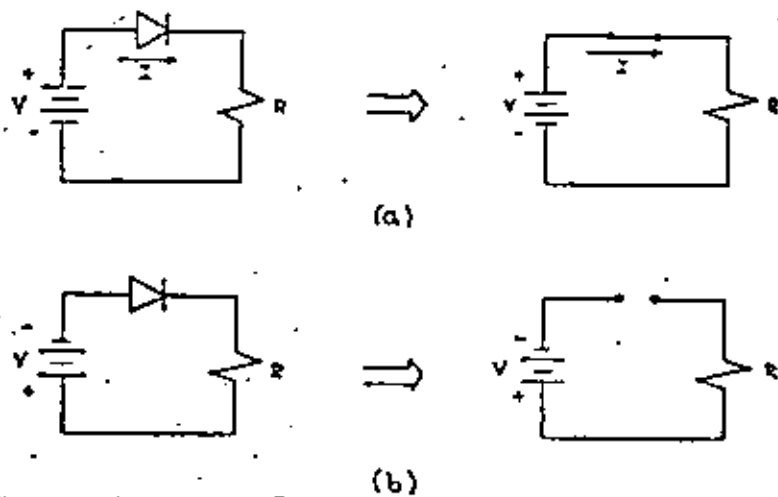


Fig. 2.56 Analogía entre el diodo y el interruptor. (a) En directa y (b) en inversa.

El modelo ideal del diodo es sumamente útil para el análisis cualitativo de los circuitos con diodos dado que dicho análisis resulta bastante simple. Por otro lado, la aproximación obtenida es aceptable para un sinnúmero de aplicaciones prácticas. Aprovechando estas cualidades, a continuación se realiza el análisis de algunos circuitos-típicos que involucran diodos.

#### RECTIFICADOR DE MEDIA ONDA.

La acción por la cual se genera un voltaje continuo a partir de un voltaje alterno aplicado es llamado rectificación. El circuito rectificador de media onda se muestra en la Fig. 2.57a, en donde el voltaje aplicado  $v_1$  es un voltaje senoidal  $v_1 = v_{1m} \sin(\omega t)$ .

La función del diodo en el circuito es producir una corriente unidireccional a pesar de que el voltaje aplicado es alterno. Cuando  $v_1$  es positivo, el diodo está polarizado en directa y se comporta

como un cortocircuito; fluye una corriente en dirección positiva como se muestra en la Fig. 2.57a y su valor está determinado por  $v_1$  y  $R_L$ . Cuando  $v_1$  es negativo, el diodo está polarizado en inversa y se comporta como circuito abierto. La caída de voltaje en la carga es en cada instante  $v_L = R_L i_D$  y su forma de onda se muestra en la Fig. 2.57b

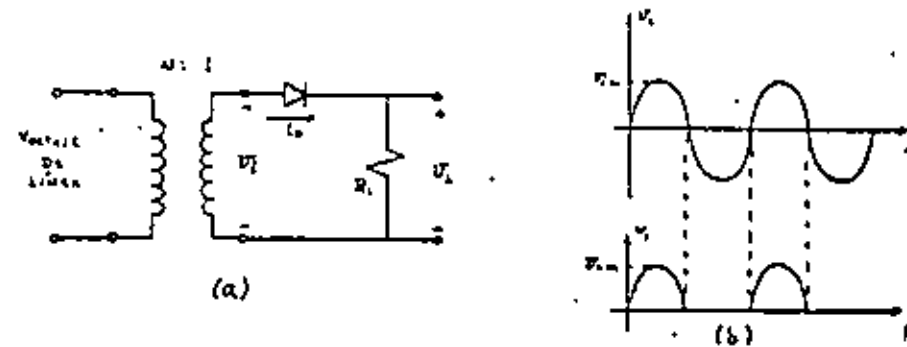


Fig. 2.57: Rectificador de media onda. (a) Circuitos; (b) formas de onda.

El voltaje en la carga puede ser expresado como:

$$v_L = v_1 \quad \text{para } v_1 \geq 0$$

$$v_L = 0 \quad \text{para } v_1 < 0$$

La forma de onda de  $v_L$  que se muestra en la Fig. 2.57b es una onda periódica, finita y continua; por lo que puede ser representada por series de Fourier. Si al valor instantáneo de pico de  $v_L$  lo designamos por  $V_{Lm}$ , la serie queda:

$$v_L = \frac{1}{\pi} V_{Lm} \left[ 1 + \frac{\pi}{2} \sin(\omega t) - \frac{2}{3} \cos(2\omega t) - \frac{2}{15} \cos(4\omega t) + \dots \right]$$

Esto es,  $v_L$  es la suma de un término de DC y otros términos de AC. Como puede observarse, el voltaje en la carga contiene frecuencias no presentes en el voltaje aplicado, esto es consecuencia de

la no linealidad del diodo y es otra de sus aplicaciones.

RECTIFICADOR DE ONDA COMPLETA.

a) Con Tap Central.

El circuito rectificador de onda completa con tap central se muestra en la Fig. 2.58a. El circuito consiste básicamente en dos rectificadores de media onda conectados a una sola resistencia de carga y tienen como señal de entrada  $v_1 = V_m \text{sen}(\omega t)$ . Durante el medio ciclo positivo de  $v_1$ ,  $D_1$  está polarizado en directa y actúa como un cortocircuito;  $D_2$  queda polarizado en inversa y se comporta como circuito abierto, luego  $v_L = v_1$ . Durante el medio ciclo negativo de  $v_1$ ,  $D_2$  actúa como un cortocircuito,  $D_1$  como un circuito abierto y  $v_L = -v_1$ . La forma de onda de  $v_L$  se muestra en la Fig. 2.58b

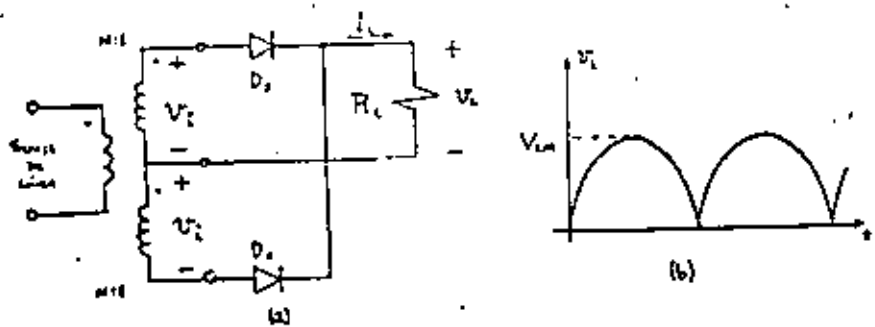


Fig. 2.58.- Rectificador de onda completa.  
(a) Circuito;  
(b) forma de onda de  $v_L$ .

El voltaje en la carga puede ser expresado como:

$$v_L = |v_1| = |V_m \text{sen}(\omega t)|$$

y en serie de Fourier:

$$v_L = \frac{2}{\pi} V_m \left[ 1 - \frac{2}{3} \cos(2\omega t) - \frac{2}{15} \cos(4\omega t) - \dots \right]$$

de donde podemos observar que el voltaje  $v_L$  consiste en la suma de una componente de DC con magnitud  $2V_m/\pi$  (el doble que en el rectificador de media onda) y un conjunto de componentes senoidales de frecuencias que son múltiplos enteros de  $\omega$ , como en el caso anterior.

b) Tipo Puentes.

Otro rectificador de onda completa muy utilizado es el llamado tipo puente y se muestra en la Fig. 2.59a

Durante el medio ciclo positivo de  $v_1$ , los diodos  $D_2$  y  $D_3$  están en directa y conducen;  $D_1$  y  $D_4$  están en inversa y se comportan como circuito abierto. En el semiciclo negativo,  $D_2$  y  $D_3$  quedan en inversa y  $D_1$  y  $D_4$  en directa. La forma de onda obtenida para  $v_L$  es la misma que en el caso anterior y se muestra en la Fig. 2.59b

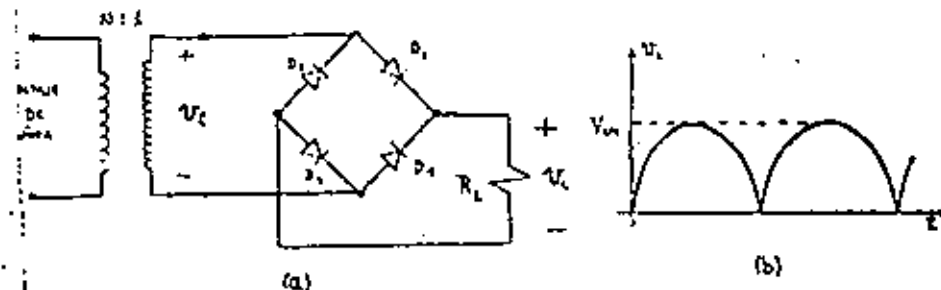


Fig. 2.59.- Rectificador de onda completa tipo puente,  
(a) Circuito; (b) forma de onda de  $v_L$ .

FILTROS.

Los sistemas electrónicos requieren de fuentes de voltaje directo para su operación. Este voltaje puede ser obtenido de baterías --



pero muchas veces resultan inconvenientes debido a que son caras y la potencia que entregan es limitada y se opta por obtener el voltaje directo a partir de la línea eléctrica comercial. Los circuitos diseñados para convertir el voltaje alterno de la línea en un voltaje directo de valor apropiado son llamados "fuentes de poder". Estas fuentes consisten básicamente de una etapa de rectificación y otra de filtrado; por medio de la rectificación, como pudo observarse anteriormente, se logra convertir el voltaje alterno de la línea en un voltaje directo pulsante y por medio del filtrado se logra disminuir las pulsaciones hasta casi obtener un voltaje directo constante.

Algunos sistemas operan aceptablemente aunque el voltaje de salida de su fuente de poder o de alimentación esté variando sensiblemente, en cambio, otros requieren un voltaje de alimentación extremadamente constante; por ello, resulta importante conocer el voltaje de salida y su componente de alterna. Un criterio muy usado para referirse a la cantidad de componente alterna presente a la salida de una fuente de alimentación es el factor de rizo o factor de ondulación. Este factor queda definido como:

$$F.O. = \frac{\text{Valor rms de la componente de alterna de } v_L}{\text{Valor de la componente de directa de } v_L} \quad (2.55)$$

Veámos cuál es el F.O. del voltaje a la salida de un rectificador de media onda. En la Fig. 2.60 se muestra el circuito y la forma de onda de  $v_L$ .

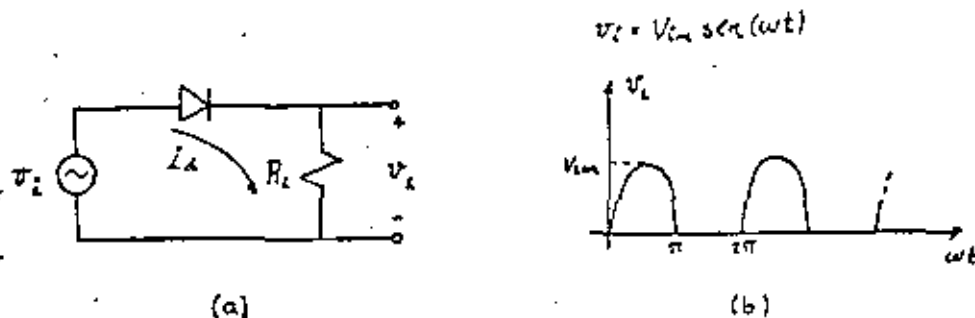


Fig. 2.60.- Rectificador de media onda (a) Circuito; (b) forma de onda.

El valor efectivo ó rms de una función periódica es, por definición:

$$V_{rms} = \sqrt{\frac{1}{T} \int_0^T v^2(t) dt}; \quad T = \text{período.}$$

y su valor medio, que se interpretará como componente de DC:

$$V_{med} = V_{DC} = \frac{1}{T} \int_0^T v(t) dt$$

Entonces, el valor rms de  $v_L$  será:

$$V_{L(rms)} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} [V_{Lm} \text{sen}(\omega t)]^2 d\omega t} = \sqrt{\frac{1}{4} V_{Lm}^2}$$

$$V_{L(rms)} = \frac{1}{2} V_{Lm} \quad (2.56)$$

y el valor medio ó componente de DC es:

$$V_{L(DC)} = \frac{1}{2\pi} \int_0^{2\pi} V_{Lm} \text{sen}(\omega t) d\omega t = \frac{V_{Lm}}{\pi} \quad (2.57)$$

Sustituyendo (2.56) y (2.57) en (2.55), obtenemos:

$$F.O. = \frac{\pi}{2} \approx 1.57$$

Obviamente, resultó ser muy grande si consideramos que muchos sistemas requieren un F.O. mucho menor que 0.01, en estos casos resulta indispensable el filtraje.

Para mostrar en cierto grado el análisis de un rectificador con filtro a la salida, considérese uno de los más simples como el que aparece en la Fig. 2.61

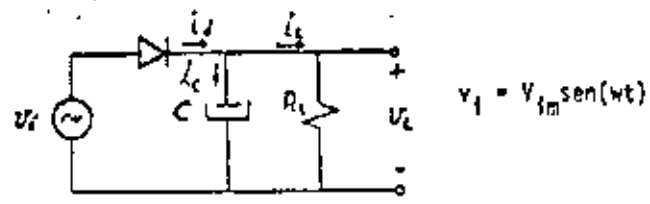


Fig. 2.61.- Rectificador de media onda con filtro capacitivo.

El voltaje en la carga  $v_L$ , después del primer ciclo, tiene la forma mostrada en la Fig. 2.62. Debido al diodo, el capacitor C solamente puede descargarse a través de  $R_L$ . Cuando  $w t = \pi/2$ , el voltaje  $v_L = V_{Lm}$ ; como  $v_1$  a partir de este momento comienza a decrecer,  $v_L$  sigue a  $v_1$  por un tiempo muy corto ya que después de este tiempo  $v_L$  decrece exponencialmente según  $\exp(-t/R_L C)$  y en este momento - - - ( $w t = \theta_2$  en la Fig. 2.62) el diodo deja de conducir en vista de que  $v_1$  decrece más rápidamente que el voltaje en el capacitor y por ello el diodo queda polarizado en inversa. El voltaje  $v_L$  puede expresarse:

$$v_L = [V_{Lm} \sin \theta_2] [e^{-t/R_L C}] \Rightarrow \theta_2 \leq w t \leq \theta_1 + 2\pi \quad (2.58)$$

Durante el siguiente ciclo,  $v_1$  volverá a ser igual a  $v_L$  y el diodo conducirá. Esto es, el voltaje de salida puede expresarse como:

$$v_L = V_{Lm} \sin(wt) \Rightarrow \theta_1 \leq w t \leq \theta_2 \quad (2.59)$$

Esta forma de onda se repite periódicamente. Consideremos las corrientes en el circuito. La corriente de carga  $i_L$  tendrá la misma forma de onda que el voltaje en la carga. Durante el tiempo que el diodo no conduce:

$$i_C = -i_L = -v_L/R_L \Rightarrow \theta_2 \leq w t \leq \theta_1 + 2\pi \quad (2.60)$$

Cuando el diodo conduce, la corriente a través de C es de la --

misma forma como si se conectara C directamente a  $v_1$ . (No hay transitorio desde que el diodo comienza a conducir en el instante  $v_1 = v_L$ ). Es decir,

$$i_C = C \frac{dv_1}{dt} = C \frac{dv_L}{dt} = V_{Lm} \omega C \cos(wt) \Rightarrow \theta_1 \leq w t \leq \theta_2 \quad (2.61)$$

La corriente en el diodo es:

$$i_D = i_C + i_L$$

Estas formas de onda se muestran en la Fig. 2.63. La corriente máxima a través del diodo ocurre en  $w t = \theta_1$  (asumiendo que  $R_L \gg 1/\omega C$ ) y es

$$i_{Dm} = V_{Lm} (\omega C \cos \theta_1 + \frac{\sin \theta_1}{R_L}) \quad (2.62)$$

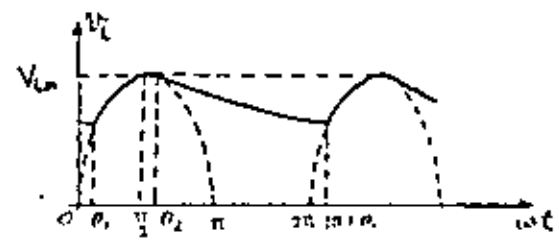


Fig. 2.62.- Voltaje en la carga del circuito de la figura 2.61.

C\* diodo debe de ser capaz de permitir esta corriente de pico. Si el valor de C es aumentado, el decaimiento de  $v_L$  en el periodo  $\theta_2 \leq w t \leq \theta_1 + 2\pi$  decrecerá. En el límite, cuando C se aproxima a infinito,  $v_L$  se aproxima a un voltaje puramente directo. Por otro

lado, nótese que incrementando el valor de  $C$  se incrementa igualmente el de la corriente máxima por el diodo  $I_{dm}$ .

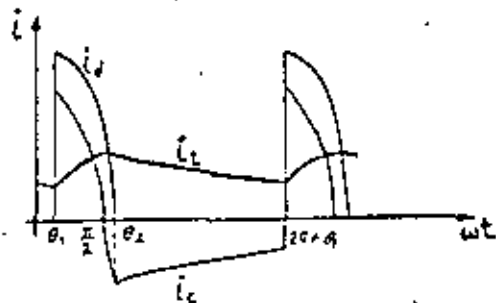


Fig. 2.63.- Corriente en el circuito de la Fig. 2.61.

Para obtener la componente de DC en la carga y el factor de ondulación, los valores de  $\theta_1$  y  $\theta_2$  deberán determinarse. Puede hacerse resolviendo la ecuación trascendente que define la descarga del capacitor, pero resulta un poco tedioso y para facilitar el cálculo se acostumbra hacer aproximaciones. Asumamos que el voltaje en la carga varía linealmente con el tiempo como se muestra en la Fig. 2.64.

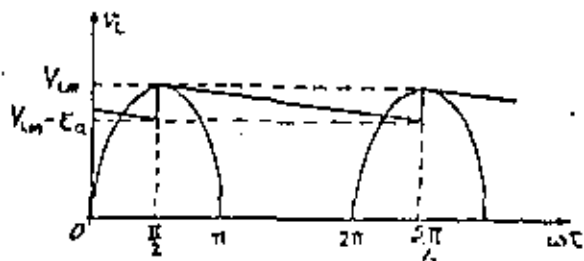


Fig. 2.64.- Aproximación del voltaje en la carga.

Esta forma de onda es bastante diferente a la mostrada en la Fig. 2.62, sin embargo, los resultados obtenidos con ella son bastante satisfactorios. Su valor medio es:

$$V_{L(DC)} = V_{Lm} - \frac{E_a}{2} \quad (2.63)$$

Si  $\Delta Q$  representa el cambio en la carga almacenada en  $C$  entre  $\pi/2$  y  $5\pi/2$ , luego

$$E_a = \frac{\Delta Q}{C} \quad (2.64)$$

Como asumimos que el voltaje varía linealmente con el tiempo, la carga almacenada en  $C$  decrece en una relación constante. Es decir, la corriente  $i_c$  es constante en este período. El valor constante de  $i_c$  es  $i_{L(DC)}$ , la componente de corriente directa en la carga. Como el tiempo de un período es el recíproco de la frecuencia, tenemos

$$E_a = \frac{i_{L(DC)}}{fC} \quad (2.65)$$

y la ecuación (2.63) nos queda:

$$V_{L(DC)} = V_{Lm} - \frac{i_{L(DC)}}{2fC} \quad (2.66)$$

La componente de corriente directa en la carga y el voltaje están relacionados por:

$$i_{L(DC)} = \frac{V_{L(DC)}}{R_L} \quad (2.67)$$

Sustituyendo en la ecuación (2.66), obtenemos:

$$V_{L(DC)} = V_{Lm} \cdot \frac{1}{1 + 1/(2fR_L C)} \quad (2.68)$$

Para calcular el F.D. debemos encontrar el valor rms ó eficaz de la componente de AC. Esta es una onda triangular que varía desde  $-E_a/2$  hasta  $E_a/2$ . Por lo tanto:

$$V_L(\text{rms}) = \frac{E_0}{2\sqrt{3}} \quad (2.68)$$

Sustituyendo las ecuaciones (2.67), (2.69) y (2.65) en la (2.55), -- obtenemos:

$$F.O. = \frac{1}{2\sqrt{3} R_L C} \quad (2.70)$$

que para  $f = 50\text{Hz}$ , queda:

$$F.O. \approx \frac{1}{173CR_L} \quad (2.71)$$

El análisis para el rectificador de onda completa con el mismo tipo de filtro, se efectúa de la misma forma. Algunas fuentes de poder un poco más elaboradas, contienen etapas de regulación, protección contra cortocircuitos, estabilización, etc. En la figura 2.65 se muestran los filtros más utilizados, y en la tabla II se resumen sus relaciones.

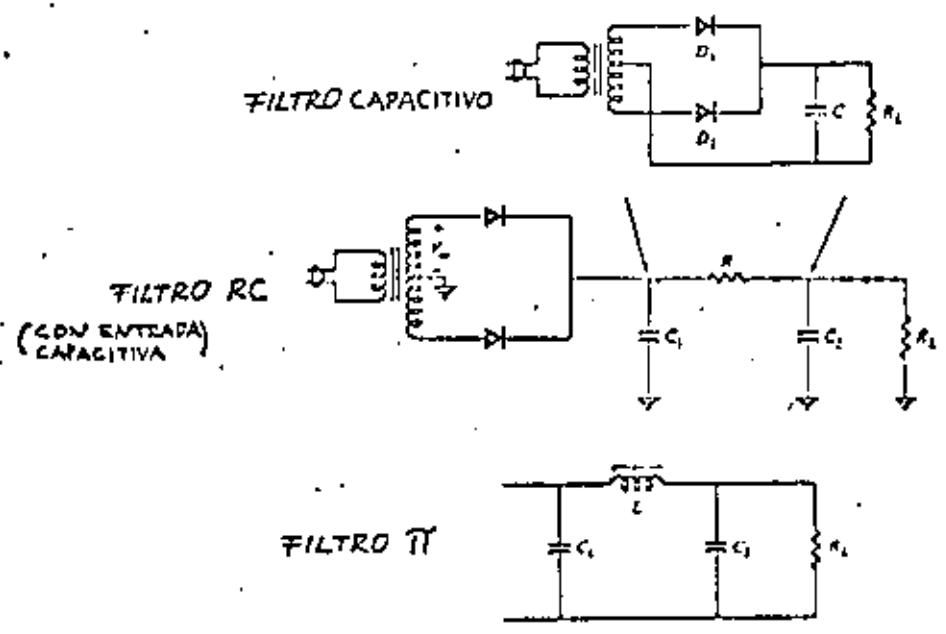


Figura 2.65 Filtros más comunes.

FILTR	Tipo	DC VOLTAGE (V <sub>dc</sub> )	DC VOLTAGE (V <sub>dc</sub> )	DC VALUE OF AC COMPONENT OF INPUT VOLTAGE (V <sub>1(rms)</sub> )	RULY FACTOR	APPROXIMATE FACTOR
Capacitor (C)		$V_{dc}$	$V_{dc} = \frac{V_1}{1 + \frac{1}{2} \frac{R_L}{X_C}}$	$V_1(rms) = \frac{V_{dc}}{2} \sqrt{1 + \frac{1}{2} \frac{R_L}{X_C}}$	$\frac{V_{dc}}{V_1(rms)}$	$\frac{V_{dc}}{V_1(rms)}$
		$V_{dc}$	$V_{dc} = \frac{V_1}{1 + \frac{1}{2} \frac{R_L}{X_C}}$	$V_1(rms) = \frac{V_{dc}}{2} \sqrt{1 + \frac{1}{2} \frac{R_L}{X_C}}$	$\frac{V_{dc}}{V_1(rms)}$	$\frac{V_{dc}}{V_1(rms)}$
RC (Following C filter)		$V_{dc}$	$V_{dc} = \frac{R_L}{R_L + X_C} V_1$	$V_1(rms) \approx \frac{V_{dc}}{2} \sqrt{1 + \frac{1}{2} \frac{R_L}{X_C}}$	$\frac{V_{dc}}{V_1(rms)}$	$\frac{V_{dc}}{V_1(rms)}$
		$V_{dc}$	$V_{dc} = \frac{R_L}{R_L + X_C} V_1$	$V_1(rms) \approx \frac{V_{dc}}{2} \sqrt{1 + \frac{1}{2} \frac{R_L}{X_C}}$	$\frac{V_{dc}}{V_1(rms)}$	$\frac{V_{dc}}{V_1(rms)}$
L-type (choke)		$V_{dc}$	$V_{dc} = 0.630 V_1 - I_L R_L$	$V_1(rms) = \frac{0.5}{\sqrt{2}} V_{dc}$	$\frac{V_{dc}}{V_1(rms)}$	$\frac{V_{dc}}{V_1(rms)}$
		$V_{dc}$	$V_{dc} = 0.318 V_1 - I_L R_L$	$V_1(rms) = \frac{2.449}{\sqrt{2}} V_{dc}$	$\frac{V_{dc}}{V_1(rms)}$	$\frac{V_{dc}}{V_1(rms)}$
Half-wave rectifier		$0.318 V_1$	$0.318 V_1$	$0.318 V_1$	1.21	
Full-wave rectifier		$0.630 V_1$	$0.630 V_1$	$0.630 V_1$	0.81	

TABLE II

CIRCUITOS RECORTADORES.

El circuito mostrado en la Fig. 2.66a es un circuito recortador llamado también circuito CLIPPER ó LIMITADOR. El voltaje de salida  $v_o$  está limitado a variar en el rango comprendido entre  $V_1$  y  $-V_2$ . La característica de transferencia de voltaje de la Fig. 2.66b muestra cómo varía el voltaje de salida en función del voltaje de entrada. Si el voltaje aplicado sobrepasa el rango comprendido entre  $V_1$  y  $-V_2$ , aparecerá recortado a la salida.

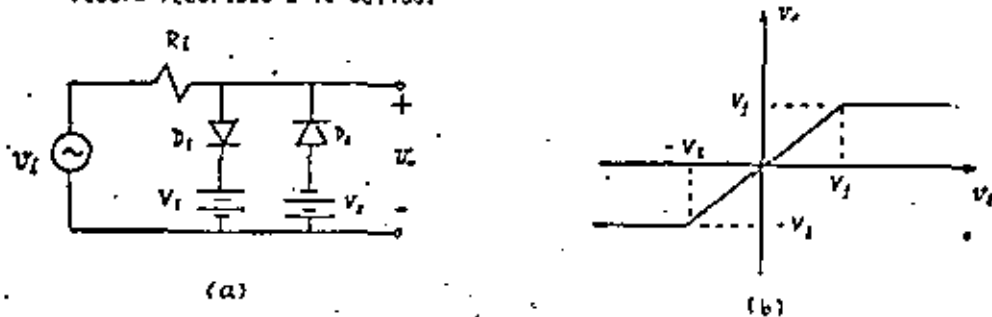


Fig. 2.66.- (a) Circuito recortador; (b) característica de transferencia.

Quando el voltaje de entrada es mayor que  $V_1$ , el diodo  $D_1$  conduce porque queda polarizado en directa y por lo tanto,  $v_o = V_1$ . Para un voltaje de entrada más negativo que  $-V_2$ , el diodo  $D_2$  conduce y tenemos que  $v_o = -V_2$ . Para valores de  $v_e$  comprendidos entre estos dos límites, ambos diodos quedan polarizados en inversa y se comportan como circuito abierto, obteniéndose que  $v_o = v_e$ .

El circuito limitador puede ser utilizado para proteger a otro circuito de sobrecargas de voltaje; por ejemplo, es muy usado en los voltímetros para proteger al elemento indicador (aparato de D'Arsonval) contra sobrecargas de voltaje. Algunas veces son utilizados para proteger de sobrecargas a los transistores. Si  $V_1 = V_2$  y el voltaje aplicado es una onda senoidal de amplitud mayor que  $V_1$ , el voltaje  $v_o$  de salida tendrá la forma de una onda cuadrada, ésta es otra de sus aplicaciones.

En la tabla III se muestran varias formas de circuitos recortadores acompañados de sus respectivas formas de onda de salida si la entrada fuera una onda triangular.

TABLA III.

SERIE	PARALELO	SEÑAL DE SALIDA

RECTIFICADOR DE PICO.

El circuito de la Fig. 2.67a es llamado rectificador de pico -- porque su voltaje de salida es igual a la magnitud de pico del voltaje de entrada. La operación del circuito puede ser comprendida con la ayuda de las formas de onda mostradas en la Fig. 2.67b. Si inicialmente el capacitor C está descargado y el voltaje  $v_i = v_{im} \text{sen}(\omega t)$  es aplicado en  $t = 0$ ,  $v_i$  aumenta desde cero a su valor máximo positivo, la corriente fluye en dirección positiva a través del diodo y el capacitor se carga. Si la resistencia de la fuente  $R_i$  es muy pequeña, la caída de voltaje en ella es también muy chica, y  $v_L$ , el voltaje en C, es esencialmente igual a  $v_i$  hasta que éste llega a su valor máximo de pico. Esto es, el capacitor se carga al voltaje  $v_{im}$ . Como  $i_L = 0$ , el capacitor no se descarga cuando el diodo queda polarizado en inversa al disminuir  $v_i$  y la carga acumulada en C en el primer cuarto de ciclo se mantiene constante.

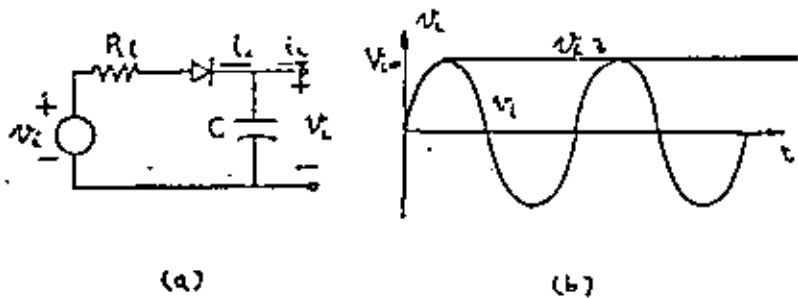


Fig. 2.67.- Rectificador de pico. (a) Circuito; (b) formas de ondas.

Si al rectificador de pico se le conectara una carga  $R_L$ , la forma de onda del voltaje de salida sería igual a la mostrada en la Fig. 2.62.

En los receptores de AM este rectificador de pico es muy utilizado con el nombre de detector de pico.

CIRCUITOS ELIMINADORES DE NIVEL.

En la Fig. 2.68a se muestra un circuito fijador de nivel o circuito CLAMPER. Este circuito es parecido al del rectificador de pico con la única diferencia que la posición del diodo y del capacitor se ha intercambiado y su funcionamiento, por lo tanto es el mismo. Si el voltaje aplicado es  $v_i = V_{im} \text{sen}(\omega t)$  y la caída de voltaje en  $R_i$  es despreciable, el capacitor se carga al voltaje  $V_{im}$ . El voltaje de salida en este caso es el voltaje a través del diodo,  $v_d = v_o = v_i - V_{im}$ . El voltaje de salida es de la misma forma que el voltaje aplicado pero bajado una magnitud igual al valor de pico de este voltaje, como se muestra en la Fig. 2.68b.

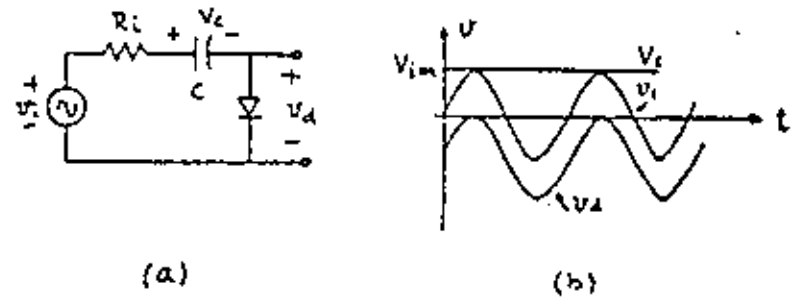


Fig. 2.68.- (a) Circuito Clamper; (b) formas de onda.

Otra forma de Clamper es la mostrada en la Fig. 2.69a. Asumamos que el voltaje aplicado es una onda cuadrada como la de la Fig. 2.69b.

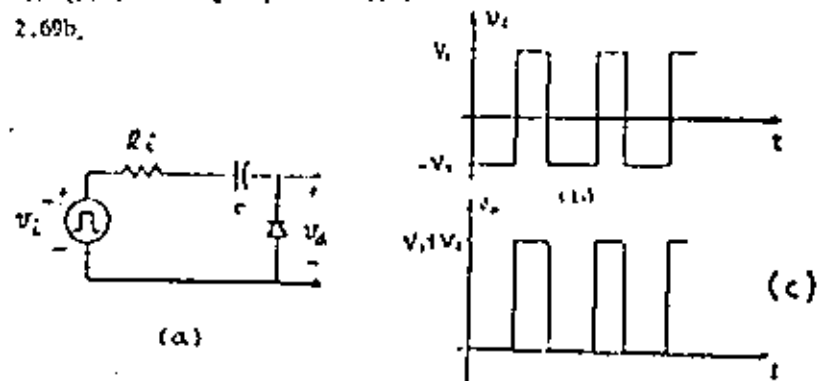


Fig. 2.69.- (a) Circuito Clamper; (b) voltaje aplicado; (c) voltaje de salida.

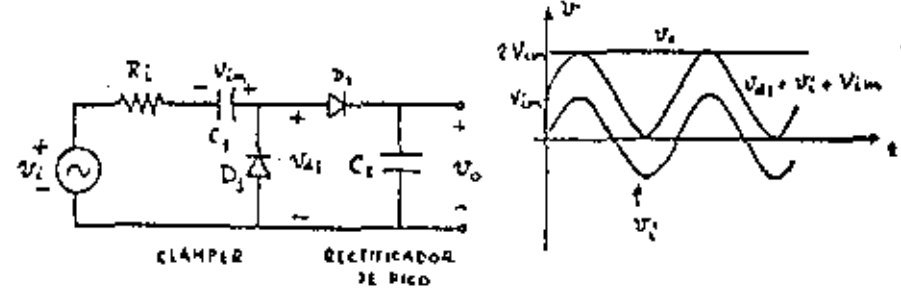
Cuando  $v_1$  es negativo, el diodo conduce y circula corriente en el sentido indicado, cargándose el capacitor al voltaje  $V_2$  con la polaridad mostrada en la Fig. 2.69a. Como el diodo es ideal, la caída de voltaje a través de él es cero. Para  $v_1$  positivo, el diodo está en reversa y el voltaje de salida  $v_o = -v_d = V_1 + V_2$  se muestra en la Fig. 2.69c. Si  $V_1 \neq V_2$ , es importante notar que la componente de DC que pudiera contener la señal de entrada, no afecta en absoluto la operación del circuito Clamper.

Se pueden obtener diferentes niveles de elevación poniendo una batería en serie con el diodo. En la tabla IV se presentan varios circuitos Clamper de este tipo con su correspondiente voltaje de salida si la señal de entrada fuera una onda triangular.

TABLA IV


DOBLADOR DE VOLTAJE.

El circuito mostrado en la Fig. 2.70a tiene la interesante y útil propiedad de convertir el voltaje de entrada en un voltaje directo de magnitud igual al valor de pico a pico de la entrada. Es decir, si el voltaje aplicado es  $v_1 = v_{1m} \sin(\omega t)$ , el voltaje directo de salida es dos veces el valor de pico de la senoide.



(a) (b)  
Fig. 2.70.- Doblador de tensión. (a) Circuito; (b) formas de onda.

Como puede verse en la figura anterior, el doblador de tensión consiste en un circuito Clamper y un rectificador de pico conectado en serie. El funcionamiento del circuito puede explicarse de la siguiente forma: si por el rectificador de pico formado por  $D_2$  y  $C_2$  circula una corriente despreciable y el circuito Clamper opera en las condiciones descritas anteriormente, el capacitor  $C_1$  se carga al valor de pico negativo de la señal de entrada y con la polaridad mostrada en la Fig. 2.70a, el voltaje a través del diodo  $D_1$  es  $v_{d1} = v_1 + v_{1m}$ . La forma de onda de este voltaje se muestra en la Fig. 2.70b y constituye el voltaje de entrada al rectificador de pico; el capacitor  $C_2$  se carga al voltaje de pico positivo de  $v_{d1}$ . Este voltaje tiene el valor de la magnitud de pico a pico de la señal de entrada al Clamper y representa el voltaje de salida del doblador de tensión.

Como el doblador de tensión tiene un Clamper a su entrada, la salida es independiente de cualquier componente de DC que pudiera contener la señal de entrada, esto lo hace adecuado para ser usado en los voltímetros electrónicos. Estos voltímetros son llamados registradores de pico a pico y tienen la escala calibrada en volts de pico a pico.

Por extensión del principio del doblador de tensión pueden desarrollarse circuitos con diodos que actúan como triplicadores de voltaje, cuadruplicadores, etc. Tales circuitos son usados para obtener muy altos voltajes requeridos en muchos equipos eléctricos.

### CIRCUITOS RECTIFICADORES POLIFÁSICOS.

Para los circuitos de baja potencia puede resultar adecuada la alimentación desde la red monofásica (circuitos rectificadores monofásicos o bifásicos), si se consideran aceptables una baja frecuencia de rizo y un factor de rizo relativamente alto. Pero si se necesita alta potencia de salida, resulta preferible la alimentación a partir de una red trifásica (circuitos rectificadores trifásicos o hexafásicos), debido al menor factor de rizo y a una mayor eficiencia, aún cuando las pérdidas por conmutación sean mayores.

En la Fig. 2.71 se muestra el circuito trifásico de media onda, en el cual el ángulo de conducción de los diodos es de  $120^\circ$ .

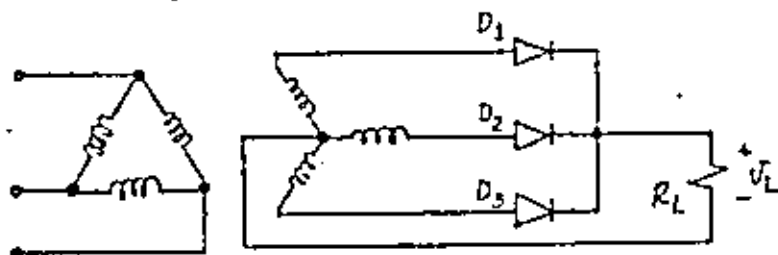


Figura 2.71.- Rectificador trifásico de media onda.

En este caso, la corriente promedio y eficaz en cada diodo es:

$$I_D(AV) = I_L/3$$

$$I_D(rms) = (1/\sqrt{3}) I_L(rms)$$

El funcionamiento del circuito es el mismo que para el caso de los rectificadores monofásicos, conduce siempre el diodo que esté en la fase más positiva.

En la Fig. 2.72 se presenta el circuito hexafásico de media onda. Aquí, el ángulo de conducción de los diodos es de  $60^\circ$  y las corrientes a través de cada diodo:

$$I_D(AV) = I_L/3$$

$$I_D(rms) = (1/\sqrt{6}) I_L(rms)$$

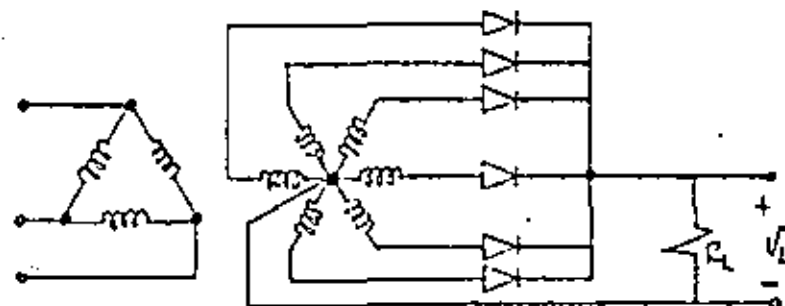


Figura 2.72.- Rectificador hexafásico de media onda.

En el circuito trifásico de onda completa, el devanado secundario del transformador puede conectarse en estrella o en delta. En la figura 2.73 se muestra el circuito en estrella. Puesto que ambos montajes son idénticos en lo esencial, sus relaciones son iguales siempre que los voltajes en los secundarios sean idénticos: el voltaje entre las fases del transformador conectado en delta debe ser  $\sqrt{3}$  veces



ta del secundario conectado en estrella. Las fórmulas para las corrientes media y eficaz de cada diodo son idénticas a las del circuito trifásico de media onda, es decir:

$$I_{D(AV)} = I_L/3, \quad I_{D(rms)} = (1/\sqrt{3}) I_{L(rms)}$$

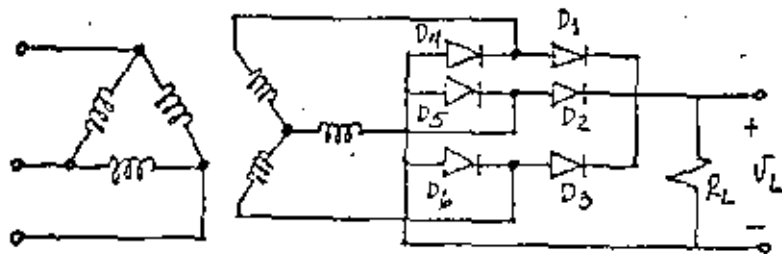


Figura 2.73.- Rectificador trifásico de onda completa.

En algunos casos, se dispone de transformadores que tienen dos secundarios trifásicos independientes, que al unirlos entre sí mediante una bobina de compensación, se obtienen dos sistemas rectificadores trifásicos conectados en paralelo y mutuamente desfasados. La bobina de compensación actúa como divisor inductivo equilibrando las diferencias en los valores instantáneos de los voltajes de salida. Este método puede aplicarse tanto en circuitos rectificadores de media onda como en los de onda completa.

La Fig. 2.74 representa el circuito trifásico de media onda en doble estrella. Un conjunto de voltajes trifásicos está desfasado 60° respecto del otro, para suministrar una salida hexafásica.

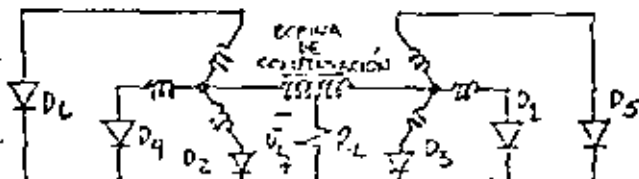


Figura 2.74.- Rectificador trifásico de media onda en doble estrella.

A pesar de lo anterior, el ángulo de conducción de los diodos se aproxima a 120°, debido a la presencia de la bobina de compensación. Las corrientes media y eficaz que circulan por cada diodo son, respectivamente:

$$I_{D(AV)} = I_L/6, \quad I_{D(rms)} = (1/2\sqrt{3}) I_{L(rms)}$$

En la Fig. 2.75 se muestra el circuito trifásico de onda completa en estrella - delta. El voltaje entre fases del secundario conectado en delta es  $\sqrt{3}$  veces el existente entre fases del secundario conectado en estrella.

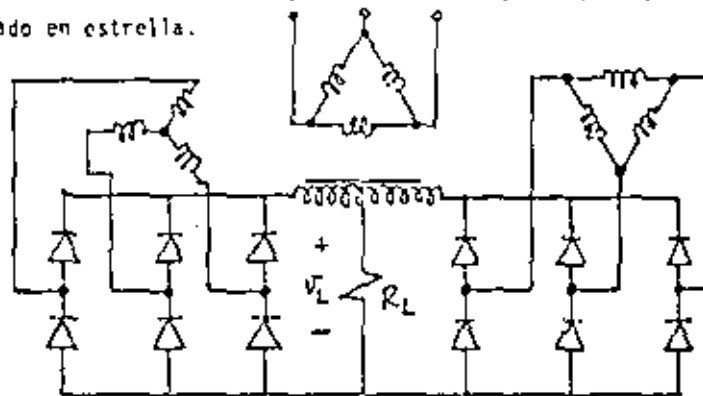


Figura 2.75.- Rectificador trifásico de onda completa en estrella - delta.

Los dos conjuntos de voltajes trifásicos se hallan desfasados entre sí 30°, para producir una salida de doce fases, con lo cual se obtiene una tensión de salida casi exenta de rizo aún cuando el ángulo de conducción de los diodos se aproxima a los 120°. Las corrientes media y eficaz de cada diodo son:

$$I_{D(AV)} = I_L/6, \quad I_{D(rms)} = (1/2\sqrt{3}) I_{L(rms)}$$

### 2.5. EL DIODO ZENER.

En los diodos comunes, cuando se sobrepasa el voltaje de rompimiento en inversa, la corriente se incrementa considerablemente debido al efecto de avalancha. Como el voltaje de inversa aplicado es muy grande, los portadores minoritarios que constituyen la corriente de saturación adquieren altos niveles de energía cinética, y al chocar con los electrones de valencia que se encuentran en los enlaces, les transfieren la energía suficiente para que se conviertan en electrones libres. Estos a su vez, pueden incrementar su energía y liberar otros electrones de valencia al chocar con ellos. Este proceso multiplicativo hace que la corriente aumente.

Otra forma de romper los enlaces, es incrementando la concentración de impurezas a ambos lados de la unión. Esto provoca un intenso campo eléctrico interno, que al ser reforzado con pequeños voltajes de inversa aplicados, rompe los enlaces cercanos a la juntura. Este fenómeno es conocido como efecto Zener y ocurre a bajos niveles de voltaje.

A los dispositivos fabricados para que operen en su región inversa, se les llama diodos de avalancha o de rompimiento o regulador o más comúnmente, diodo Zener.

En la Fig. 2.76 se muestra la curva característica y el símbolo del diodo Zener. Nótese que su región de directa es igual a la de un diodo común, pero en inversa su rompimiento es más abrupto y presenta una resistencia menor.

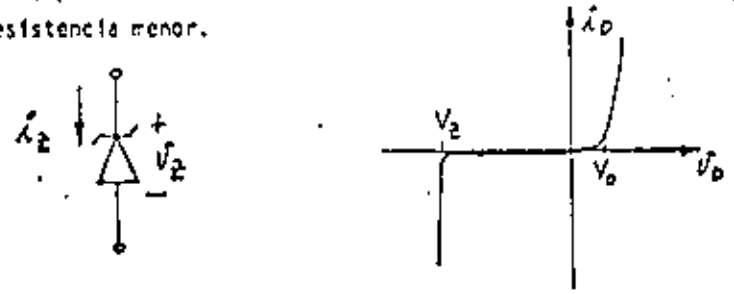


Figura 2.76.- Característica y símbolo del diodo Zener.

Posiblemente, la principal aplicación que tiene el diodo Zener es como regulador de voltaje, debido a su baja resistencia en inversa. En la Fig. 2.77 se presenta el modelo piezolinial que se utiliza en el análisis y diseño de circuitos.

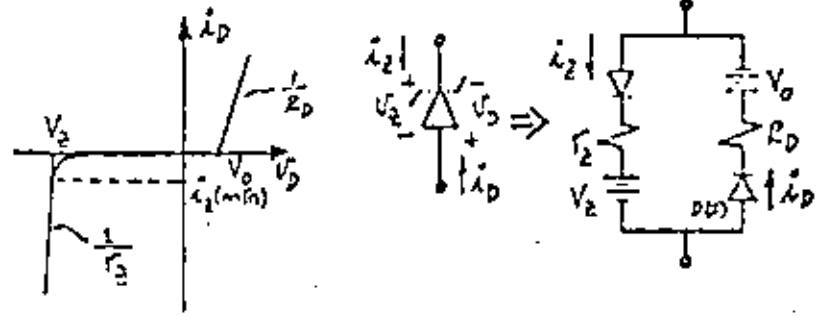


Figura 2.77.- Modelo piezolinial del Zener.

La Fig. 2.78 muestra el circuito típico de regulación. Como la característica real del Zener presenta un codo abrupto en su región de inversa, generalmente se considera una  $i_{z(min)}$  para garantizar que el diodo esté encendido.

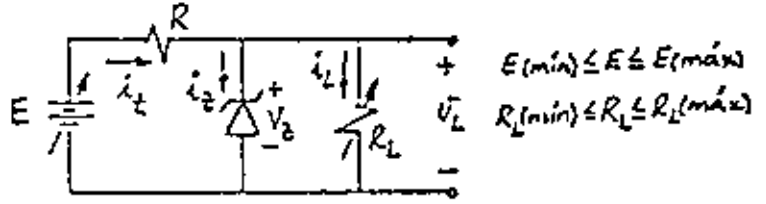


Fig. 2.78 Circuito regulador.

Como el Zener queda en paralelo con la carga, se dice del circuito que es del tipo regulador en paralelo. El Zener amortigua tanto las variaciones del voltaje de entrada como las de la corriente de salida, ambas dentro de ciertos límites para cada circuito en particular. Para mostrar la técnica de diseño, considérese el siguiente ejemplo:

### Ejemplo 2.7.-

Para el circuito de la Fig. 2.78, determine el valor de R que garantiza la función de regulación de dicho circuito. Suponga que es la etapa reguladora de un eliminador de baterías que alimenta una carga que consume entre 60 y 100 mA a 9V, y el voltaje a su entrada varía entre 14 y 16V.

Como se desea que el circuito regule el voltaje en la carga, el Zener deberá estar encendido siempre, es decir, no debe ni apagarse ni destruirse; en otras palabras, la corriente a través de él no debe nunca ser menor que la  $i_Z(\text{mín})$  ni mayor que la  $i_Z(\text{máx})$  permisible. Ambas son parámetros que da el fabricante o pueden determinarse a partir de la característica.

En el primer caso, para que el diodo no se "apague", la condición más crítica se da cuando el voltaje de entrada es mínimo y la corriente de carga es máxima, es decir, del circuito:

$$i_T = i_Z(\text{mín}) + i_L(\text{máx}) \quad (2.72)$$

y también: 
$$R(\text{máx}) = \frac{E(\text{mín}) - V_Z}{i_Z(\text{mín}) + i_L(\text{máx})} \quad (2.73)$$

en esta última expresión el valor de R es máximo, porque si se escoge un valor mayor que el calculado de esta forma, el diodo dejará de conducir.

Como el Zener está en paralelo con la carga,  $V_Z = 9V$  despreciando la  $r_Z$  y también como  $i_Z(\text{mín})$  generalmente es muy pequeña, cuando no está especificada se puede escoger entre el 1% y el 5% de la corriente máxima del Zener, de la ecuación (2.73) se tiene:

$$R(\text{máx}) = \frac{(14 - 9)V}{0.1A} = 50 \Omega \quad (2.74)$$

Si se escoge como valor adecuado  $R = 39 \Omega$ , se puede calcular la corriente máxima del Zener bajo otra condición crítica:  $E(\text{máx})$  e  $i_L(\text{mín})$ ; del circuito:

$$\begin{aligned} E(\text{máx}) &= R i_T + V_Z = (i_Z(\text{máx}) + i_L(\text{mín})) \cdot R + V_Z \\ \therefore i_Z(\text{máx}) &= \frac{E(\text{máx}) - V_Z}{R} - i_L(\text{mín}) \quad (2.75) \\ &= \frac{16 - 9}{39} - 0.06 = 0.12A \end{aligned}$$

entonces se requiere de un diodo Zener que sea capaz de disipar una potencia de:

$$P_Z = V_Z i_Z(\text{máx}) = 9(0.12) = 1.08W$$

En la expresión (2.75), puede observarse que si R disminuye  $i_Z(\text{máx})$  aumenta, indicando que  $39 \Omega$  es un valor mínimo porque si se pudiera escoger un valor de  $P_Z = 1.08 W$ , si se disminuye R el diodo se daña. En resumen, las dos condiciones críticas determinan un rango de valores para R:

$$\frac{E(\text{máx}) - V_Z}{i_Z(\text{máx}) + i_L(\text{mín})} \leq R \leq \frac{E(\text{mín}) - V_Z}{i_Z(\text{mín}) + i_L(\text{máx})} \quad (2.76)$$

el cual debe cumplirse para que el circuito trabaje como regulador.

Otras aplicaciones también importantes y bastante comunes, son las que se presentan en la Fig. 2.79. En el primer caso, se usan dos diodos Zener para obtener dos niveles de voltaje de referencia y en el otro, se utilizan como limitadores de CA.

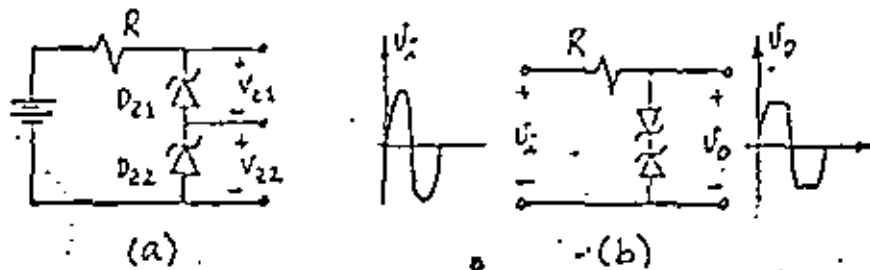


Figura 2.79.- (a) Voltajes de referencia y (b) limitador.

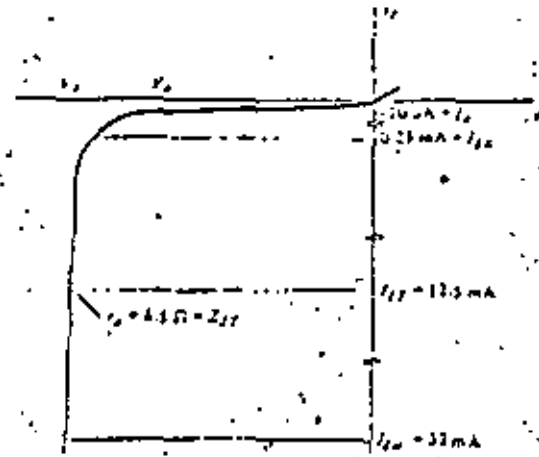
Para concluir, en la Fig. 2.80 se muestran los parámetros típicos que especifica el fabricante y la característica correspondiente. El diodo Zener 1N961 de Fairchild, es un diodo de 500 mW, 20%.

Electrical Characteristics (25°C Ambient Temperature unless otherwise noted)

ZENER TYPE	TEST VOLTAGE (V)	TEST CURRENT (mA)	MAX. DYNAMIC IMPEDANCE ( $Z_{d1}$ ) ( $\Omega$ )	MINIMUM DYNAMIC IMPEDANCE ( $Z_{d2}$ ) ( $\Omega$ )	MAXIMUM REVERSE CURRENT ( $I_{r1}$ ) ( $\mu A$ )	MAXIMUM REVERSE VOLTAGE ( $V_{r1}$ ) (V)	MAXIMUM RIGID CURRENT ( $I_{r2}$ ) (mA)	TEMPERATURE COEFFICIENT (%)
1N961	10	12.5	8.3	700	0.25	10	7.2	+0.52

Figura 2.80.- Especificaciones del fabricante.

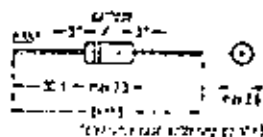
El valor de  $V_Z$  es un valor típico promedio y en este caso puede variar el 20%, lo que también se encuentran con tolerancias del 10% y 5% para las mismas especificaciones.  $Z_{dT}$  es la impedancia dinámica especificada a un cierto nivel de corriente típico de operación  $I_{ZT}$ . La máxima impedancia del código  $Z_{dK}$  ocurre a la corriente  $I_{ZK}$ . La corriente de saturación en inversa  $I_{ZS}$  se da a un cierto voltaje de prueba  $V_Z$  y la máxima corriente permisible a través de dispositivo es  $I_{ZM}$ . El coeficiente de temperatura indica el incremento en el voltaje  $V_Z$  por cada grado de incremento en la temperatura.



## BAY 60 (1N4009)

## Miniature silicon planar logic diode

Silicon planar diode BAY 60 is designed for use as a high-speed switch in computers, as well as for general switching applications. Small reverse recovery times, low capacitance and limited spread in the characteristics, coupled with improved reliability are achieved through use of planar techniques. The diode is housed in a glass DO-7 case with axial leads; the cathode side is marked with a white colour ring. BAY 60 is similar to type 1N4009.



Weight approx 0.7 g. Dimensions in mm.

Maximum ratings ( $T_{amb} = 25^\circ\text{C}$ )

Reverse voltage  
 Rectified current (avg = 10 ms)  
 Forward current  
 Peak current  
 Impulse current ( $t = 1 \mu\text{s}$ )  
 Junction temperature  
 Ambient temperature  
 Total power dissipation ( $T_{amb} = 25^\circ\text{C}$ )

$V_R$	25	V
$I_R$	75	mA
$I_F$	115	mA
$I_{FM}$	275	mA
$I_{FM}$	7	A
$T_J$	200	$^\circ\text{C}$
$T_{amb}$	-65...+200	$^\circ\text{C}$
$P_{TOT}$	250	mW

## Thermal resistance

$R_{th(j-c)}$	0.7	$^\circ\text{C/W}$
---------------	-----	--------------------

Static characteristics ( $T_{amb} = 25^\circ\text{C}$ )

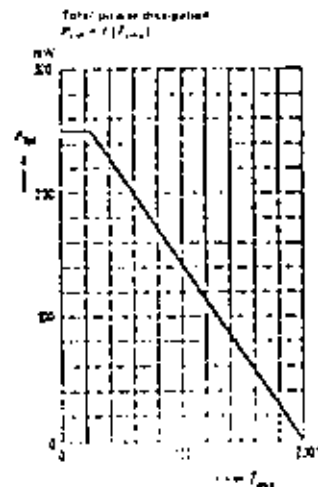
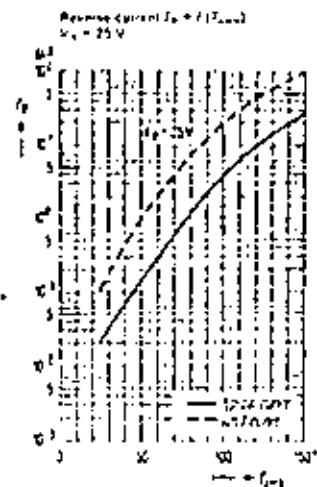
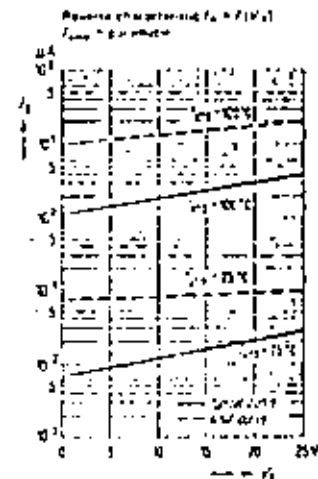
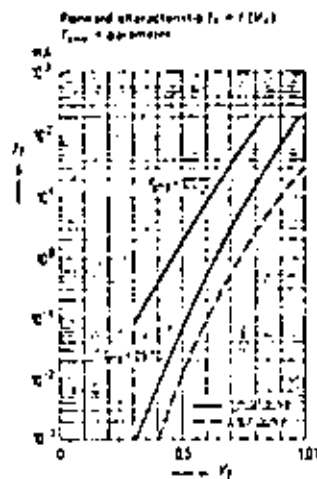
Breakdown voltage ( $I_R = 5 \mu\text{A}$ )  
 Forward voltage ( $I_F = 20 \text{ mA}$ )  
 Reverse current ( $V_R = 25 \text{ V}$ )  
 Reverse current ( $V_R = 25 \text{ V}; T_{amb} = 150^\circ\text{C}$ )

$V_B$	2.35	V
$V_F$	1.0	V
$I_R$	0.1	$\mu\text{A}$
$I_R$	100	$\mu\text{A}$

Dynamic characteristics ( $T_{amb} = 25^\circ\text{C}$ )

Capacitance ( $V_R = 0 \text{ V}$ )  
 Reverse recovery time  
 ( $I_F = I_R = 10 \text{ mA}$ ; recovery to 1 mA)  
 Reverse recovery time  
 ( $I_F = 10 \text{ mA}; V_R = 8 \text{ V}; R_L = 100 \Omega$ )

$C_D$	4	pf
$t_{rr}$	4	ns
$t_{rr}$	2	ns

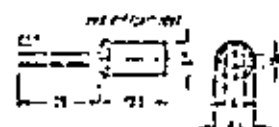


## BZY 83/C, BZY 83/D, BZY 85/C, BZY 85/D

### Silicon Z-diodes

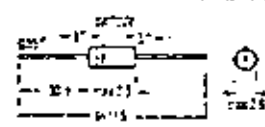
Silicon Z-diodes type BZY 83 and BZY 85 are available with 5% tolerance (C) and 10% tolerance (D); they are provided with a metal case and may be operated in free air as well as mounted on a chassis by means of a cooling fin (heat sink). They are suitable for stabilizing and limiting voltages as well as for generating reference voltages at low power requirements. The cathode lead is marked by a red dot and is to have positive voltage when using the diode as a stabilizer.

BZY 83/C, D10



Weight approx. 1.8 g. Dimensions in mm.

BZY 85/C, D5-D



Weight approx. 0.7 g. Dimensions in mm.

#### Maximum ratings

	BZY 83	BZY 85	
Forward current	$I_F$ 200	200 <sup>1)</sup>	mA
Peak current	$I_{FM}$ 300	300	mA
Power dissipation at $R_{th(j-a)}$ $T_{amb} = 25^\circ\text{C}$	$P_{FM}$ 250	-	mW
Power dissipation at $R_{th(j-c)}$ $T_{amb} = 45^\circ\text{C}$	$P_{FM}$ 300	250	mW
Zener current	$I_{ZM}$ $P_{FM}/V_Z$	$P_{FM}/V_Z$	mA
Junction temperature	$T_j$ 150	150	$^\circ\text{C}$
Ambient temperature	$T_{amb}$ -55...+125	-55...+125	$^\circ\text{C}$

#### Thermal resistance

	BZY 83	BZY 85	
Between junction and static ambient air	$R_{th(j-a)}$ < 500	< 400	$^\circ\text{C/W}$
Between junction and diode case	$R_{th(j-c)}$ < 250	-	$^\circ\text{C/W}$
When mounted on a chassis of sheet aluminium 12 cm <sup>2</sup> in area, with cooling fin (heat sink)	$R_{th(j-c)}$ < 350	-	$^\circ\text{C/W}$

#### Static characteristics ( $T_{amb} = 25^\circ\text{C}$ )

Forward voltage ( $I_F = 100\text{ mA}$ )	$V_F$	0.8 (<1.0)	0.9 (<1.0)	V <sup>2)</sup>
Zener voltage <sup>3)</sup> see table				

<sup>1)</sup>  $I_{FM} = 50\text{ ms}$

<sup>2)</sup> Measured with current regulation = 1%

<sup>3)</sup> AQL = 0.65%

## BZY 83/C, BZY 83/D

### Line of types: BZY 83

Type	$V_Z$ (V)	$I_{ZM} = 5\text{ mA}$			$V_Z$ at $I_Z = 1\text{ mA}$ (V)	$V_Z$ at $I_Z = 1\text{ mA}$ (V)
		$V_Z$ (range) (V)	$I_Z$ (mA)	$P_{FM}$ (mW)		
BZY 83/C 4V7	4.7	4.4...5.0	60...90	58	< 500	> 1
BZY 83/C 5V1	5.1	4.8...5.4	48...75	48	< 500	> 1
BZY 83/C 5V6	5.6	5.2...6.0	20...60	20	< 500	> 1
BZY 83/C 6V2	6.2	5.8...6.6	8...40	11	< 500	> 1
BZY 83/C 6V8	6.8	6.4...7.2	3.5...8	9	< 100	> 1.5
BZY 83/C 7V5	7.5	7.0...7.8	3.5...6	10	< 100	> 1.5
BZY 83/C 8V2	8.2	7.7...8.1	4...7	14	< 100	> 3
BZY 83/C 8V7	8.7	8.1...9.4	5.5...10	18	< 100	> 3
BZY 83/C 10	10	9.4...10.6	7...15	24	< 100	> 4.5
BZY 83/C 11	11	10.4...11.6	8.5...20	21	< 100	> 4.5
BZY 83/C 12	12	11.4...12.8	12...30	28	< 100	> 6.5
BZY 83/C 13V5	13.5	12.6...14	17...30	34	< 100	> 6.5
BZY 83/C 15	15	13.8...15.5	24...55	20	< 100	> 9.5
BZY 83/C 16V5	16.5	15.3...17	34...75	32	< 100	> 9.5
BZY 83/C 18	18	16.6...18	47...100	120	< 100	> 9.5
BZY 83/C 20	20	18.8...21	70...150	160	< 100	> 9.5
BZY 83/C 22	22	20.8...23	95...170	205	< 100	> 11.5
BZY 83/C 24V5	24.5	22.8...25.6	120...200	250	< 100	> 11.5
BZY 83/D 11	0.7	0.67...0.78	8	8	< 100	> 1
BZY 83/D 4V7	4.7	4.1...5.2	10...90	76	< 500	> 1
BZY 83/D 5V6	5.6	5.0...6.3	20...75	20	< 500	> 1
BZY 83/D 6V8	6.8	6.0...7.5	3.5...15	9	< 100	> 1.5
BZY 83/D 8V2	8.2	7.3...8.2	4...10	14	< 100	> 3
BZY 83/D 10	10	8.8...10	7...15	24	< 100	> 4.5
BZY 83/D 12	12	10.7...13.4	12...30	29	< 100	> 6.5
BZY 83/D 15	15	13...16.5	24...55	20	< 100	> 9.5
BZY 83/D 18	18	15...20	47...100	120	< 100	> 9.5
BZY 83/D 22	22	19.6...24.4	95...200	205	< 100	-

<sup>1)</sup> BZY 83/D1 is designed in the forward direction and has reverse current at 10 V. The cathode, marked by a red dot, is to be connected to the negative pole of the voltage source.

<sup>2)</sup> AQL = 0.65%

-93-  
Silicon  
Rectifiers

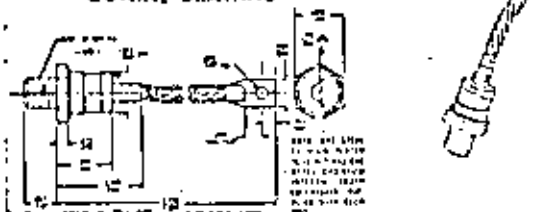
1N3260-73.R

General Electric now offers 100 ampere silicon rectifier diodes of the EIA Type IN3240 through IN3273.

This product features:

- Choice of stud anode or stud cathode types
- Thermal fatigue resistant
- Low reverse current
- Great uniformity of product
- High surge current capabilities

OUTLINE DRAWING



RATINGS AND SPECIFICATIONS<sup>(1)</sup>

	50	100	150	240	350	500	700	1000	1500	2000	3000	4000	5000	6000	7000	8000	10000
Maximum Allowable Repetitive Peak Reverse Voltage, V <sub>RRM</sub> (Type I)	50	100	150	240	350	500	700	1000	1500	2000	3000	4000	5000	6000	7000	8000	10000
Maximum Allowable DC Blocking Voltage, V <sub>BM</sub>	40	80	120	160	200	240	280	320	400	450	500	600	650	700	800	1000	1000
Maximum Allowable Average Forward Current, I <sub>FM</sub> (single phase, 100°C case temperature)	100 amperes																
Maximum Allowable Peak Use Case Surge Current, I <sub>SM</sub> (single phase, 100°C case temperature, 100 cycles, 100% duty cycle)	2000 amperes																
Maximum Peak Forward Voltage Drop, V <sub>FM</sub> (at I <sub>FM</sub> ) (Type I)	1.6 volts																
Maximum Full Load Reverse Current, I <sub>RM</sub> (full cycle average, 100°C case temperature, single phase)	12 milliamperes																
Maximum Thermal Resistance, R <sub>θJC</sub> (junction to case)	0.3°C/watt																
Storage Temperature, T <sub>STG</sub>	-55°C to +175°C																
Operating Temperature, T <sub>OP</sub>	-55°C to +100°C																
Stud Torque — Maximum	325 inch-pounds (375 kg-cm)																
— Minimum	215 inch-pounds (220 kg-cm)																

NOTE: <sup>(1)</sup> Models listed are stud cathode (forward polarity) types (type IN3240, R for stud anode (reverse polarity) types). Ratings and specifications are for frequencies from 50 up to 100 cycles/second, except where noted differently.

<sup>(2)</sup> Repetitive average junction case heat sink dissipation of 2.0°C/watt, or less.

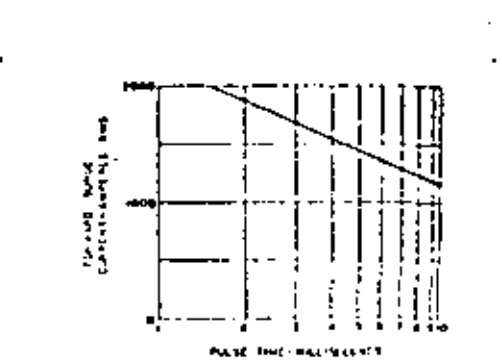
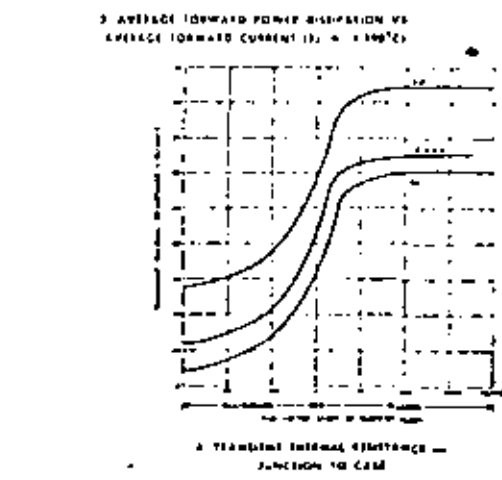
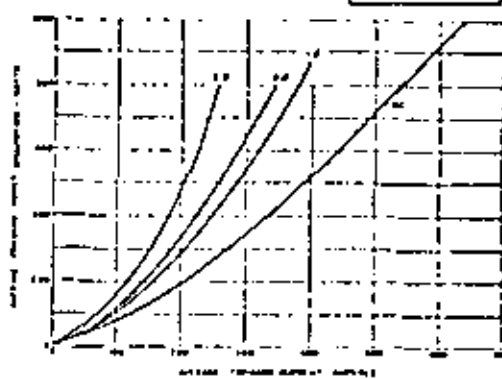
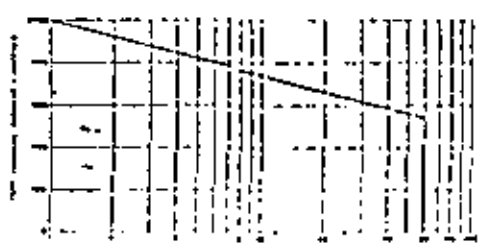
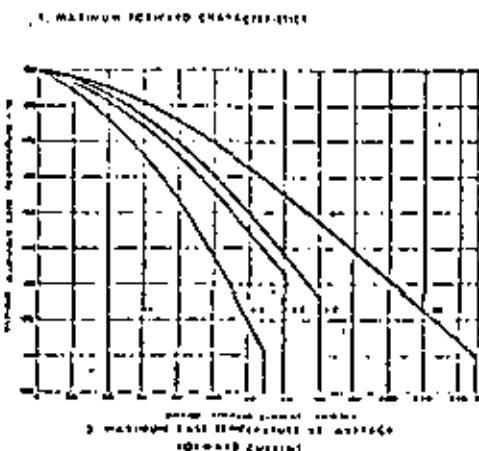
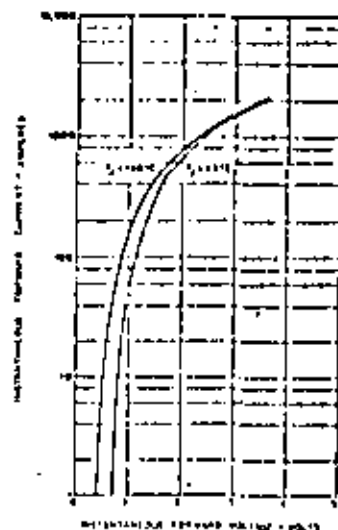
<sup>(3)</sup> Repetitive average junction case heat sink dissipation of 0.2°C/watt, or less.

<sup>(4)</sup> Use of a silicone grease (GE 7, 8, 1472) between the rectifier case and heat sink is recommended.

<sup>(5)</sup> See ABC Reproduction Parameters

-94-

1N3260-73, R



7. MAXIMUM SURGE CURRENT FOLLOWING RATED LOAD CONDITIONS (T<sub>1</sub> = +55°C TO +100°C)

8. SURGE SURGE FORWARD CURRENT FOLLOWING RATED LOAD CONDITIONS (T<sub>1</sub> = +55°C TO +100°C)



DIVISION DE EDUCACION CONTINUA  
FACULTAD DE INGENIERIA U.N.A.M.

ELECTRONICA: DISPOSITIVOS Y CIRCUITOS

TIRISTORES

AGOSTO, 1982



# TIRISTORES

## 4.1 Rectificador Controlado de Silicio (SCR)

### 4.1.1 Principios de operación:

El rectificador controlado de silicio es un dispositivo semiconductor formado por cuatro capas, dos de ellas tipo N y dos tipo P, colocadas alternadamente. Posee tres terminales externas denominadas "ánodo", "cátodo" y "compuerta". En la Fig. 4.1.a se muestra el símbolo del dispositivo y en la 4.1.b la estructura física del mismo.

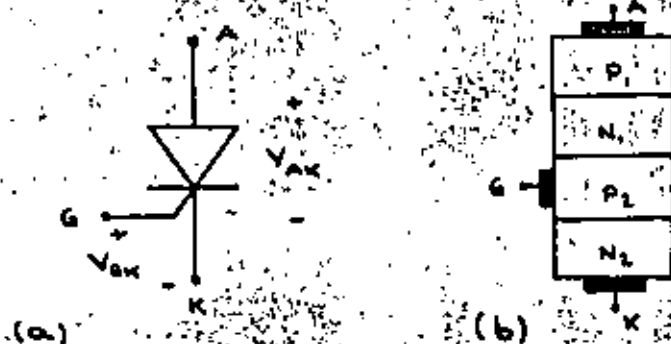


Figura 4.1. Símbolo y estructura del SCR.

Este dispositivo se parece al diodo rectificador en que requiere una polaridad adecuada para conducir; es decir:  $V_{AK}$  positivo. Además de esta condición, se requiere aplicar una señal a la compuerta del dispositivo a fin de que éste entre en conducción; si no se aplica la señal de compuerta, el SCR permanecerá apagado aún cuando  $V_{AK}$  sea positivo.

Por otro lado, si  $V_{AK}$  es negativo, el dispositivo estará apagado aunque se le proporcione una señal a la compuerta.

Para comprender la operación del dispositivo, es necesario recurrir al diagrama de la estructura física. Podemos dividir imaginariamente las dos capas centrales del SCR ( $n_1$  y  $p_2$ ) tal como se muestra en la Fig. 4.2.a. A continuación separamos la estructura en dos partes, cada una de ellas formada por tres capas (Fig. 4.2.b). Cada parte corresponde entonces a la estructura de un transistor de modo que podemos plantear el modelo equivalente de la Fig. 4.2.c.

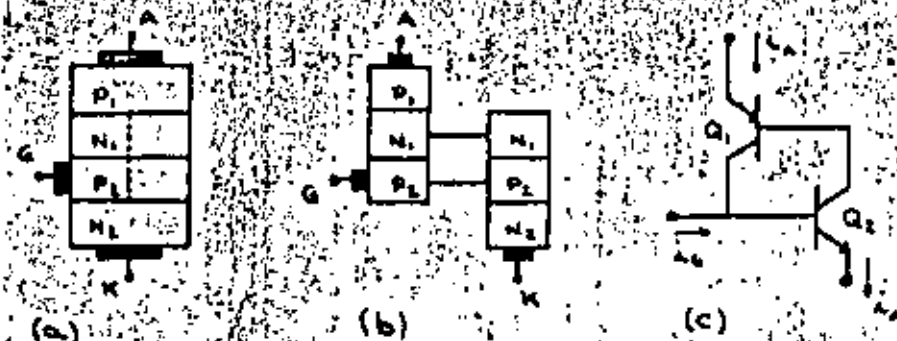


Figura 4.2. Obtención del modelo de dos transistores.

Para los transistores del modelo se tiene que la corriente de base de uno es la corriente de colector del otro. Supóngase ahora que ambos transistores están debidamente polarizados ( $V_{AK}$  positivo) pero apagados. Si se aplica una corriente en la compuerta, ésta fluye hacia la base

de  $Q_2$ , generando en esto una corriente de colector, la cual, a su vez, es la corriente de base de  $Q_1$ . Aparece entonces una corriente de colector en  $Q_1$  que se suma a la inyectada por la compuerta.

El proceso continúa de este modo hasta que los transistores están completamente saturados. Cuando esto ocurre, el funcionamiento del SCR se hace independiente de la señal en la compuerta; es decir, ésta sirve únicamente para encenderlo.

En términos de corrientes se tiene lo siguiente:

$$I_A = I_{c1} + I_{c2} + I_{co} \quad (4.1)$$

donde  $I_{co}$  es la corriente de fuga en la unión común  $n_1 - p_2$ .

$$I_A = \alpha_1 I_{e1} + \alpha_2 I_{e2} + I_{co} \quad (4.2)$$

pero, como puede apreciarse del circuito:

$$I_{e1} = I_{e2} = I_A \quad (4.3)$$

por lo tanto:

$$I_A = (\alpha_1 + \alpha_2) I_A + I_{co} \quad (4.4)$$

de donde se obtiene:

$$I_A = \frac{I_{co}}{1 - (\alpha_1 + \alpha_2)} \quad (4.5)$$

Si  $(\alpha_1 + \alpha_2) \ll 1$  entonces  $I_A$  será pequeña porque  $I_{co}$  también lo es; esta condición corresponde al apagado del dispositivo.

Si  $(\alpha_1 + \alpha_2)$  se aproximan a la unidad, entonces  $I_A$  crecerá y estará limitada únicamente por la impedancia de carga

del SCR; esta condición corresponde al encendido del SCR.

En la Fig. 4.3 se muestra la característica voltaje-corriente del SCR.

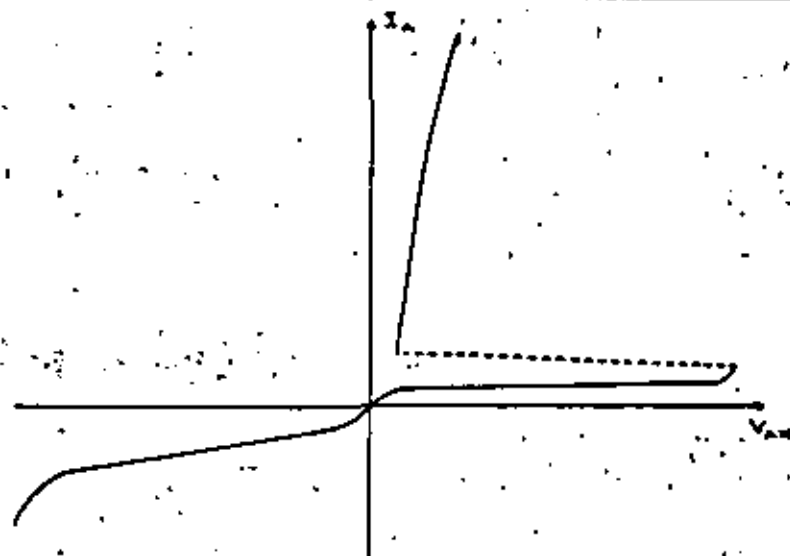


Figura 4.3.- Característica voltaje-corriente del SCR.

Debe notarse que existen cuatro formas de hacer que  $(\alpha_1 + \alpha_2)$  se aproxime a la unidad; éstas son:

- Voltaje.** Si  $V_{AK}$  excede determinado límite existirá un efecto de avalancha que encenderá al SCR; este efecto limita el voltaje en directa que el SCR es capaz de bloquear.
- Razón de cambio de voltaje:** La región vacía de la unión  $n_1 - p_2$  presenta las características de un ca-

pacitor. Si VAK varía muy abruptamente, entonces fluirá una corriente en la unión y encenderá al SCR. Este efecto se conoce como: "dv/dt".

- c) Temperatura: A altas temperaturas (o aumenta, esto ocasiona un aumento en las corrientes de colector tal que  $(\alpha_1 + \alpha_2)$  se aproximan a la unidad.
- d) Inyección de corriente de compuerta: Este es el método normal de encendido; se ha descrito en los párrafos anteriores.

Una vez encendido, la única forma de lograr que un SCR recobre su condición de bloqueo, es disminuyendo la corriente a través de él a un valor inferior a la corriente de mantenimiento durante un tiempo superior al tiempo de apagado del dispositivo.

#### 4.1.2 Características y hojas de datos del SCR

Para poder utilizar un SCR adecuadamente, es necesario conocer el significado de los parámetros que lo caracterizan. Estos parámetros, con sus valores correspondientes, están incluidos en las hojas de datos del dispositivo proporcionada por el fabricante.

En el apéndice del capítulo se incluye una hoja de datos típica; la discusión siguiente hará referencia a dicha hoja. Antes de proceder a la explicación, es conveniente aclarar el significado de algunos términos.

**"ON STATE"** Este término se refiere a las características que exhibe el SCR cuando está polarizado en directa y está encendido.

**"OFF STATE"** Se refiere a las características exhibidas por el SCR cuando está polarizado directamente, pero está apagado.

**"REVERSE"** Se refiere a las características del SCR cuando está inversamente polarizado.

#### Especificación de voltajes aplicados al SCR:

Los valores de voltaje incluidos están dados para las peores condiciones de operación; en general, estos términos son autoexplicativos debiéndose únicamente notar la diferencia entre valores repetitivos y no repetitivos.

En este inciso se incluyen los siguientes parámetros:

**V<sub>DRM</sub>**: Voltaje máximo repetitivo entre ánodo y cátodo en estado de corte.

**V<sub>RRM</sub>**: Voltaje máximo repetitivo entre cátodo y ánodo.

**V<sub>RSM</sub>**: Voltaje máximo no repetitivo entre cátodo y ánodo.

Debe notarse que si se excede el límite "V<sub>DRM</sub>" el SCR entrará en conducción; si el circuito externo limita la corriente resultante a los límites especificados, el tiristor no se dañará. Este es un método de disparo de tiristores que se utiliza en algunas aplicaciones especiales.

Por otro lado, una corriente de inversa grande que resulte de exceder los límites de voltaje correspondientes, invariablemente destruye el dispositivo.

#### Especificación de corrientes de ánodo:

En este punto se incluye lo siguiente:

- $I_T$  (RMS): Corriente "R.H.S." máxima a través del dispositivo en conducción.
- $I_{TSH}$ : Corriente máxima no repetitiva a través del dispositivo en conducción.
- $I_{DRH}$ : Corriente máxima repetitiva a través del dispositivo polarizado directamente y apagado.
- $I_{RRH}$ : Corriente máxima repetitiva a través del dispositivo polarizado inversamente.
- $I_{T(AV)}$ : Corriente promedio a través del dispositivo en conducción.

Los valores máximos de  $I_{T(AV)}$  están dados en las gráficas 1 y 2 de la hoja de datos, en función del ángulo de conducción en configuraciones rectificadoras de media onda y onda completa.

En las gráficas se aprecia que  $I_{T(AV)}$  máxima es directamente proporcional a el ángulo de conducción. Esto es debido a que, con un valor de  $I_{T(AV)}$  dado, para ángulos de conducción menores se generan corrientes instantáneas mayores, las cuales, bajo ninguna circunstancia, deben producir un calentamiento que exceda el límite térmico del dispositivo.

Es por esta razón que el eje vertical de las figuras 1 y 2 corresponde a la temperatura máxima permitida en la cápsula del SCR. Las figuras mencionadas corresponden a dos variedades de cápsulas; para las restantes en las cuales está disponible el dispositivo, aplican las gráficas 5 y 6.

Las gráficas 5 y 6 están tomadas para el peor caso de temperatura interna del SCR; entonces, para un ángulo de conducción dado, estas gráficas indican cuál es la corriente promedio máxima y la disipación de potencia en el dispositivo.

Especificación de las condiciones de disparo.

En este punto se incluyen:

- $I_{GM}$ : Corriente de compuerta máxima
- $V_{GM}$ : Voltaje compuerta-cátodo máximo
- $V_{GM}$ : Voltaje cátodo-compuerta máximo
- $P_{G(AV)}$ : Disipación de potencia promedio en la compuerta.
- $P_{GM}$ : Disipación de potencia máxima en la compuerta
- $I_{GT}$ : Corriente continua de compuerta necesaria para disparar al SCR.
- $V_{GT}$ : Voltaje continuo de compuerta necesario para disparar al SCR
- $V_{GD}$ : Voltaje continuo de compuerta que no disparará al SCR.

Estos parámetros están relacionados por las gráficas 7 y 8 de las hojas de datos. En el extremo inferior izquierdo de ellas se ve un área sombreada, la cual se muestra ampliada a la derecha.

Los límites de esta área son los valores de voltaje y corriente necesarios para disparar cualquier SCR del tipo especificado bajo las peores condiciones por un lado; y por el otro los valores que no dispararán a ningún SCR bajo las peores condiciones.

El segundo límite es necesario, ya que, tan importante como asegurar que el dispositivo disparará en el momento adecuado, es asegurar que no se disparará cuando no se desea.

El área recomendada para disparo del SCR queda entonces a la derecha del área sombreada, dentro de los límites indicados.

Si el dispositivo se dispara con la aplicación de un voltaje constante, basta con colocarse en la frontera entre las áreas mencionadas; sin embargo, si a la compuerta se aplica un pulso, es necesario proporcionar valores de voltaje y corriente mayores, en forma inversamente proporcional a la duración del pulso.

Las gráficas 9 y 10 relacionan la anchura del pulso con la corriente y el voltaje respectivamente. Los valores que estas gráficas indican, si bien marcados como máximos, pueden excederse a fin de llevar el dispositivo a su estado de conducción más rápidamente; el límite que no debe excederse es el de disipación de potencia.

Otras especificaciones:

$I_H$ : Corriente de mantenimiento; es la corriente mínima que debe fluir a través del SCR para que éste permanezca en conducción.

$I_L$ : Corriente de amarre ("latching"); es la corriente mínima inicial que debe fluir a través del SCR antes de que desaparezca la señal en la compuerta, a fin de que el dispositivo no recobre su estado de bloqueo.

$V_{TH}$ : Voltaje máximo de encendido: es el voltaje máximo que aparece entre ánodo y cátodo cuando el SCR está conduciendo.

$\frac{di}{dt}$ : Razón de crecimiento máximo de la corriente de ánodo: es la velocidad máxima de variación de la corriente a través del SCR cuando este se enciende; a fin de no causar su destrucción.

$\frac{dv}{dt}$ : Razón de crecimiento máximo del voltaje ánodo-cátodo: si el voltaje entre terminales crece más rápidamente de lo permitido, el SCR pueda entrar en conducción aún sin señal aplicada en la compuerta.

$R_{\theta JA}$ : Resistencia térmica entre juntura (interior del dispositivo) y medio ambiente en régimen permanente.

$R_{\theta JC}$ : Resistencia térmica entre juntura y cápsula en régimen permanente.

$T_J$ : Temperatura máxima permisible en la juntura.

Aún cuando no está incluido en la hoja de datos adjunta, un parámetro de suma importancia en algunas aplicaciones es el tiempo de apagado del dispositivo "toff". Este tiempo es el lapso mínimo durante el cual debe anularse la corriente a través del SCR a fin de que éste recobre por completo su estado de bloqueo. Si este tiempo no se cumple, el SCR se regenerará al estado de conducción.

### 4.1.3.- El TRIAC

El TRIAC es otro miembro de la familia de los tiristores, por su funcionamiento es un interruptor controlado bidireccional, es decir: puede conducir corriente en ambos sentidos. Su símbolo se muestra en la Fig. 4.4.

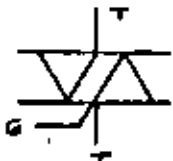


Figura 4.4 Símbolo del TRIAC

A semejanza del SCR, entra en conducción cuando se le aplica una señal en la compuerta, y recobra su estado de bloqueo cuando la corriente a través de él se anula. En la Fig. 4.5 se muestra la curva característica del TRIAC.

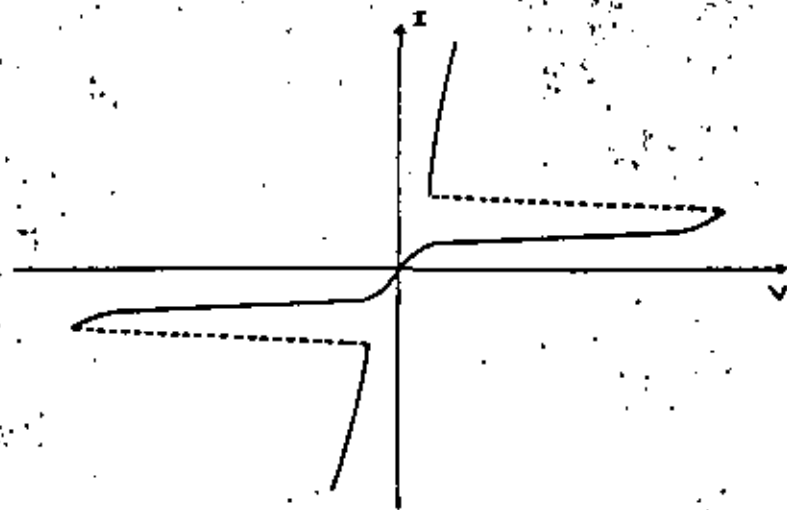


Figura 4.5 Curva característica del TRIAC.

Para el TRIAC aplican las mismas características y parámetros que para el SCR, exceptuando las que hacen referencia a polaridades inversas.

### 4.2. Métodos de disparo del SCR.

El término "disparo del SCR" se refiere a la aplicación de una excitación a la compuerta, tal que lleve al dispositivo a su estado de conducción.

Existen dos formas básicas de excitar la compuerta, éstas son:

- a) Disparo por aplicación de un voltaje continuo
- b) Disparo por aplicación de un pulso.

Con el método de aplicación de un voltaje continuo, se mantiene la excitación en la compuerta durante todo el lapso en el cual el SCR debe estar encendido.

Con el método de disparo por pulso, la excitación en la compuerta se mantiene hasta que la corriente a través del SCR es superior a la corriente de amarre (latching current).

A continuación se describen ambos métodos.

#### 4.2.1. Métodos de disparo por aplicación de voltaje continuo.

En la Fig. 4.6 se muestra el circuito básico para este tipo de disparo. La función de este circuito es proporcionar simultáneamente la corriente y el voltaje necesarios en la compuerta para encender el SCR.

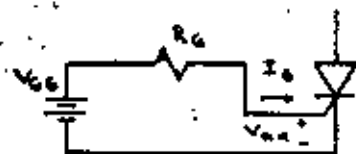


Figura 4.6 Método de disparo por aplicación de voltaje continuo.

Las magnitudes de corriente y voltaje necesarios dependen del dispositivo en particular que se trate de encender. Evidentemente, habrá combinaciones de valores que no encenderán el SCR; la información referente a los valores aceptables está contenida en una gráfica de  $V_{GK}$  versus  $I_G$  (ver gráficas 7 y 8 de la hoja de datos).

En la figura 4.7 se muestra una implementación de este tipo de disparo.

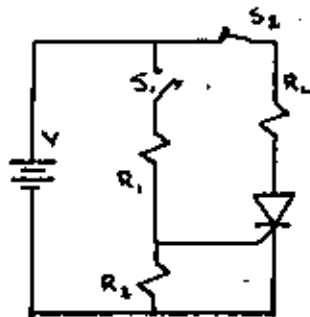


Figura 4.7 Implementación del disparo por voltaje continuo.

Cuando el interruptor "s<sub>1</sub>" está abierto,  $V_{GK} = 0$ ; al cerrarse el interruptor aparece un voltaje en la compuerta que dispara al SCR. Una vez en conducción, la única forma de apagarlo es abriendo el interruptor "S<sub>2</sub>".

En general, disparar un SCR con este método es muy simple; con referencia a las gráficas 7 y 8 de la hoja de datos, cualquier combinación de  $V_G$  e  $I_G$  dentro del área recomendada sirva para nuestros propósitos.

#### 4.2.2. Métodos de disparo por pulso.

La forma más sencilla de llevar a un rectificador controlado de silicio a su estado de conducción es con ayuda de un oscilador de relajación. Este circuito se ilustra en la forma en que se usa con un SCR en la figura 4.8.

La operación es como sigue: supóngase como condiciones iniciales un voltaje cero en el capacitor y el dispositivo de disparo apagado; al cerrarse el interruptor "s" el capacitor se cargará a través de la resistencia hasta alcanzar el voltaje de encendido del dispositivo de disparo. En ese momento el dispositivo entra a un estado de conducción y el capacitor se descarga sobre la compuerta del SCR proporcionándole el pulso de encendido necesario.

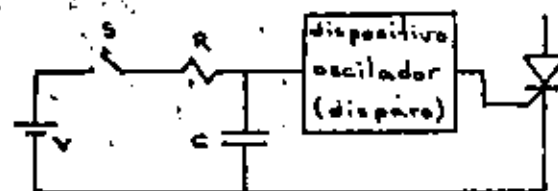


Figura 4.8 Encendido del SCR con oscilador de relajación.

El instante de ocurrencia del pulso a la compuerta del SCR es función de la constante RC del circuito; variando esta puede adelantarse o retrasarse el encendido del SCR.

Entre los dispositivos de disparo más comunes figuran los transistores monounión, y dispositivos semiconductores de tres, cuatro o cinco capas.

En muchas aplicaciones resulta conveniente aislar la parte de potencia de la sección de control. Con este fin se emplean transformadores de pulsos, tal como se muestra en la Fig. 4.9.

Un transformador de pulsos se diseña especialmente para tener tiempos de respuesta cortos.

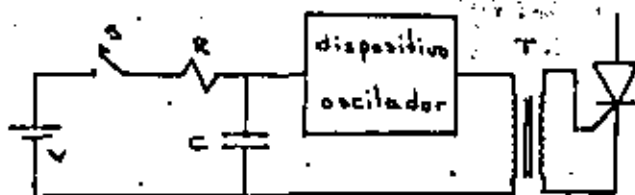


Figura 4.9 Encendido del SCR con oscilador de relajación y transformador de pulsos.

Cuando se emplea la técnica de disparo por pulso, es importante recordar varios hechos:

El primero de ellos es que el pulso debe estar presente hasta que la corriente exceda el valor crítico de amarre. Como la corriente a través del dispositivo depende de la impedancia de carga, puede ocurrir que un circuito de disparo que funcionó satisfactoriamente para una carga espe-

cífica - v.g.: una carga resistiva - deje de hacerlo cuando ésta se modifica, por ejemplo, por la inclusión de una componente inductiva.

El segundo es que, bajo operación por pulsos, el SCR puede considerarse como un dispositivo controlado por carga. Entonces, para proporcionar a la compuerta en un tiempo corto las cargas necesarias para el disparo, se necesitan valores de  $V_{GK}$  e  $I_G$  mayores a los necesarios para disparo con voltaje continuo. La amplitud de los valores es inversamente proporcional a la duración del pulso.

Finalmente, mientras mayor sea la excitación a la compuerta, el SCR encenderá más rápidamente; este efecto puede usarse para ayudar a contrarrestar la limitación de  $di/dt$ .

A continuación se describen los elementos de disparo más comunes y la forma de implementar los circuitos.

#### 4.2.3. Transistor monounión.

El transistor monounión es otro miembro de la familia de los tiristores. Se ha utilizado extensamente para generar las señales de encendido de los SCR's.

#### Operación:

El transistor monounión (UJT) es un dispositivo de tres terminales etiquetadas "Emisor", "Base 1" y "Base 2"; el símbolo que se usa para representarlo y la nomenclatura correspondiente se muestran en la Fig. 4.10.



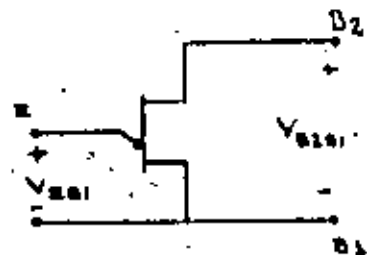


Figura 4.10 Símbolo del transistor monounión.

Para comprender la operación del dispositivo, es conveniente conocer la estructura básica en forma de barra; esta estructura se muestra en la Fig. 4.11.

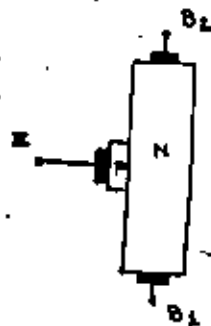


Figura 4.11 Estructura básica del transistor monounión.

Cuando se aplica un voltaje  $V_{B2B1}$ , se tiene un flujo de corriente de  $B_2$  a  $B_1$ ; si el voltaje  $V_{EB1}$  es cero, la barra de material N se comporta como una resistencia de valor  $r_{BB}$ , de tal forma que la corriente a lo largo de ésta está dada por:

$$I_{B2} = \frac{V_{B2B1}}{r_{BB}} \quad (4.6)$$

El modelo equivalente para este caso se muestra en la Fig. 4.12a. Una fracción del voltaje  $V_{B2B1}$  aparecerá entonces en el punto en el cual el emisor se une con la barra (punto "A"). Esta fracción está dada por el divisor que forman las resistencias entre las bases y el emisor; es decir:

$$V_A = \frac{r_{B1}}{r_{B1} + r_{B2}} \quad V_{B2B1} = nV_{B2B1} \quad (4.7)$$

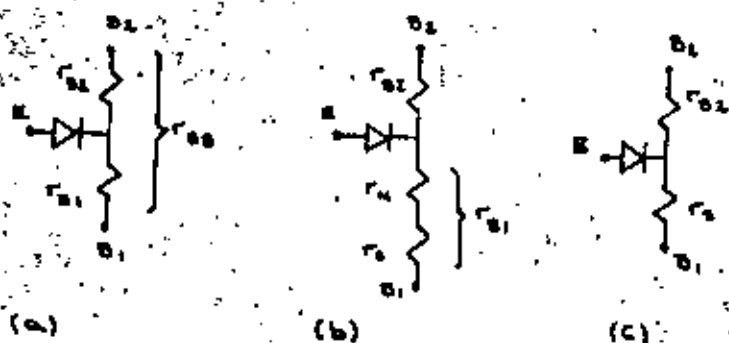


Figura 4.12 Modelos equivalentes del transistor monounión.

Para el caso descrito, la unión P-N está polarizada inversamente, y en el emisor fluirá únicamente una pequeña corriente de fuga.

Si se aplica ahora un voltaje  $V_{EB1}$ , llegará un punto en el cual éste iguale el voltaje en el punto "A" más el voltaje de la unión P-N polarizada directamente. A este voltaje se le denomina "voltaje del punto pico  $V_p$ ", y puede expresarse como:

$$V_p = V_D + nV_{B2B1} \quad (4.8)$$

Al alcanzarse este voltaje la unión P-N está directamente polarizada y existirá una inyección de huecos del emisor hacia la barra, los cuales, por efecto del campo eléctrico, se moverán hacia  $B_1$ .

Habr  simult neamente una inyecci n de electrones de la base 1 hacia la barra, a fin de mantener la neutralidad de la carga.

Existe entonces un aumento en las concentraciones de huecos y electrones en la regi n de la barra comprendida entre el emisor y la base 1; como la resistencia es inversamente proporcional a las concentraciones; se tendr  que  $r_{B1}$  disminuye de valor.

El descenso en  $r_{B1}$  origina una disminuci n en  $V_{CB1}$ , lo cual causa que se inyecten m s huecos en la barra. Se tiene en este caso un proceso regenerativo y el transistor est  en la regi n de resistencia negativa; el modelo equivalente se muestra en la Fig. 4.12b.

El punto de saturaci n se alcanza cuando la concentraci n de portadores en la barra ha reducido el tiempo de vida media lo suficiente para contrarrestar el efecto de los portadores que se inyectan. Al punto en que ocurre esto se denomina "punto valle", a partir de  l la corriente de emisor es funci n lineal del voltaje; el modelo equivalente se ilustra en la Fig. 4.12c.

La curva caracterfstica del emisor se muestra en la Fig. 4.13.

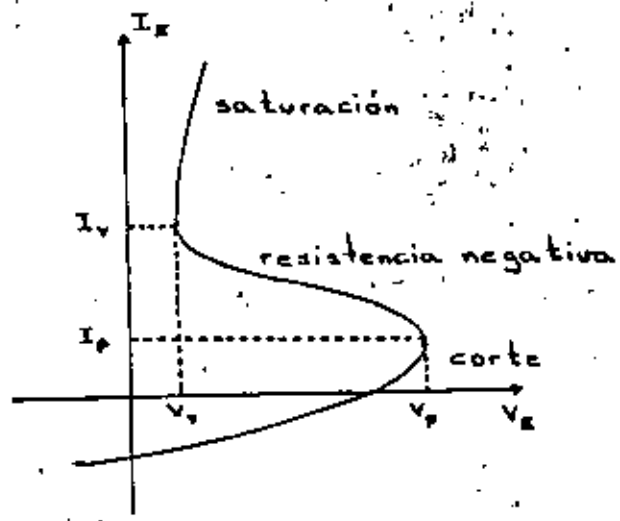


Figura 4.13 Curva caracterfstica del emisor.

#### 4.2.4 Disparo del SCR con un transistor monouni n.

Para disparar un SCR por medio de un UJT se emplea el circuito que se ilustra en la Fig. 4.14; la operaci n es la siguiente:

Al conectarse la polarizaci n al circuito, el capacitor  $C_E$  se carga exponencialmente a trav s de la resistencia  $R_E$  hasta llegar al punto en el cual  $V_E$  iguala a  $V_p$ ; en ese momento la uni n emisor base uno queda directamente polarizada y la caracterfstica de emisor incurse en la regi n de resistencia negativa. El capacitor se descarga a trav s del emisor y aparece un pulso en la base-uno; cuando el voltaje en el capacitor desciende a un valor inferior a  $V_v$  el UJT se apaga y el proceso se repite. En la Fig. 4.15 se muestran las formas de onda correspondientes.

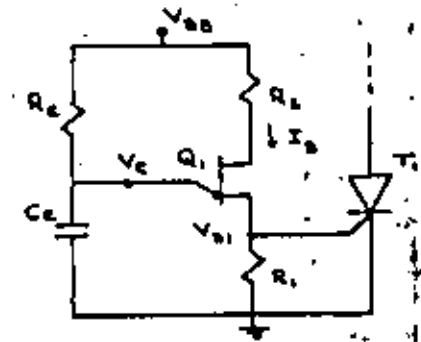


Figura 4.14 Disparo del SCR con un UJT.

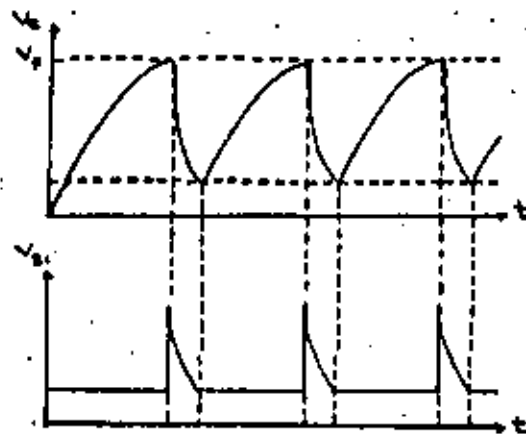


Figura 4.15 Formas de onda en el emisor y en la base uno.

Para que ocurra la secuencia de eventos descrita, se requiere que  $R_E$  cumpla ciertas condiciones; éstas se explicarán con ayuda de la curva característica y las rectas de carga mostradas en la Fig. 4.16.

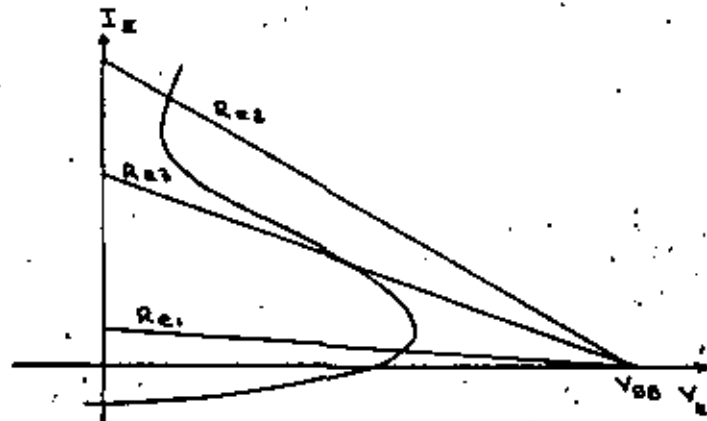


Figura 4.16 Rectas de carga del oscilador de relajación.

Cuando  $V_E$  alcanza el valor  $V_P$ , fluirá la corriente de emisor correspondiente  $I_P$ ; para disparar al UJT,  $R_E$  debe ser lo suficientemente pequeña como para permitir el flujo de esta corriente; por lo tanto, debe cumplir con lo siguiente:

$$R_E |_{MAX} = \frac{V_{BB} - V_P}{I_P} \quad (4.9)$$

Con respecto a la Fig. 4.16, la recta de carga 1 intercepta la curva característica en la región de corte, e implica que el UJT se dispare.

Una vez disparado el dispositivo el capacitor se descarga a través del emisor, pero si  $R_E$  es demasiado pequeña, entonces fluirá una corriente mayor que la corriente de valle y el UJT no se apagará. Este es el caso correspondiente a la recta de carga 2, en el cual el dispositivo alcanza un estado estable en la región de saturación.

$R_E$  debe cumplir entonces con lo siguiente:

$$R_E |_{min} = \frac{V_{BB} - V_V}{I_V} \quad (4.10)$$

Una  $R_E$  que cumple con las condiciones anteriores debe interceptar a la curva característica en la región de resistencia negativa; este es el caso de la recta de carga 3.

El periodo de oscilación puede calcularse como sigue:

El voltaje  $V_e$  está dado por:

$$V_e = V_V + (V_{BB} - V_V) (1 - e^{-t/R_E C_e}) \quad (4.11)$$

Substituyendo  $V_e = V_P = V_D + nV_{B2B1}$

$$V_D + nV_{B2B1} = V_V + (V_{BB} - V_V) (1 - e^{-t/R_E C_e}) \quad (4.12)$$

Al resolver la ecuación anterior para  $t$  se obtiene el tiempo que tarda el capacitor en cargarse de  $V_v$  a  $V_p$ ; se tiene entonces:

$$t = R_1 C_e \ln \frac{V_{BB} - V_v}{V_{BB} - V_D - \eta V_{B2B1}} \quad (4.13)$$

Un período completo incluye además los tiempos de encendido y de apagado del UJT; la fórmula para el período es:

$$T = R_1 C_e \ln \frac{V_{BB} - V_v}{V_{BB} - V_D - \eta V_{B2B1}} + t_{on} + t_{off} \quad (4.14)$$

Por lo que respecta a las resistencias conectadas a las bases,  $R_1$  se utiliza para generar el pulso a la compuerta del SCR; debe calcularse en forma tal que cuando el UJT está apagado, el voltaje en la base uno sea inferior al voltaje mínimo de disparo del SCR, es decir:

$$R_1 \leq \frac{V_{GKmin}}{I_B} \quad (4.15)$$

donde  $I_B$  es la corriente que fluye en el transistor cuando está apagado:

$$I_B = \frac{V_{BB}}{R_1 + R_2 + r_{BB}} \quad (4.16)$$

$R_2$  actúa como compensación térmica; generalmente es del orden de cientos de ohms. Puede omitirse del circuito.

#### 4.2.5. Transistor monounión programable (PUT)

El transistor monounión programable es un dispositivo de cuatro capas y tres terminales; adn cuando es completamente diferente en construcción al UJT, su operación es similar a la de éste.

En la Fig. 4.17a se muestra el símbolo del dispositivo y en la Fig. 4.17b se muestra un oscilador de relajación basado en él.

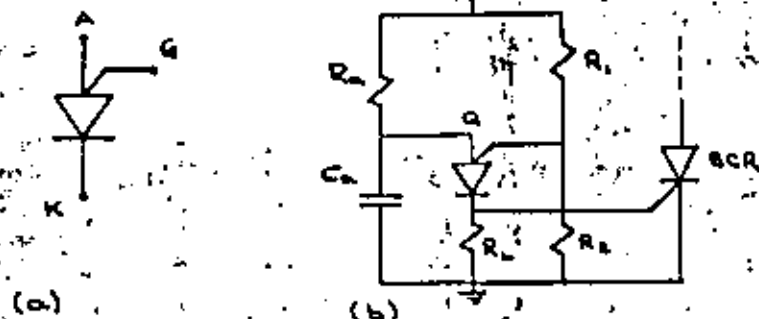


Figura 4.17 Transistor monounión programable y oscilador de relajación para disparo de SCR's.

La operación es como sigue: con el voltaje en la compuerta fijo, el PUT permanecerá en un estado de no conducción hasta que el voltaje en el ánodo supere al de la compuerta en una tensión equivalente a la de un diodo polarizado directamente. En ese punto se alcanza el voltaje pico y el PUT conmuta a un estado de conducción, descargando el capacitor  $C_e$  y generando un pulso de voltaje en el cátodo.

Este dispositivo puede pensarse entonces como un UJT en el cual la relación intrínseca  $\eta$  depende del divisor resistivo formado por  $R_1$  y  $R_2$ ; es decir:

$$\eta = \frac{R_2}{R_1 + R_2} \quad (4.17)$$

El período de oscilación está dado por:

$$T = R_1 C_A \ln\left(1 + \frac{R_2}{R_1}\right) = R_1 C_A \ln\left(\frac{V_S}{V_S - V_P}\right) \quad (4.18)$$

Además de  $V_P$  y  $T$ , el divisor resistivo también determina  $I_P$  e  $I_V$ .

#### 4.2.6 Diodo de disparo bilateral (DIAC).

El diodo de disparo bilateral es básicamente una estructura tipo transistor; exhibe una característica de resistencia negativa cuando se supera el punto de ruptura del dispositivo; esta región se extiende a lo largo de todo el rango de corrientes por arriba de la de ruptura, por lo tanto, no aplica el concepto de punto valle. En la Fig. 4.18a se muestra el símbolo del dispositivo y en la 4.18b la curva característica.

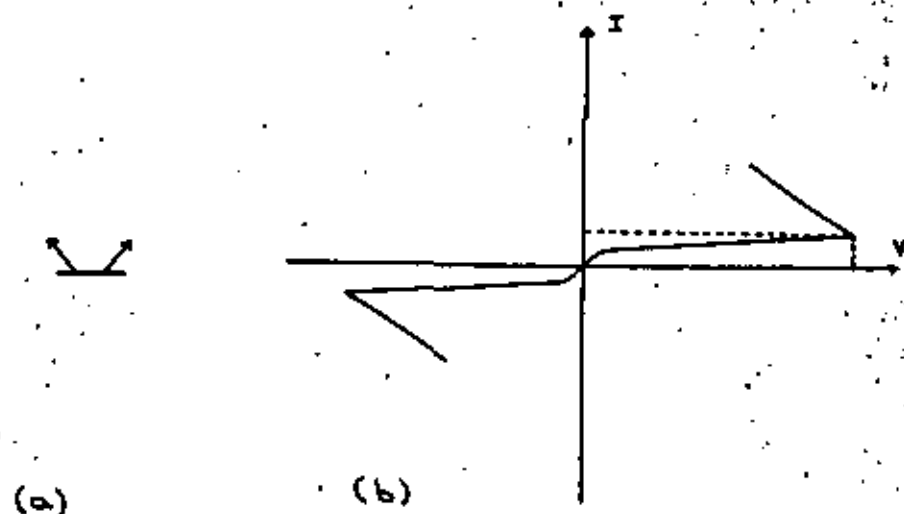


Figura 4.18 Símbolo y característica del DIAC.

La corriente en la cual ocurre la ruptura es, por lo general, bastante pequeña, de tal forma que el dispositivo puede considerarse como controlado exclusivamente por voltaje.

Una vez disparado el DIAC, generará un pulso de voltaje. Tanto el voltaje de ruptura como la amplitud del pulso son características propias del dispositivo.

Otra característica del dispositivo es la bidireccionalidad; es decir, el DIAC enciende tanto para voltaje positivos como para negativos.

El DIAC resulta entonces un dispositivo sumamente simple de usar; no impone restricciones serias sobre el valor de la resistencia de carga del capacitor, y puede alimentarse tanto a partir de c.d. como de c.a.

Debe notarse que después del disparo el capacitor se descargará a un potencial dado por el voltaje de ruptura menos la amplitud del pulso generado. El DIAC apaga entonces y el capacitor vuelve a cargarse.

#### 4.3 Técnicas de apagado.

Cuando el SCR está en conducción, las tres uniones P-N están directamente polarizadas y las capas centrales están saturadas de portadores.

Para apagar el SCR, es necesario aplicarle un voltaje inverso; cuando esto ocurre, los portadores en la vecindad de las uniones de los extremos se difunden en estas uniones, produciéndose externamente una corriente inversa.

El dispositivo está entonces completamente apagado hasta que la unión central ha recobrado su estado de no conducción.

Al tiempo que transcurre entre la terminación del flujo de la corriente en directa y el instante en que se puede aplicar un voltaje directo al SCR sin que éste recobre el estado de conducción se le denomina "tiempo de apagado".

Es necesario entonces aplicar una polaridad inversa al SCR, durante un tiempo mayor al de apagado, a fin de que éste recobre el estado de no conducción.

Existen seis formas básicas para aplicar el voltaje inverso al SCR, y la clasificación correspondiente es:

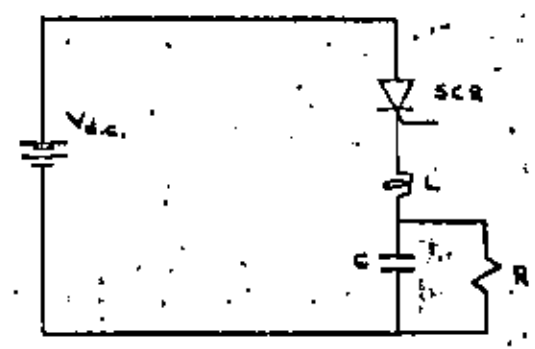
- Clase A: Conmutación por resonancia de la carga.
- Clase B: Conmutación por resonancia de un circuito LC.
- Clase C: Conmutación por medio de otro SCR principal y elementos almacenadores de energía.
- Clase D: Conmutación por medio de un SCR auxiliar y elementos almacenadores de energía.
- Clase E: Conmutación por medio de una fuente externa.
- Clase F: Conmutación de línea alterna.

Los cinco primeros métodos se agrupan bajo el nombre genérico de "conmutación forzada", el sexto se denomina "conmutación natural o por fase".

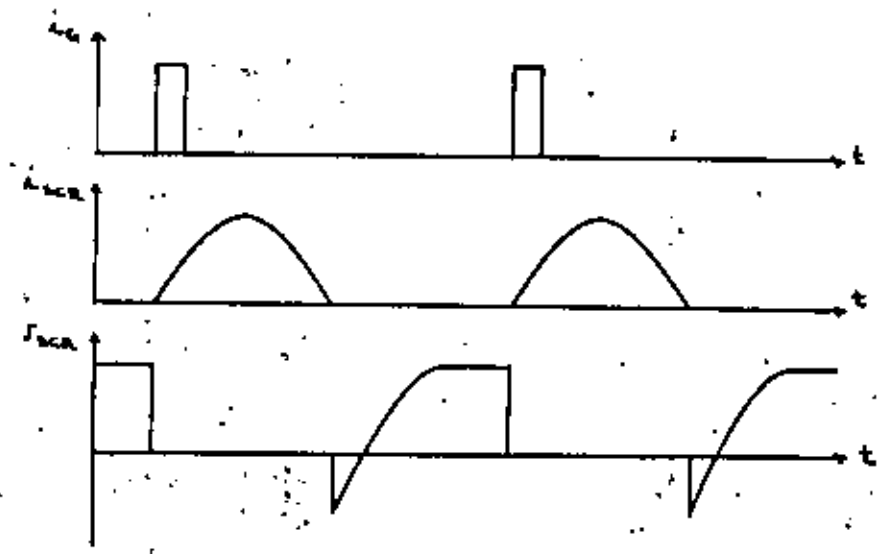
A continuación se describen los métodos con ayuda de ejemplos.

CLASE A.- En la Fig. 4.19a se muestra un diagrama del circuito; en la Fig. 4.19b se muestran las formas de onda.

Al dispararse el SCR, el flujo de corriente carga el capacitor con la polaridad indicada; posteriormente la corriente trata de fluir en sentido contrario con lo cual se apaga el SCR. La condición de conmutación exige que la red RLC esté bajo-amortiguada.



(a)



(b)

Figura 4.19 Técnica de apagado "A".

CLASE D.- El circuito y las formas de onda se muestran en las Figs. 4.20a y 4.20b respectivamente.

Antes de disparar el SCR, existe un flujo de corriente que carga al capacitor con la polaridad indicada; cuando el SCR enciende, existe una corriente hacia la carga ( $I_R$ ) y otra corriente en el circuito resonante LC que carga el capacitor con polaridad opuesta a la indicada.

La corriente resonante invierte su sentido e intenta fluir en el SCR en contraposición a la corriente  $I_R$ ; cuando la corriente resonante es mayor que la de carga, el SCR se apaga.

CLASE C.- El circuito y las formas de onda se muestran en las Figs. 4.21a y 4.21b.

Suponiendo que el SCR<sub>2</sub> está en conducción, el capacitor se carga con la polaridad mostrada. Al dispararse el SCR<sub>1</sub> el capacitor se conecta a través del SCR<sub>2</sub>, y la corriente de descarga de C se opone a la corriente en la carga en el SCR<sub>2</sub> hasta apagarlo; posteriormente el capacitor se carga en sentido contrario de tal forma que al dispararse nuevamente el SCR<sub>2</sub> se logra apagar al SCR.

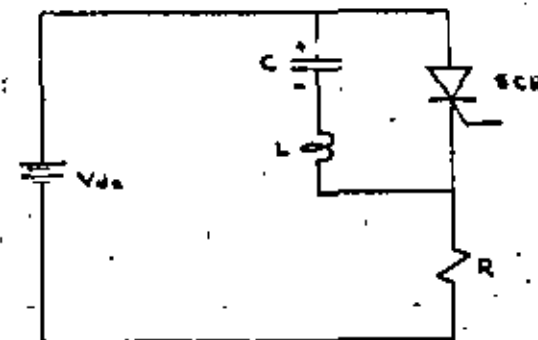
CLASE D.- El circuito se muestra en la Fig. 4.22a y las formas de onda en la Fig. 4.22b.

El SCR<sub>2</sub> se dispara inicialmente para cargar el capacitor con la polaridad indicada; al cargarse éste la corriente se anula y el SCR<sub>2</sub> se apaga.

Al dispararse el SCR<sub>1</sub>, la corriente fluye en dos direcciones: una de ellas hacia la carga, y otra componente resonante a través de la inductancia, el diodo y el capacitor que carga a éste último en sentido contrario; esta carga permanece almacenada al apagarse el diodo.

Después, al encenderse nuevamente el SCR<sub>2</sub>, se conecta el capacitor con polaridad inversa a través del SCR<sub>1</sub> y éste se apaga.

CLASE E.- El circuito y las formas de onda se muestran en las Figs. 4.23a y 4.23b respectivamente.



(a)

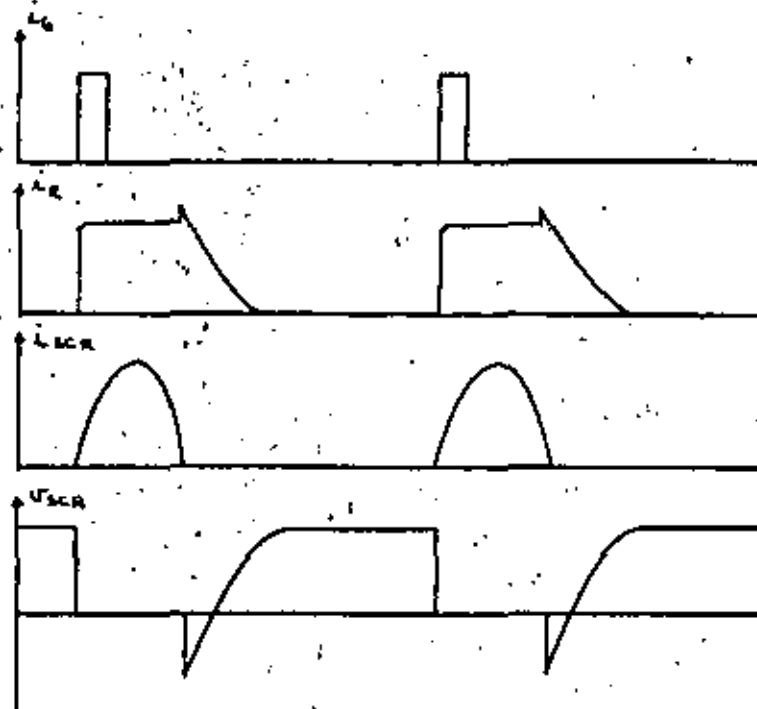


Figura 4.20 Técnica de apagado "B".

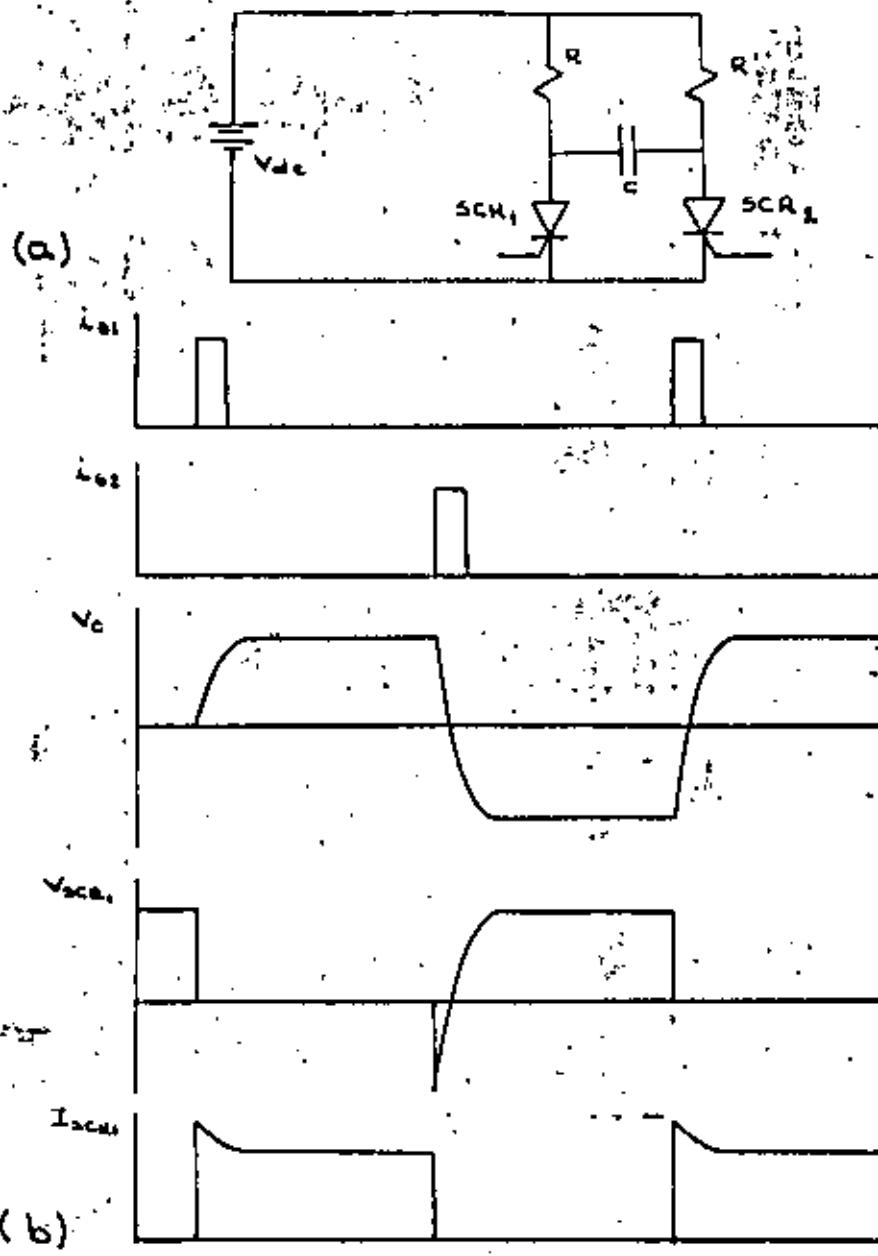


Figura 4.21 Técnica de apagado "C".

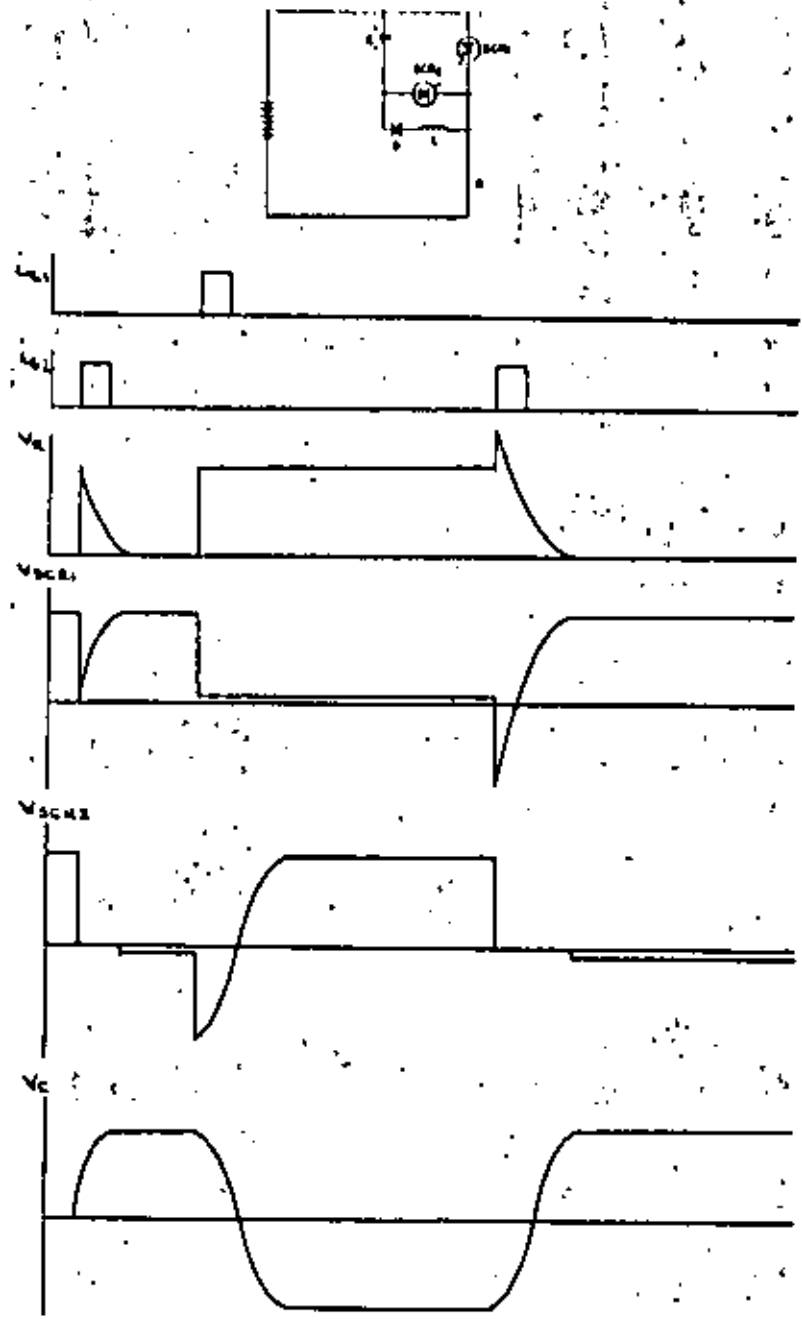


Figura 4.22 Técnica de apagado "D".



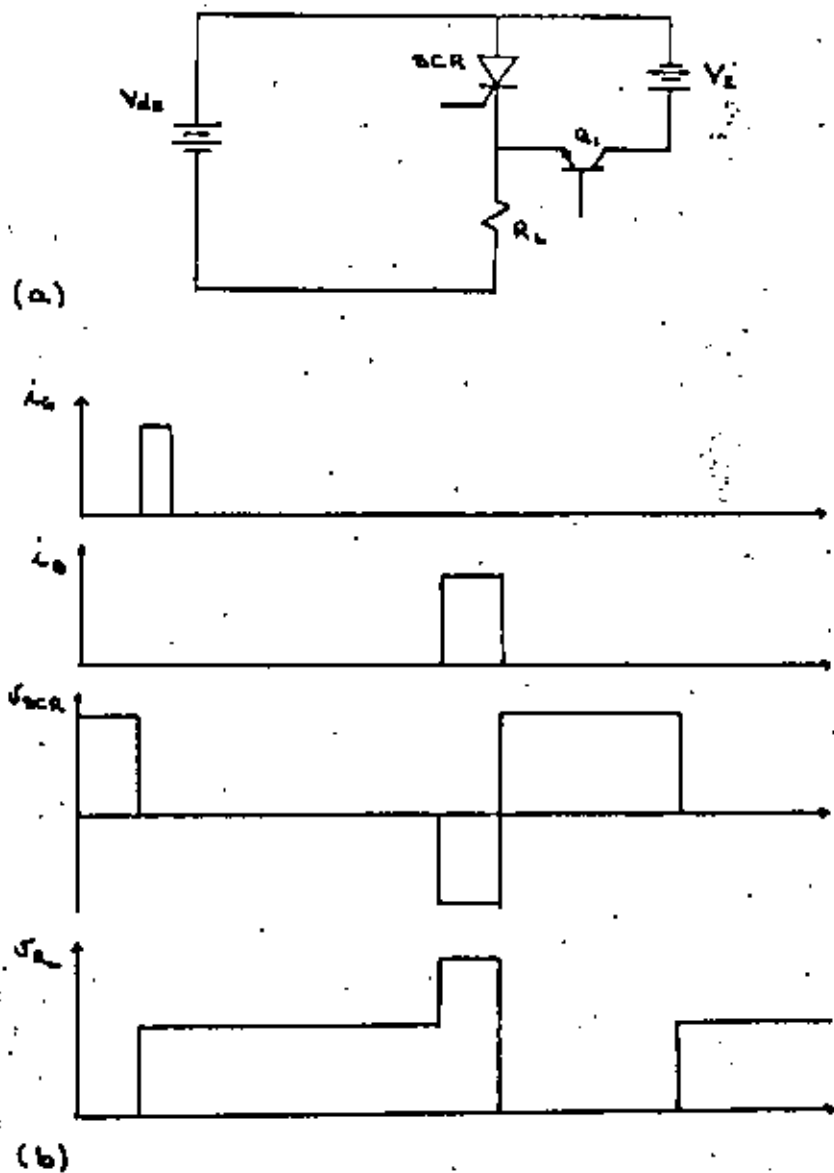


Figura 4.23 Técnica de apagado "E".

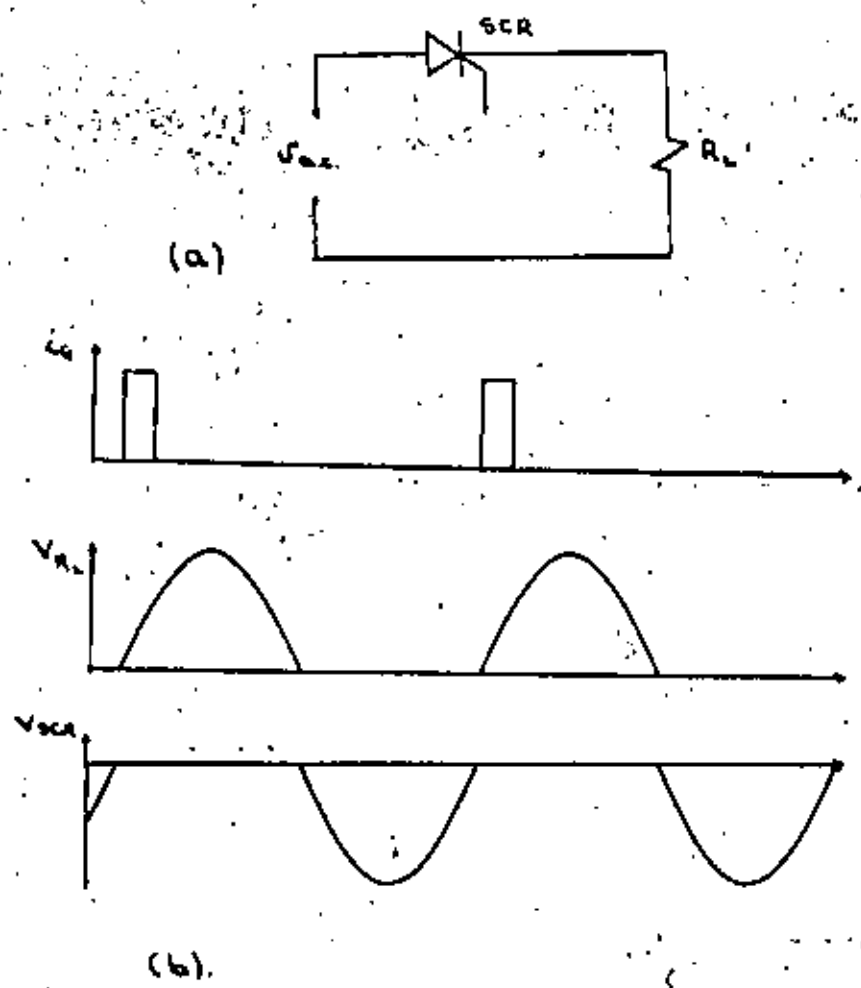


Figura 4.24 Técnica de apagado "F".

Quando el SCR está encendido, existe un flujo de corriente hacia la carga; para apagarlo, se enciende el transistor  $Q_1$  el cual conecta la fuente auxiliar  $V_2$  a través del SCR.

CLASE F.- El circuito y las formas de onda se muestran en las Figs. 4.24a y 4.24b respectivamente.

Si la fuente de alimentación es de voltaje alterno, la corriente fluirá en la carga durante el semiciclo positivo; durante el semiciclo negativo el SCR se apagará debido a la polaridad inversa aplicada.

#### 4.4 Aplicaciones.

##### 4.4.1. Control de fase:

Una de las aplicaciones más comunes de los SCR's es el control de fase. En la Fig. 4.25 se muestra el circuito básico para implementar este tipo de control.

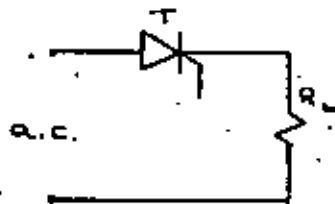


Figura 4.2.5 Circuito básico de control de fase.

Este circuito es similar al rectificador de media onda, excepto que el diodo se ha substituido por un SCR. Dadas las características de éste, en la carga se tendrá un voltaje positivo cuyo valor promedio puede variar en

entre 0 volts y 52 volts; el valor que exista en la carga en un tiempo dado dependerá del instante en el cual se enciende el SCR dentro del semiciclo positivo de  $V_1$ .

Resulta conveniente entonces definir "ángulo de retraso" y "ángulo de conducción".

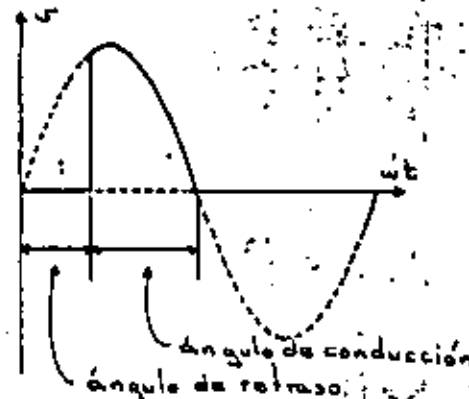


Figura 4.26 Definición de ángulos de retraso y conducción.

El ángulo de retraso se mide desde el punto en que el SCR está en condiciones de conducir (directamente polarizado) hasta el punto en el cual se dispara.

El ángulo de conducción se mide desde el punto en que se disparó el SCR hasta el punto en el cual se apaga.

Estas definiciones se muestran gráficamente en la Fig. 4.26.

La Fig. 4.27 muestra los voltaje promedio, raíz cuadrática medio y pico en la carga, en función del ángulo de conducción para voltajes de entrada de 115 volts y 230 volts (R.M.S.).

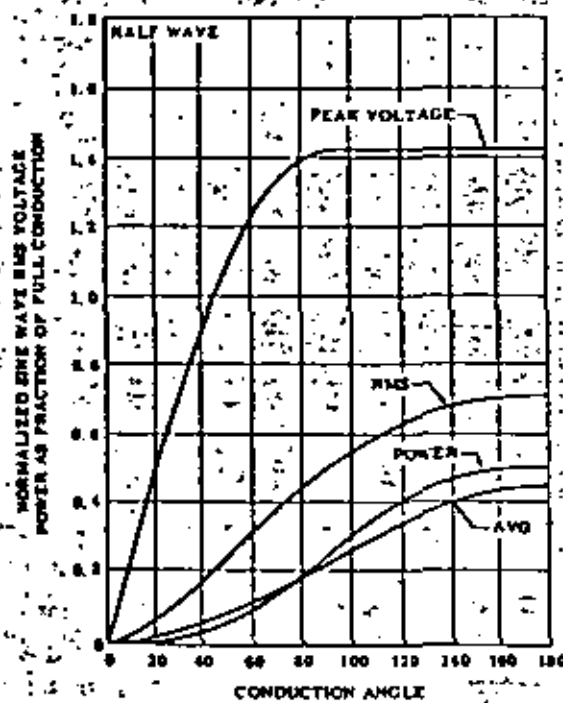
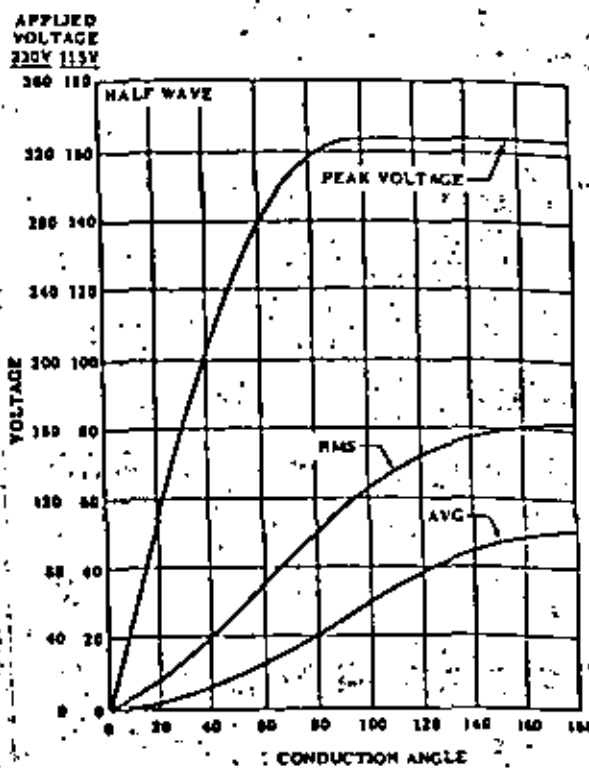


Figura 4.27 Voltajes promedio, raíz cuadrático medio y pico para control de fase de media onda.

Supóngase que queremos generar en la carga un voltaje promedio de 40 volts; de acuerdo con la Fig. 4.27, para obtener este voltaje se necesita un ángulo de conducción de  $120^\circ$  (o bien, un ángulo de retraso de  $60^\circ$ ).

Para disparar al SCR usaremos un oscilador de relajación basado en el DIAC tipo TIC-52; el circuito completo se muestra en la Fig. 4.28.

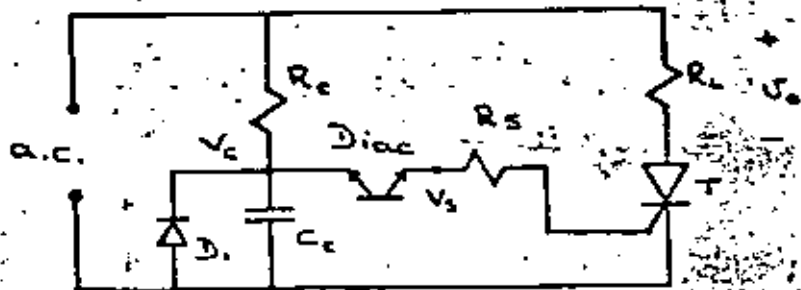


Figura 4.28 Control de fase con un DIAC disparando el SCR.

El DIAC seleccionado tiene un voltaje de encendido de 40 volts; entonces, cuando el capacitor alcance este potencial el DIAC disparará y fluirá un pulso de corriente a la compuerta del SCR.

En el circuito propuesto el capacitor se carga a través de la resistencia usando la línea de corriente alterna como fuente; como calcular las constantes de tiempo en este caso es bastante complicado, usaremos la gráfica mostrada en la Fig. 4.29. Estas curvas muestran la relación voltaje-tiempo de un capacitor que se carga en un semiciclo de una onda senoidal; el voltaje está normalizado al valor RMS de la onda senoidal y el parámetro de las curvas es "Y", el cual se calcula de la ecuación:

$$Y = 2 R_c C_c f \quad (4.19)$$

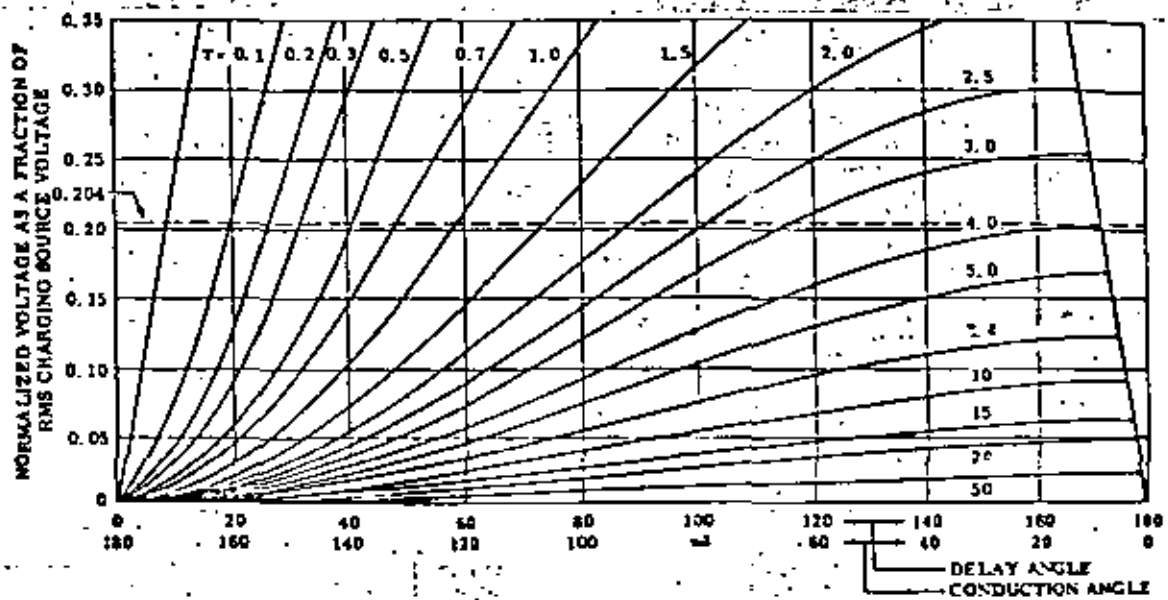
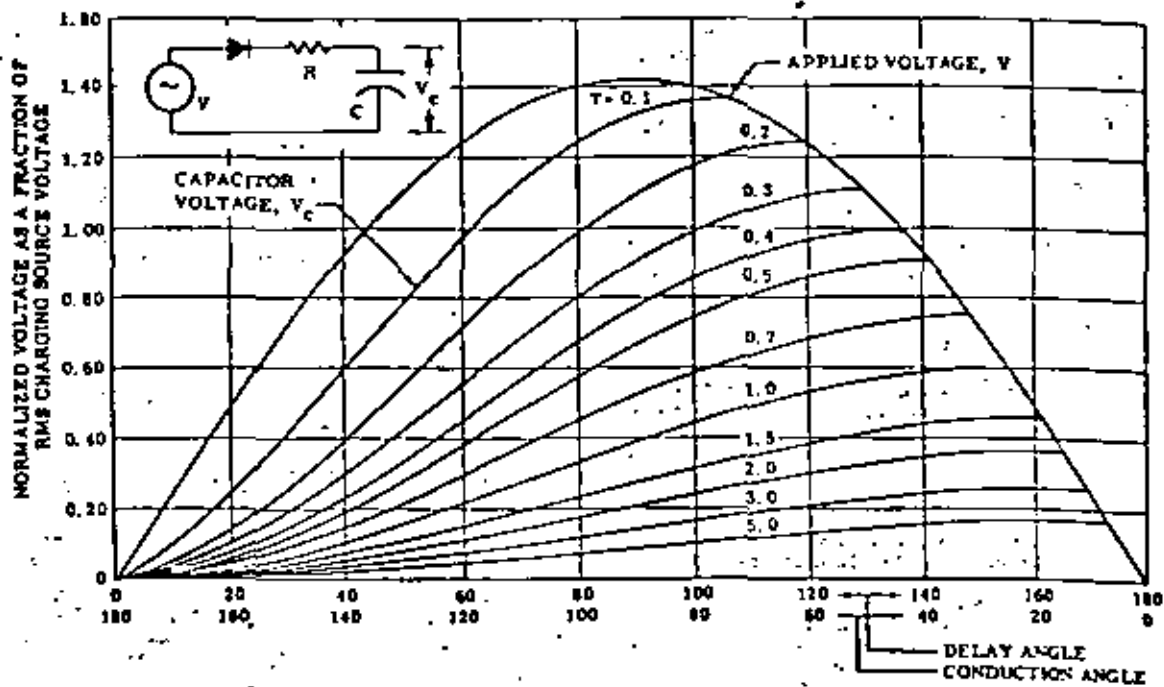


Figura 4.29 Curvas de carga del capacitor.

Se procede entonces como sigue: una de las entradas a la gráfica es el ángulo de conducción (120° en este caso); la otra entrada es:

$$\frac{V_c}{V_{RMS}} = \frac{40 \text{ volts}}{115 \text{ volts}} = 0.35 \quad (4.20)$$

Nótese que en este caso  $V_c$  corresponde al voltaje de encendido del DIAC.

La intersección de ambas entradas nos da  $\gamma = 0.5$ ; si escogemos un capacitor  $C_c = 150 \text{ nF}$ , la resistencia es:

$$R_c = \frac{\gamma}{2C_f} = \frac{0.5}{2 \times 150 \times 10^{-9} \times 60} = 27 \text{ K} \Omega \quad (4.21)$$

La resistencia  $R_s$  tiene como función limitar la corriente a la compuerta del SCR; se escogió de  $47 \Omega$ .

El diodo tiene como función evitar que el capacitor se cargue durante el semiciclo negativo; esto es debido a que las curvas utilizadas para calcular la constante de tiempo están trazadas para un capacitor con voltaje inicial cero.

Las formas de onda de este circuito se muestran en la Fig. 4.30.

Para ilustrar la aplicación de las hojas de datos, suponga que el SCR que se emplea es el tipo C23D, con cápsula TD-3 aislada (tipo 4 en la hoja de datos). No se usará disipador, y se desea saber cuál es la corriente promedio máxima que se puede hacer circular por el dispositivo si la temperatura ambiente es de  $35^\circ\text{C}$ .

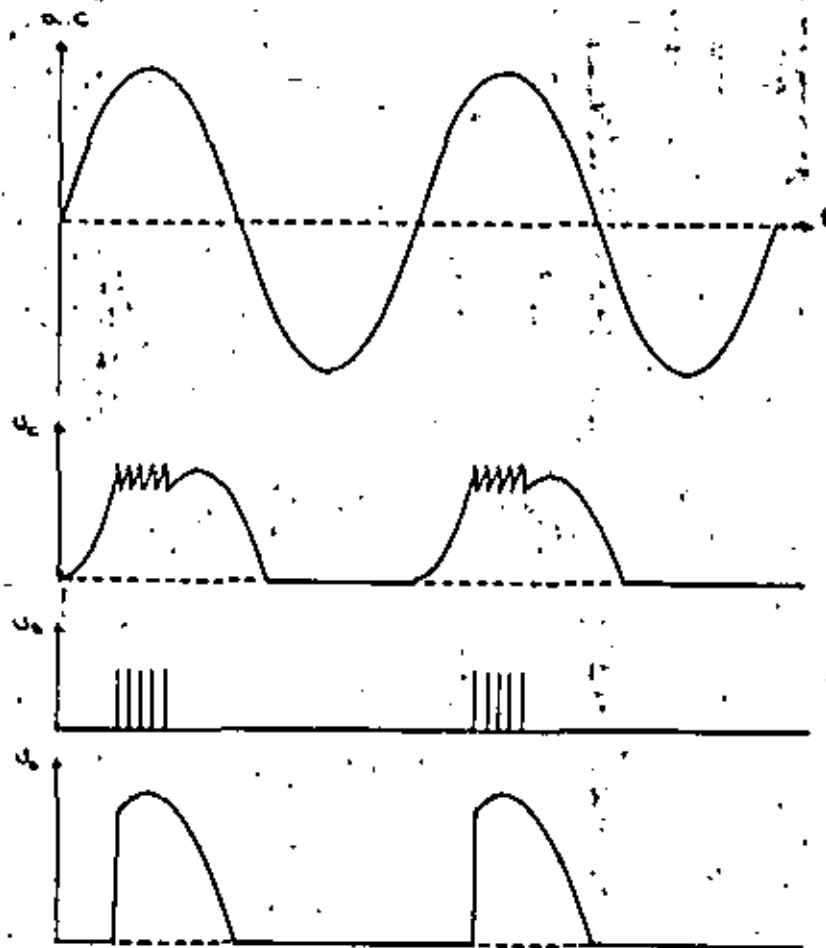


Figura 4.30 Formas de onda del control de fase de media onda.

Los datos son:

$$T_A = 35^\circ\text{C}$$

$$\text{Angulo de conducci3n} = 120^\circ$$

De las hojas de datos se tiene:

$$T_J (\text{m3xima}) = 100^\circ\text{C}$$

$$R_{\theta JA} = 45^\circ\text{C/watt}$$

Para calcular la potencia m3xima, podemos usar la analog3a en la cual las temperaturas corresponden a voltajes; las potencias a corrientes y las resistencias t3rmicas a resistencias el3ctricas. El circuito equivalente se muestra en la Fig. 4.31.

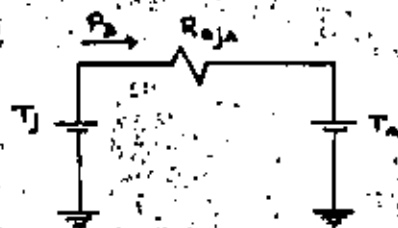


Figura 4.31. Analog3a el3ctrica para el c3lculo de la potencia.

Entonces, de la figura se tiene:

$$P_D = \frac{T_J - T_A}{R_{\theta JA}} = \frac{100^\circ\text{C} - 35^\circ\text{C}}{45^\circ\text{C/w}} = 1.45 \text{ watts} \quad (4.22)$$

Recurriendo ahora a la gr3fica 5 de la hoja de datos correspondiente, se ve que a una potencia de 1.45 watts corresponde una corriente promedio m3xima de 1.5 amperes para el 3ngulo de conducci3n especificado.

La corriente resulta peque1a porque la resistencia t3rmica es muy alta; suponga ahora que el SCR se montar3 en un disipador y que la resistencia t3rmica entre c3psula y ambiente ( $R_{\theta CA}$ ) resulta ser de  $4^\circ\text{C/watt}$ .

La potencia est3 dada por:

$$P_D = \frac{T_J - T_A}{R_{\theta JC} + R_{\theta CA}} \quad (4.23)$$

de la hoja de datos:

$$R_{\theta JC} = 1.3$$

por lo tanto:

$$P_D = 12.25 \text{ watts}$$

Recurriendo nuevamente a la gr3fica 6, la corriente resulta ahora de 9.5 amperes.

Para una carga puramente resistiva, la corriente promedio est3 dada por:

$$I_T(\text{AV}) = \frac{\sqrt{2} \cdot 115}{R} \cdot \frac{1 + \cos \alpha}{2} \quad (4.24)$$

donde  $\alpha$  es el 3ngulo de retraso ( $\alpha = 60^\circ$  para este caso); despejando R se obtiene:

$$R = \frac{\sqrt{2} \cdot 115}{I_T(\text{AV})} \cdot \frac{1 + \cos \alpha}{2} = \frac{\sqrt{2} \cdot 115}{9.5 \text{ amp}} \cdot \frac{1 + \cos(60^\circ)}{2} \quad (4.25)$$

$$R = 4\Omega$$

Para este caso, el valor m3nimo de la resistencia es de  $4\Omega$ ; un valor menor har3a fluir una corriente mayor y quemar3 el SCR.

### Control de fase con carga reactiva.

Muchas aplicaciones de control de fase involucran, en mayor o menor grado, una carga reactiva; generalmente del tipo inductiva-resistiva.

Cuando se tiene una carga de este tipo, la forma de onda de la corriente ya no es similar a la del voltaje, debido a la característica afase de la inductancia; la forma de onda resultante es función de la proporción que ésta guarda con la resistencia asociada.

Bajo un punto de vista simplista, podemos considerar a la inductancia como un elemento que se opone a los cambios en la corriente que circula a través de ella. Así se tiene que al aplicar un voltaje a la carga, la corriente crecerá lentamente hasta un valor determinado por la componente resistiva; al desaparecer la excitación la corriente no se anulará instantáneamente sino que lo hará paulatinamente.

Considere el caso tratado anteriormente, con la salvedad de que la carga incluye ahora una parte inductiva, tal como se muestra en la figura 4.32a.

Al encenderse el SCR la corriente es cero, por lo tanto, todo el voltaje aparece en la inductancia; al aumentar la corriente se genera un voltaje en la resistencia que se resta al que apareció en la inductancia. En términos generales, la corriente será positiva durante el lapso en el cual el voltaje en la carga también lo es; esto implica que cuando el voltaje cambia de polaridad la corriente, todavía no ha desaparecido.

En párrafos anteriores se mencionó que la única forma de apagar un SCR es anulando la corriente a través de él. En

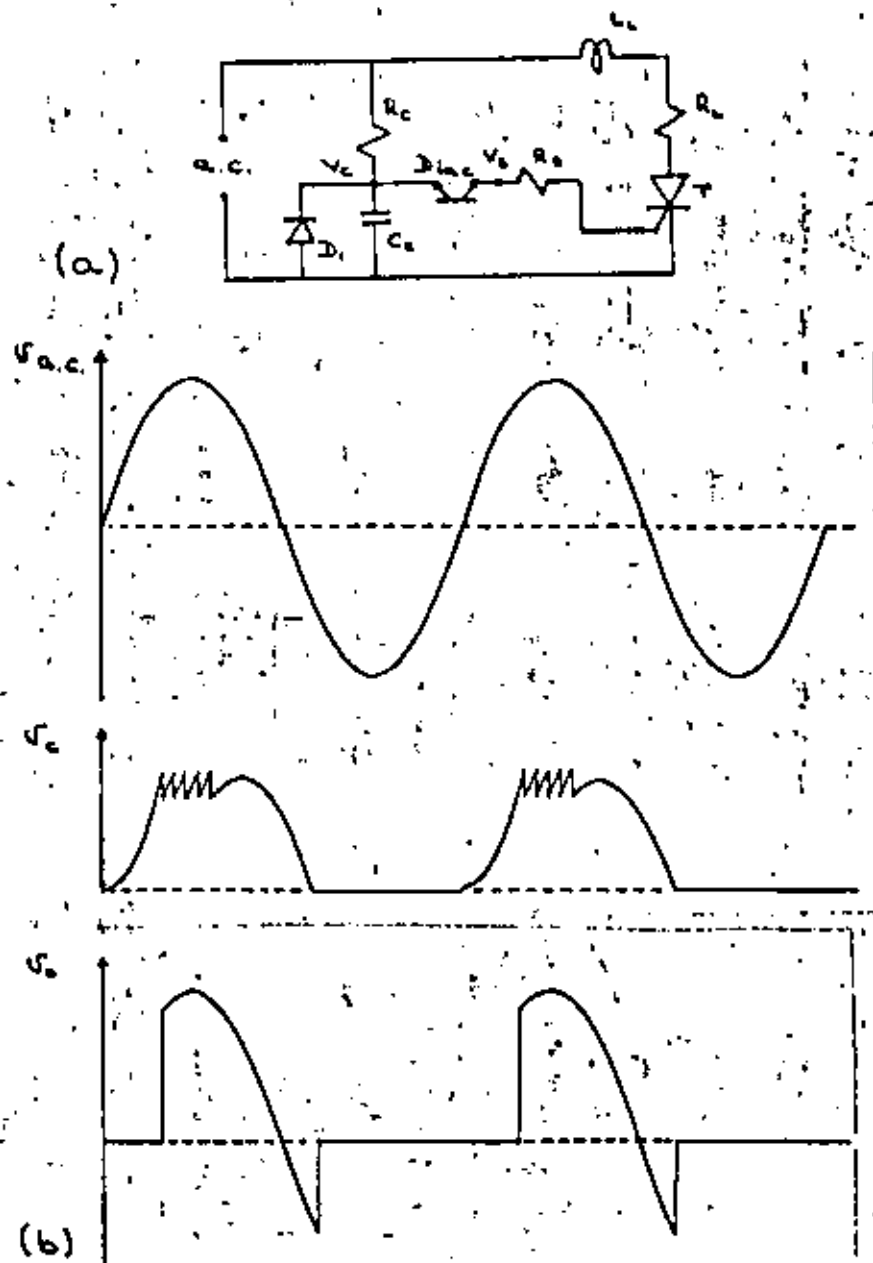


Figura 4.32 Control de fase de media onda con carga reactiva.



tonces, para este caso, el SCR permanecerá encendido después de que el voltaje en la carga se tornó negativo, hasta que la corriente desaparezca.

El punto de apagado depende de la relación que la inductancia guarde con la resistencia. El caso extremo es para una carga puramente inductiva; para este caso, si el tiristor se encendió con un ángulo de retraso  $\alpha$ , el punto de apagado será en el ángulo  $\pi + \alpha$  ya que la corriente crecerá todo el tiempo durante el cual el voltaje es positivo.

En la figura 4.32b se muestran las formas de onda del control de fase del inciso anterior, con carga reactiva.

Control de fase de onda completa.

Para tener control sobre la onda completa pueden utilizarse dos SCR's conectados en paralelo y con sentidos contrarios, tal como se muestra en la Fig. 4.33a; o bien, puede utilizarse un TRIAC, como se ve en la Fig. 4.33b.

En la Fig. 4.34 se incluyen las gráficas de voltaje promedio, raíz cuadrática medio y pico en la carga en función de los ángulos de conducción; la gráfica 4.34a corresponde al voltaje de entrada normalizado.



Figura 4.33. Control de fase de onda completa.

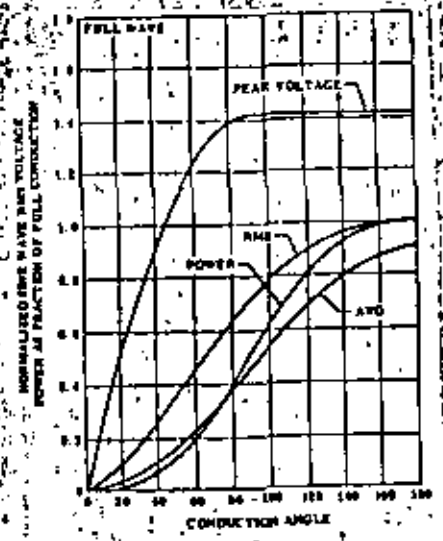
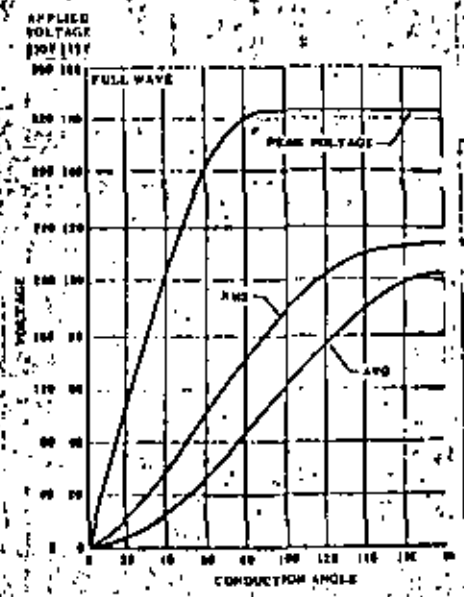


Figura 4.34. Voltajes promedio, raíz cuadrática medio y pico para control de fase de onda completa.

La gráfica 4.34b corresponde a voltajes "RMS" de entrada de 115 volts y 230 volts.

Los ángulos de conducción están referidos a los semiciclos; esto implica que deben ser iguales tanto para el positivo como para el negativo.

Para ejercer el control puede utilizarse el DIAC, ya que éste es bidireccional. En la Fig. 4.35 se muestra un control de fase de onda completa; éste puede utilizarse para controlar la intensidad luminosa de una lámpara, la velocidad de rotación de un motor, la temperatura de una hornilla eléctrica, etc.

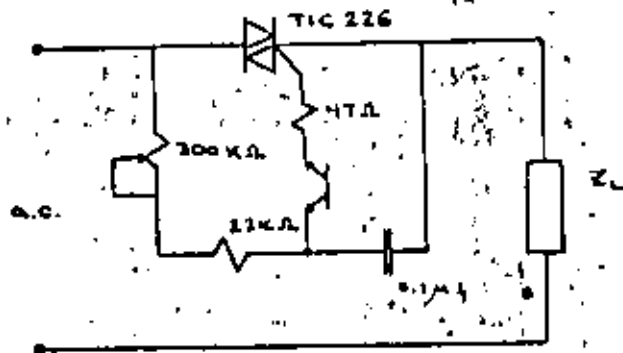


Figura 4.35 Implementación del control de fase de onda completa.

Las formas de onda correspondientes se muestran en la Fig. 4.36.

#### 4.4.2 Cargador de baterías.

El circuito para cargar baterías que se muestra en la Fig. 4.37 protege a la batería de una sobrecarga, o de carga con polaridad inversa. La operación es como sigue: El UJT  $Q_1$ ,  $R_1$ ,  $R_2$  y  $R_3$  forman un oscilador de relajación el cual se usa para disparar al SCR a través del transformador de pulsos  $T_2$ . La polarización del

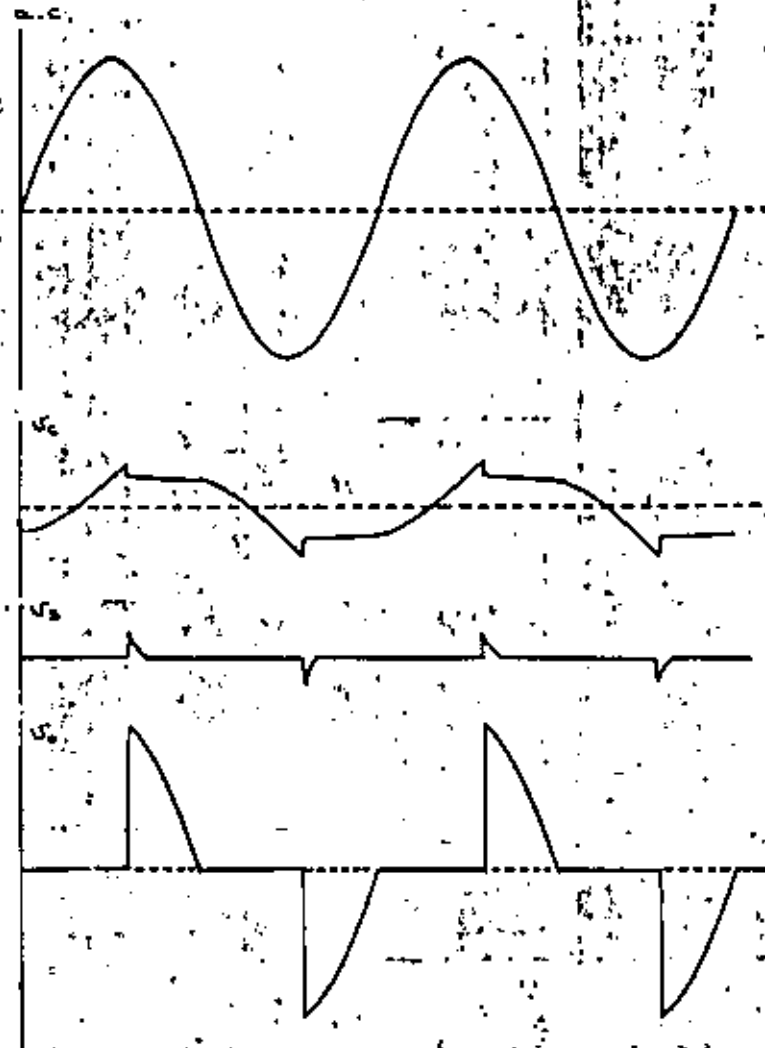


Figura 4.36 Formas de onda del control de fase de onda completa.

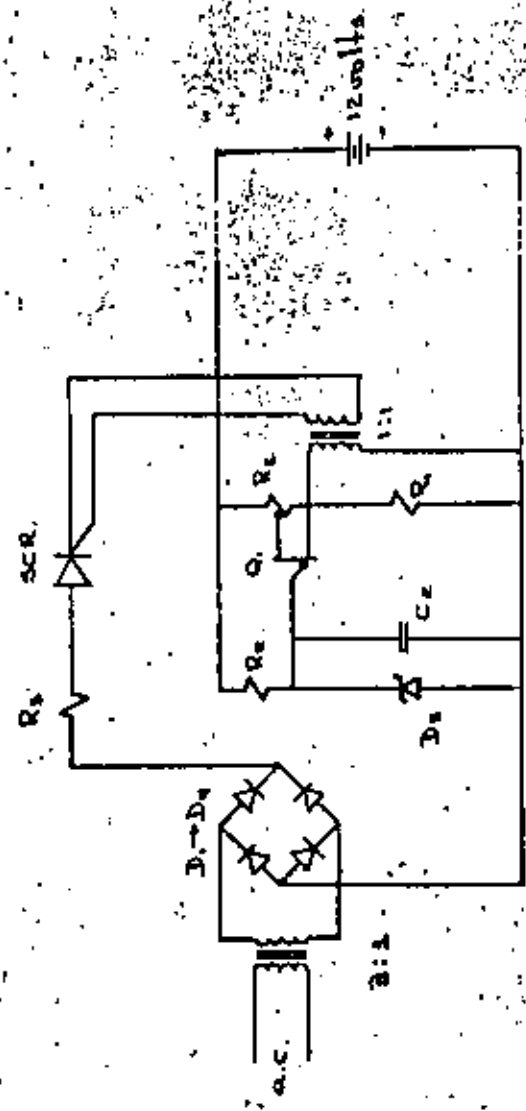


Figura 4.37 Circuito cargador de baterías.

oscilador, se obtiene de la salida, es decir, de la carga remanente en la batería. El voltaje entre las bases del UJT resulta entonces proporcional al voltaje en la batería y, como el punto de disparo del UJT es función de este potencial, al cargarse la batería el punto de disparo del UJT aumenta.

El diodo zener  $D_5$  limita el valor al cual puede elevarse el emisor de  $Q_1$ . Cuando el voltaje de disparo del UJT excede el valor de ruptura de  $D_5$ ,  $Q_1$  cesa de oscilar, dejando de disparar al SCR y, por lo tanto, de cargar la batería.

El voltaje en el cual termina la carga está determinado por la posición del potenciómetro  $R_2$ .

$Q_1$  no puede oscilar a menos que un voltaje positivo menor al máximo permitido esté presente en las terminales de salida. Por lo tanto, el SCR no conducirá en condiciones de corto circuito, circuito abierto o polaridad de la batería invertida.

#### 4.4.3 Protección contra sobre-voltajes.

Los rectificadores controlados de silicio pueden usarse para proteger equipo eléctrico de sobre-voltajes ya que presentan una conmutación muy rápida; un circuito de este tipo se muestra en la Fig. 4.38a.

El SCR usado para protección se conecta en paralelo con la carga, cuando el voltaje excede determinado límite, la compuerta resulta energizada, disparando al SCR el cual drenará una corriente grande de la alimentación y reducirá el sobre-voltaje.

Ya que el voltaje aplicado es alterno, se utilizan dos SCR's: uno para el semiciclo positivo y otro para el negativo.

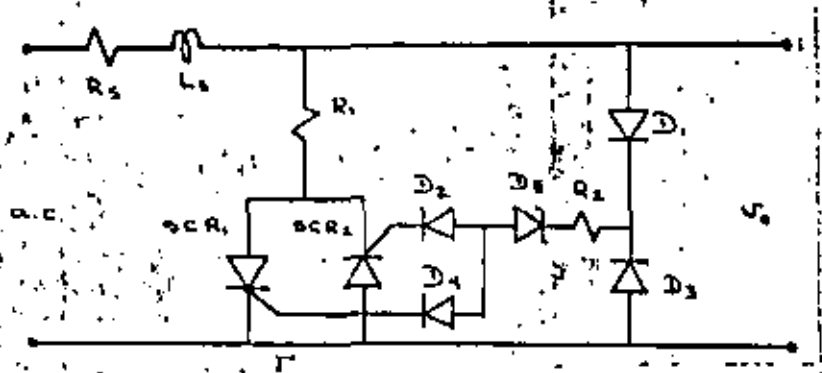
En la Fig. 4.38b se muestra el circuito con las componentes que cuentan para la protección en el semiciclo positivo. La resistencia  $R_1$  limita la corriente que fluye a través del SCR cuando éste se dispara; esta corriente produce una caída de voltaje en la impedancia de la fuente lo suficientemente grande como para que el voltaje en la carga esté dentro de límites seguros.

El diodo zener  $D_5$ , en serie con  $R_2$ , forma un sensor de voltaje. Cuando el voltaje excede el valor de ruptura,  $D_5$  entra en conducción alimentándose la compuerta del SCR<sub>1</sub> a través de  $D_1 D_2 R_2 D_4$ .

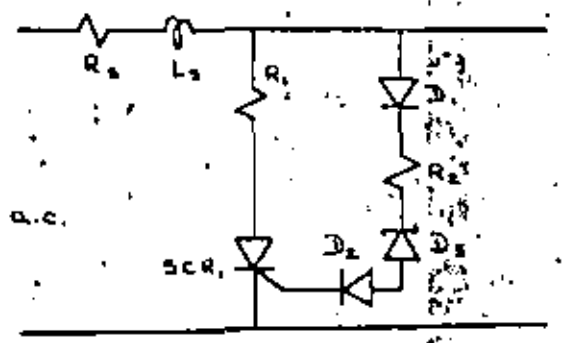
Durante el semiciclo negativo, si persiste el sobrevoltaje el SCR<sub>2</sub> se disparará a través de  $D_3 D_5 R_2 D_4$ .

Tan pronto como el voltaje retorna a un valor seguro, el diodo zener deja de conducir, permaneciendo apagados ambos SCR's.

Cuando  $D_5$  está apagado, la corriente a las compuertas es prácticamente nula; por lo tanto el valor de voltaje permitido corresponde a la ruptura de  $D_5$ .  $R_2$  tiene como función limitar la corriente cuando  $D_5$  está conduciendo.



(a)



(b)

Figura 4.38 Circuito de protección contra sobre-voltajes.



Referencias:

1. Dewan S.B. y A. Straughen, Power semiconductor circuits, Ed. Wiley Interscience, 1975.
2. Grafham, D.R. y J.C. Hey, General Electric SCR Manual; General Electric Company, 1972.
3. SCR Power Control Fundamentals; Application note AN-240, Motorola Inc.
4. Theory and Characteristics of the Unijunction Transistor, Application Note AN-293, Motorola Inc.
5. Unijunction Transistor Timers and Oscillators; Application Note AN-294, Motorola Inc.
6. Semiconductor Power Circuits Handbook; Motorola Inc.; 1968

# Silicon Controlled Rectifier

25 ARMS TO 600 VOLTS

C230-C232

C231-C233

The Silicon Controlled Rectifier C230/C232 is a reverse blocking triode thyristor designed for power switching and control circuits for high volume light industrial and consumer applications.

The C231/C233 is basically the same as the C230/C232 device except for a specially selected gate trigger current of 9 milliamperes maximum.

This SCR is a hermetically sealed device which incorporates General Electric's patented POWER-GLAS™ process that improves upon normal pellet passivation techniques. It provides an intimate bond between the silicon chip and the glass coating. The resulting stable, low-level leakage current provides excellent performance and demonstrated reliability.

## FEATURES:

- POWER-GLAS™ passivated silicon chip for maximum reliability.
- Very low off-state (leakage) current at room and elevated temperatures.
- Low power required for gate triggering.
- Power switching capabilities up to 10 KW.
- Excellent surge current capability.
- 1800 Volts RMS surge isolation voltage on isolated SCR's.
- Attractive pricing for applications requiring medium power devices.

## SIX BASIC PACKAGES

- Other packages available upon request.

### PRESS-FIT

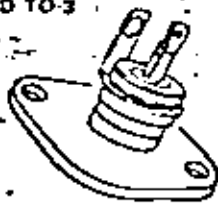


### ISOLATED STUD With Press-On Anode Terminal



TYPE 2

### ISOLATED TO-3 FLANGE



TYPE 4

### NON-ISOLATED STUD



TYPE 1

### ISOLATED STUD With Solder Ring Anode Terminal



TYPE 3

### NON-ISOLATED TO-3 FLANGE



TYPE 5

---



C230/C232

C231/C233

## MAXIMUM ALLOWABLE RATINGS

VOLTAGE RATINGS								TEST CONDITIONS
U	F	A	B	C	D	E	M	
VOLTS	VOLTS	VOLTS	VOLTS	VOLTS	VOLTS	VOLTS	VOLTS	
25	50	100	200	300	400	500	600	$V_{DRM}$ - Repetitive Peak Off-State Voltage (1,3) $V_{RRM}$ - Repetitive Peak Reverse Voltage $T_C = -40^\circ\text{C to } 100^\circ\text{C}$
35	75	150	300	400	500	600	720	$V_{RSM}$ - Non-Repetitive Reverse Voltage (1,2) $T_C = -40^\circ\text{C to } 100^\circ\text{C}$

RMS On-State Current, $I_{T(RMS)}$	25 Amperes (All Conduction Angles)
Average On-State Current, $I_{T(AV)}$	Depends on Conduction Angle (See Charts 1 and 2)
Critical Rate-of-Rise of On-State Current, $di/dt$ (4)	(See Chart 11)
Gate Triggered Operation - Switching from 200 Volts	100 Amperes Per Microsecond
- Switching from 400 Volts	65 Amperes Per Microsecond
- Switching from 600 Volts	30 Amperes Per Microsecond
Peak One Cycle Surge (Non-Repetitive) On-State Current, $I_{TSM}$ , 60Hz	250 Amperes
$I^2t$ (for fusing) for times $\geq 1.0$ milliseconds	260 Ampere <sup>2</sup> Seconds
Peak Gate Power Dissipation, $P_{GM}$	5 Watts for 10 Microseconds
Average Gate Power Dissipation, $P_{G(AV)}$	0.5 Watts
Peak Positive Gate Current, $I_{GM}$	(See Chart 7)
Peak Positive Gate Voltage, $V_{GM}$	(See Chart 7)
Peak Negative Gate Voltage, $V_{GM}$	5 Volts
Storage Temperature, $T_{STG}$	$-40^\circ\text{C to } +125^\circ\text{C}$
Operating Temperature, $T_J$	$-40^\circ\text{C to } +100^\circ\text{C}$
Stud Torque (Isolated and Non-Isolated Stud Types)	25 Lb.-In. (29 Kg-Cm) (2.8 N-M)
Maximum Insertion Pressure (Press-Fit Types)	800 Lbs. (364 Kg)(3.56N x 10 <sup>3</sup> )
Isolation Breakdown Voltage Between any Terminal and Stud or Flange (Isolated Types) <sup>(5)</sup>	1800 Volts RMS

## NOTES:

- Values apply for zero or negative gate voltage only.
- Half sine wave voltage pulse, 10 millisecond maximum duration.
- During performance of the Off-State and Reverse Blocking tests, the SCR should not be tested with a constant current source which would permit applied voltage to exceed the device rating.
- $di/dt$  rating is established in accordance with EIA-NEMA Standard RS-397, Section 5.2.2.6.
- Rating applies for 50, 60 and 400 Hz sinusoidal wave form.

## -PART NUMBER DESIGNATION

SILICON CONTROLLED RECTIFIER	C 230 U 2	STUD/TO-3 FLANGE PACKAGE VARIATIONS
CURRENT RATING & PACKAGE STYLE	VOLTAGE RATINGS	
230 = 25 A RMS Stud-TO-3 Flange	U = 25 Volts	None = Non-Isolated Stud Mount
232 = 25 A RMS Press-Fit	F = 50 Volts	2 = Isolated Stud Mount with Press-on Anode Terminal
231 = 25 A RMS Stud/TO-3 Flange	A = 100 Volts	3 = Isolated Stud Mount with Solder Ring Anode Terminal
233 = 25 A RMS Press-Fit	B = 200 Volts	4 = Isolated on TO-3 Outline Mounting Flange
	C = 300 Volts	5 = Non-Isolated on TO-3 Outline Mounting Flange
	D = 400 Volts	6 - 9 = Other Standard Variations
	E = 500 Volts	
	M = 600 Volts	

C230/C232

C231/C233

## CHARACTERISTICS

TEST	SYMBOL	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS
Repetitive Peak Off-State and Reverse Current <sup>(1)</sup>	$I_{RRM}$ and $I_{DRM}$				mA	$V_{DRM} = V_{RRM} = \text{Max. allowable volts peak}$
		-	-	0.5		$T_C = +25^\circ\text{C}$
		-	-	1.0		$T_C = +100^\circ\text{C}$
Peak On-State Voltage	$V_{TM}$	-	-	1.9	Volts	$T_C = +25^\circ\text{C}$ , $I_{TM} = 100\text{A Peak}$ , 1 msec wide pulse. Duty Cycle $\leq 2\%$ .
Critical Rate-of-Rise of Off-State Voltage (Higher values may cause device switching)	$dv/dt$	-	200	-	Volts/ $\mu\text{sec}$	$T_C = +100^\circ\text{C}$ , Rated $V_{DRM}$ , Gate Open Circuited, Linear Wave form.
DC Gate Trigger Current	$I_{GT}$				mA dc	
		-	-	25		$T_C = +25^\circ\text{C}$ , $V_D = 12\text{Vdc}$ , $R_L = 120\text{ Ohms}$
		-	-	40		$T_C = -40^\circ\text{C}$ , $V_D = 12\text{Vdc}$ , $R_L = 60\text{ Ohms}$
		-	-	9		$T_C = +25^\circ\text{C}$ , $V_D = 12\text{Vdc}$ , $R_L = 120\text{ Ohms}$
C231/C233						$T_C = -40^\circ\text{C}$ , $V_D = 12\text{Vdc}$ , $R_L = 60\text{ Ohms}$
DC Gate Trigger Voltage	$V_{GT}$	-	-	1.5	Vdc	$T_C = +25^\circ\text{C}$ , $V_D = 12\text{Vdc}$ , $R_L = 120\text{ Ohms}$
		-	-	2.0		$T_C = -40^\circ\text{C}$ , $V_D = 12\text{Vdc}$ , $R_L = 60\text{ Ohms}$
DC Gate Non-Trigger Voltage	$V_{GD}$	0.2	-	-	Vdc	$T_C = +100^\circ\text{C}$ , Rated $V_{DRM}$ , $R_L = 1000\text{ Ohms}$
DC Holding Current	$I_H$				mA dc	Anode Source Voltage = 24 Vdc, Peak Initiating On-State Current = 0.5 Amps, 0.1 msec to 10 msec Wide Pulse, Gate Trigger Source = 7 Volts, 20 Ohms
		-	-	50		$T_C = +25^\circ\text{C}$
		-	-	100		$T_C = -40^\circ\text{C}$
DC Latching Current	$I_L$				mA dc	Anode Source Voltage = 24 Vdc, Gate Trigger Source = 15 Volts, 100 Ohms, 50 $\mu\text{sec}$ Pulse Width, 5 $\mu\text{sec}$ rise and fall times max.
		-	-	100		$T_C = +25^\circ\text{C}$
		-	-	200		$T_C = -40^\circ\text{C}$
Steady-State Thermal Resistance <sup>(2)</sup>	$R_{\theta JA}$	-	-	45	$^\circ\text{C}/\text{Watt}$	Junction-to-Ambient
Steady-State Thermal Resistance	$R_{\theta JC}$				$^\circ\text{C}/\text{Watt}$	Junction-to-Case
		-	-	1.00		Non-Isolated Stud/Press-Fit
		-	-	1.15		Isolated Stud
		-	-	1.15		Non-Isolated TO-3 Flange
		-	-	1.30		Isolated TO-3 Flange

## NOTES:

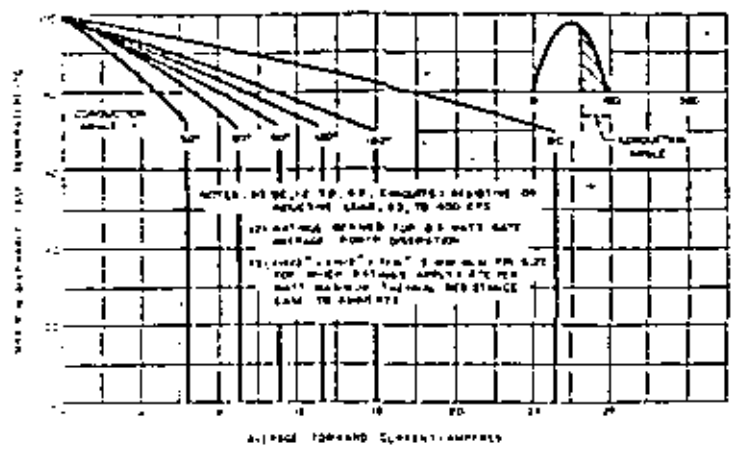
- Values apply for zero or negative gate voltage only.
- The junction-to-ambient value is under worst case conditions: i.e., with No. 22 copper wire used for electrical contact to the terminals and natural convection cooling.

## WARNING

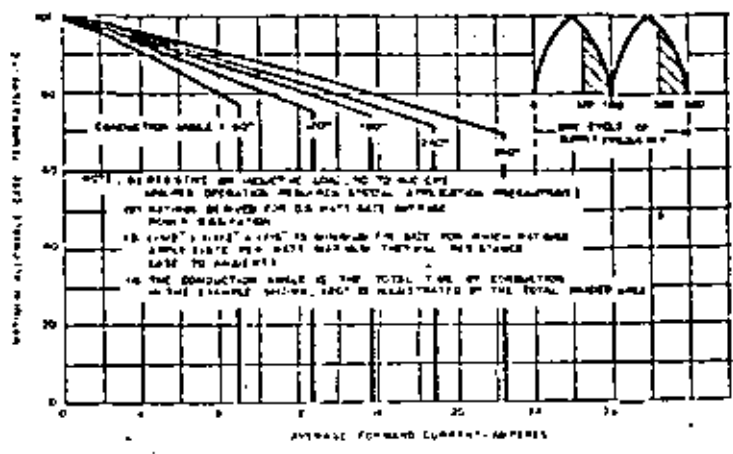
Isolated products described in this specification sheet should be handled with care. The ceramic portion of these thyristors contains BERYLLIUM OXIDE as a major ingredient.

Do not crush, grind, or abrade these portions of the thyristors because the dust resulting from such action may be hazardous if inhaled.

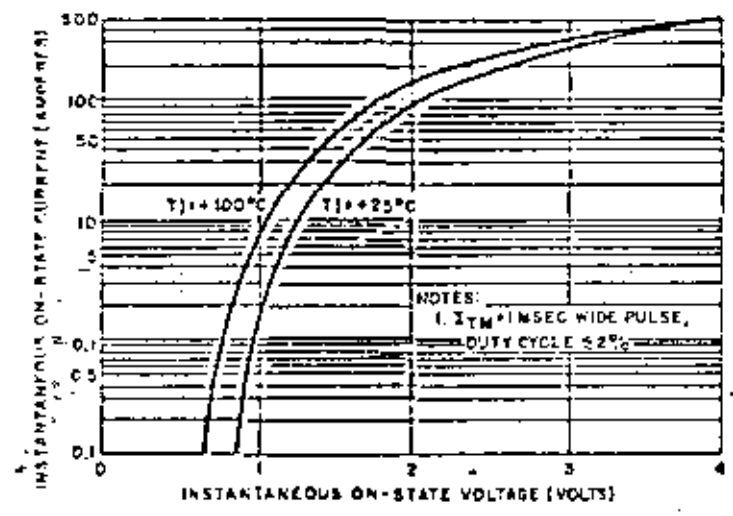
C230/C232  
C231/C233



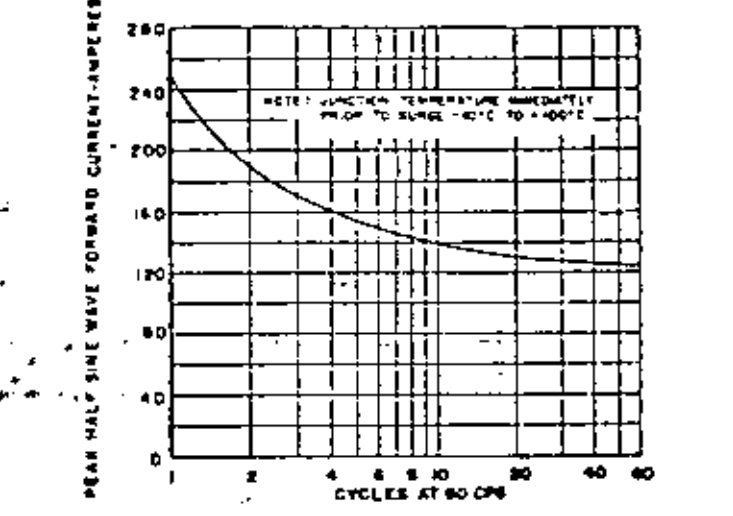
1. MAXIMUM ALLOWABLE CASE TEMPERATURE FOR HALF-WAVE RECTIFIED SINE WAVE OF CURRENT (FOR NON-ISOLATED STUD AND PRESS-FIT CASE TYPES ONLY)



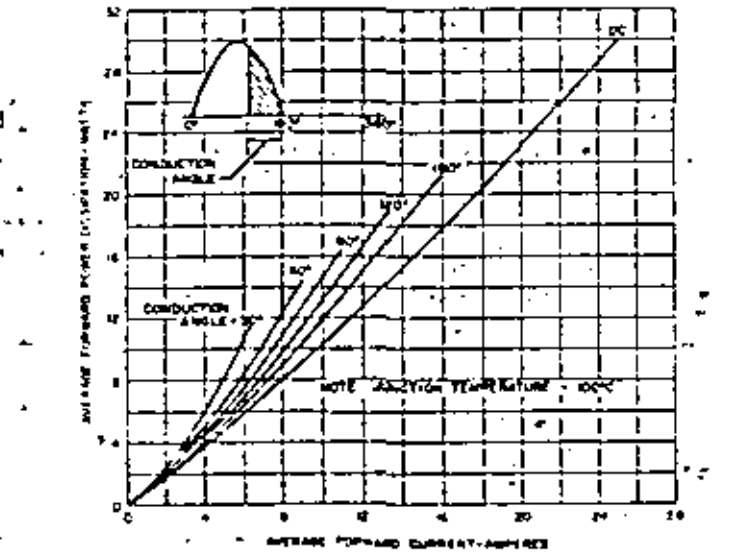
2. MAXIMUM ALLOWABLE CASE TEMPERATURE FOR FULL-WAVE RECTIFIED FULL-WAVE OF CURRENT (FOR NON-ISOLATED STUD AND PRESS-FIT CASE TYPES ONLY)



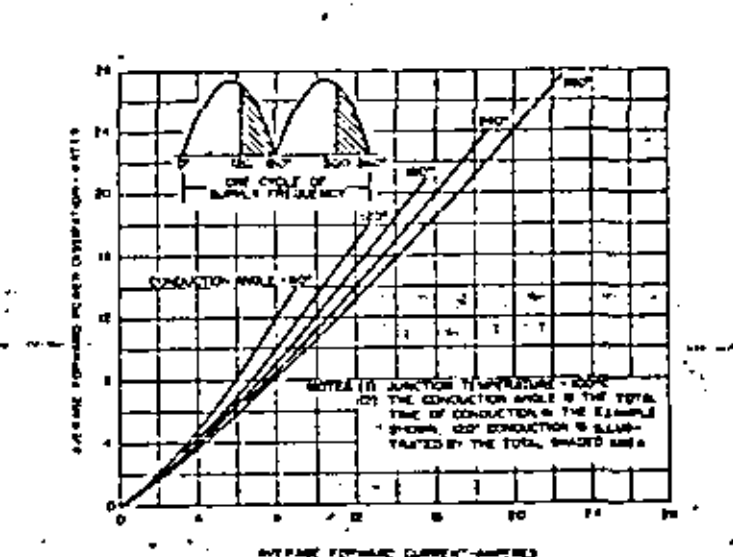
3. MAXIMUM ON-STATE VOLTAGE VS. ON-STATE CURRENT



4. MAXIMUM ALLOWABLE PEAK SURGE CURRENT FOLLOWING RATED LOAD CONDITIONS



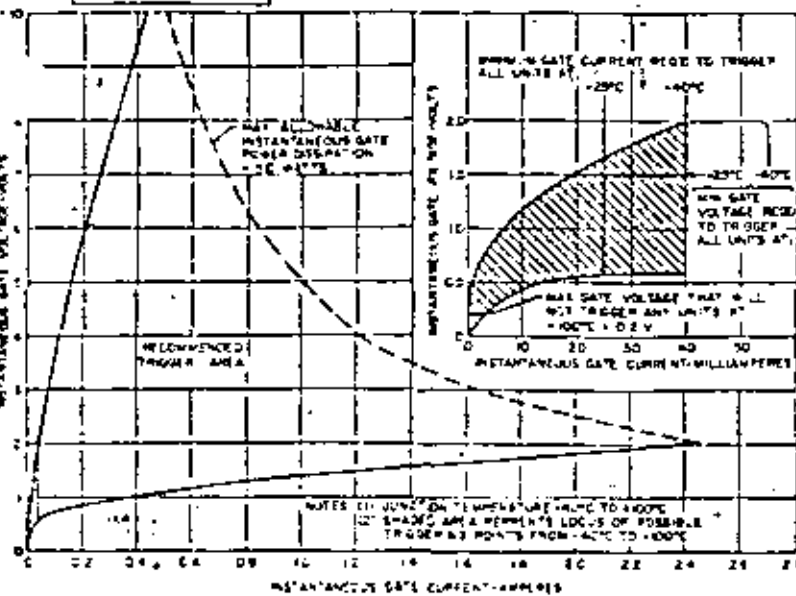
5. MAXIMUM FORWARD POWER DISSIPATION FOR HALF-WAVE RECTIFIED SINE WAVE OF CURRENT



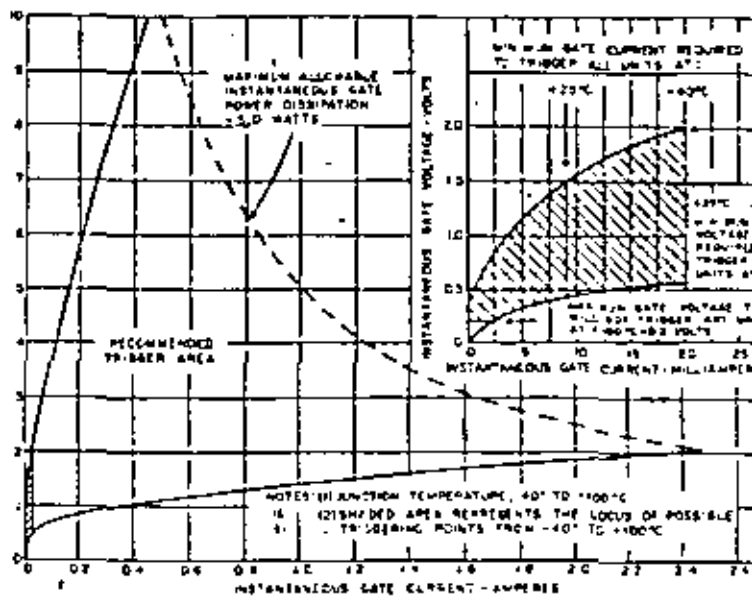
6. MAXIMUM FORWARD POWER DISSIPATION FOR FULL-WAVE RECTIFIED SINE WAVE OF CURRENT

C230/C232

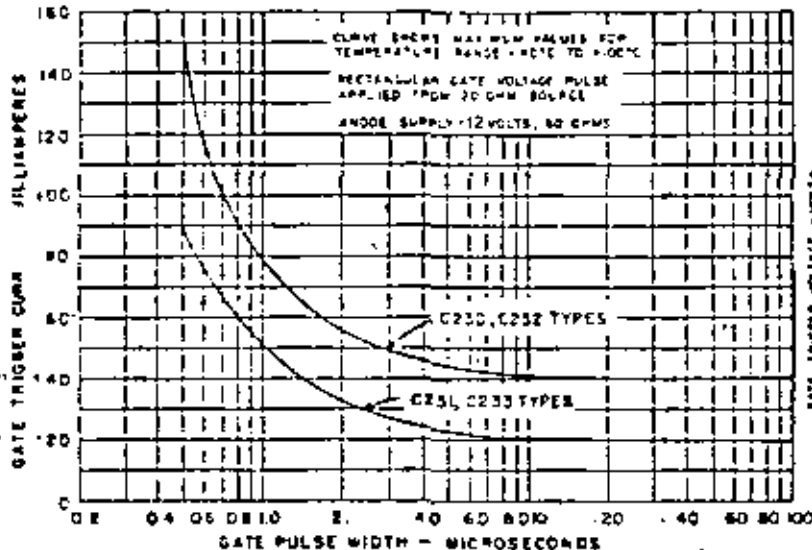
C231/C233



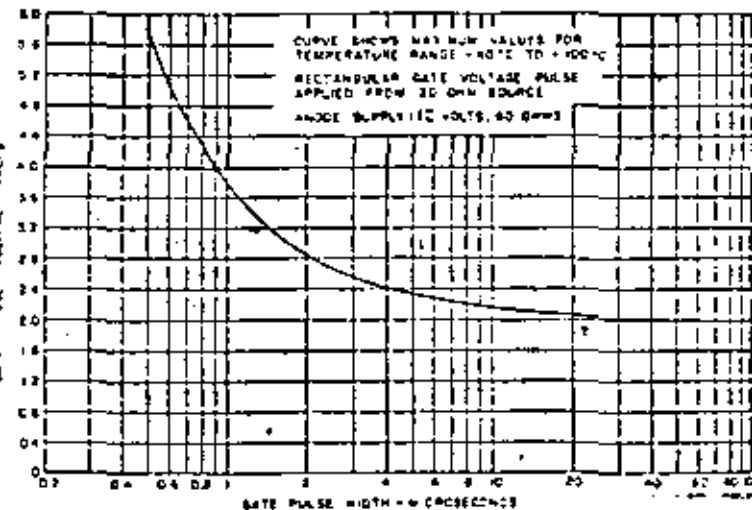
7. GATE TRIGGERING CHARACTERISTICS (C230 AND C232 TYPES)



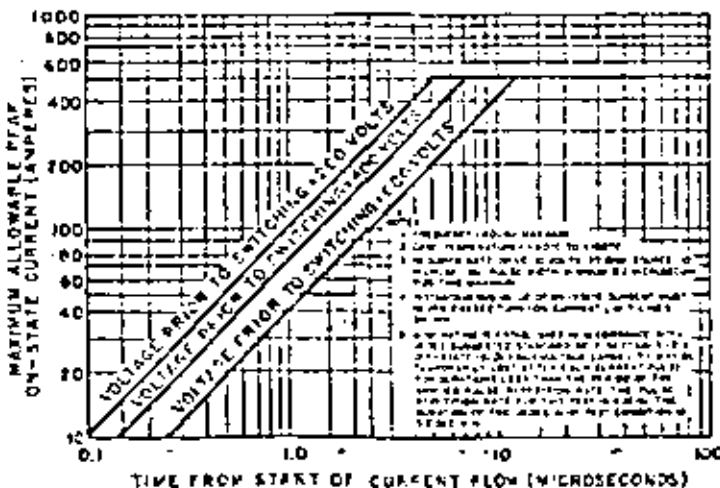
8. GATE TRIGGERING CHARACTERISTICS (C231 AND C233 TYPES)



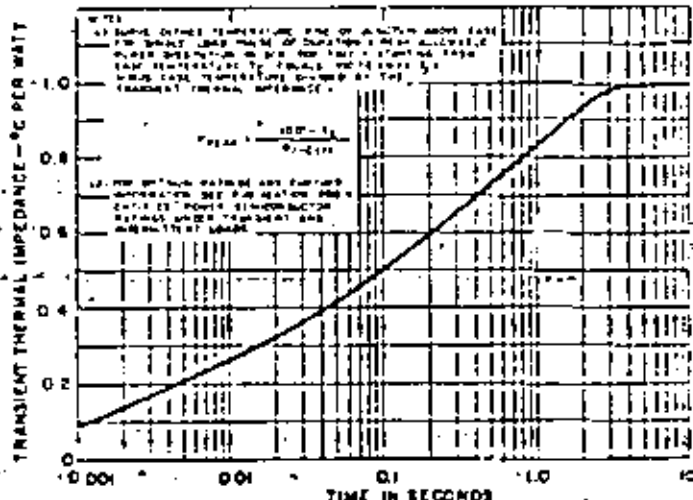
9. VARIATION OF GATE TRIGGER CURRENT WITH GATE PULSE WIDTH (ALL TYPES)



10. VARIATION OF GATE TRIGGER VOLTAGE WITH GATE PULSE WIDTH (ALL TYPES)



11. TURN-ON CURRENT LIMIT

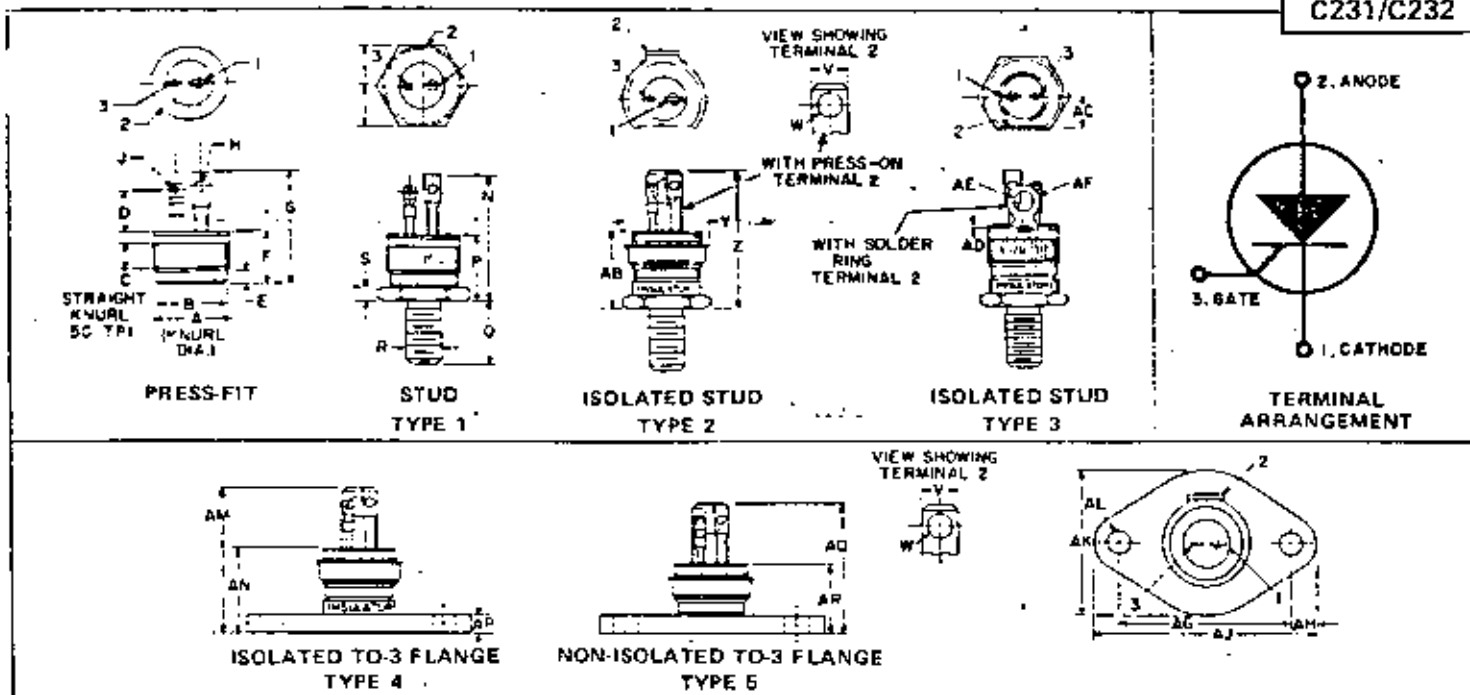


12. MAXIMUM TRANSIENT THERMAL IMPEDANCE - JUNCTION-TO-CASE (FOR NON-ISOLATED STUD AND PRESS FIT CASE TYPES ONLY)

OUTLINE DRAWINGS

C230/C232

C231/C232



SYMBOL	INCHES		METRIC MM	
	MIN	MAX	MIN	MAX
A	.501	.505	12.73	12.82
B	.467	.475	11.87	12.06
C	.177 REF		4.50 REF	
D	.740	.704	18.80	17.85
E	.083	.097	2.11	2.46
F	.340	.376	8.64	9.55
G	—	.782	—	19.85
H	.081	.089	2.06	2.24
J	.060	.069	1.53	1.75
N	—	.880	—	22.04
P	—	.475	—	12.06
Q	.532	.447	13.51	11.32
R (S)	1/4-28 UNF-2A			
S	.046	.088	1.17	2.24
T	.352	.362	8.94	9.22
V	.240	.260	6.10	6.60
W	.142	.160	3.61	4.06

SYMBOL	INCHES		METRIC MM	
	MIN	MAX	MIN	MAX
Y	.380	.610	9.65	15.49
Z	—	.978	—	24.84
AB	—	.285	—	7.26
AC	220 REF		55.88 REF	
AD	.012	.023	.31	.58
AE	.140	.150	3.56	3.81
AF	.229	.251	5.82	6.37
AG	1.182	1.182	30.03	30.27
AH	.160	—	4.07	—
AJ	1.507	1.567	38.28	39.80
AK	.975	1.025	24.77	26.03
AL	.150	.161	3.81	4.08
AM	—	1.018	—	25.92
AN	—	.450	—	11.43
AP	.119	.151	3.03	3.82
AQ	—	.948	—	24.13
AR	—	.519	—	13.18

NOTES:

1. Case temperature is measured for press-fit devices at the center of the base; for stud types 1, 2 and 3 at the center of any hex flat; for TO-3 outline mounting flange types 4 and 5 at the center of the bottom of the flange.
2. One external tooth lock washer and one nut (both steel, cadmium plated) are supplied with each stud and isolated stud unit.
3. Insulation hardware for stud devices consisting of solder terminal, mica washers and one nylon bushing are available at extra cost upon request.
4. Other standard package variations are available upon request.
5. Metric stud 8mm x 1.25 (.315 in. x .049 in.) is available upon request.

MOUNTING CONSIDERATIONS

Installation of Press-Fit Device in Heat Sink

When press fitting SCR into a heatsink, the following specifications and recommendations apply:

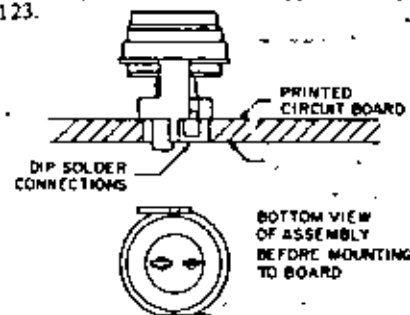
1. Heatsink materials may be copper, aluminum or steel. For maximum heat transfer and minimum corrosion problems, copper is recommended. The heatsink thickness, or amount of heatsink wall, in contact with the SCR should be 1/8 inch.
2. The hole diameter into which the SCR is pressed must be  $0.4975 \pm .001$  inch. A slight chamfer on the hole should be used. This hole may be punched in a flat plate and reamed, or extruded and sized in sheet metal.
3. The entire knurled section of the SCR should be in contact with the heatsink to insure maximum heat transfer. The SCR must not be inserted into a heatsink deeper than the knurl height.
4. The SCR insertion force must not exceed 800 pounds. If the insertion force approaches this value before complete insertion, either the SCR is misaligned with the hole or the SCR-to-hole interference is excessive. The insertion force must be uniformly applied to the top face (terminal end) of the SCR within an annular ring which has an inside diameter of not less than 0.170 inch and not larger than 0.190 inch; the outside diameter of the insertion force must not be less than 0.500 inch.
5. The thermal resistance between the SCR case and a copper heatsink will not exceed  $0.5^{\circ}\text{C}/\text{W}$ , if the SCR is inserted in the manner described.

Soldering of Press-Fit Package to Heat Sink

The press-fit package may be soldered directly to a heatsink using 60/40 (Pb-Sn) solder at a temperature of about 200°C.

Attachment of Press Fit Device to Printed Circuit Board

For certain light load applications, the SCR can be inverted and, using a special brass bracket (A7149451), dip-soldered into a printed circuit board. The feet on the bracket act both as a mechanical support and anode-electrical connection. For SCRs pre-assembled into the bracket, add -X123 to the type number, for example C230BX123.



Attachment of the Stud & Isolated Stud Device To a Heat Sink

These devices require certain precautions in order to insure good thermal transfer. The chassis hole must be drilled and deburred, and should be between .005 and .015 inches larger than the stud outside diameter. The use of a Torque wrench is highly recommended and must be used within the torque limits indicated on page 2. A good grade of silicone grease will minimize contact thermal resistance.

# Bi-Directional Triode Thyristor

-225-

## Power Pac™ Triacs

6A to 15A RMS Up to 600 Volts

Isolated and Non-Isolated Tab

ISOLATED TAB

SC140

SC142

SC147

NON-  
ISOLATED TAB

SC141

SC143

SC146

SC149

SC151

A triac is a solid state silicon AC switch which may be gate triggered from an OFF-State to an ON-State for either polarity of applied voltage.

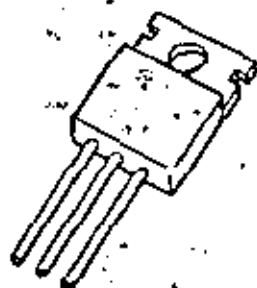
POWER PAC™ triacs are molded silicone encapsulated devices which incorporate General Electric's patented POWER GLAST™ glassivation process. This process provides an intimate bond between the silicon chip and the glass coating, significantly improving device performance and reliability. The copper mounting surface on the isolated tab types is electrically insulated from the silicon chip and the three electrical terminal leads.

### FEATURES:

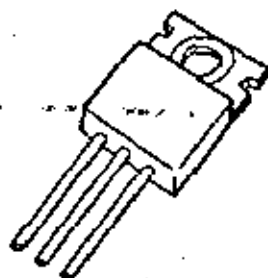
- POWER-GLAST™ passivated silicon chip for maximum reliability.
- Very low off-state (leakage) current at room and elevated temperatures.
- Inherent immunity from non-repetitive transient voltage damage (max. critical rate-of-rise of on-state current subsequent to voltage breakover triggering,  $di/dt = 10 \text{ A}/\mu\text{sec.}$ )
- Low on-state voltage at high current levels.
- Excellent surge current capability.
- 1600 volts RMS Surge Isolation Voltage on Isolated Triacs.
- Selected types available from factory for use where circuit requires operation:
  - with popular zero voltage triggering IC's
  - at 400 Hz
  - with low gate trigger current
  - at higher voltage levels
  - at higher commutating  $dv/dt$  levels

### POWER PAC PACKAGE

- Meets JEDEC TO-220AB specifications.
- Round leads – greatly simplifies assembly.
- Six standard lead forming configurations available from factory (including TO-66 compatibility.)

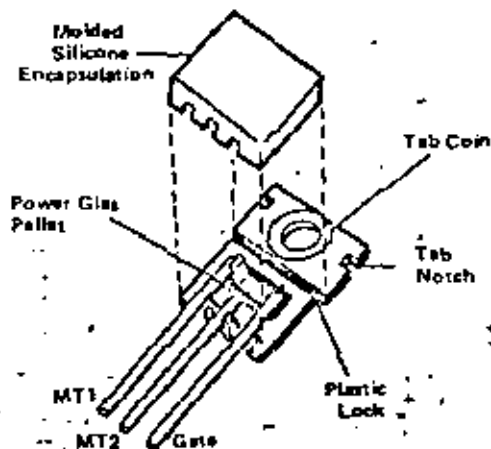


ISOLATED (RED)



NON-ISOLATED (BLUE)

- Rugged, industry-proven packaging.



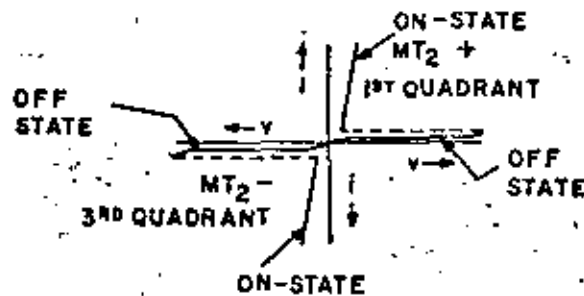
PICTORIAL ASSEMBLY

ISOLATED TAB	NON-ISOLATED TAB
SC140, 2, 7	SC141, 3, 6, 9, SC151

## MAXIMUM ALLOWABLE RATINGS

TYPE	RMS ON-STATE CURRENT, $I_{T(RMS)}$ <sup>(1)</sup> AMPERES	REPETITIVE PEAK OFF-STATE VOLTAGE, $V_{DRM}$ <sup>(2)</sup>				PEAK ONE FULL CYCLE SURGE (NON-REP) ON-STATE CURRENT, $I_{TSM}$ AMPERES		I <sup>2</sup> t FOR FUSING FOR TIMES AT(3)	
		B VOLTS	D VOLTS	E VOLTS	M VOLTS	50 Hz AMPERES	60 Hz AMPERES	(RMS AMPERE) <sup>2</sup> SECONDS 1.0 MILLISECOND	(RMS AMPERE) <sup>2</sup> SECONDS 8.3 MILLISECONDS
<b>ISOLATED TAB</b>									
SC140	6.5	200	400	500	600	74	80	18	26.5
SC142	8	200	400	500	600	104	110	20	50
SC147	10	200	400	500	600	104	110	20	50
<b>NON-ISOLATED TAB</b>									
SC141	6	200	400	500	600	74	80	18	26.5
SC143	8	200	400	500	600	110	120	20	60
SC146	10	200	400	500	600	110	120	20	60
SC149	12	200	400	500	600	110	120	20	60
SC151	15	200	400	500	600	110	120	20	60

Peak Gate Power Dissipation, $P_{GM}$ (4)	10 Watts for 10 Microseconds (See Chart 4)
Average Gate Power Dissipation, $P_{G(AV)}$	0.5 Watts
Peak Gate Current, $I_{GM}$ (4)	See Chart 4
Peak Gate Voltage, $V_{GM}$ (4)	See Chart 4
Storage Temperature, $T_{stg}$	-40°C to +125°C
Operating Temperature, $T_j$	-40°C to +100°C
Surge Isolation Voltage (5)	1600 Volts RMS

TYPICAL CHARACTERISTICS  
VOLT-AMPERES

TERMINAL ARRANGEMENT

## NOTES:

- At the case reference point (see outline drawing) temperature of 80°C maximum (except 75°C maximum for SC142 and SC149) and 360° conduction.
- Ratings apply for zero gate voltage only. Ratings apply for either polarity of main terminal 2 voltage referenced to main terminal 1.
- Ratings apply for either polarity of main terminal 2 referenced to main terminal 1.
- Ratings apply for either polarity of gate terminal referenced to main terminal 1.
- Isolated tab triacs only. Rating applies from main terminals 1 and 2 and gate terminal to device mounting surface. Test voltage is 50 or 60 Hz sinusoidal wave form applied for one minute. Rating applies over the entire device operating temperature range.

## CHARACTERISTICS

TEST	SYMBOL	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS	REF. NOTE					
Repetitive Peak Off-State Current	$I_{DRM}$				mA	$V_{DRM}$ = Maximum Allowable Repetitive Off-State Voltage Rating Gate Open Circuited	1					
				0.1		$T_C = +25^\circ C$						
				0.5		$T_C = +100^\circ C$						
Peak On-State Voltage	$V_{TM}$				Volts	$T_C = +25^\circ C$ , $I_{TM} = 1$ msec., Wide Pulse, Duty Cycle $\leq 2\%$	1					
		SC140				1.85		$I_{TM} = 9.2$ A Peak				
		SC141				1.83		$I_{TM} = 8.5$ A Peak				
		SC142				1.75		$I_{TM} = 11.5$ A Peak				
		SC143				1.55		$I_{TM} = 11.5$ A Peak				
		SC146				1.65		$I_{TM} = 14$ A Peak				
		SC147				1.50		$I_{TM} = 14$ A Peak				
		SC149				1.65		$I_{TM} = 17$ A Peak				
		SC151				1.52		$I_{TM} = 21$ A Peak				
Critical Rate-of-Rise of Off-State Voltage (Higher values may cause device switching)	$dv/dt$				Volts/ $\mu$ sec	$T_C = +100^\circ C$ , Rated $V_{DRM}$ Gate Open Circuited Exponential Voltage Waveform	1					
		SC140, SC141	30	100								
		SC142, SC143	50	150								
		SC146, SC147	100	150								
		SC149	100	200								
		SC151	100	250								
Critical Rate-of-Rise of Commutating Off-State Voltage (Commutating $dv/dt$ )	$dv/dt(c)$	4			Volts/ $\mu$ sec	$I_{T(RMS)}$ = Rated Maximum Allowable RMS On-State Current, $V_{DRM}$ = Maximum Rated Peak Off-State Voltage, Gate Open Circuited.	1, 4					
DC Gate Trigger Current	$I_{GT}$				mAdc	$V_D = 12$ Vdc	2					
				50				TRIGGER MODE	$R_L$	$T_C$		
				50				MT2+ Gate +	100 Ohms	+25°C		
				50				MT2- Gate -	100 Ohms			
				80				MT2+ Gate -	50 Ohms	-40°C		
				80				MT2+ Gate +	50 Ohms			
				80				MT2- Gate -	50 Ohms			
		80	MT2+ Gate -	25 Ohms								
DC Gate Trigger Voltage	$V_{GT}$				Vdc	$V_D = 12$ Vdc	2					
				2.5				TRIGGER MODE	$R_L$	$T_C$		
				2.5				MT2+ Gate +	100 Ohms	+25°C		
				2.5				MT2- Gate -	100 Ohms			
				3.5				MT2+ Gate -	50 Ohms	-40°C		
				3.5				MT2+ Gate +	50 Ohms			
				3.5				MT2- Gate -	50 Ohms			
		3.5	MT2+ Gate -	25 Ohms								
DC Gate Non-Trigger Voltage	$V_{GD}$	0.2			Vdc	TRIGGER MODE	$R_L$	$T_C$	2, 3			
										MT2+ Gate +	1000 Ohms	+100°C
										MT2- Gate -		
										MT2+ Gate -		
			MT2- Gate +									



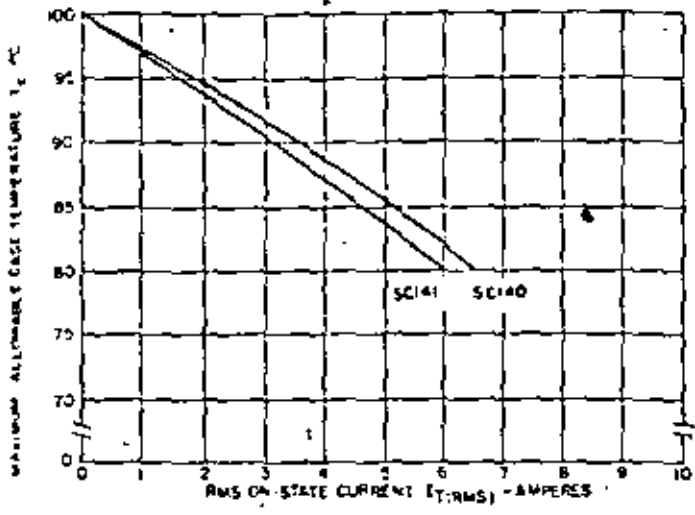
TEST	SYMBOL	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS	REF. NOTE										
DC Holding Current	$I_H$				mAdc	Main Terminal Source Voltage = 24 Vdc Peak Initiating On-State Current = 0.5A, 0.1 milliseconds to 10 milliseconds wide pulse, Gate Trigger Source = 7V, 20 Ohms. $T_C = +25^\circ\text{C}$ $T_C = -40^\circ\text{C}$	1										
		-	-	50													
		-	-	100													
DC Latching Current	$I_L$				mAdc	Main Terminal Source Voltage = 24 Vdc Gate Trigger Source = 15V, 100 Ohms, 50 $\mu$ sec pulse width, 5 $\mu$ sec rise and fall times maximum <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <th>TRIGGER MODE</th> <th><math>T_C</math></th> </tr> <tr> <td>MT2 + Gate +</td> <td rowspan="3">+25°C</td> </tr> <tr> <td>MT2 - Gate -</td> </tr> <tr> <td>MT2 + Gate -</td> </tr> <tr> <td>MT2 + Gate +</td> <td rowspan="3">-40°C</td> </tr> <tr> <td>MT2 - Gate -</td> </tr> <tr> <td>MT2 + Gate -</td> </tr> </table>	TRIGGER MODE	$T_C$	MT2 + Gate +	+25°C	MT2 - Gate -	MT2 + Gate -	MT2 + Gate +	-40°C	MT2 - Gate -	MT2 + Gate -	2
		TRIGGER MODE	$T_C$														
		MT2 + Gate +	+25°C														
		MT2 - Gate -															
		MT2 + Gate -															
		MT2 + Gate +	-40°C														
		MT2 - Gate -															
		MT2 + Gate -															
-	-	100															
-	-	100															
-	-	200															
-	-	200															
-	-	200															
-	-	400															
Steady State Thermal Resistance	$R_{\theta JA}$	-	-	75	°C/Watt	Junction-to-Ambient	1, 5										
Steady State Thermal Resistance	$R_{\theta JC}$				°C/Watt	Junction-to-Case This characteristic is useful as an acceptance test at an incoming in- spection station.	1, 6										
SC140	-	-	3.1														
SC141	-	-	3.0														
SC142	-	-	3.3														
SC143	-	-	3.2														
SC146	-	-	2.2														
SC147	-	-	2.5														
SC149	-	-	2.0														
SC151	-	-	2.0														
Apparent Thermal Resistance	$R_{\theta J(AC)}$				°C/Watt	Junction-to-Case This characteristic is useful in the calculation of junction temperature rise above case temperature for AC current conduction.	7										
SC140	-	-	2.04														
SC141	-	-	2.22														
SC142	-	-	2.31														
SC143	-	-	1.97														
SC146	-	-	1.50														
SC147	-	-	1.69														
SC149	-	-	1.52														
SC151	-	-	1.10														

## NOTES:

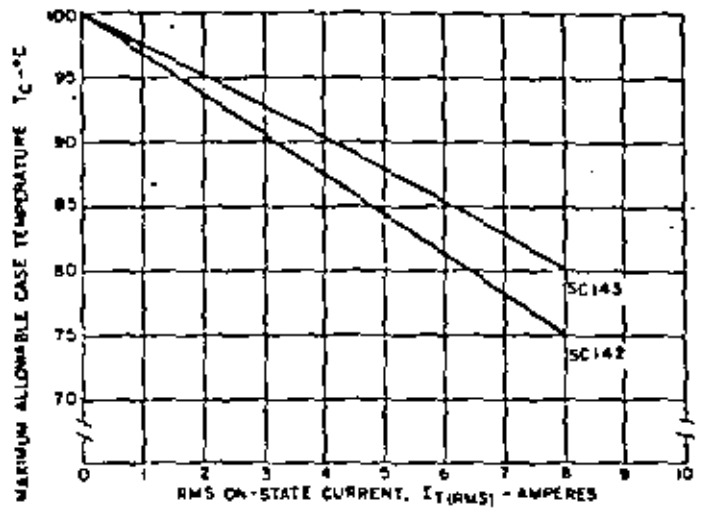
- Characteristic values apply for either polarity of main terminal 2 referenced to main terminal 1.
  - Main terminal 1 is the reference terminal for main terminal 2 and gate terminal.
  - With  $V_D$  equal to maximum allowable off-state voltage.
  - Values for these test conditions are:
- | Device      | Commutating di/dt | $T_C$ |
|-------------|-------------------|-------|
| SC140       | 3.5 A/msec        | +80°C |
| SC141       | 3.2 A/msec        | +80°C |
| SC142       | 4.3 A/msec        | +75°C |
| SC143       | 4.3 A/msec        | +80°C |
| SC146/SC147 | 5.4 A/msec        | +80°C |
| SC149       | 6.4 A/msec        | +75°C |
| SC151       | 8.1 A/msec        | +80°C |
- Junction-to-case steady-state thermal resistance ( $R_{\theta JC}$ ) is tested in accordance with EIA-NEMA Standard RS-397, Section 3.3.2, which states: "Thermal characteristics are to be measured with the device operating in only one direction." The values listed are the limiting value for either direction. For non-isolated devices, the MT2 lead temperature reference point is approximately equal to the case temperature reference point (see outline drawing).
  - Apparent thermal resistance applies for a 50 or 60 Hz full sine wave of current. It can be calculated with the following formula:
 
$$\text{Apparent thermal resistance} = \frac{T_{J(\max)} - T_C}{P_{T(AV)}}$$
 where:  $T_{J(\max)}$  = maximum junction temperature  
 $T_C$  = case temperature  
 $P_{T(AV)}$  = average on-state power

See Reference Chart 12.

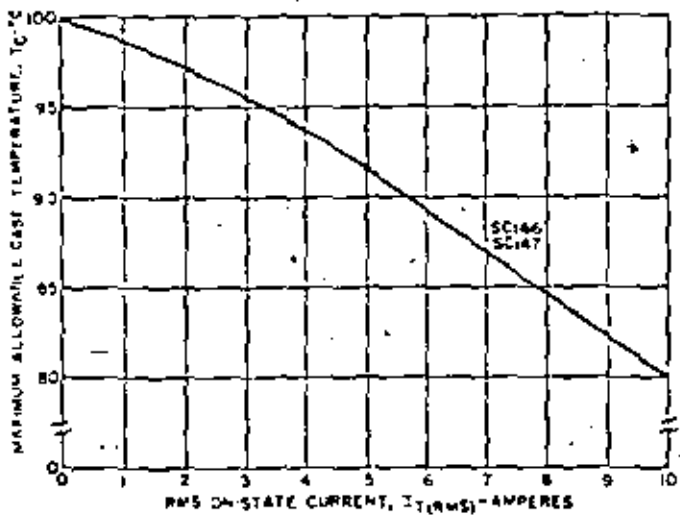
ISOLATED TAB	NON-ISOLATED TAB
SC140, 2, 7	SC141, 3, 6, 9, SC151



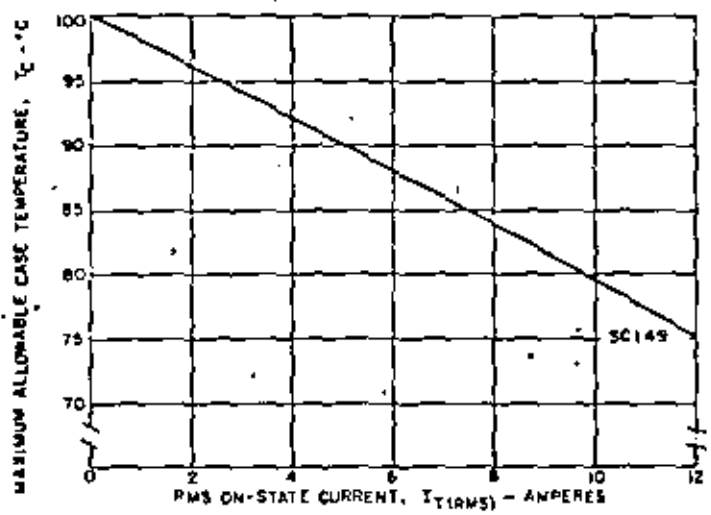
SC140/SC141



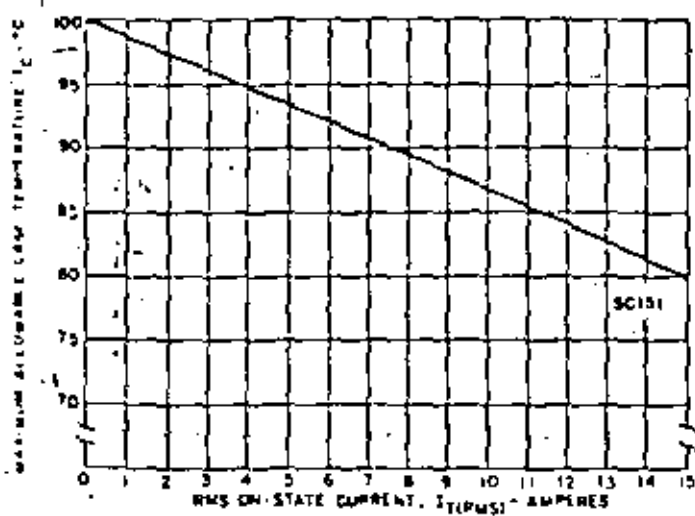
SC142/SC143



SC146/SC147



SC149



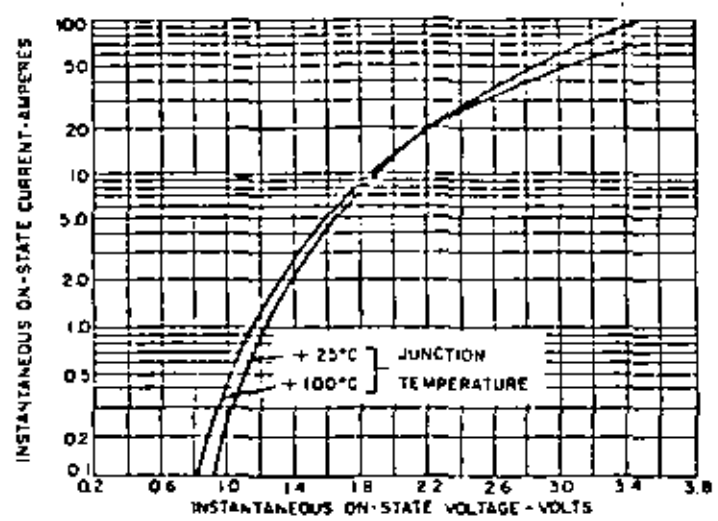
SC151

NOTES:

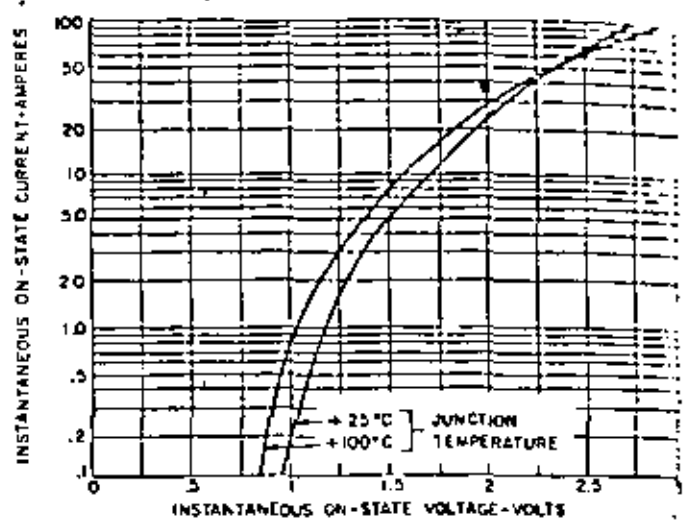
1. Case temperature measurement point is shown on outline drawings.
2. Rating curves apply for 50 or 60 Hz sine wave operation.
3. Conduction angle = 360°.

1. MAXIMUM CURRENT RATINGS

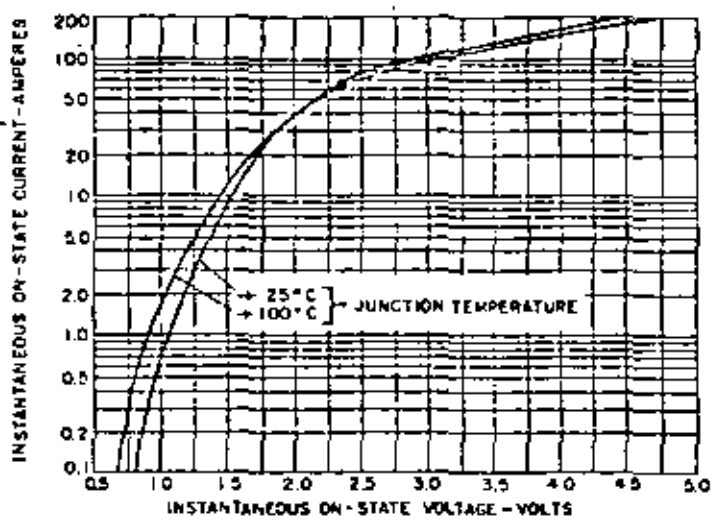
ISOLATED TAB	NON-ISOLATED TAB
SC140, 2, 7	SC141, 3, 6, 9, SC151



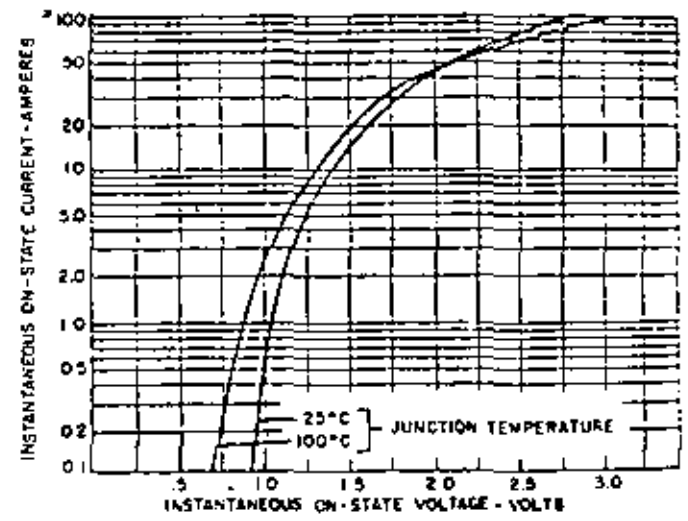
SC140/SC141



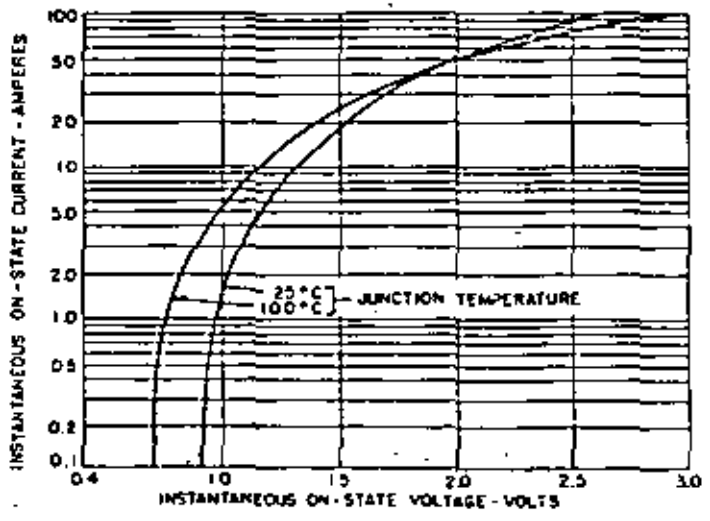
SC142



SC143/SC146/SC149



SC147



SC151

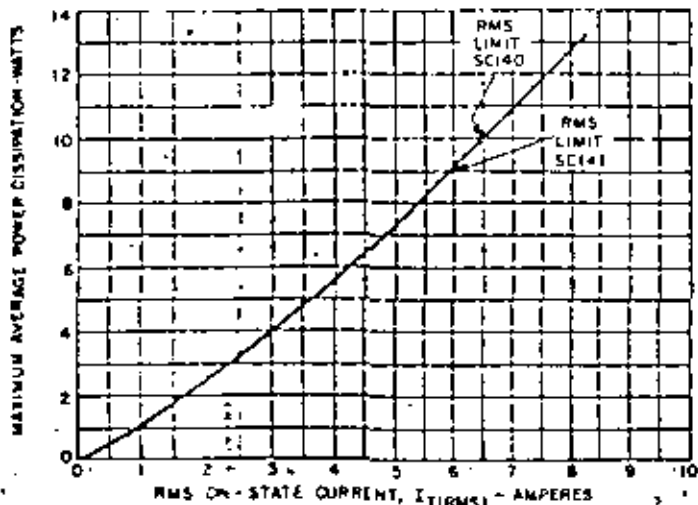
NOTES:

1.  $t_{TM} = 1$  msec, pulse, duty cycle 2%.
2. Curves apply for either polarity of main terminal 2 referenced to main terminal 1.

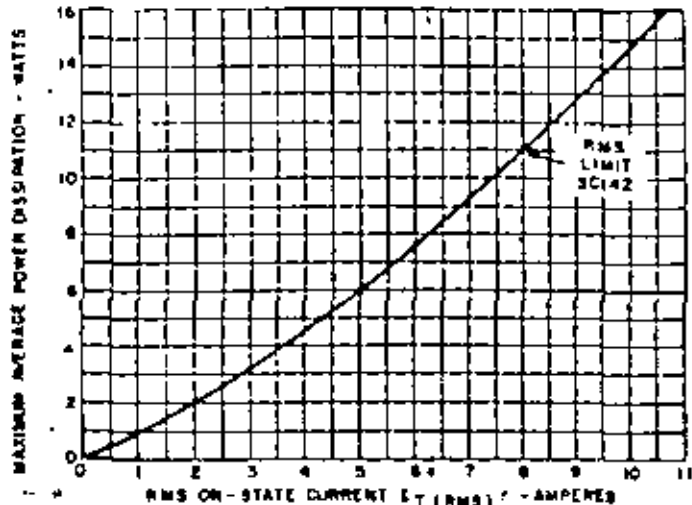
2. MAXIMUM ON-STATE CHARACTERISTICS



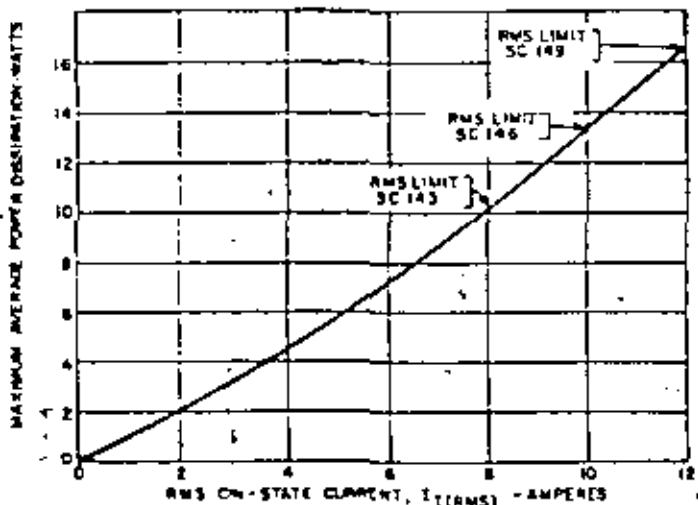
ISOLATED TAB	NON-ISOLATED TAB
SC140, 2, 7	SC141, 3, 6, 9, SC151



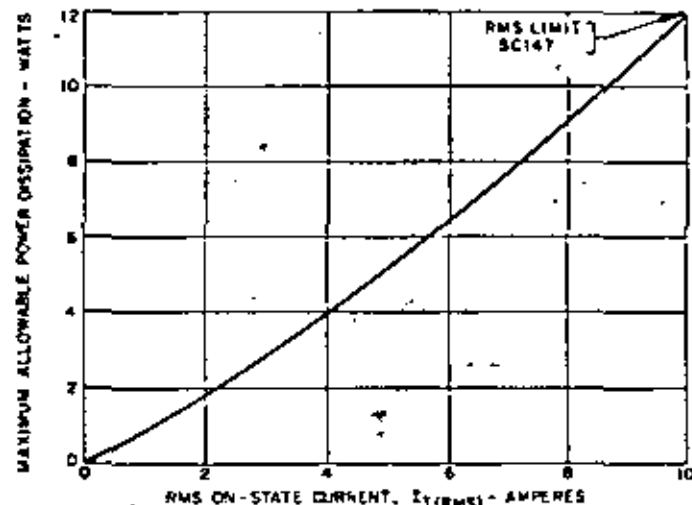
SC140/SC141



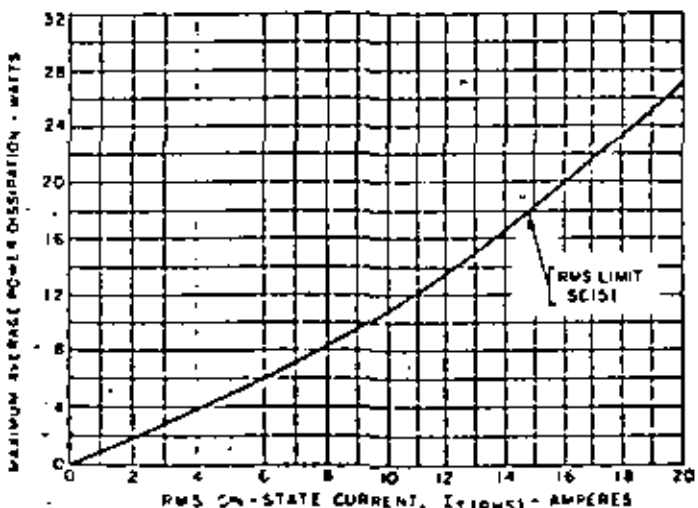
SC142



SC143/SC146/SC149



SC147



SC151

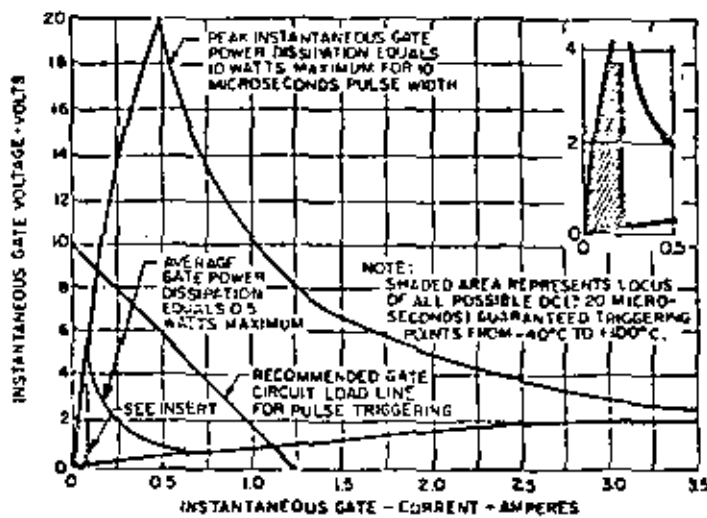
NOTES:

1.  $T_J = 100^\circ\text{C}$ .
2. Conduction angle =  $360^\circ$ .
3. Current waveform is sinusoidal, 50 or 60 Hz.

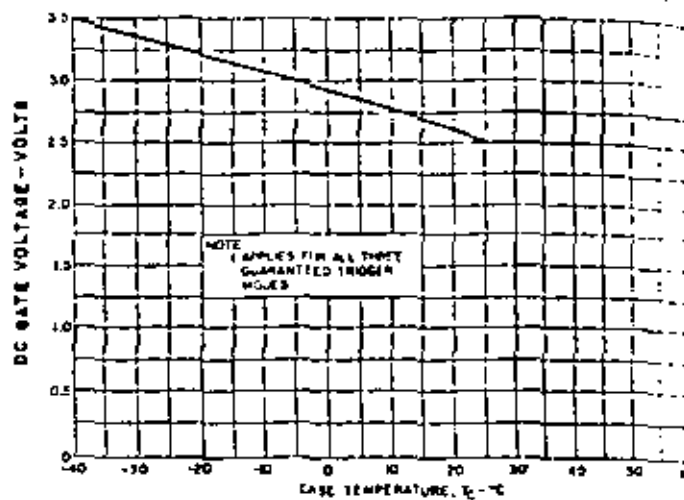
3. MAXIMUM POWER DISSIPATION

SC140, 2, 7

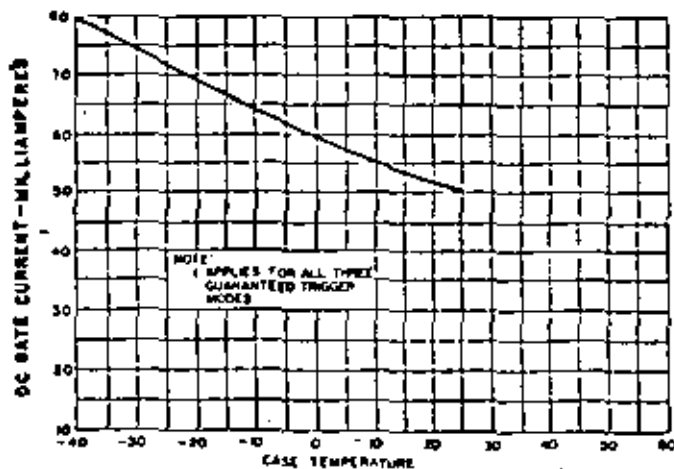
SC141, 3, 6, 9, SC151



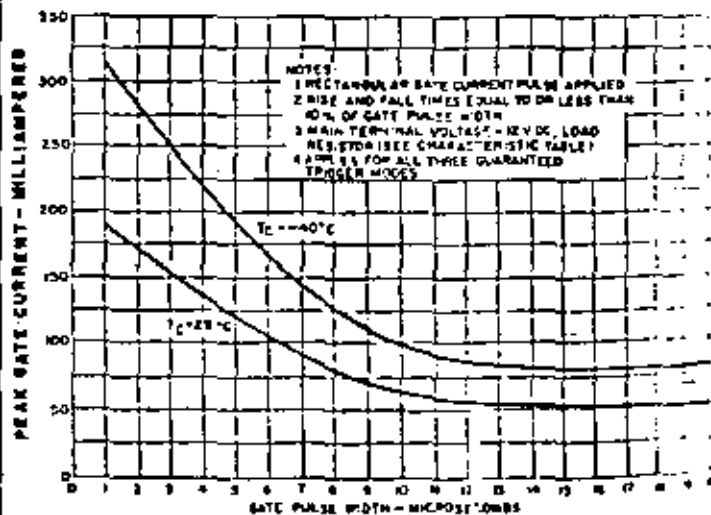
4. GATE CHARACTERISTICS AND RATINGS



5. MAXIMUM DC GATE VOLTAGE TO TRIGGER VERSUS CASE TEMPERATURE

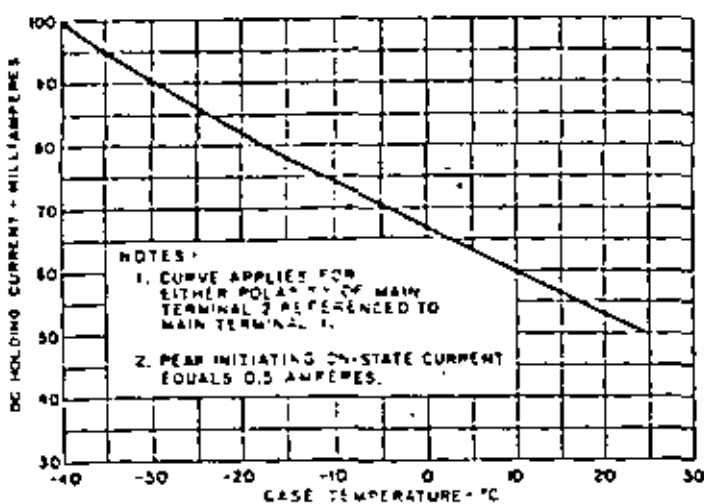


6. MAXIMUM DC GATE CURRENT TO TRIGGER VERSUS CASE TEMPERATURE

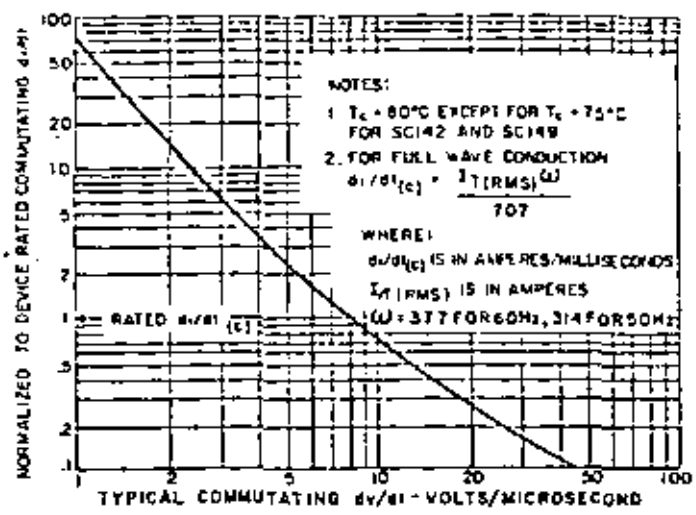


7. MAXIMUM GATE CURRENT TO TRIGGER VERSUS GATE PULSE WIDTH

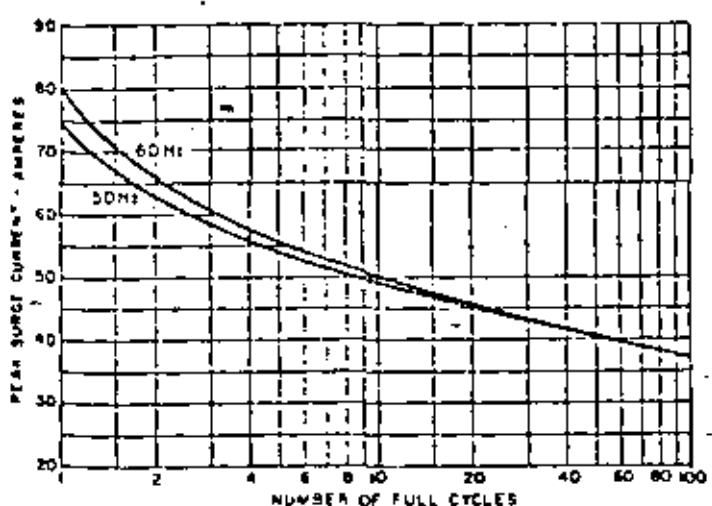
ISOLATED TAB SC140, 2, 7	NON-ISOLATED TAB SC141, 3, 6, 9, SC151
-----------------------------	-------------------------------------------



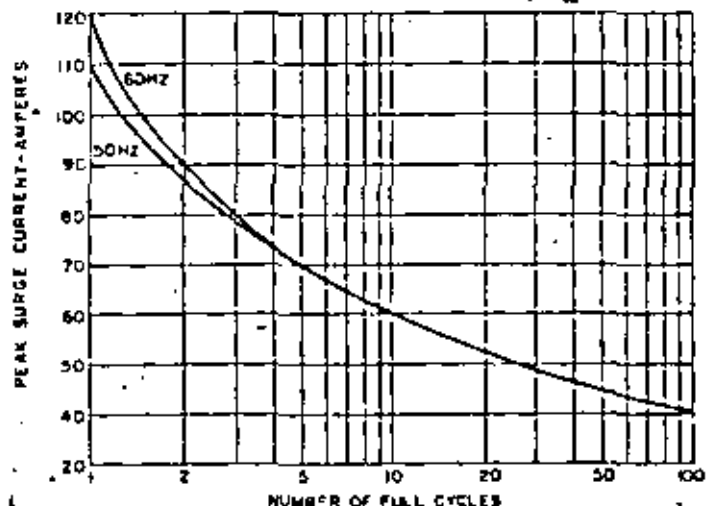
8. MAXIMUM DC HOLDING CURRENT VERSUS CASE TEMPERATURE



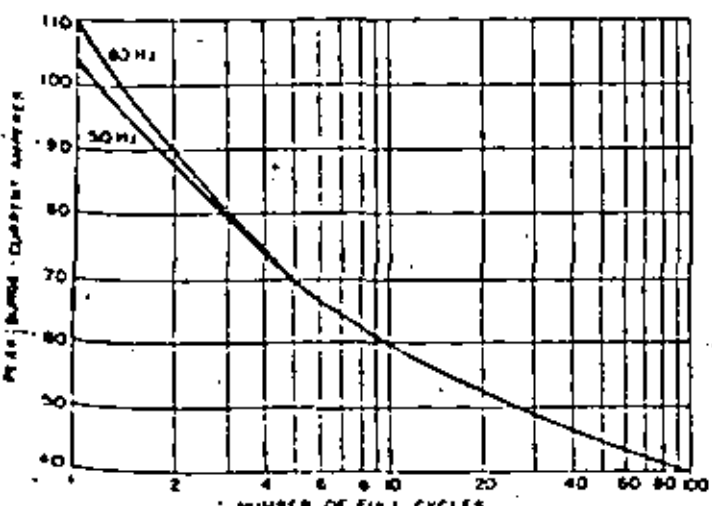
9. NORMALIZED DEVICE RATED COMMUTATING DI/DT VERSUS COMMUTATING DV/DT



SC140 / SC141



SC143 / SC146 / SC149 / SC151



SC142 / SC147

10. MAXIMUM ALLOWABLE PEAK FULL CYCLE SURGE (NON-REPETITIVE) ON-STATE CURRENT

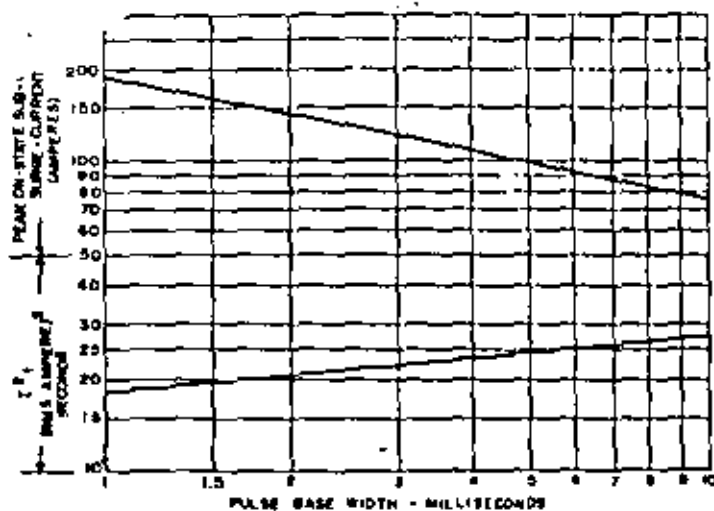
NOTES:

1. Gate control may be lost during and immediately following the surge current interval.
2. Current surge may not be repeated until junction temperature has returned to within steady-state rated value.
3. Junction temperature immediately prior to surge =  $40^\circ\text{C}$  to  $100^\circ\text{C}$ .

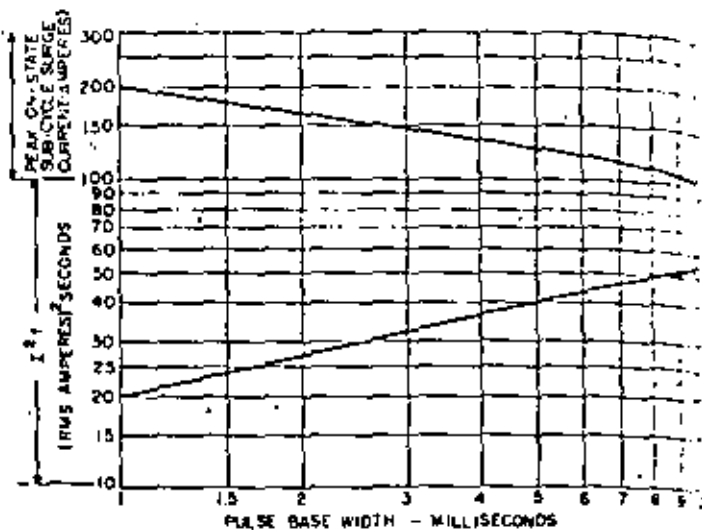




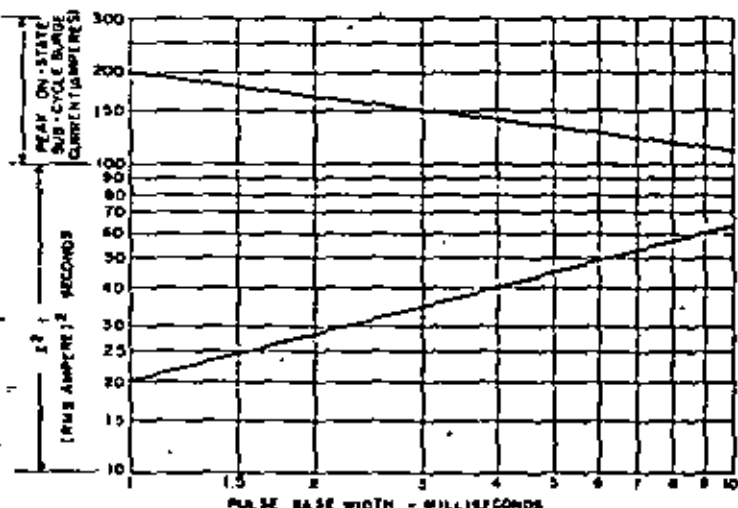
40, 2, 7 SC141, 3, 6, 9, SC151



SC140/SC141



SC142/SC147

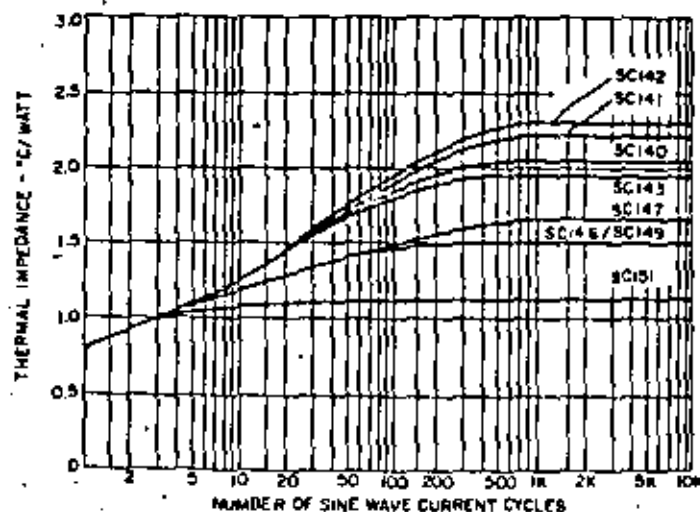


SC143/SC146/SC149/SC151

11. SUBCYCLE SURGE (NON-REPETITIVE) ON-STATE CURRENT AND I²t RATINGS

NOTES:

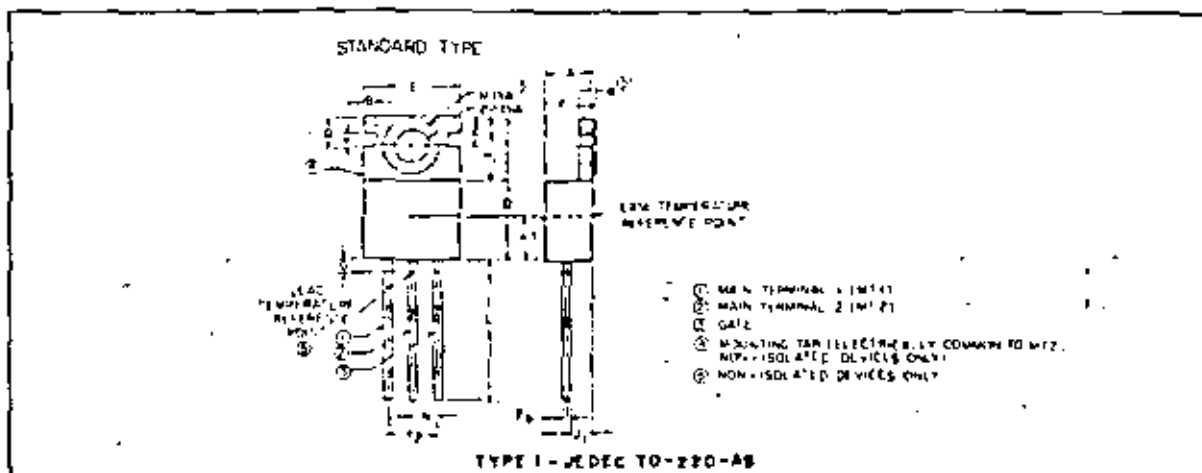
1. Curves apply for either polarity of main terminal 2 referenced to main terminal 1.
2. Curves for half sine wave current waveform.
3. Gate control may be lost during and immediately following the surge current interval.
4. Current surge may not be repeated until junction temperature has returned to within steady-state rated value.
5. Junction temperature immediately prior to surge = -40°C to 100°C.



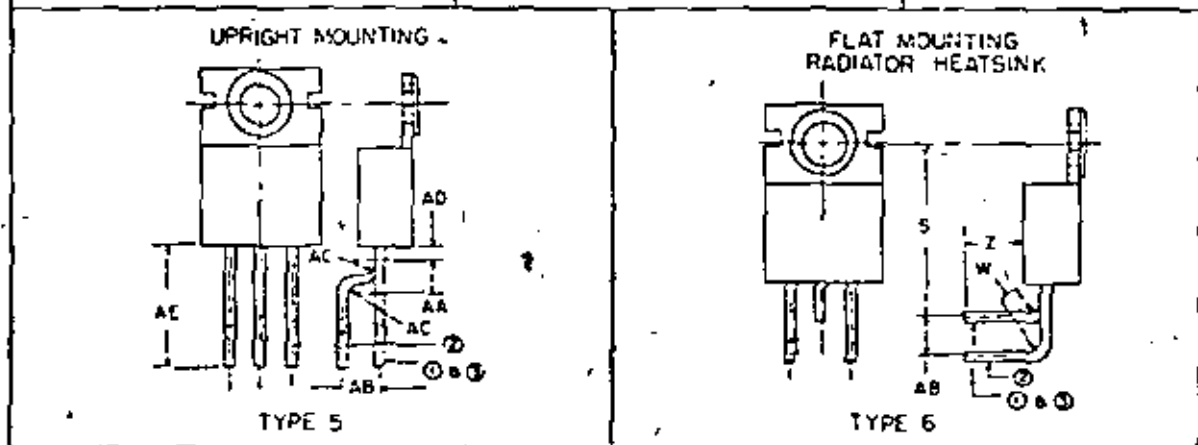
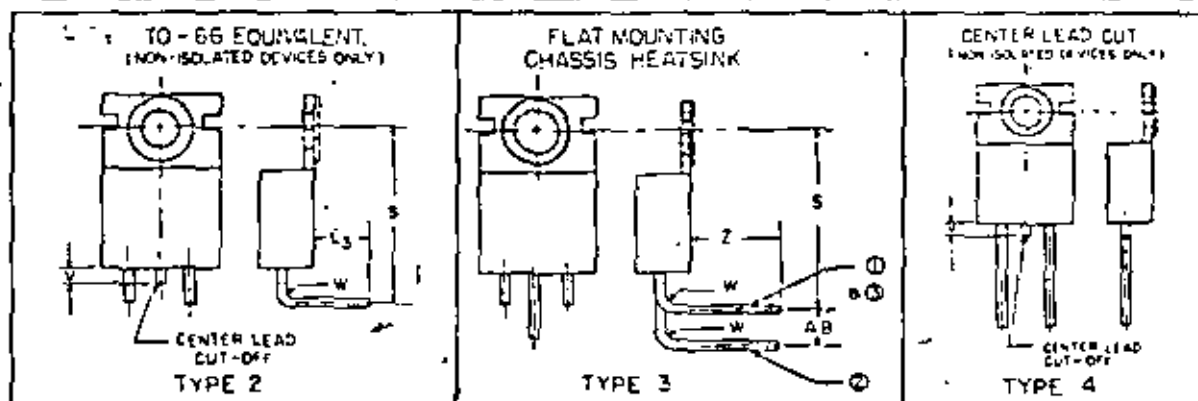
12. MAXIMUM APPARENT TRANSIENT THERMAL IMPEDANCE (50 AND 60 Hz SINE WAVE OPERATION)

NOTES:

1. Curve defines temperature rise of either junction above case temperature for equal amplitudes symmetrical sine wave current at 50 and 60 Hz.
2. Curve considers junction temperature measured immediately after the final cycle of current.
3. Gate will regain control if temperature is maintained below rated value and load current is reduced or maintained at RMS value.
4. For more than 100 cycles of current the case temperature rise must be observed and used in calculating the total junction temperature.
5. Junction temperature rise above case is defined as apparent transient thermal impedance times average conduction power dissipated during full cycle conduction.
6. Apparent steady-state value is not the same as JEDEC value listed as steady-state in characteristics table.



SYMBOL	INCHES		METRIC MM		SYMBOL	INCHES		METRIC MM	
	MIN	MAX	MIN	MAX		MIN	MAX	MIN	MAX
A	.160	.190	4.06	4.83	N	.095	.105	2.41	2.67
B	.054 TYP.		1.37 TYP.		OP	.141	.145	3.58	3.68
Ob	.029	.035	.73	.89	Q	.118 REF.		3.00 REF.	
C	.110	.120	2.79	3.05	R	.0015	.004	—	.10
D	.560	.650	14.23	16.51	S	.570	.590	14.47	14.99
E	.390	.420	9.90	10.67	T	—	.220	—	5.59
E2	.190	.210	4.82	5.33	V	.040	.070	1.01	1.78
F	.040	.055	1.01	1.39	W	.020	.030	.50	.76
G	—	.065	—	1.65	Z	.172	.202	4.36	5.13
H1	.240	.260	6.09	6.60	AA	.087	.097	2.20	2.46
J1	.085	.115	2.15	2.92	AB	.120	.130	3.04	3.30
K	.054 REF.		1.37 REF.		AC	.025	.035	.63	.89
L	.500	—	12.70	—	AD	.045	.055	1.14	1.40
L3	.360	—	9.14	—	AE	.353	.433	8.96	11.00
M	.232	.236	5.89	5.99					



SC 140, 2, 7	NON-ISOLATED TRIAC
SC141, 3, 6, 9, SC151	ISOLATED TRIAC

POWER PAC TRIAC PART NUMBER DESIGNATION

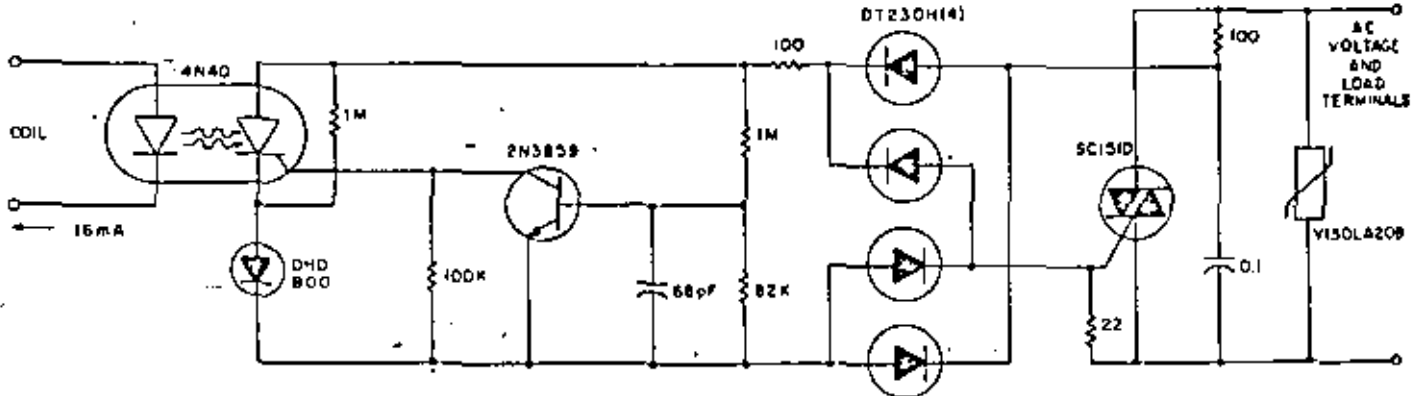
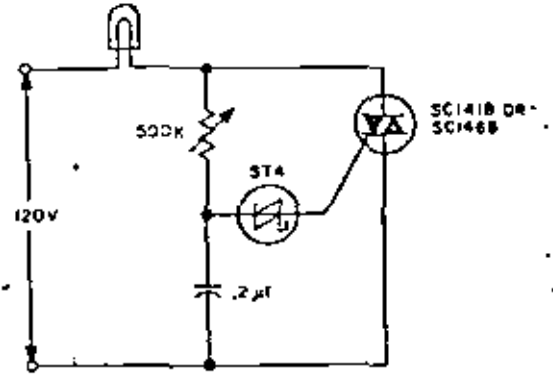
POWER PAC TRIAC	LEAD FORMING CONFIGURATIONS
SC1 40 B 2	
<b>CURRENT RATING &amp; ISOLATION</b>	<b>VOLTAGE RATING</b>
40 = 6.5 A RMS Isolated	B = 200 Volts
41 = 6 A RMS Non-Isolated	D = 400 Volts
42 = 8 A RMS Isolated	E = 500 Volts
43 = 8 A RMS Non-Isolated	M = 600 Volts
46 = 10 A RMS Non-Isolated	None = Standard Type 1
47 = 10 A RMS Isolated	2 = Type 2
49 = 12 A RMS Non-Isolated	3 = Type 3
51 = 15 A RMS Non-Isolated	4 = Type 4
	5 = Type 5
	6 = Type 6

NOTE: See Outline Drawing

TYPICAL CIRCUITS

Triacs are especially useful in AC lamp dimming because of their ability to conduct in both directions.

The circuit shown here incorporates General Electric's ST4 asymmetrical AC trigger integrated circuit. This device greatly reduces the snap-on effects that are present in symmetrical trigger circuits and minimizes control circuit hysteresis. This performance is possible with a single RC time constant, whereas a symmetrical circuit of comparable performance would require at least three additional passive components.



The SC151D, in combination with an optically-isolated SCR (4N40), allows this highly transient immune, TTL compatible, zero voltage crossing sensitive design for a normally open 15 ampere solid-state relay. Zero voltage crossing is sensed via the base emitter diode drop of the 2N3859 which then allows the 4N40 SCR portion to be triggered and apply gate signal to the SC151 triac. The transient immunity is designed in through use of the GE-MOV®, the snubber network and the choice of 400 volt semiconductors.

OTHER TRIAC, TRIGGER AND APPLICATION INFORMATION AVAILABLE FROM GENERAL ELECTRIC

PUBLICATION NUMBER	TRIAC SPECIFICATION SHEETS	PUBLICATION NUMBER	APPLICATION NOTES
175.13	SC136	200.35	Using the Triac for Control of AC Power
175.34	Hermetic Triacs	200.53	Solid State Incandescent Lighting Controls
	TRIGGER SPECIFICATION SHEETS	201.12	500 Watt AC Line Voltage and Power Regulator
175.30	ST2 (Diac)	201.19	RF Filter Considerations for Triac & SCR Circuits
175.32	ST4 (Asymmetrical AC Trigger)	201.24	Thyristor Selection for Incandescent Lamp Loads
65.32	2N4992 (Silicon Bilateral Switch)	200.55	Thermal Mounting Considerations for Plastic Power Semiconductor Packages
	RELIABILITY REPORT		
95.29	Glassivated Triac Reliability Report		



## electrical characteristics: (at 25°C unless otherwise noted)

ral Electric Unijunction Transistors are specified primarily in three ranges of stand-off ratio and two ranges of interbase resistance. Each range of stand-off ratio has limits

of  $\pm 10\%$  from the center value and each range of interbase resistance has limits of  $\pm 20\%$  from the center value.

Type No.	Intrinsic Standoff Ratio (See note 1) $V_{BE} = 10V$ $\eta$		Interbase Resistance (See note 2) $V_{BB} = 3V$ $R_{B1}$ ohms		Modulated Interbase Current $I_B = 50\text{ ma}$ $V_{BB} = 10V$ $I_{B1}$ and $I_{B2}$ ma		MAXIMUM						MINIMUM	
							Emitter Saturation Voltage $V_{E(sat)}$ volts	Emitter Reverse Current			Peak Point Current $V_{BB} = 25V$ $I_P$ $\mu A$	Valley Point Current $R_{B2} = 100\Omega$ $V_{BB} = 20V$ $I_V$ ma	Base One Peak Pulse Voltage (See note 3) $V_{BO1}$ volts	
								$V_{E(sat)}$ volts	$I_{ER} = 60V$ $I_{ER}$ $\mu A$	$T_J = 150^\circ C$ $V_{ER} = 10V$ $I_{ER}$ $\mu A$				$V_{ER} = 30V$ $I_{ER}$ $\mu A$
2N489	.61	.62	4.7	6.8	6.8	22	5	2	20		12	8		
2N489A	.61	.62	4.7	6.8	6.8	22	4	2	20		12	8	3	
2N489B	.51	.62	4.7	6.8	6.8	22	4	2	20	0.2	6	8	3	
2N490	.51	.62	6.2	9.1	6.8	22	5	2	20		12	8		
2N490A	.51	.62	6.2	9.1	6.8	22	4	2	20		12	8	3	
2N490B	.51	.62	6.2	9.1	6.8	22	4	2	20	0.2	6	8	3	
2N491	.66	.68	4.7	6.8	6.8	22	5	2	20		12	8		
2N491A	.66	.68	4.7	6.8	6.8	22	4.3	2	20		12	8	3	
2N491B	.66	.68	4.7	6.8	6.8	22	4.3	2	20	0.2	6	8	3	
2N492	.66	.68	6.2	9.1	6.8	22	5	2	20		12	8		
2N492A	.66	.68	6.2	9.1	6.8	22	4.3	2	20		12	8	3	
2N492B	.66	.68	6.2	9.1	6.8	22	4.3	2	20	0.2	6	8	3	
2N493	.62	.75	4.7	6.8	6.8	22	5	2	20		12	8		
2N493A	.62	.75	4.7	6.8	6.8	22	4.6	2	20		12	8	3	
2N493B	.62	.75	4.7	6.8	6.8	22	4.6	2	20	0.2	6	8	3	
2N494	.62	.75	6.2	9.1	6.8	22	5	2	20		12	8		
2N494A	.62	.75	6.2	9.1	6.8	22	4.6	2	20		12	8	3	
2N494B	.62	.75	6.2	9.1	6.8	22	4.6	2	20	0.2	6	8	3	

## notes:

1. The intrinsic standoff ratio,  $\eta$ , is essentially constant with temperature and interbase voltage.  $\eta$  is defined by the equation:

$$V_r = \eta V_{BB} + \frac{200}{T_J}$$

re

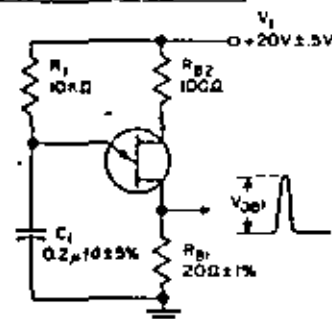
$V_r$  = Peak point emitter voltage

$V_{BB}$  = Interbase voltage

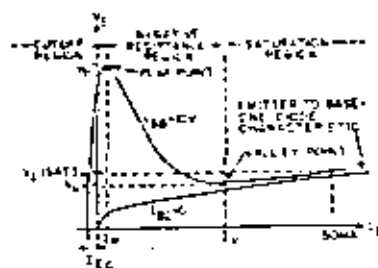
$T_J$  = Junction Temperature (Degrees Kelvin)

2. The interbase resistance is nearly ohmic and increases with temperature in a well defined manner. The temperature coefficient at 25°C is approximately 0.8%/°C.

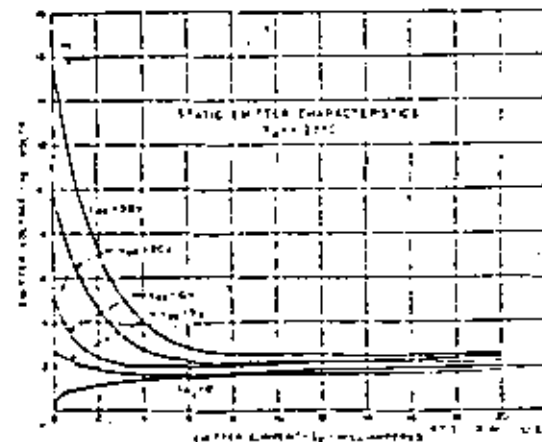
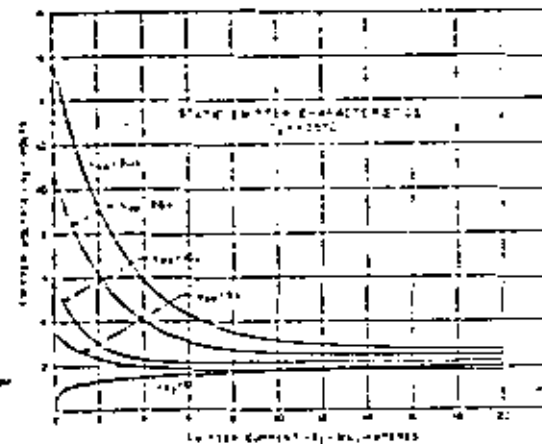
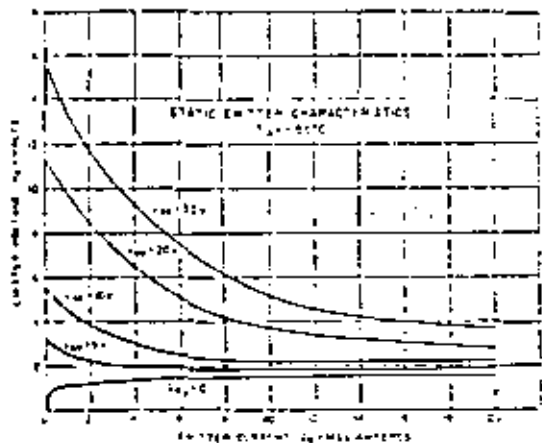
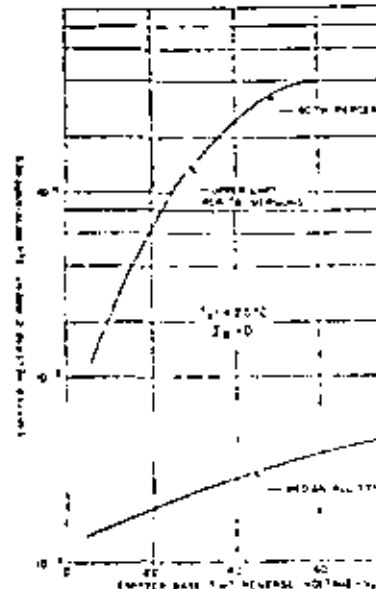
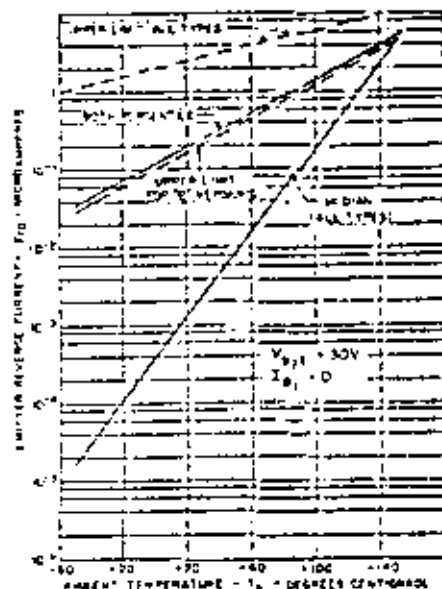
3. The base-one peak pulse voltage is measured in the circuit at right. This specification on the A and B versions is used to ensure a minimum pulse amplitude for applications in SCR firing circuits and other types of pulse circuits.



# EMITTER CHARACTERISTICS

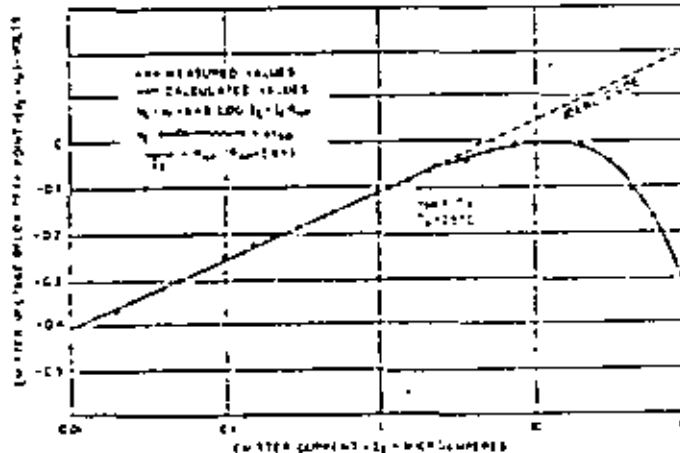


Static Emitter Characteristic curves showing important parameters and measurement points (exaggerated to show details).

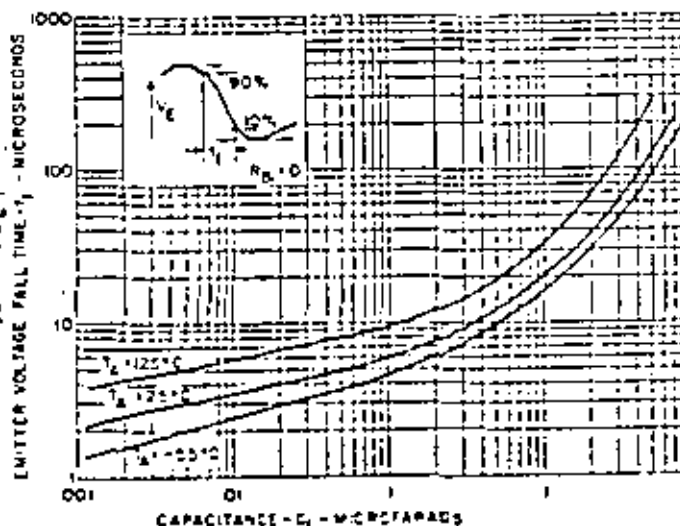


STATIC EMITTER CHARACTERISTICS

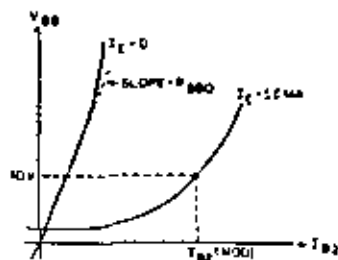
## EMITTER REVERSE CURRENT CHARACTERISTICS



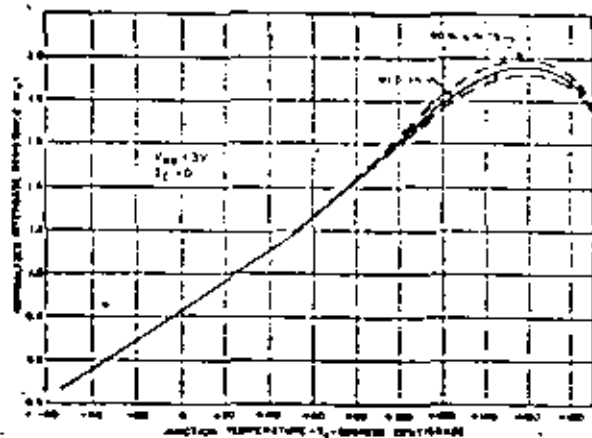
STATIC EMITTER CHARACTERISTICS AT PEAK POINT



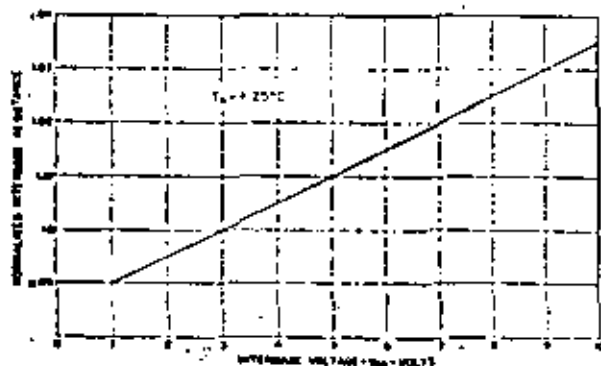
EMITTER VOLTAGE FALL TIME VS. CAPACITANCE IN RELAXATION OSCILLATOR



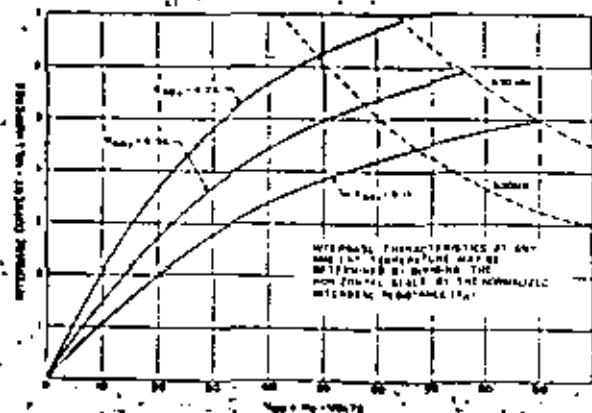
Static interbase characteristic curves showing important parameters and measurement points.



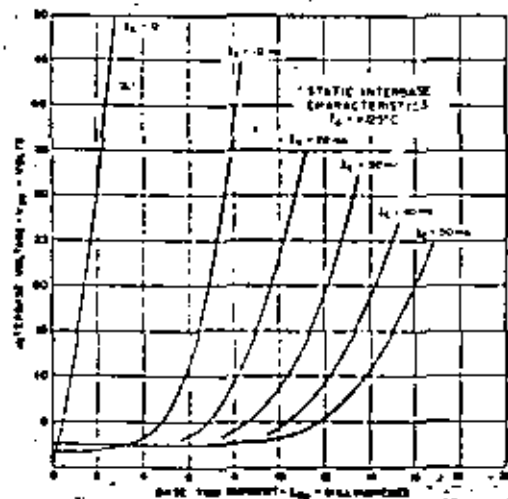
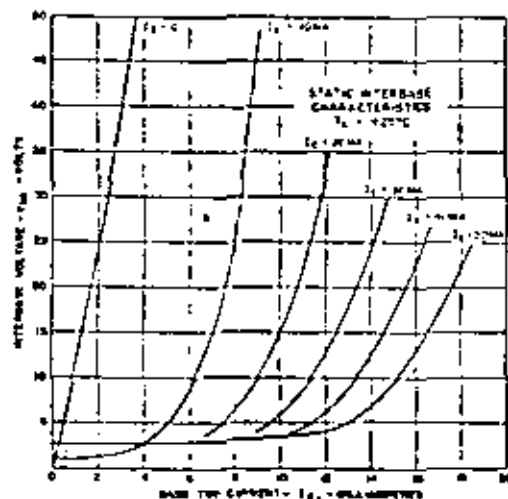
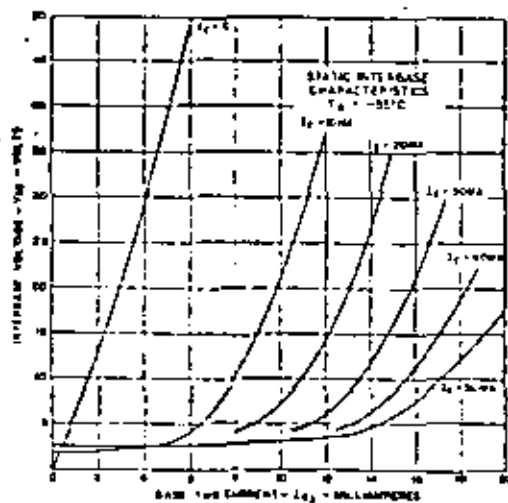
VARIATION OF  $R_{BB}$  WITH TEMPERATURE



VARIATION OF  $R_{BB}$  WITH VOLTAGE

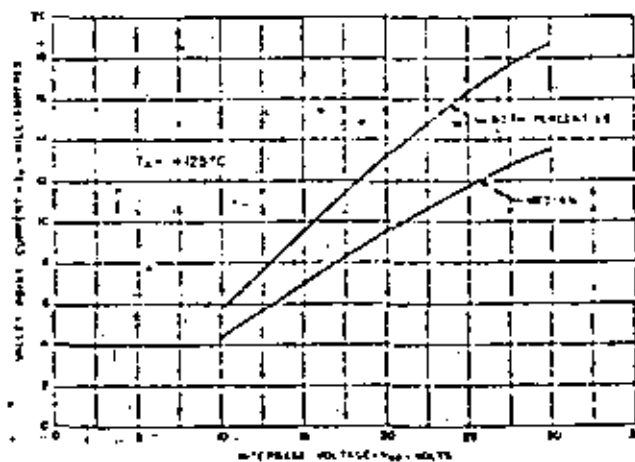
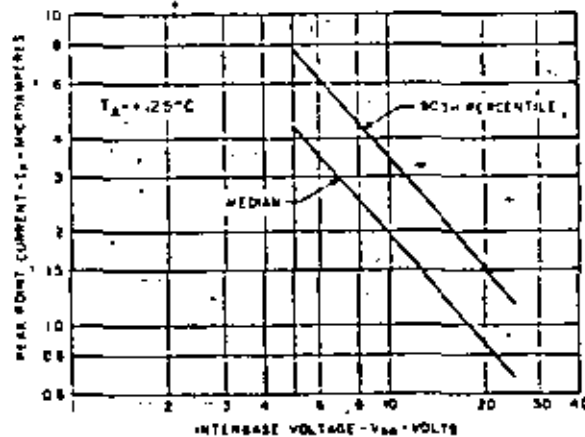
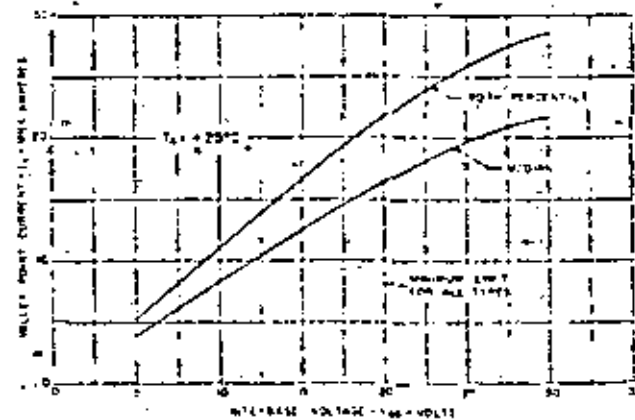
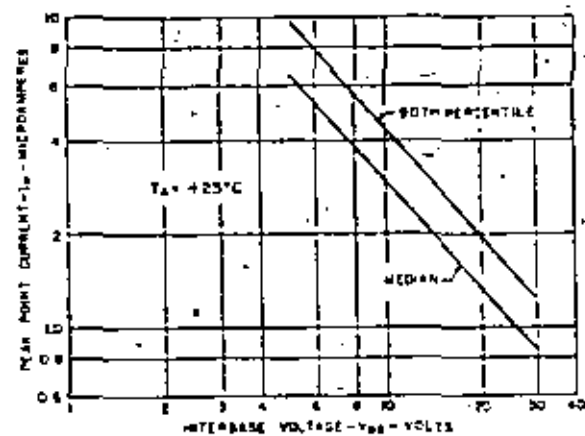
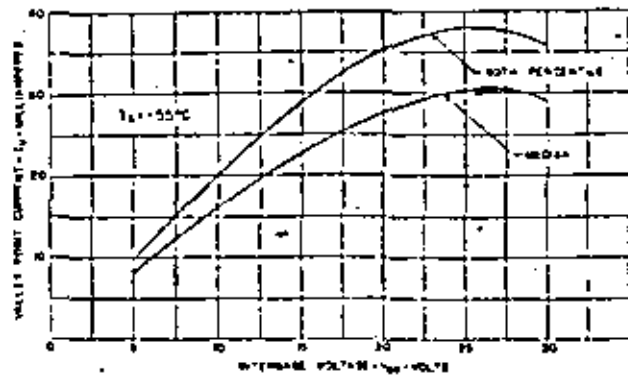
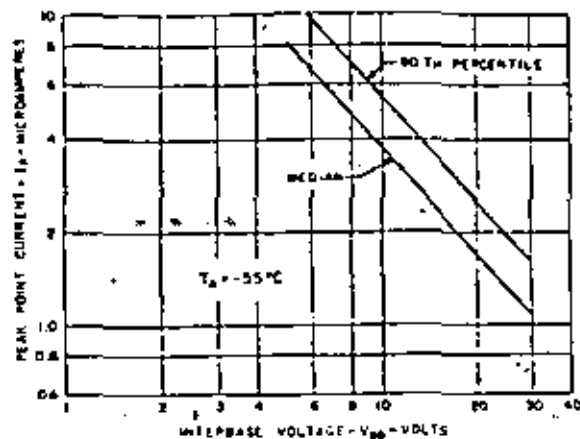


INTERBASE CHARACTERISTIC CURVES



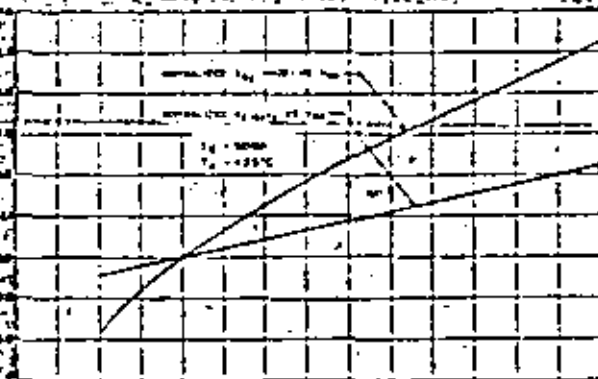
STATIC INTERBASE CHARACTERISTICS

2N489-94, A, B



VARIAION OF  $I_p$  WITH  $V_{BB}$

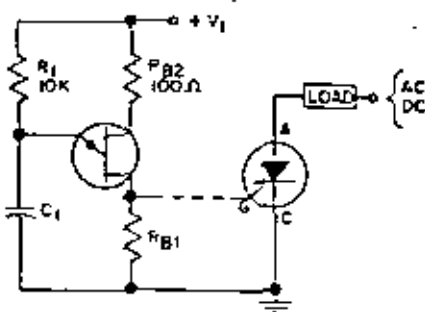
VARIAION OF  $I_v$  WITH  $V_{BB}$



NORMALIZING CURVES FOR  $I_p(\text{MOD})$  AND  $V_f(\text{RAT})$



# DESIGNING SCR FIRING CIRCUITS

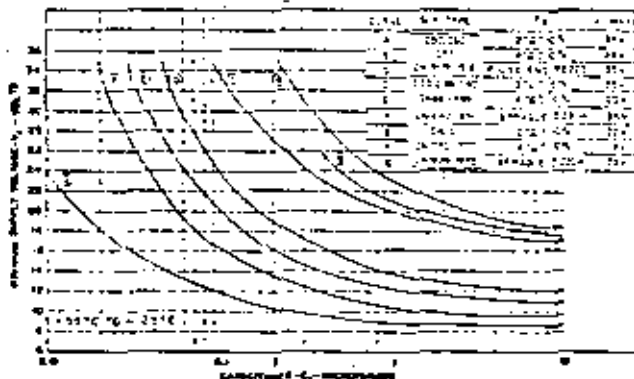
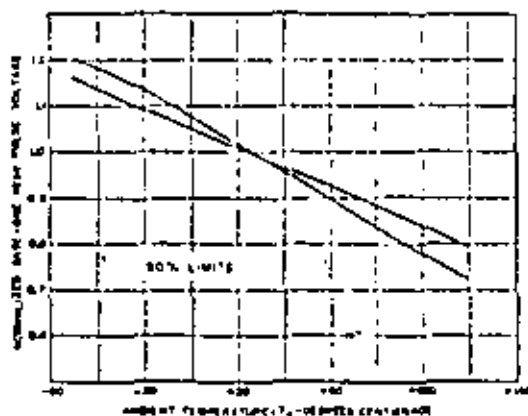
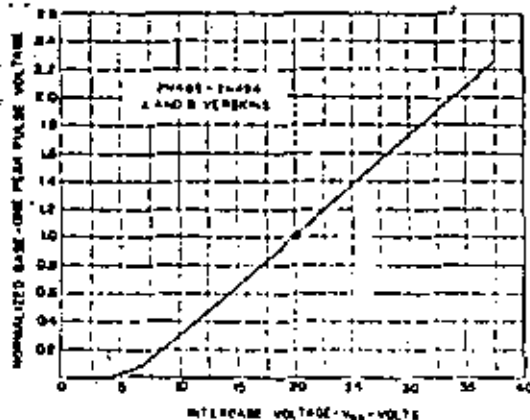


Period of Relaxation Oscillator

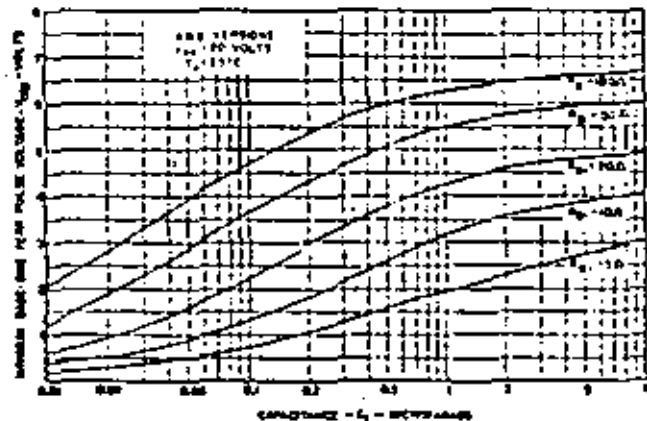
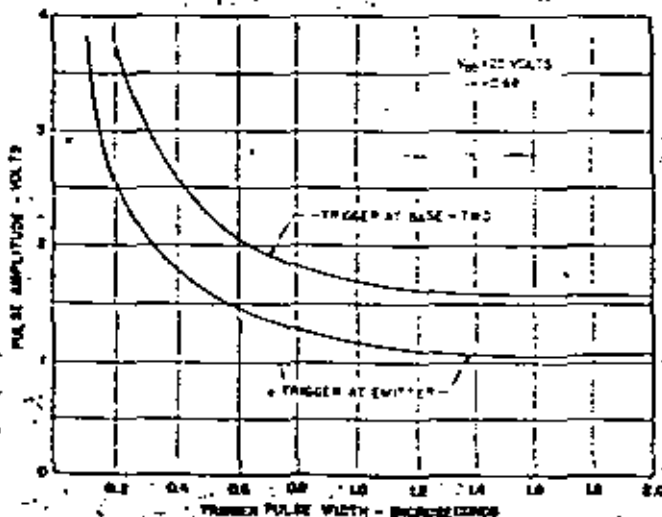
$$T = R_1 C_1 \ln \left( \frac{1}{1-\eta} \right)$$

Maximum Value of  $R_1$  for oscillation

- (-65°C to +140°C)
- $R_1$  (max) = 430  $V_1^2$  (except B versions)
- $R_1$  (max) = 1800  $V_1^2$  (B versions only)
- $T$  = Period in Seconds
- $C_1$  = Capacitance in Farads
- $R_1$  = Resistance in ohms
- $V_1$  = Supply voltage in volts



## $V_{BE(MIN)}$ VS. $C_1$ FOR SCR FIRING



## $V_{OH1}$ CHARACTERISTICS

### REFERENCES:

1. "Notes on the Application of the Silicon Unijunction Transistor," 90.10.
2. "General Electric Controlled Rectifier Manual," Fifth Edition.

MINIMUM TRIGGER AMPLITUDE AS A FUNCTION OF TRIGGER PULSE WIDTH FOR TURN-ON OF UJT TRANSISTORS

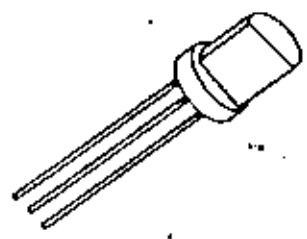
# Silicon Programmable Unijunction Transistor (PUT)



The General Electric PUT is a three-terminal planar passivated PNP device in the standard plastic low cost TO-98 package. The terminals are designated as anode, anode gate and cathode.

The 2N6027 and 2N6028 have been characterized as Programmable Unijunction Transistors (PUT), offering many advantages over conventional unijunction transistors. The designer can select  $R_1$  and  $R_2$  to program unijunction characteristics such as  $\eta$ ,  $R_{BB}$ ,  $I_P$  and  $I_V$  to meet his particular needs.

The 2N6028 is specifically characterized for long interval timers and other applications requiring low leakage and low peak point current. The 2N6027 has been characterized for general use where the low peak point current of the 2N6028 is not essential. Applications of the 2N6027 include timers, high gain phase control circuits and relaxation oscillators.

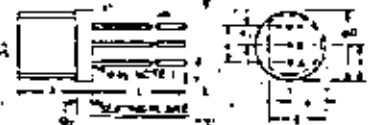


### 10 Outstanding Features of the PUT:

1. Planar Passivated Structure
2. Low Leakage Current
3. Low Peak Point Current
4. Low Forward Voltage
5. Fast, High Energy Trigger Pulse
6. Programmable  $\eta$
7. Programmable  $R_{BB}$
8. Programmable  $I_P$
9. Programmable  $I_V$
10. Low Cost

### Applications:

- SCR Trigger
- Pulse and Timing Circuits
- Oscillators
- Sensing Circuits
- Sweep Circuits



SYMBOL	DIMENSIONS		MAXIMUMS	
	MIN	TYP	MIN	TYP
A	.170	.200	.180	.210
B <sub>1</sub>	.05	.075	.06	.08
B <sub>2</sub>	.45	.50	.45	.50
E	.110	.130	.115	.135
L	.030	.035	.030	.035
L	.100	.120	.100	.120
C <sub>1</sub>		.075		.075
C <sub>2</sub>	.240	.260	.240	.260

NOTE: LEAD DIAMETER IS CONTROLLED IN THE ZONE BETWEEN DPC AND TDC FROM THE SEAMING PLANE BETWEEN TDC AND END OF LEAD. A MIN OF .021 IS HELD.

Operation of the PUT as a unijunction is easily understood. Figure 1(a) shows a basic unijunction circuit. Figure 2(a) shows identically the same circuit except that the unijunction transistor is replaced by the PUT plus resistors  $R_1$  and  $R_2$ . Comparing the equivalent circuits of Figure 1(b) and 2(b), it is seen that both circuits have a diode connected to a voltage divider. When this diode becomes forward biased in the unijunction transistor,  $R_1$  becomes strongly modulated to a lower resistance value. This generates a negative resistance characteristic between the emitter E and base one ( $B_1$ ). For the PUT, the resistors  $R_1$  and  $R_2$  control the voltage at which the diode (anode to gate) becomes forward biased. After the diode conducts, the regeneration inherent in a PNP device causes the PUT to switch on. This generates a negative resistance characteristic from anode to cathode (Figure 2(b)) simulating the modulation of  $R_1$  for a conventional unijunction.

Resistors  $R_{B2}$  and  $R_{B1}$  (Figure 1(a)) are generally unnecessary when the PUT replaces a conventional UJT. This is illustrated in Figure 2(c). Resistor  $R_{B1}$  is often used to bypass the interbase current of the unijunction which would otherwise trigger the SCR. Since  $R_1$  in the case of the PUT, can be returned directly to ground there is not current to bypass at the SCR gate. Resistor  $R_{B2}$  is used for temperature compensation and for limiting the dissipation in the UJT during capacitor discharge. Since  $R_2$  (Figure 2) is not modulated,  $R_{B2}$  can be absorbed into it.

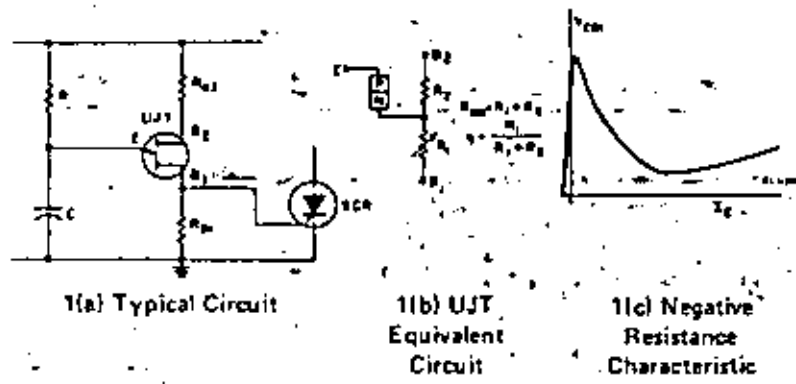


Figure 1 Unijunction Transistor

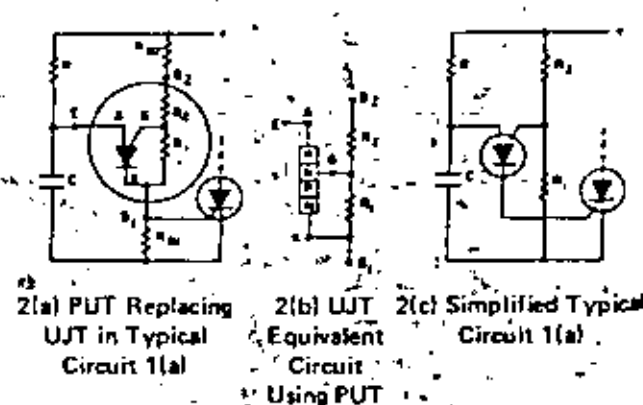


Figure 2 PUT Equivalent of UJT

D13T SERIES  
2N6027, B

absolute maximum ratings: (25°C)

<b>Voltage</b>	
*Gate-Cathode Forward Voltage	+40 V
*Gate-Cathode Reverse Voltage	-5 V
*Gate-Anode Reverse Voltage	+40 V
*Anode-Cathode Voltage	±40 V
<b>Current</b>	
*DC Anode Current††	150 mA
Peak Anode, Recurrent Forward (100 μsec pulse width, 1% duty cycle)	1 A
*Peak Anode, Non-recurrent Forward (10 μsec)	2 A
*Gate Current	5 A
*Gate Current	±20 mA
<b>Capacitive Discharge Energy††</b>	250 μJ
<b>Power</b>	
*Total Average Power†	300 mW
<b>Temperature</b>	
*Operating Ambient†	-50°C to +100°C
Temperature Range	

† Derate currents and powers 1%/°C above 25°C  
 †† 1. = 1/2 CV² capacitor discharge energy with no current limiting

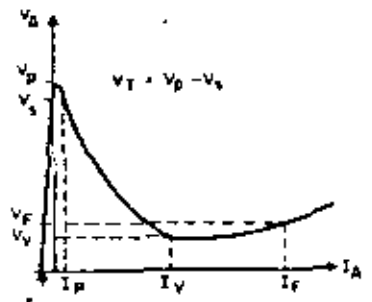
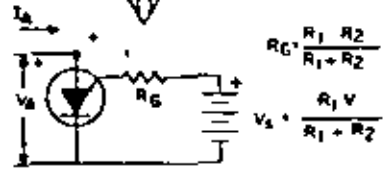
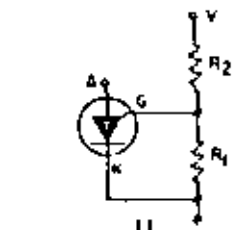


Figure 3

electrical characteristics: (25°C) (unless otherwise specified)

Fig. No.	2N6027 (D13T1)		2N6028 (D13T2)	
	Min.	Max.	Min.	Max.
*Peak Current (Vg = 10 Volts) (RG = 1 Meg) (RG = 10 k)	I <sub>p</sub>	3	2 5	.15 μA 1.0 μA
*Offset Voltage (Vg = 10 Volts) (RG = 1 Meg) (RG = 10 k)	V <sub>T</sub>	3	.2 .2	.6 Volts .6 Volts
*Valley Current (Vg = 10 Volts) (RG = 1 Meg) (RG = 10 k) (RG = 200 Ω)	I <sub>v</sub>	3	70 1.5	50 25 μA μA mA
Anode Gate-Anode Leakage Current (Vg = 40 Volts, T = 25°C) (T = 75°C)	I <sub>GAO</sub>	4	10 100	10 nA 100 nA
Gate to Cathode Leakage Current (Vg = 40 Volts, Anode-cathode short)	I <sub>GKS</sub>	5	100	100 nA
*Forward Voltage (I <sub>p</sub> = 50 mA)	V <sub>F</sub>	6	1.5	1.5 Volts
*Pulse Output Voltage	V <sub>O</sub>	6	6	Volts
Pulse Voltage Rate of Rise	I <sub>r</sub>	6	80	80 nsecs.

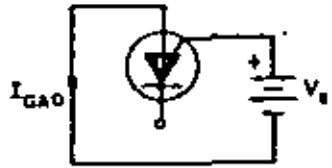


Figure 4

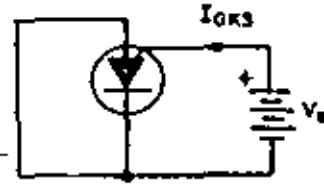


Figure 5

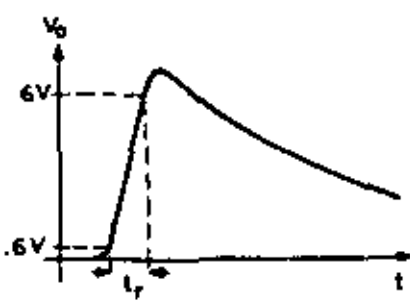
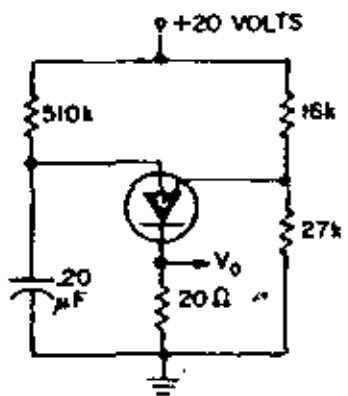
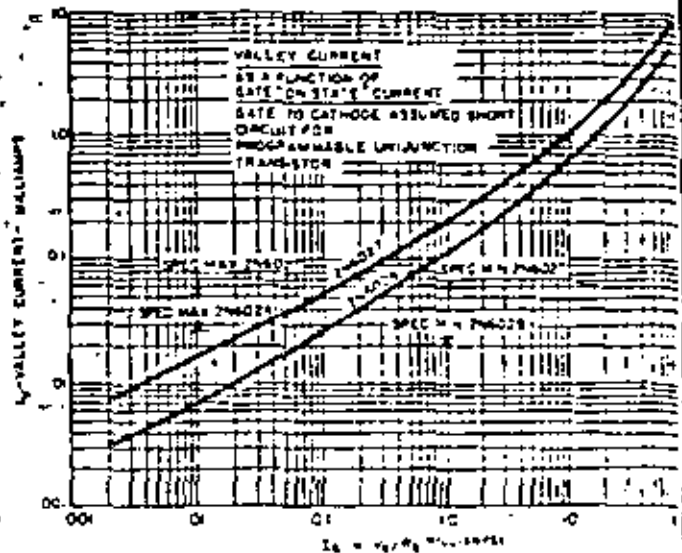
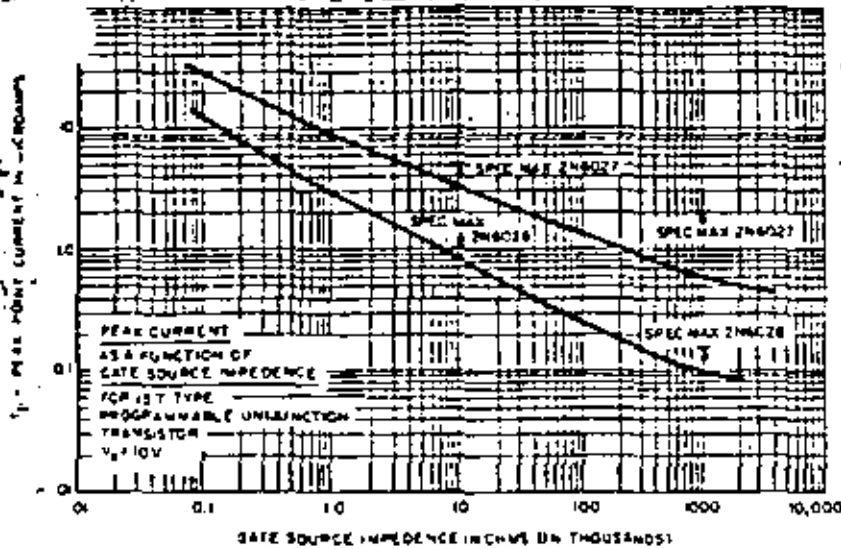


Figure 6  
511

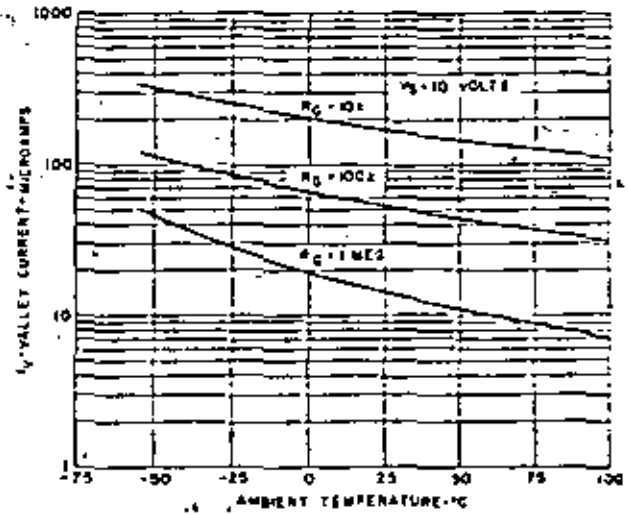
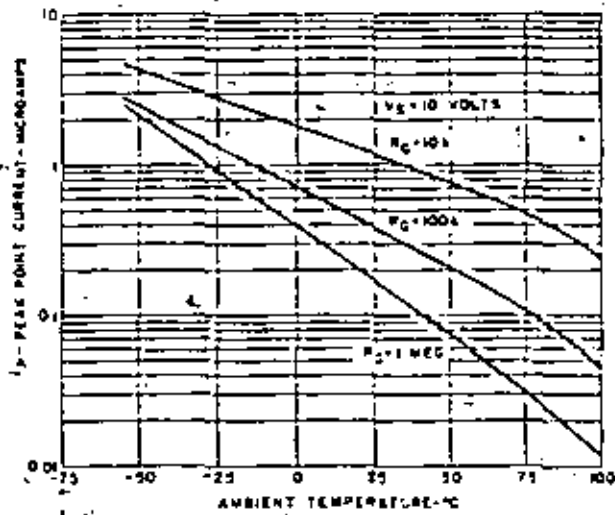
D13T SERIES

2N6027, 8



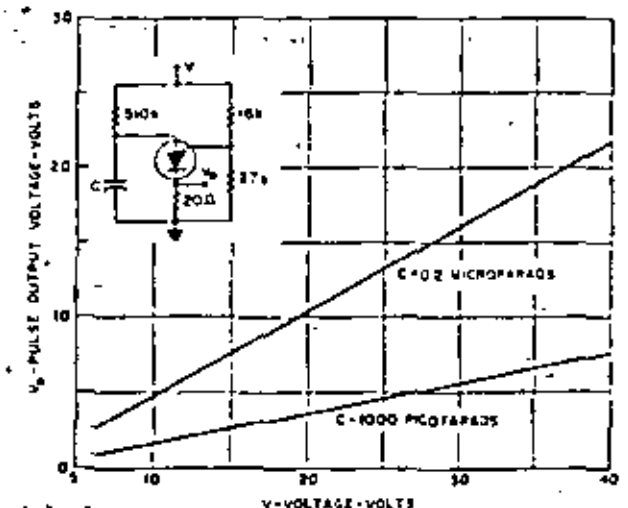
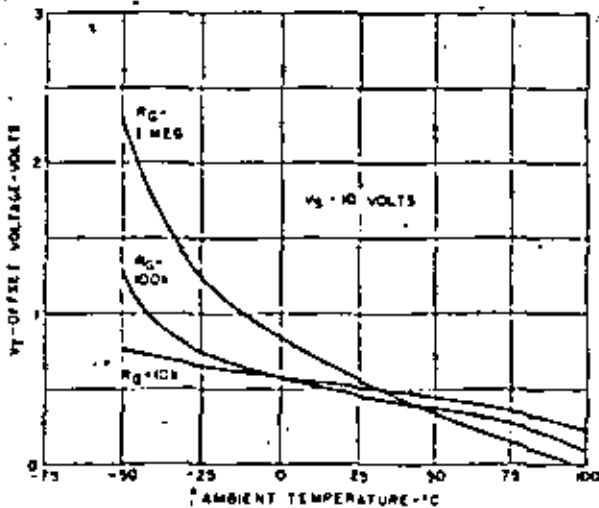
$I_p$  vs Gate Source Impedance

$I_v$  vs Gate "on state" Current



$I_p$  vs Temperature and  $R_G$

$I_v$  vs Temperature and  $R_G$



$V_T$  vs Temperature and  $R_G$

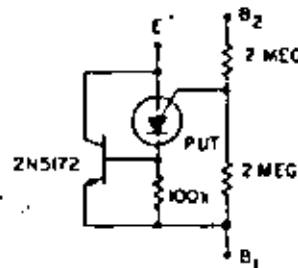
Peak Output Voltage

D13T SERIES  
2N6027, 8

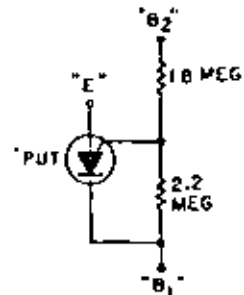
## APPLICATIONS

### TYPICAL UNI-JUNCTION CIRCUIT CONFIGURATIONS

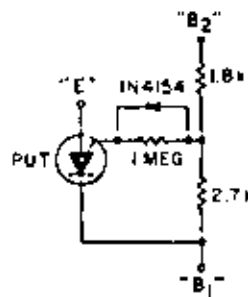
Here are four ways to use the PUT as a unijunction. Note the flexibility due to "programmability." Applications from long time interval latching timers to wide range relaxation oscillators are possible.



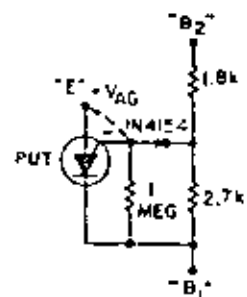
LOW  $I_p$   
VERY HIGH  $I_v$   
TEMPERATURE  
AND  $V_{BB}$  COMPENSATION



LOW  $I_p$ , LOW  $I_v$



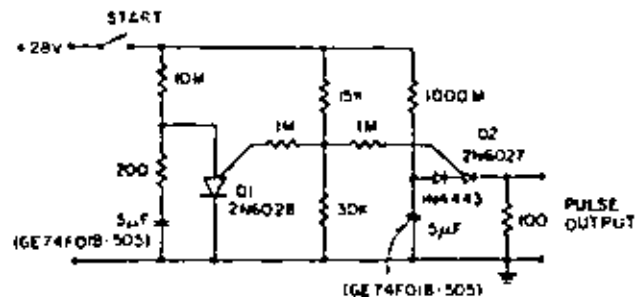
LOW  $I_p$ , MEDIUM  $I_v$



LOW  $I_p$ , MEDIUM  $I_v$   
TEMPERATURE  
COMPENSATION  
VAG

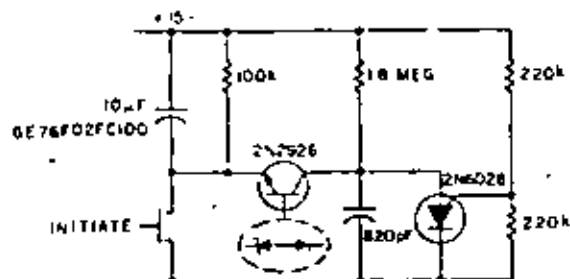
### HOUR TIME DELAY SAMPLING CIRCUIT

This sampling circuit lowers the effective peak current of the output PUT, Q2. By allowing the capacitor to charge with high gate voltage and periodically lowering gate voltage, when Q1 fires, the timing resistor can be a value which supplies a much lower current than  $I_p$ . The triggering requirement here is that minimum charge to trigger flow through the timing resistor during the period of the Q1 oscillator. This is not capacitor size dependent, only capacitor leakage and stability dependent.



### 1 SECOND, 1kHz OSCILLATOR

Here is a handy circuit which operates as an oscillator and a timer. The 2N6028 is normally on due to excess holding current through the 100 kohm resistor. When the switch is momentarily closed, the 10 μF capacitor is charged to a full 15 volts and 2N6028 starts oscillating (1.8 Meg and 820 pF). The circuit latches when 2N2926 zener breaks down again.



# Silicon Transistors

**2N4983,6**

The General Electric SUS is a silicon planar, monolithic integrated circuit having thyristor electrical characteristics closely approximating those of an "ideal" four layer diode. The device is designed to switch at 8 volts with a  $0.02\%/^{\circ}\text{C}$  temperature coefficient. A gate lead is provided to eliminate rate effect, obtain triggering at lower voltages and to obtain transient free wave forms.

Silicon Unilateral Switches are specifically designed and characterized for use in monostable and bistable applications where low cost is of prime importance. These devices are in the TO-18 hermetic package.

**Applications Include:**

- SCR Triggers
- Frequency Dividers
- Ring Counters
- Cross Point Switching
- Over-Voltage Sensors

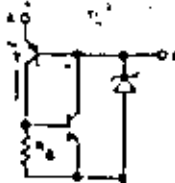
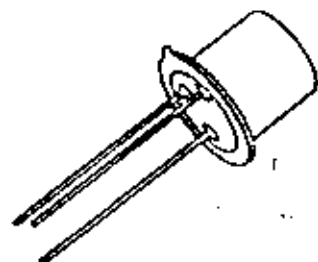
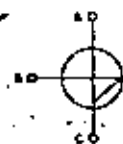
**absolute maximum ratings:**  
 (25°C free air) (unless otherwise specified)

Storage Temperature Range	-65 to +150	°C
Junction Temperature Range	-55 to +125	°C
Power Dissipation*	300	mW
Peak Reverse Voltage	-30	Volts
DC Forward Anode Current†	175	mA
DC Gate Current††	5	mA
Peak Recurrent Forward Current (1% duty cycle, 10 $\mu\text{sec}$ pulse width, $T_s = 100^{\circ}\text{C}$ )	1.0	Amp
Peak Non-Recurrent Forward Current (10 $\mu\text{sec}$ pulse width, $T_s = 25^{\circ}\text{C}$ )	5.0	Amps

\*Derate linearly to zero at 125°C.

†This rating applicable only in OFF state.

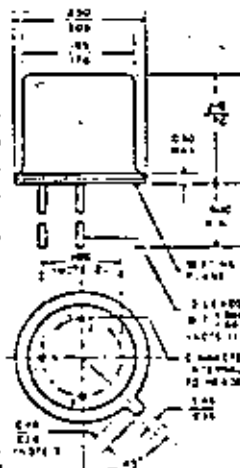
††Maximum gate current in conducting state limited by maximum power rating.

**EQUIVALENT CIRCUIT**

**CIRCUIT SYMBOL**

**DIMENSIONS WITHIN  
 JEDEC OUTLINE TO-18**

NOTE 1: Lead length is dependent on the wire diameter. The wire diameter shall be 28, 30, and 32 mil and shall be 0.015, 0.017, and 0.019 mil, respectively.

NOTE 2: Lead length maximum number 1000 maximum for 28 mil wire diameter. The lead length shall be within 0.015 mil of the number specified in the drawing.

NOTE 3: Maximum lead length shall be 0.015 mil.



ALL DIMENSIONS SHOWN AND ARE REFERENCE UNLESS OTHERWISE SPECIFIED.

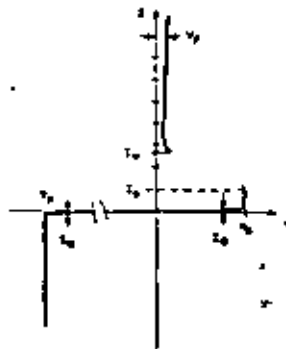
**electrical characteristics: (25°C) (unless otherwise specified)**

STATIC		2N4983			2N4986			
		Min.	Typ.	Max.	Min.	Typ.	Max.	
Forward Switching Voltage	$V_s$	6.0		10.0	7.0		9.0	Volts
Forward Switching Current	$I_s$			500			200	$\mu\text{A}$
Holding Current	$I_h$			1.5			.75	mA
Reverse Current	$I_r$			0.1			0.1	$\mu\text{A}$
( $V_s = -30\text{V}$ , $T_s = 25^{\circ}\text{C}$ )	$I_r$			10.0			10.0	$\mu\text{A}$
( $V_s = -30\text{V}$ , $T_s = 100^{\circ}\text{C}$ )	$I_r$							
Forward Current (off state)	$I_o$			1.0			0.1	$\mu\text{A}$
( $V_s = 5\text{V}$ , $T_s = 25^{\circ}\text{C}$ )	$I_o$			10.0			10.0	$\mu\text{A}$
( $V_s = 5\text{V}$ , $T_s = 100^{\circ}\text{C}$ )	$I_o$							
Forward Voltage Drop (on state)	$V_f$			1.5			1.5	Volts
( $I_s = 175\text{mA}$ )	$V_f$							
Temperature Coefficient of Switching Voltage	$T_c$			$\pm 0.02$			$\pm 0.02$	%/°C
( $T_s = -55^{\circ}\text{C}$ to $+100^{\circ}\text{C}$ )	$T_c$							
<b>DYNAMIC</b>								
Turn-on Time (See Circuit 1)	$t_{on}$			1.0			1.0	$\mu\text{sec}$
Turn-off Time (See Circuit 2)	$t_{off}$			25.0			25.0	$\mu\text{sec}$
Peak Pulse Voltage (See Circuit 3)	$V_p$	3.5			3.5			Volts
Capacitance (10V, $f = 1\text{MHz}$ )	C		2.5			2.5		pF

2N4983, 6

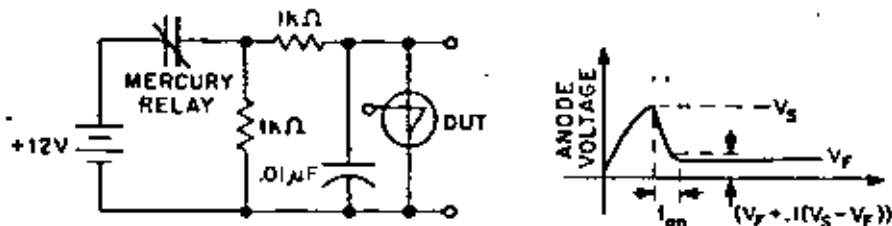
PARAMETER DEFINITIONS

Static Characteristics



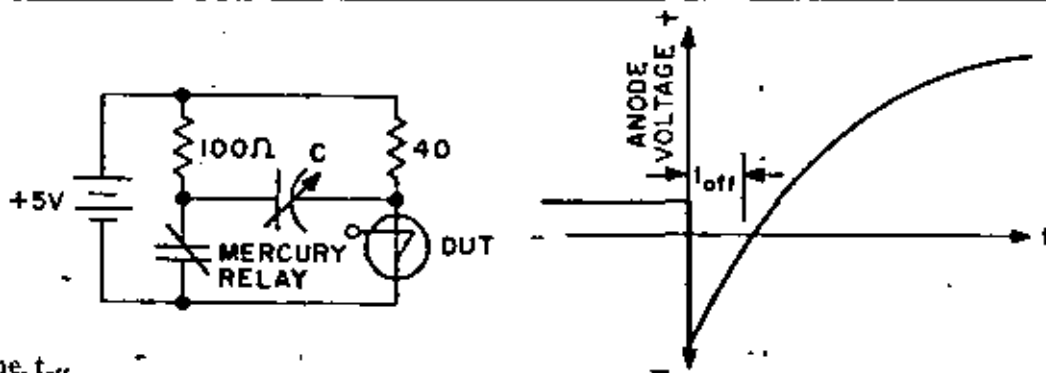
TEST CIRCUITS

Circuit 1  
Turn-on Time,  $t_{on}$



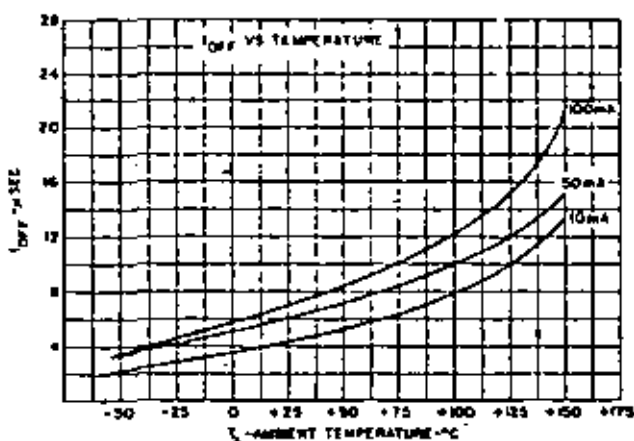
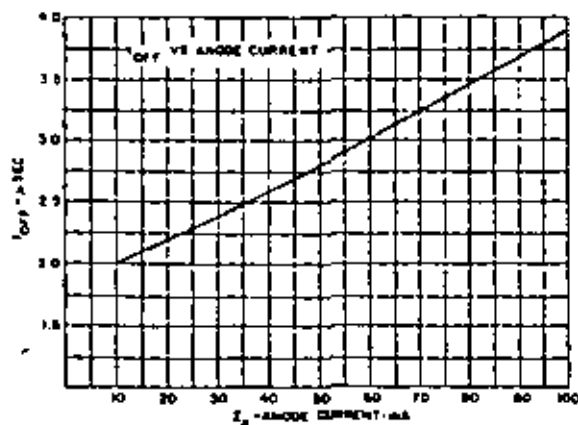
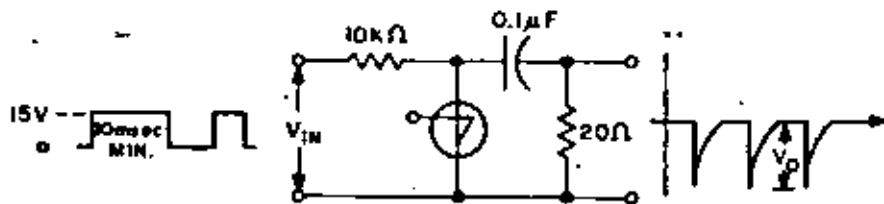
Turn-on time is measured from the time the anode voltage first reaches  $V_S$  to the time where the anode voltage has fallen 90% of the difference between  $V_S$  and  $V_F$ .

Circuit 2  
Turn-off Time,  $t_{off}$



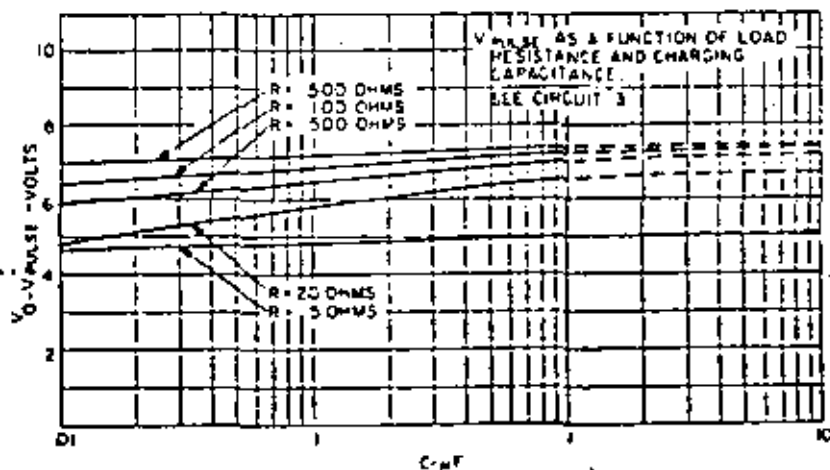
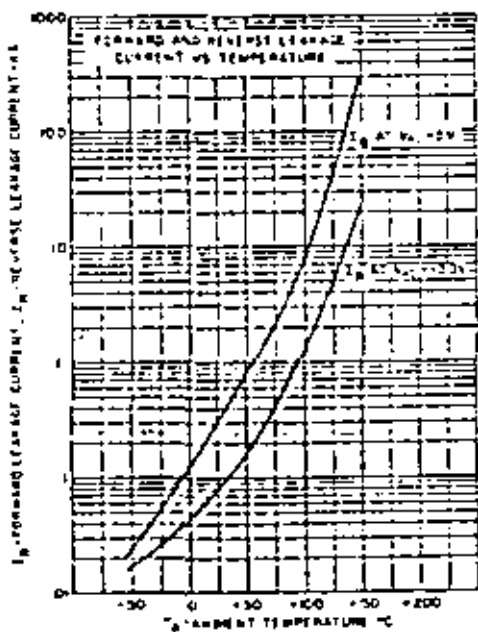
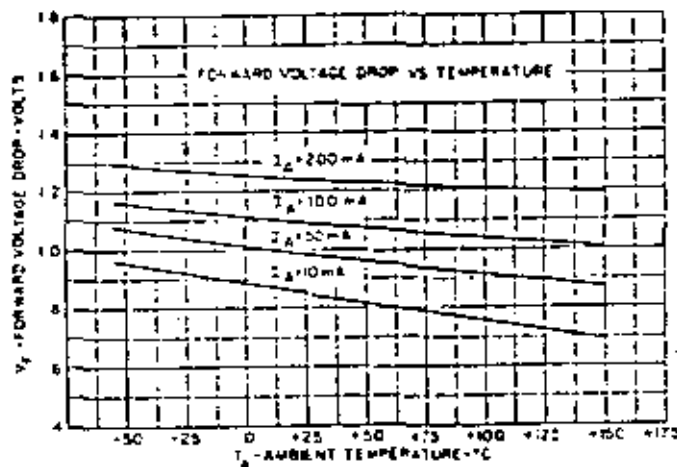
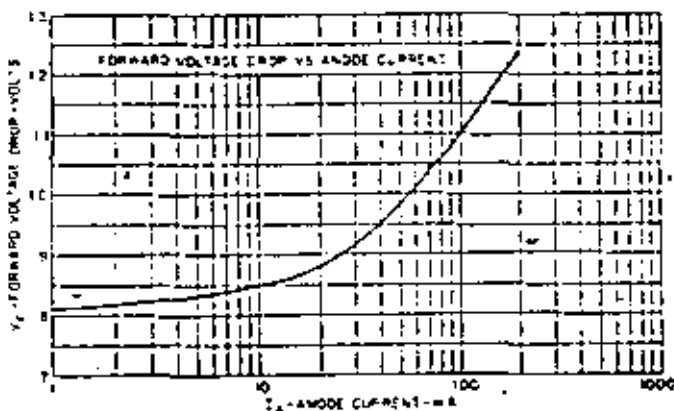
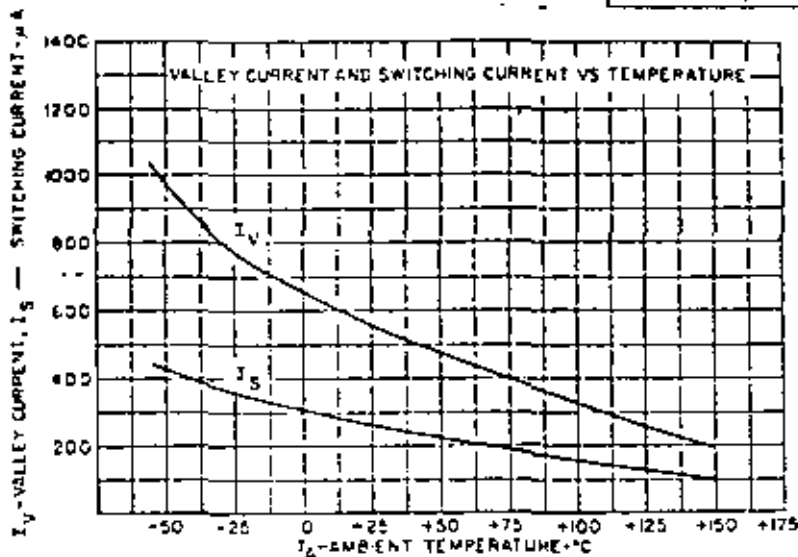
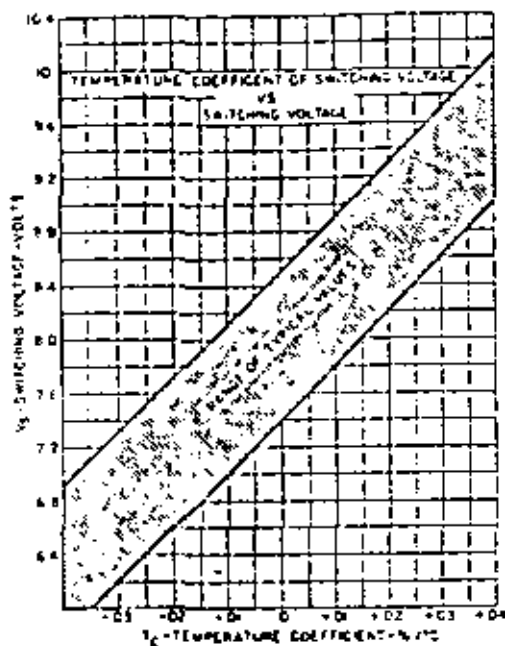
The turn-off test is begun with the SUS in conduction and the relay contacts open. At  $t = 0$  the contacts close and the anode is driven negative.  $C$  is adjusted downward, so that when the anode voltage becomes positive, the SUS just remains off. The turn-off time,  $t_{off}$ , is the time between initial contact closure and the point where the anode voltage passes up through zero volts. The capacitor is allowed to fully charge to 5 volts, at which time the contacts are reopened and the SUS triggers on.

Circuit 3  
 $V_p$



TYPICAL CHARACTERISTICS

2N4983, 6



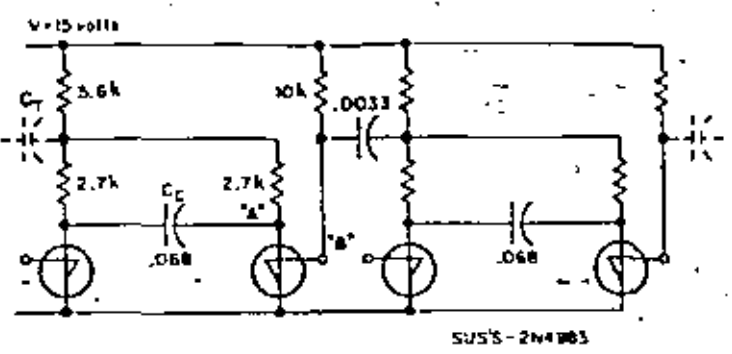


2N4983, 6

**APPLICATIONS**

**BINARY DIVIDER CHAIN**

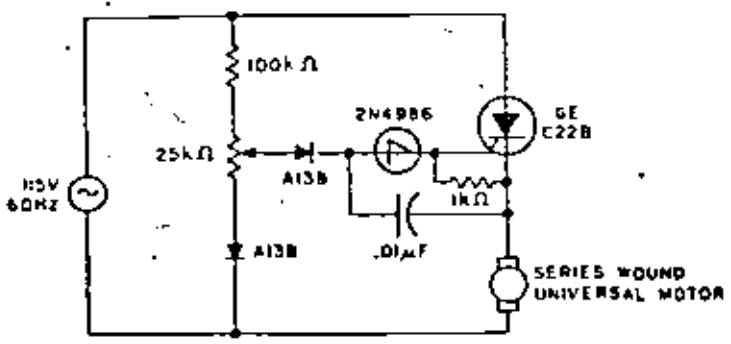
Uses fewer components than transistor flip flops. Output at "B" gives transient free waveform.



SUS-2N4983

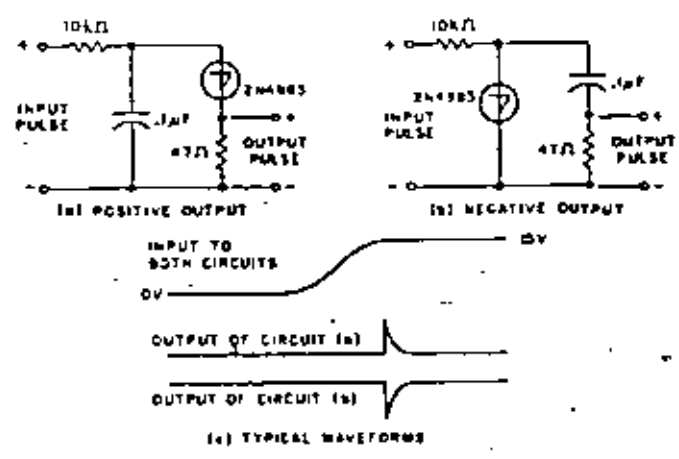
**MOTOR SPEED CONTROL**

Switching action of the 2N4986 allows smaller capacitors to be used while achieving reliable thyristor triggering.

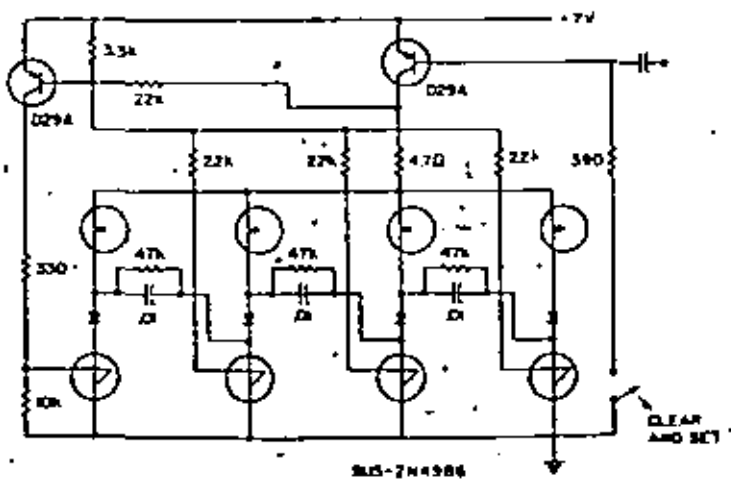


**PULSE SHARPENERS**

SUS is used to generate a rapid rise or fall time by using energy stored in a capacitor.



**RING COUNTER FOR INCANDESCENT LAMPS**



SUS-2N4986



DIVISION DE EDUCACION CONTINUA  
FACULTAD DE INGENIERIA U.N.A.M.

ELECTRONICA: DISPOSITIVOS Y CIRCUITOS

EL AMPLIFICADOR OPERACIONAL

ING. ROBERTO MACIAS PEREZ.

AGOSTO DE 1982.

### EL AMPLIFICADOR OPERACIONAL

Un amplificador operacional es un amplificador de alta ganancia y acoplamiento directo que usa la realimentación para controlar sus características.

El término Amplificador Operacional se debe a que originalmente se utilizó para llevar a cabo operaciones matemáticas tales como la suma, la resta, la derivación y la integración. Dadas las posibilidades y la economía de los amplificadores operacionales integrados disponibles en la actualidad; su uso se ha extendido a todos los campos de la electrónica analógica; tales como la instrumentación, el control, las comunicaciones, la computación analógica y aún como parte integrante de sistemas digitales.

#### SÍMBOLO

El símbolo del amplificador operacional es un triángulo que apunta en dirección de la salida; y que posee además dos entradas marcadas una con un signo (+) y otra con un signo (-) como se observa en la figura (1.1).

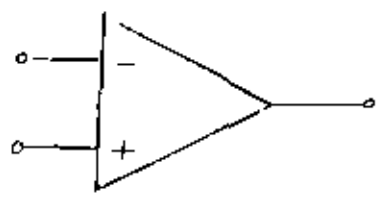


Fig. 1.1 Símbolo del Amplificador Operacional

Además de las tres terminales mencionadas (dos de entrada y una de salida); el amplificador operacional tiene otras terminales que les sirven para polarizarlo, hacer ajustes y compensaciones.

Externamente un amplificador operacional integrado presenta diferentes aspectos; según sea el encapsulado que tenga como se observa en la Fig. (1.2).

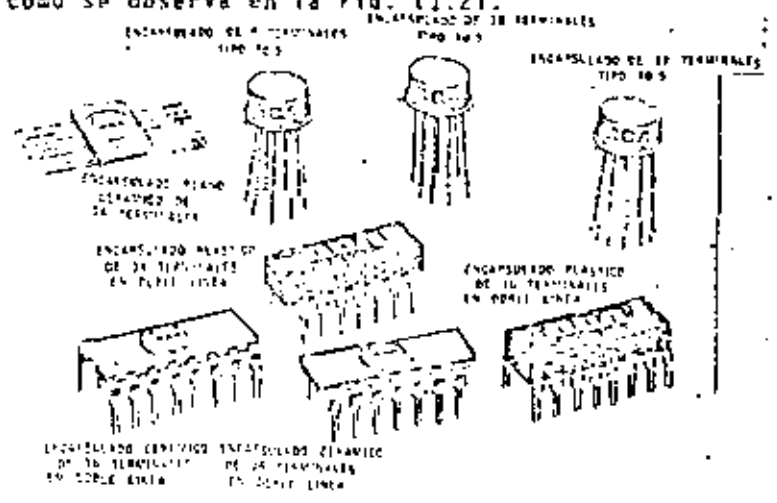


Fig. (1.2) Diferentes tipos de encapsulados del amplificador operacional integrado.

Internamente, el amplificador operacional integrado, consta de varios amplificadores transistorizados en serie y acoplados directamente para obtener la alta ganancia que lo caracteriza; entre los amplificadores que lo forman se encuentran los pares diferenciales y darlington; los cambiadores de nivel y los amplificadores de potencia; además de las fuentes de corriente; todos estos circuitos se encuentran en un microcircuito de silicio de aproximadamente 2 mm<sup>2</sup>. En la Fig. (1.3) se muestra el diagrama de un ampli-

ficador operacional integrado donde se puede observar el número de transistores que lo constituyen; este número varía de acuerdo al tipo de amplificador operacional que se trate ya que esto determina la complejidad y las características especiales de cada uno de ellos.

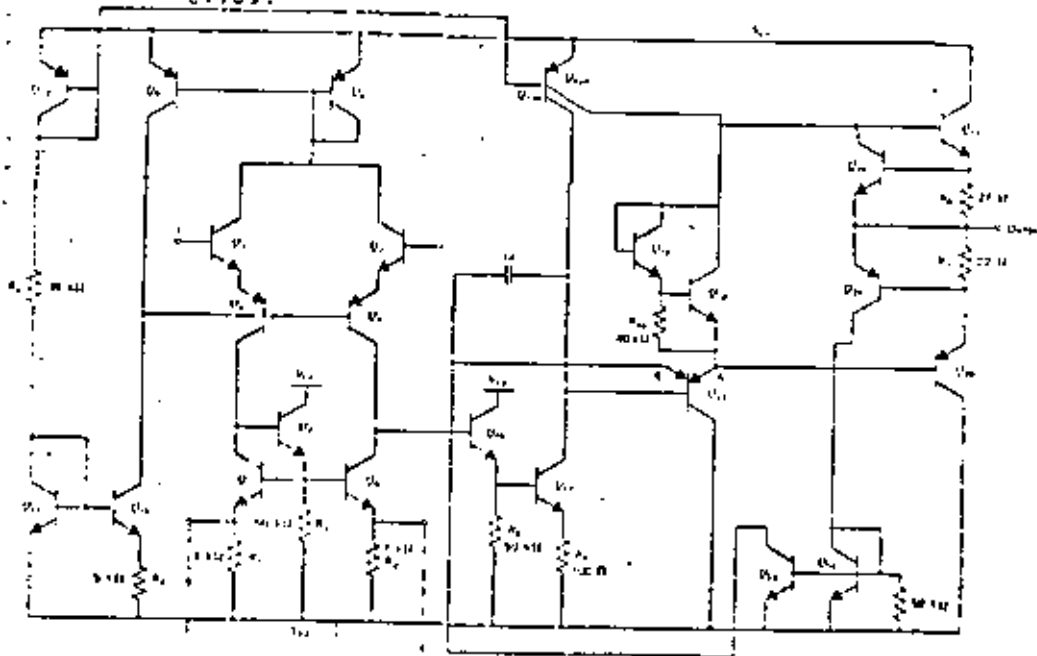


Fig. (1.3) El Amplificador Operacional Integrado. Diagrama de sus circuitos internos.

## EL AMPLIFICADOR OPERACIONAL IDEAL

### 2. EL AMPLIFICADOR OPERACIONAL IDEAL.

El amplificador operacional ideal es un MODELO que se utiliza para representar el amplificador operacional

real y que no considera algunas de las limitaciones del amplificador real, sin embargo es un modelo muy útil para comprender las bases del análisis de circuitos con amplificadores operacionales, así como sus aplicaciones y diseños de primera aproximación.

#### 2.1. CARACTERÍSTICAS DEL AMPLIFICADOR OPERACIONAL IDEAL.

Las características del Amplificador Operacional Ideal son las siguientes:

- Ganancia de Voltaje Diferencial de malla abierta

$$a_v = \infty$$

- Ganancia de voltaje de modo común

$$A_c = 0$$

- Resistencia de entrada

$$R_i = \infty$$

- Resistencia de salida

$$R_o = 0$$

- Ancho de banda

$$B_w = \infty$$

- Desajustes y Corrientes

cero

- Rapidez de respuesta

Infinita

De acuerdo a las características anteriores, podemos dar la siguiente representación del amplificador operacional ideal.

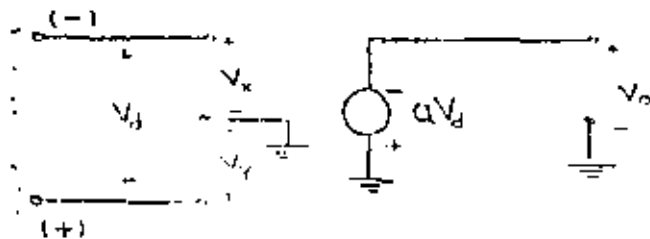


Fig. 2.1 Modelo ideal del amplificador operacional

Donde  $V_d$  es el voltaje diferencial aplicado a las entradas del amplificador operacional y está dado por:

$$V_d = V_x - V_y$$

## 2.2. SIGNIFICADO DE LAS CARACTERÍSTICAS DEL AMPLIFICADOR OPERACIONAL IDEAL.

### - GANANCIA DE VOLTAGE DIFERENCIAL DE MALLA ABIERTA

$$a_v = \infty$$

Significa que al aplicar una diferencia de tensión entre las terminales 'X' y 'Y' ó (-) y (+) igual a  $V_d$  y diferente de cero; la salida del amplificador operacional tenderá a ir a  $+\infty$  ó a  $-\infty$ ; dependiendo del signo de  $V_d$ .

Hay que notar que la diferencia  $V_d$ , necesita ser tan pequeña como sea para ocasionar que  $V_o$  vaya a  $+\infty$  ó a  $-\infty$ ; en realidad este voltaje está limitado por los voltajes de polarización  $+V_{cc}$  y  $-V_{cc}$ .

### - GANANCIA DE MODO COMUN = 0

La ganancia de modo común es el cociente ó la relación del voltaje de la salida y un voltaje aplicado a ambas entradas del amplificador operacional ( $V_{ic}$ ) como se observa en la Fig. (2.2)

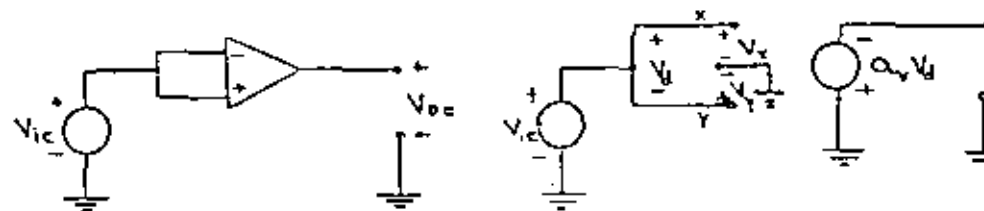


Fig. 2.2 (a) Entrada Común (b) Representación usando el modelo ideal.

### - RESISTENCIA DE ENTRADA $R_i = \infty$

Significa que no fluye corriente por ninguna de las entradas del amplificador operacional ¡Aún cuando se le aplique un generador que lo excite! Esto es una gran ventaja ya que permite al amplificador acoplarse a cualquier fuente excitadora Fig. (2.3).

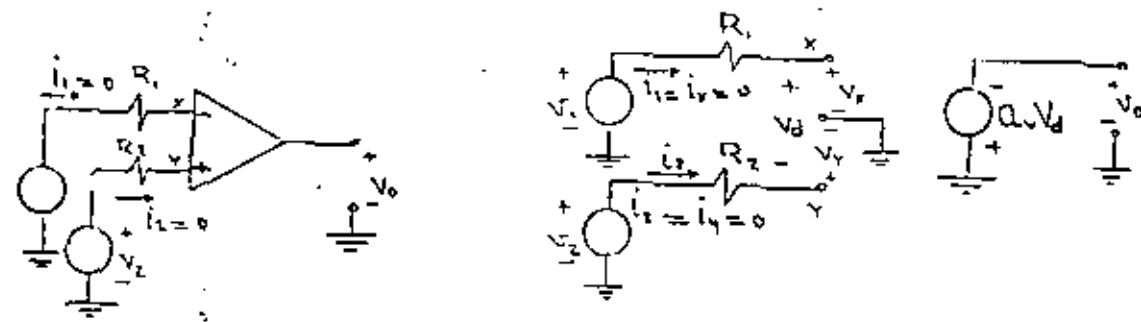


Fig. (2.3) Resistencia de entrada  
(a) Circuito; (b) Modelo ideal

RESISTENCIA DE SALIDA  $R_o = 0$

Significa que dentro del operacional ideal no hay pérdidas de energía y que puede transferir toda la potencia que le sea demandada a una carga de cualquier tamaño que le sea conectada en su salida. No debemos olvidar que el amplificador operacional ideal es sólo un modelo.

- ANCHO DE BANDA  $B_w = \infty$

Decir que el amplificador operacional ideal tiene un ancho de banda infinito significa que sus características NO se modifican con la frecuencia y que, por lo tanto, puede procesar de igual forma señales de cualquier frecuencia, Fig. (2.4).

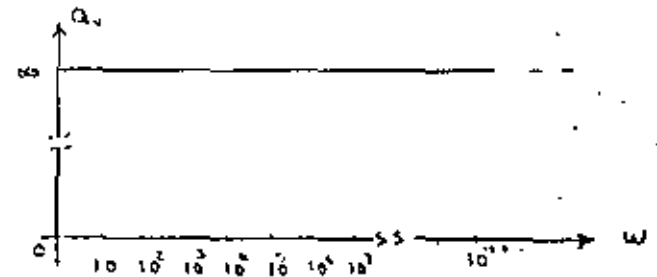


Fig. (2.4) Ancho de Banda Infinito.

- DESAJUSTES Y CORRIENTES = 0

Esta propiedad quiere decir que el operacional presentará una salida igual a cero si la entrada es igual a cero; y que esta propiedad no cambia, ni con el tiempo, ni con la temperatura,

- RAPIDEZ DE RESPUESTA =  $\infty$

Significa que la señal de la salida no presenta ningún retardo con respecto a la entrada; esto es, responde en un tiempo  $t = 0$  a una excitación en la entrada.

- CONCLUSIONES:

Podemos decir que el amplificador operacional ideal, es un dispositivo cuya salida responde a una excitación en la entrada en un tiempo igual a cero; que procesa señales de cualquier frecuencia; es capaz de dar cualquier potencia a una carga; no consume potencia.

cia; su salida es cero si su entrada diferencial es cero y además tiene una ganancia de Voltaje Diferencial de Malla Abierta Infinita!

De las características anteriores; la más importante es la de Alta Ganancia de Malla Abierta, que aunque limita las aplicaciones del amplificador en MALLA ABIERTA, en cambio hace que al utilizar una realimentación; el amplificador operacional se vuelve un Dispositivo de una gran utilidad ya que es sumamente versátil y relativamente fácil de utilizar, puesto que el comportamiento de los circuitos realimentados depende esencialmente de los elementos externos y no del amplificador operacional mismo.

**EJEMPLO:**

Se tiene un amplificador operacional ideal conectado a un generador de señales senoidales cuya amplitud es 1mv y frecuencia  $f_0$ , como se muestra en la Fig. (2.6).

- Diga si el voltaje en la salida es senoidal y porqué.
- Si el generador representa un transductor de temperatura-voltaje; diga si se puede usar el circuito de la Fig. (2.7) para medir la temperatura; ¿porqué?

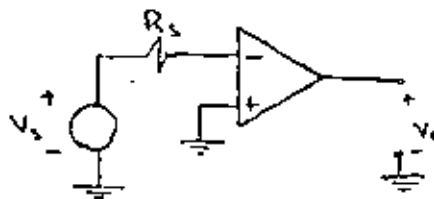


Fig. 2.6 Circuito correspondiente al ejemplo 1.a

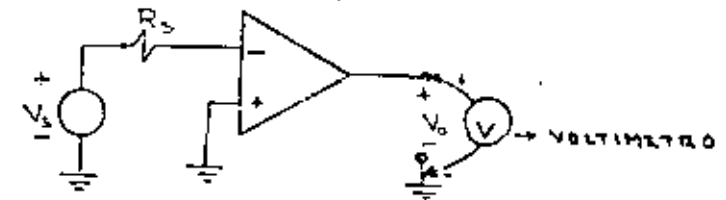


Fig. (2.7) Circuito correspondiente al ejemplo 1.b.

En ambos casos la respuesta es NO y la razón es que debido a que la Ganancia de Malla Abierta tiende a infinito; para cualquier  $V_d \neq 0$   $V_o \rightarrow \pm \infty$ ; por lo que el amplificador estará sólo en 2 estados  $+\infty$  ó  $-\infty$  según sea el sentido de la diferencia  $V_d = V_x - V_y$ . Así; para el presente caso;  $V_y = 0$  y  $V_x = V_s$  y si  $V_s > 0$   $V_x - V_y > 0$  y por lo tanto  $V_o$  irá a  $-\infty$  y en el caso que  $V_s < 0$   $V_o$  irá a  $+\infty$ . Obsérvese la inversión de signos de la salida con respecto a la entrada; por esta razón a la entrada (-) o 'X' se le denomina ENTRADA INVERSORA.

Asimismo debemos observar que si  $V_s$  se aplica a la entrada (+) ó 'Y' como se observa en la Fig. (2.8)  $V_o$  tiene el mismo signo que  $V_s$  por lo que a la entrada (+) ó 'Y' se le denomina entrada NO INVERSORA.



DIVISION DE EDUCACION CONTINUA  
FACULTAD DE INGENIERIA U.N.A.M.

ELECTRONICA: DISPOSITIVOS Y CIRCUITOS.

FUNCIONAMIENTO DEL TBJ

M. EN C. ANASTASIO MONTIEL  
MAYORGA.

AGOSTO DE 1982.





FUNCIONAMIENTO DEL TBJ.-

El transistor bipolar de juntura llamado comunemente "TRANSISTOR", consiste en dos uniones PN tal y como se muestra en la figura 2.1. Dependiendo del arreglo que se haga, el transistor es del tipo NPN ó PNP.

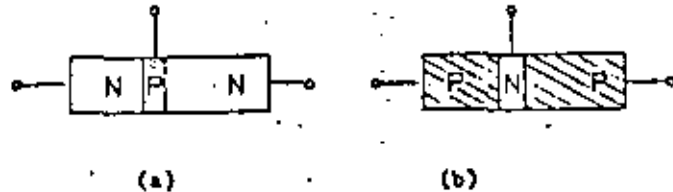


Figura 2.1.- TRANSISTOR: a) NPN; b) PNP.

Para explicar brevemente el funcionamiento del transistor consideraremos el tipo NPN.

La concentración de impurezas es mayor en la región N de la izquierda que en la región P (ver figura 2.1a). Si la juntura NP se polariza en directa, la región N inyecta ("emite") portadores en el material tipo P, donde se convierten en portadores minoritarios. Esto se ilustra en la figura 2.2a.

Una juntura PN también puede recolectar portadores minoritarios que se aproximen a la vecindad de las regiones P y N. Los portadores minoritarios que llegan a la vecindad de la juntura PN, logran pasar del material tipo P al N debido al campo eléctrico ahí presente.

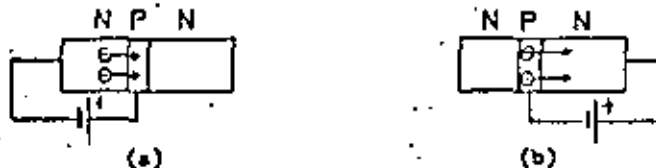


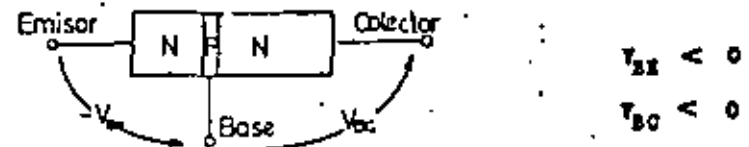
Figura 2.2.- a) Cuando una de las junturas es polarizada en directa, la región N puede inyectar electrones en la región P; b) polarizada en inversa, la región N puede recolectar electrones.

La figura 2.2b ilustra una situación en la cual los electrones minoritarios que de alguna forma han sido introducidos en la región P, logran pasar a la región N. No todos los portadores minoritarios que son introducidos en la región P son recolectados, algunos se recombinan con los huecos que son mayoritarios en dicho material. Si la juntura se polariza en directa, la corriente normal fluye y se agrega a cualquier corriente de portadores minoritarios recolectada.

En resumen, un transistor está formado por dos uniones, una que inyecta portadores y otra que los recolecta. La región N fuertemente contaminada es llamada EMISOR, la otra región N es llamada COLECTOR y la región P es llamada la BASE.

El hecho de tener dos uniones, nos permite tener cuatro diferentes formas de polarizar el transistor:

1.- Ambas uniones polarizadas en inversa:



El resultado es obvio, casi no existe conducción de corriente ya que se tiene el equivalente a dos diodos polarizados en inversa.

2.- Una unión polarizada en directa y la otra en inversa:

Sea por ejemplo, el diodo Base-Emisor en directa y el Base-Colector en inversa.

$$V_{BE} > 0; \quad V_{BC} < 0$$

La unión PN polarizada en directa permite el paso de electrones de N a P y de huecos de P a N, o sea, permite el paso de corriente. En un diodo normal, casi todos los huecos que entran a N se recombinan con el exceso de electrones que son portadores mayoritarios en N; lo mismo sucede con los electrones que pasan de N a P. En este caso, la corriente equivale a los portadores necesarios para suplir a aquellos que se pierden por recombinación.

En el transistor, sucede que la base es tan delgada que los electrones que son inyectados desde el emisor, llegan a la unión Base-Collector antes de haberse recombinado todos. En la unión E-C, el campo eléctrico tiene la dirección que permite el libre paso de los electrones al colector. Los electrones que se recombinan en la base, causan que  $i_B$  exista para suplir los huecos que se emplean en la recombinación. Esto se muestra en la figura 2.3.

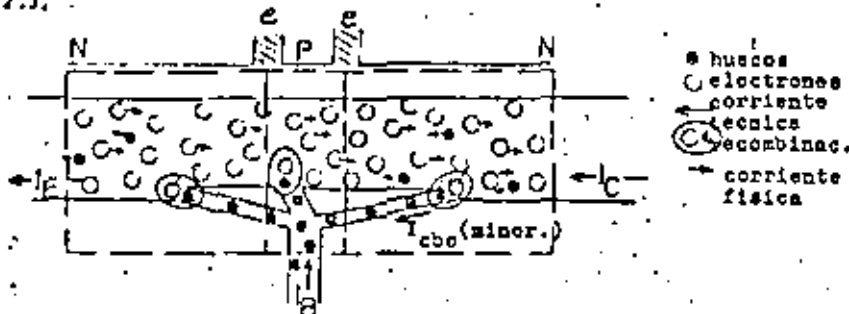


Figura 2.3.- Corrientes en el TBJ.

Se puede apreciar que:

a) La corriente de emisor  $i_E$  está formada por los electrones inyectados.

No toda la corriente inyectada pasa de E a C; la corriente  $i_C$  consiste de dos términos, el término predominante representa el porcentaje de electrones inyectados que logran llegar hasta el colector. Este porcentaje depende casi exclusivamente de la construcción del transistor y puede ser considerado constante para un transistor en particular. La constante de proporcionalidad es definida como  $\alpha$  y se le llama eficiencia de emisor. El segundo término representa la corriente debida a los portadores minoritarios de la base que pasan al colector ya que el diodo Base-Collector está polarizado en inversa. Entonces, tenemos:

$$i_C = \alpha i_E + I_{CBO}$$

como  $I_{CBO}$  es una corriente muy pequeña (corriente de saturación), será despreciada en lo subsecuente, luego:

$$\frac{i_C}{i_E} = \alpha \tag{2.1}$$

en donde  $\alpha < 1$ .

Por otro lado, la ley de Kirchhoff dice que:

$$i_E = i_C + i_B \tag{2.2}$$

y como

$$i_E = \frac{i_C}{\alpha}$$

se tiene que:

$$\frac{i_C}{\alpha} = i_C + i_B \tag{2.3}$$

$$i_B = \frac{1-\alpha}{\alpha} i_C \tag{2.3}$$

$$i_C = \frac{\alpha}{1-\alpha} i_B = \beta i_B \tag{2.4}$$

siendo  $\beta = \frac{\alpha}{1-\alpha}$  = ganancia de corriente de base.

b) La corriente inyectada depende de la polarización de la Unión Base-Emisor, que está polarizada en directa.

Si el colector no existiera se tendría que:

$$i_E = I_{B0} e^{V_{BE}/V_T} = i_B \tag{2.5}$$

es decir, se tendría un diodo PN común y corriente.

El hecho de que el colector exista, polarizado en inversa con la base, hace que

$$i_E = (\beta + 1) i_B \tag{2.6}$$

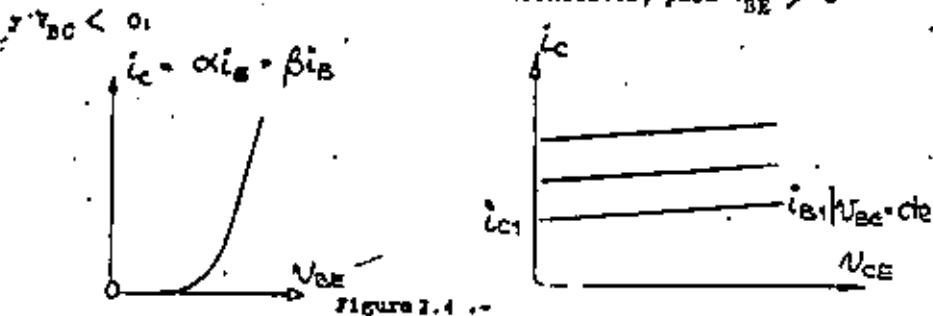
o sea, de las ecuaciones anteriores es obvio que  $i_E \neq i_B$ , teniéndose en el transistor:

$$i_B = \frac{I_{B0}}{\beta + 1} e^{V_{BE}/V_T} \tag{2.7}$$

que es la ecuación fundamental del diodo Base-Emisor.

c) El hecho de que la unión Base-Collector esté polarizada en inversa significa que la corriente  $i_C$  y por tanto  $i_B$  también, sean casi independientes del voltaje  $V_{BC}$ .

De los tres puntos anteriores se deduce que se tienen las siguientes curvas características del transistor, para  $V_{BE} > 0$



En general, los TBJ tienen los siguientes valores típicos de  $\alpha$  y  $\beta$ :

$$\begin{aligned} \alpha &= 0.950 \rightarrow \beta = 20 \\ \alpha &= 0.990 \rightarrow \beta = 99 \\ \alpha &= 0.999 \rightarrow \beta = 999 \end{aligned}$$

3.- El contrario de 2, o sea, Base-Collector polarizado en directa y Base-Emitor en inversa.

Debe de ser obvio que el resultado es análogo al de 2. En realidad lo es, sólo que como el TBJ no es simétrico en su construcción (al emisor está fuertemente contaminado, la base es muy delgada y la región del colector es la mayor), los parámetros en este caso no tienen el mismo valor que en su análogo. En esta circunstancia, tenemos:

$$\begin{aligned} i_E &= \alpha_R i_C \\ \text{o}; i_C &= I_{SR} e^{V_{BC}/V_T} \end{aligned}$$

en donde:  $\alpha_R$  = eficiencia de colector o alfa reversa.

$I_{SR}$  = corriente de saturación del diodo.

también: 
$$\beta_R = \frac{\alpha_R}{1 - \alpha_R}$$

Valores típicos:

$$\begin{aligned} \alpha_R &= 0.5 \rightarrow \beta_R = 1 \\ &= 0.1 \rightarrow \beta_R = 0.1 \\ &= 0.01 \rightarrow \beta_R = 0.01 \end{aligned}$$

4.- Ambas uniones polarizadas en directa. En este caso, se superponen 2 y 3, o sea que se siguen teniendo diodos en directa y el efecto de la base delgada, es decir, "colección" de portadores minoritarios en la base.

Para este caso:

$$\begin{aligned} i_C &= \alpha I_S e^{V_{BE}/V_T} - I_{SR} e^{V_{BC}/V_T} \\ i_E &= I_S e^{V_{BE}/V_T} - \alpha_R I_{SR} e^{V_{BC}/V_T} \\ i_B &= i_E - i_C \end{aligned}$$

El resultado es que ahora la corriente depende de dos voltajes ( $V_{BC}$  y  $V_{BE}$ ), mientras que antes dependía solo de uno. Ahora ya no se puede hablar de  $\beta$ , no existe ganancia de corriente en este caso. El resultado práctico es una recta  $v_{CE}$  vs  $i_C$  que depende más de resistencias internas de los diodos B-C y B-E que de otra cosa.

Aquí, podemos hablar de las características de un transistor bipolar de juntura:

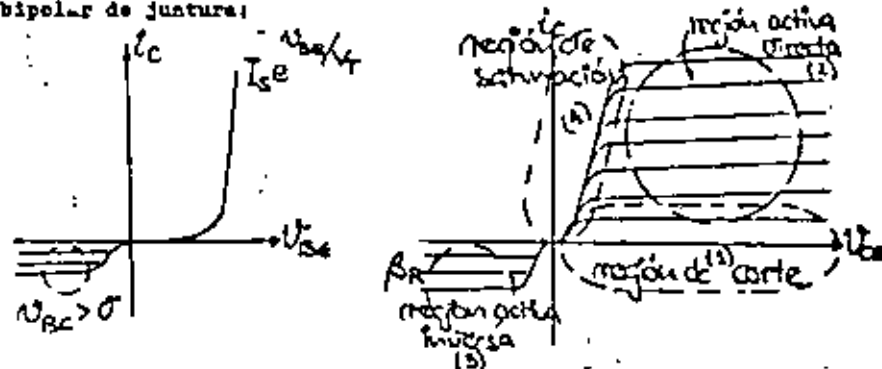


Figura 2.3.- Curvas Características.

### 2.1. Modelos del TBJ.-

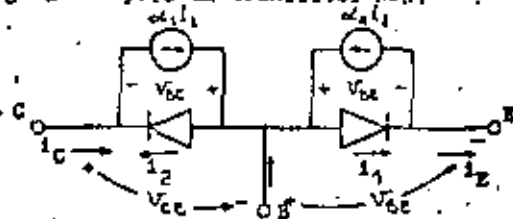
Ahora se presenta el problema: ¿Cómo podemos hacer cálculos

de circuitos en los que intervienen TBJ's?

Es obvio que conociendo sus ecuaciones, estos cálculos se pueden efectuar fácilmente (si se tiene una computadora!). Así que buscaremos modelos más simplistas.

Modelo de Ebers-Moll.-

Ebers y Moll dedujeron un modelo basados en el funcionamiento básico del TBJ. Su razonamiento para éste fue así: Un TBJ es en realidad un par de diodos conectados "espaldas con espalda", con la única particularidad de que la base es muy corta, lo que permite el paso de gran cantidad de portadores entre uno y otro diodo aún cuando uno de ellos esté polarizado en inversa. El efecto de dos diodos se puede modelar precisamente con dos diodos, mientras que el efecto de la base corta se puede simular con fuentes de corriente dependientes, como se aprecia en la figura 2.6 para un transistor NPN.



$$i_1 = -I_S e^{V_{BE}/V_T}$$

$$i_2 = I_{SR} e^{V_{BC}/V_T}$$

Figura 2.6.- Modelo de Ebers-Moll

Del modelo:

$$i_C = \alpha_1 i_1 - i_2 = \alpha_1 I_S e^{V_{BE}/V_T} - I_{SR} e^{V_{BC}/V_T}$$

$$i_E = i_1 - \alpha_2 i_2 = I_S e^{V_{BE}/V_T} - \alpha_2 I_{SR} e^{V_{BC}/V_T}$$

$$i_B = i_E - i_C$$

Como puede observarse, este modelo incluye todos los casos vistos en la sección 2.0:

Si:  $V_{BE} > 0$  y  $V_{BC} < 0$

$$i_C = \alpha_1 I_S e^{V_{BE}/V_T} - \alpha_2 I_{SR} e^{V_{BC}/V_T} \quad (\text{activo directo})$$

Si:  $V_{BC} > 0$  y  $V_{BE} < 0$

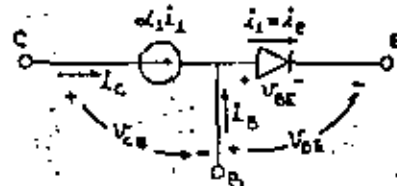
$$i_E = \alpha_R I_{SR} e^{V_{BC}/V_T} - \alpha_F I_S e^{V_{BE}/V_T} \quad (\text{activo inverso})$$

Si:  $V_{BE} \text{ y } V_{BC} < 0$

$$i_C = i_E \approx 0 \quad (\text{corte})$$

Si:  $V_{BE} \text{ y } V_{BC} > 0$  (saturación)

En general, se emplea el TBJ en el caso activo directo y a veces en corte y saturación. Casi nunca en activo inverso. En otras palabras, para un transistor NPN:  $V_{BE} > 0$  y  $V_{BC} < 0$ . En este caso, el modelo de Ebers-Moll se reduce a:



$$i_C = \alpha_1 I_S e^{V_{BE}/V_T}$$

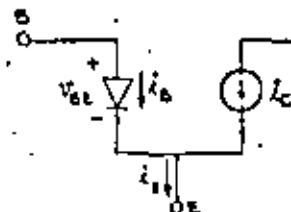
$$i_E = I_S e^{V_{BE}/V_T}$$

$$i_B = i_E - i_C = \frac{i_C}{\beta}$$

$$\beta = \frac{1}{1 - \alpha_1}$$

Modelo simplificado.-

El modelo anterior ya está simplificado y sirve únicamente para los casos de corte y activo directo. El mismo modelo se puede redibujar como sigue:



$$i_C = \beta i_B = I_S e^{V_{BE}/V_T}$$

$$i_E = \alpha_1 I_S e^{V_{BE}/V_T} + I_S$$

$$i_B = i_E - i_C$$

El resultado que se obtiene aplicando cualquiera de ellos es idéntico, sólo que en este último se emplea directamente  $\beta$ , mientras que en los otros dos se emplea  $\alpha_1$ .

Este último modelo es el que emplearemos en todos nuestros cálculos de ahora en adelante.

2.2 Simbología.-

En la figura 2.7 se muestran los símbolos que representan al Transistor Bipolar de Juntura tipo NPN y PNP.

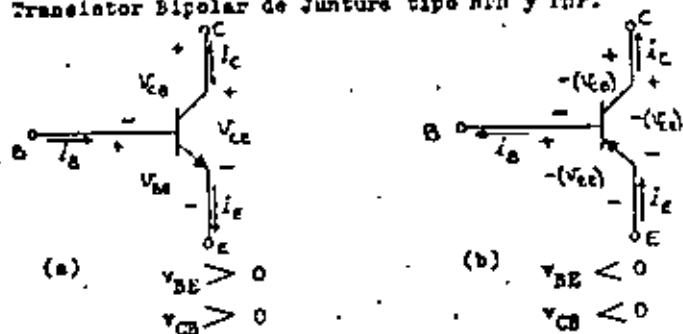


Figura 2.7.- Transistor: a) NPN; b) PNP

Debe hacerse notar que:

- a)  $i_E$  lleva la dirección de la flecha en el emisor.
- b)  $i_C$  e  $i_B$  llevan la dirección adecuada para que se cumpla que  $i_E = i_B + i_C$ .
- c) Los voltajes se miden de la primera letra a la segunda. Por ejemplo,  $V_{BE}$  es el voltaje de la base con respecto al emisor, o de otra manera:

$$V_{BE} = V_B - V_E$$

en donde  $V_B$  y  $V_E$  están medidos con respecto a tierra. Resulta obvio que:

$$V_{BE} = -V_{EB}; \quad V_{BC} = -V_{CB}; \quad V_{CE} = -V_{EC}$$

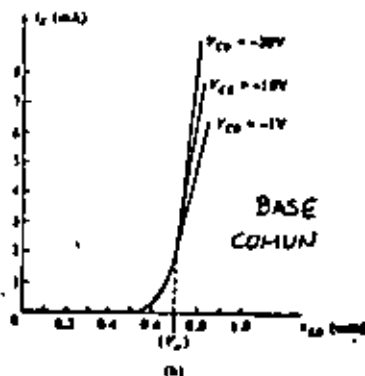
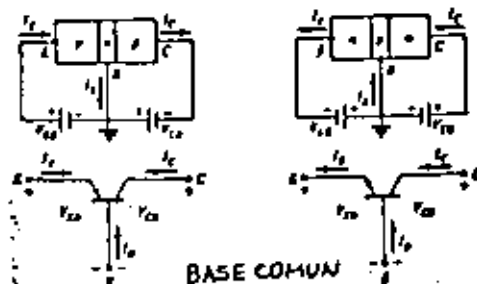
- d) Los signos de voltaje en un PNP son opuestos a los de un NPN.

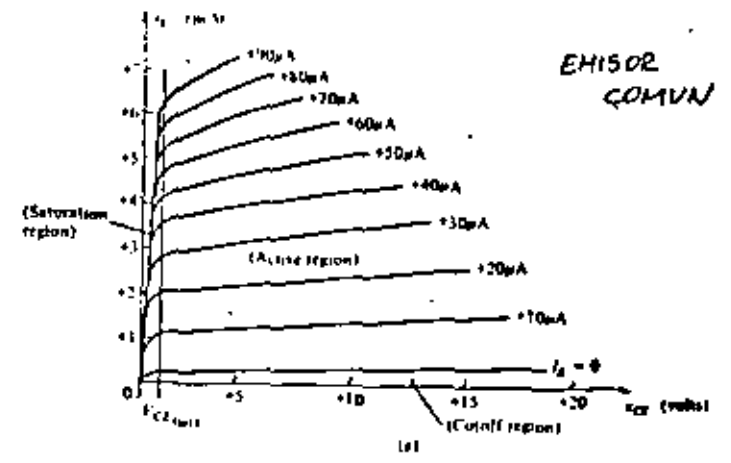
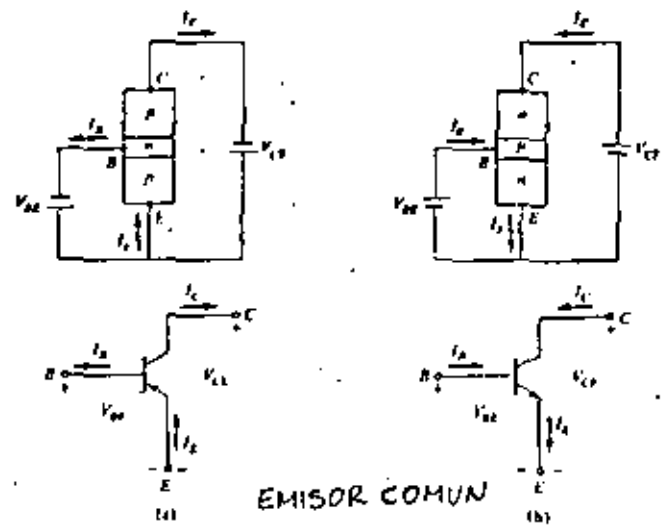
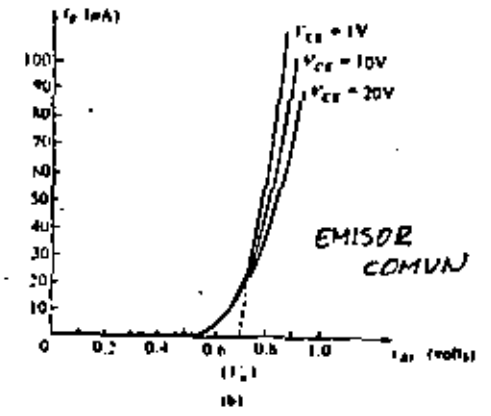
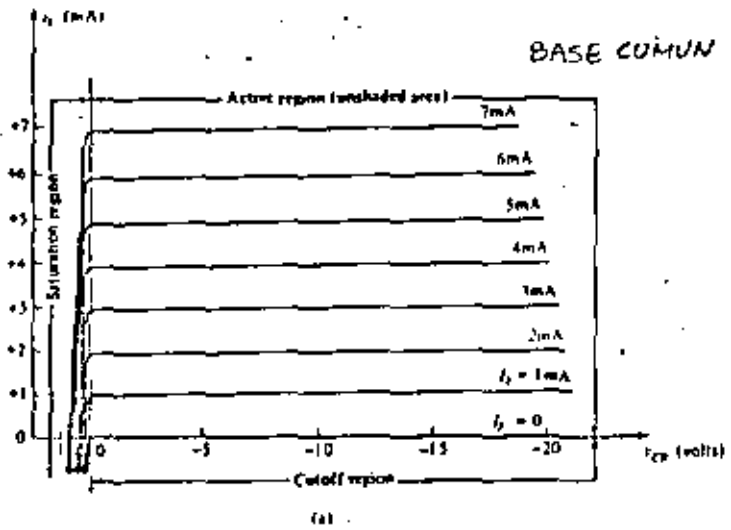
- e) Entre las terminales del transistor se cumple que:

$$V_{CE} = V_{CB} + V_{BE} \quad (2.8)$$

2.3 Curvas características.-

A continuación se muestran las curvas características de un transistor, en las diferentes configuraciones básicas que se pueden tener.





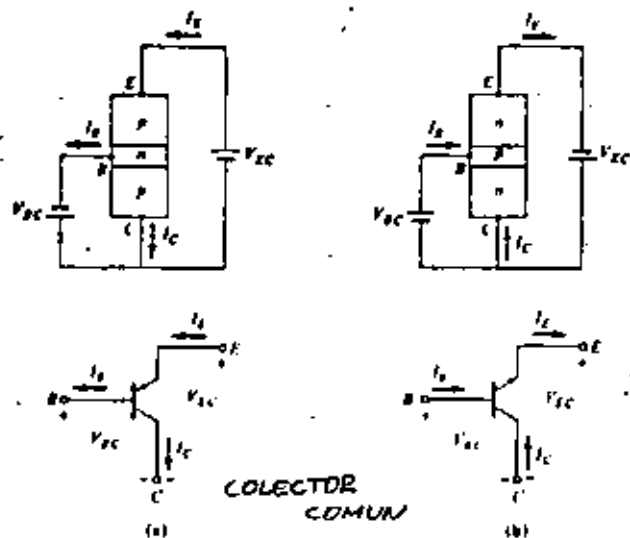


Figura 2.8 Configuraciones básicas y curvas características del transistor.

Para este último caso, se usan las mismas curvas del emisor común.

## 2.4 POLARIZACIÓN.

Para que el transistor funcione en la región que se desee, es necesario suministrarle los voltajes y corrientes correspondientes, es decir, polarizarlo.

Para usar al transistor como amplificador se polariza en la región activa directa, en cambio, cuando se utiliza como interruptor o "switch", generalmente se polariza en la región de corte y se conmuta a la región de saturación.

La región activa está limitada por las regiones de corte y saturación, y además, por los regímenes máximos de

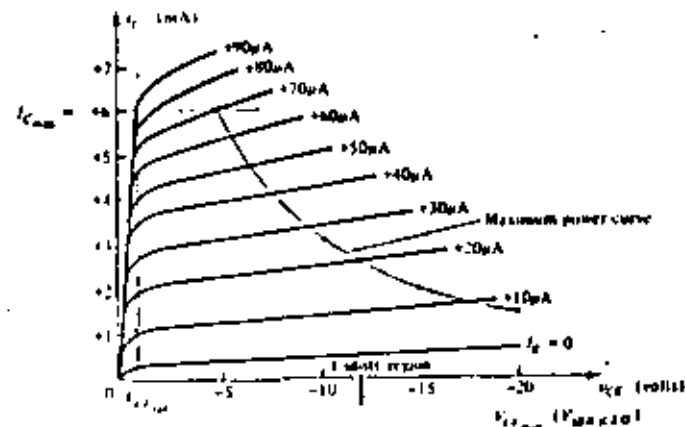


Figura 2.9 Límites de la región activa.

operación, característicos de cada transistor en particular. En la Figura 2.9 se muestra esta situación.

La curva de máxima potencia está descrita por la ecuación

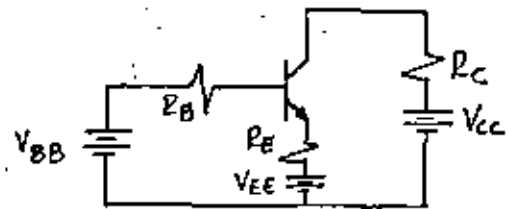
$$P_T = V_{CE} I_C \quad (2.9)$$

que es la potencia máxima que puede disipar el transistor.

Existen una gran variedad de circuitos de polarización, los más comunes se muestran en la Figura 2.10, a excepción del primero que no se utiliza por necesitar 3 diferentes fuentes de alimentación.

El criterio para escoger uno de ellos, depende de qué tan estable se requiera el punto de operación, a pesar de que varíen algunos parámetros del transistor, así como variaciones en la temperatura de operación.





Para el análisis y diseño de estos circuitos de polarización, puede hacerse uso del modelo de Ebers-Moll, o bien del modelo simplificado si a priori sabemos en qué región está polarizado el transistor. En el caso de polarización en la región activa, puede usarse el modelo descrito anteriormente:

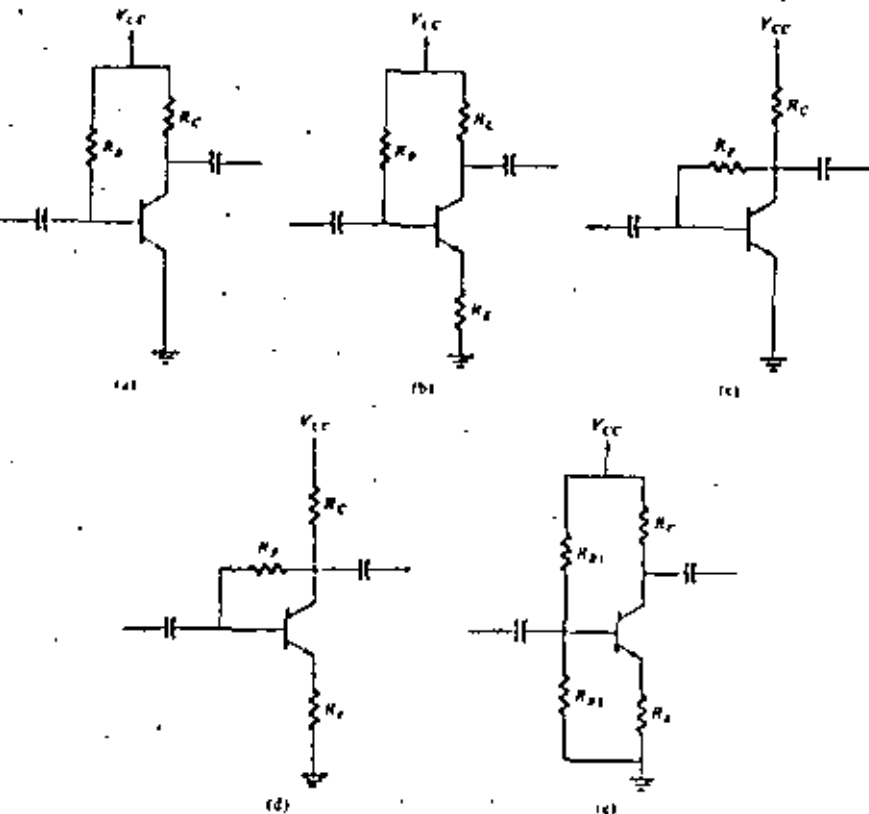


Figura 2.10 Circuitos de polarización.

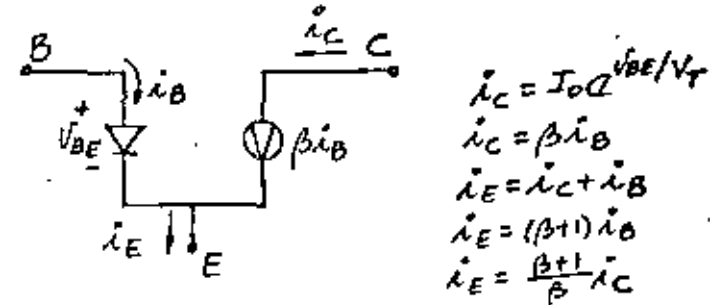
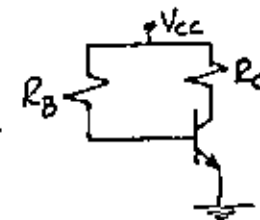


Figura 2.11 Modelo simplificado del TBJ

Dado que la ecuación de la corriente es una exponencial, la problemática del análisis de circuitos es la misma -- que la del diodo, para mostrar ésto, considérese el siguiente ejemplo:

### EJEMPLO 2.1.

Determine el punto de operación ( $V_{CEQ}$ ,  $I_{CQ}$ ) del siguiente circuito:



Redibujando el circuito para hacer patentes las mallas, se tiene:





**DIVISION DE EDUCACION CONTINUA  
FACULTAD DE INGENIERIA U.N.A.M.**

**ELECTRONICA: DISPOSITIVOS Y CIRCUITOS**

**GENERADORES DE ONDAS  
Y  
CONVERTIDORES A/D Y D/A**

**Ing. Roberto Macías Pérez**

**AGOSTO, 1982**



## 7.- GENERADORES DE ONDAS

## 7.1 El Generador de Ondas Cuadradas

Este circuito proporciona a la salida señales de forma cuadrada de una frecuencia y amplitud fijas; las cuales puede fijar el diseñador.

Su principio de operación se basa en el uso de un Schmitttrigger en cuya salida se conecta una red RC de paso bajo y el voltaje desarrollado en el capacitor se aplica a la terminal inversora en lugar de la señal externa que se aplica al circuito de Schmitt como se muestra en la fig. (7.1). Los diodos son únicamente para limitar la excursión del voltaje en la salida.

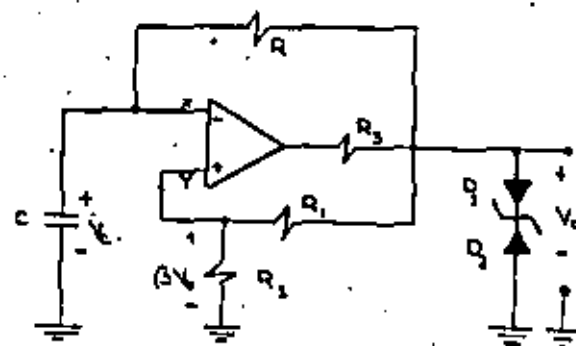


Fig. (7.1) Generador de Ondas Cuadradas

La señal de onda generada se muestra en la fig. (7.2); en la cual se le señala también el voltaje en el capacitor; a este circuito se le conoce como multivibrador estable porque no presenta ningún estado estable y solamente tiene dos estados casi estables uno a un valor  $V_{o_{max}}$  y otro a  $-V_{o_{max}}$

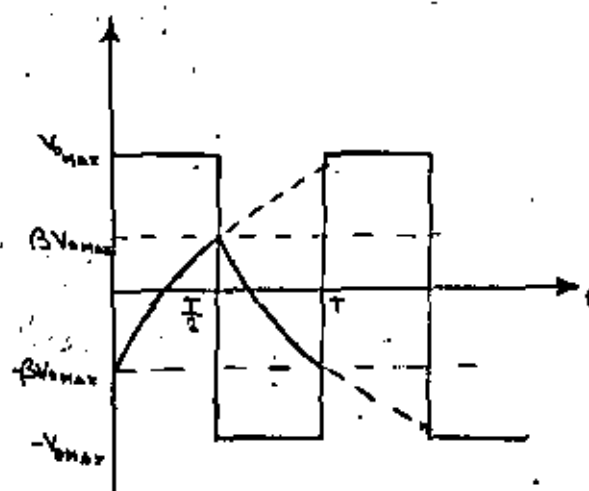


Fig. (7.2) Voltajes en la salida y en el capacitor del generador de ondas cuadradas.

Del circuito podemos ver que:

$$V = \beta V_o \quad (7.1.1)$$

donde

$$\beta = \frac{R}{R+R_1} \quad (7.1.2)$$

por otro lado:

$$V_x = V_c \quad (7.1.3)$$

donde  $V_c$  es el voltaje en el capacitor el cual está dado por:

$$V_c(t) = V_{o_{max}} \left[ 1 - (1+\beta) e^{-t/\tau} \right] \quad (7.1.4)$$

donde  $\tau = RC$  (7.1.5)

por otro lado sabemos que  $-Q_v(V_x - V_c) = V_o$  (7.1.6)

y que si  $V_x < V_y$  (7.1.7)

$V_o = V_{o_{max}}$  (7.1.8)

y si  $V_x < V_T$  (7.1.9)

$V_o = -V_{o_{max}}$  (7.1.10)

En este caso  $V_{o_{max}}$  está limitado por el voltaje del diodo zener más el voltaje de encendido ó de umbral de un diodo en directo, esto es:

$V_o = V_z + V_D$  (7.1.11)

Consideremos que  $V_x < 0$  esto es la diferencia  $V_d$  es negativa donde  $V_d$  está dada por (7.1.12)

$V_d = V_x - V_y$  (7.1.12)

Esto implica, según (7.1.7) que  $V_o$  es positivo e igual a  $V_{o_{max}}$ ; por lo que  $V_y$  también es positivo y está dado por (7.1.7)

El circuito de carga del capacitor es el mostrado en la fig. (7.3) y su salida tiende a  $V_{o_{max}}$  en forma exponencial.

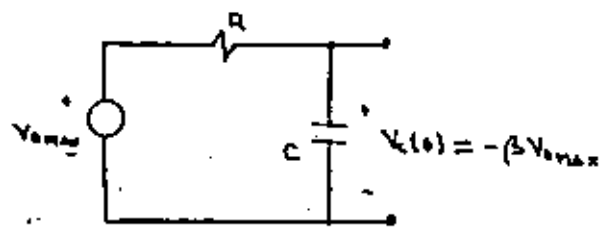


Fig. (7.3) Circuito de carga del capacitor para  $V_o = V_{o_{max}}$

Cuando el voltaje en el capacitor  $C$  alcanza un valor igual al que presenta  $V_y$ ; esto es cuando  $V_c = \beta V_{o_{max}}$ ; el voltaje en la salida del operacional cambia a un valor aproximadamente igual a su voltaje negativo de polarización ( $-V_{cc}$ ) y la salida del circuito va a un voltaje igual a  $-V_{o_{max}}$ . Esto hace que el voltaje en  $y$  se haga negativo e igual a  $-\beta V_{o_{max}}$  y el circuito del capacitor está dado por la fig. (7.4).

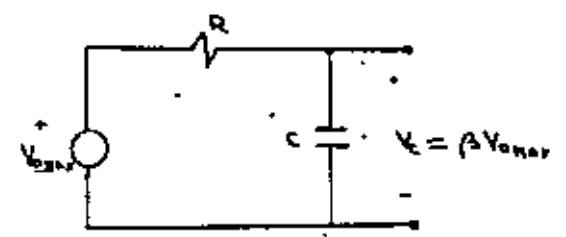


Fig. (7.4) Circuito del capacitor para  $V_o = -V_{o_{max}}$ ; Note que  $V_c = V_{o_{max}}$  inicialmente.

Ahora el voltaje en el capacitor tiende a ir a  $-V_{o_{max}}$  siguiendo una curva exponencial y mientras no alcance un valor igual a  $-\beta V_{o_{max}}$ ; la salida del circuito permanecerá en un valor igual a  $-V_{o_{max}}$  y así; cuando  $V_c$  iguale a  $-\beta V_{o_{max}}$  el circuito cambia a un valor igual a  $V_{o_{max}}$  y se repite el ciclo.

Si hacemos  $t=0$  cuando  $V_c = -B V_o$ ; para el primer semiciclo; tenemos (ya que  $V_c$  va a  $V_{o\max}$  con una constante de tiempo  $\tau = RC$ ),

$$V_c(t) = V_{o\max} [1 - (1+B) e^{-t/\tau}] \quad (7.1.13)$$

puesto que cuando  $t = \frac{T}{2}$ ;  $V_c = B V_{o\max}$ ; podemos calcular el periodo resolviendo la expresión (7.1.13) y obtener (7.1.14)

$$T = 2 \tau \ln \frac{1+B}{1-B} \quad (7.1.14)$$

$$T = 2 RC \ln \left( 1 + \frac{2V_{Z1}}{V_{Z2}} \right) \quad (7.1.15)$$

Note que  $T$  es independiente de  $V_o$

Este generador se usa en un rango de 10 Hz. En frecuencias mayores el Slow-Rate del operacional limita la pendiente de la onda cuadrada de salida. La amplitud depende del voltaje de los diodos Zener y un buen "apareo" hace que haya simetría en la amplitud.

## 7.2 GENERADOR DE ONDAS TRIANGULARES

Del circuito generador de ondas cuadradas, podemos observar que el voltaje en el capacitor tiene una forma triangular; sólo que los lados del triángulo son exponenciales más bien que rectas. Para linealizar los triángulos es necesario que el capacitor se cargue con una fuente de corriente constante. Aquí se puede usar un transistor ya sea bipolar o FET para general las rampas; pero en esta parte usaremos un circuito integrador con un operacional; el cual tiene un comportamiento mejor. El circuito generador de ondas triangulares se muestra en la Fig. (7.5).

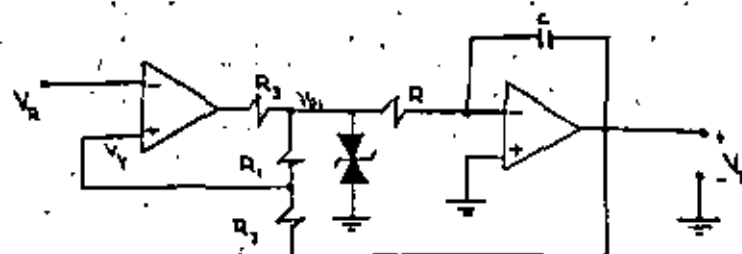


Fig. (7.5) Generador de Ondas Triangulares

Debido a la inversión de la señal en el integrador; este voltaje es realimentado a la terminal no inversora del comparador y no a la inversora como en el caso del generador de ondas cuadradas. En otras palabras, el comparador se comporta como un Schmitt trigger no inversor.

La Fig. (7.6) muestra la señal triangular obtenida.

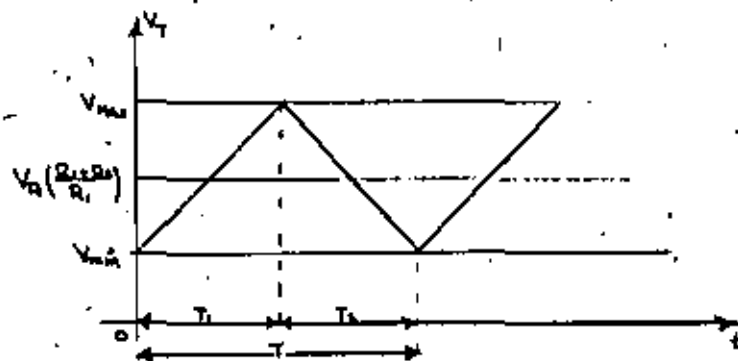


Fig. (7.6) Señal triangular obtenida en el circuito de la Fig. (7.5).

Para encontrar el valor máximo de la señal triangular; asumamos que el voltaje  $V_{o1}$  que es la salida del comparador está en su valor negativo; esto es:  $V_{o1} = -V_{oMAX}$  donde  $V_{oMAX}$  es como antes igual a  $V_D + V_Z$ , la suma de voltajes en los diodos Zener. Con la entrada negativa; la salida del integrador  $V_T$  es una rampa de pendiente positiva. El voltaje  $V_T$  en el comparador está dado por (7.2.1). Esta expresión se obtiene utilizando el principio de superposición.

$$V_T = \frac{V_{oMAX} R_2}{R_1 + R_2} + \frac{V_T R_1}{R_1 + R_2} \quad (7.2.1)$$

Cuando  $V_T$  llega a un valor igual a  $V_R$ ; el comparador cambia de estado y  $V_{o1}$  se hace igual a  $+V_{oMAX}$ , lo cual hace que  $V_T$  comience a decrecer en forma lineal; por lo tanto, el valor de pico de la señal triangular ocurre para  $V_T = V_R$ . De la ecuación (7.2.1)

$$V_{MAX} = V_R \frac{R_1 + R_2}{R_1} + V_{oMAX} \frac{R_2}{R_1} \quad (7.2.2)$$

Por medio de un argumento similar podemos encontrar que:

$$V_{min} = V_R \frac{R_1 + R_2}{R_1} - V_{oMAX} \frac{R_2}{R_1} \quad (7.2.3)$$

y el swing de pico a pico está dado por:

$$V_{MAX} - V_{min} = 2 V_D \frac{R_2}{R_1} \quad (7.2.4)$$

Hay que notar que el valor promedio está dado por:

$$V_{prom} = V_R (R_1 + R_2)/R_1 \quad (7.2.5)$$

y si  $V_R = 0$  la señal va de  $-V_D R_2/R_1$  a  $V_D R_2/R_1$ . Este desplazamiento en voltaje es controlado por  $V_R$  y el swing de pico a pico es controlado por la relación de  $R_2/R_1$ .

Para calcular los tiempos  $T_1$  y  $T_2$ , debemos considerar que la corriente de carga en el capacitor está dada por (7.2.6)

$$I_C = C \frac{dV_C}{dt} \quad (7.2.6)$$

pero:  $V_C = -V_T$

por lo que:

$$I_C = -C \frac{dV_T}{dt} \quad (7.2.7)$$

para  $V_{o1} = -V_{oMAX}$  (7.2.8)

$$I = -\frac{V_{oMAX}}{R} \quad (7.2.9)$$

$$y \quad \frac{dV}{dt} = \frac{V_{oMAX}}{RC} \quad (7.2.10)$$

por tanto:

$$T_1 = \frac{V_{MAX} - V_{min}}{V_{oMAX}/RC} \quad (7.2.11)$$

finalmente:

$$T_1 = \frac{2R_2 R_C}{R_1} \quad (7.2.12)$$

Puesto que la velocidad del barrido negativo tiene la misma magnitud que la calculada arriba,  $T_2 = T_1 = T/2 = 1/2f$ , donde la frecuencia  $f$  está dada por (7.2.13)

$$f = \frac{R_1}{4R_2 R_C} \quad (7.2.13)$$

Note que la frecuencia es independiente de la amplitud. La máxima frecuencia está limitada por el Slew-Rate del integrador o por su máxima corriente de salida, la cual determina la velocidad de carga del capacitor.



## 7.3 OSCILADORES SENOIDALES

La Fig. (7.7) muestra un amplificador, una red de realimentación y un circuito mezclador; la malla no se ha cerrado como puede observarse. El amplificador proporciona una salida  $x_o$  como consecuencia de la entrada  $x_i$  aplicada directamente al amplificador. La salida de la red de realimentación es  $x_f = \beta x_o = \beta A x_i$  y la salida del circuito mezclador, que es solamente un inversor, está dada por:

$$x_f = -x_f = -\beta A x_i$$

y la ganancia de lazo  $T$  es

$$T = \frac{x_f}{x_i} = -\frac{x_f}{x_i} = \beta A$$

si la señal  $x_f$  es idéntica a la señal externa aplicada de  $x_i$ ; puesto que el amplificador no puede distinguir la fuente de la señal de entrada aplicada a él, y de repente se desconecta la fuente y se conecta al punto 2 al 1; el amplificador seguirá proporcionando la misma salida que antes. Note que hemos supuesto que  $x_f = x_i$  significa que son exactamente iguales todo el tiempo. La condición  $x_f = x_i$  es equivalente a que  $-\beta A = 1$ ; la ganancia de lazo debe ser igual a la unidad.

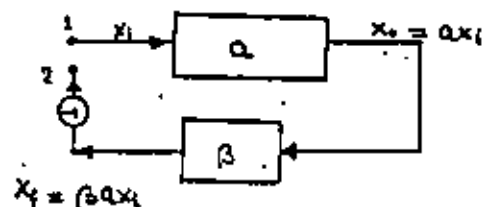


Fig. (7.7) Amplificador de ganancia  $A$ , red de realimentación  $\beta$ . No conectados aún.

## 7.3.1 EL CRITERIO DE BARKHAUSEN

Para una onda senoidal  $x_f = x_i$  es equivalente a que la Amplitud, la Fase y la frecuencia de  $x_i$  y  $x_f$  son idénticas. Por lo tanto, tenemos el siguiente principio.

La frecuencia a la que un oscilador senoidal opere es la frecuencia para la que el corrimiento total introducido por el amplificador y la red de realimentación es exactamente cero (o un múltiplo de  $2\pi$ ). Dicho de otra manera.

La frecuencia de un oscilador senoidal está determinada por la condición que el defasamiento de su ganancia de lazo es cero.

Además:

Las oscilaciones no se sostendrán si, a la frecuencia de oscilación, la magnitud del producto de la ganancia de lazo es menor que la unidad.

A la condición de Ganancia de Lazo Unitaria se le da nombre Criterio de Barkhausen.

Esta condición implica, desde luego que:

$$|\beta A| = 1 \quad (7.3.1)$$

y la fase de  $\beta A$  es cero.

El principio enunciado es consistente con la ecuación de la realimentación (7.3.2)

$$A_f = \frac{A}{1 + \beta A} \quad (7.3.2)$$

Para lo que si  $-a\beta = 1$ ;  $Af = 1$  lo que puede interpretarse como que "existe un voltaje de salida aún cuando ningún voltaje se aplique a la entrada".

En la realización de osciladores prácticos, la ganancia de lazo se hace ligeramente mayor que la unidad y la amplitud de las oscilaciones es limitada por la saturación del sistema, o limitadores de amplitud tales como Diodos Zener.

### 7.3.2. EL OSCILADOR DE PUENTE DE WIEN.

La Fig. (7.8) muestra el circuito denominado oscilador de puente de Wien; en el cual podemos observar que se tiene un amplificador No Inversor; cuya señal de entrada es  $V_y$ .

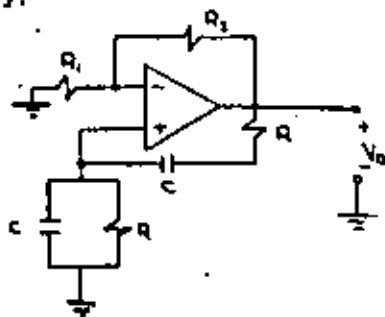


Fig. (7.8) Puente de Wien

$$\text{Esto es } V_0 = V_y \left( 1 + \frac{R_2}{R_1} \right) \quad (7.3.3)$$

$$\text{Además } V_y = V_0 \frac{Z_2}{Z_1 + Z_2} \quad (7.3.4)$$

De las expresiones (7.3.3) y (7.3.4) podemos identificar tanto la ganancia del amplificador como el factor de realimentación.

La ganancia de voltaje del amplificador está dada por (7.3.5)

$$A_v = \left( 1 + \frac{R_2}{R_1} \right) \quad (7.3.5)$$

Y el factor de realimentación está dado por la expresión (7.3.6)

$$\beta = \frac{Z_2}{Z_1 + Z_2} \quad (7.3.6)$$

Donde  $Z_1$  y  $Z_2$  están dados por (7.3.7)

$$Z_1 = R + \frac{1}{sC} \quad (7.3.7)$$

$$Z_2 = R \parallel 1/sC$$

Esto es:

$$Z_2 = \frac{R}{RcS + 1} \quad (7.3.8)$$

Calculemos la ganancia de lazo

$$T = A_v \beta \quad (7.3.9)$$

$$T = A_v \frac{Z_2}{Z_1 + Z_2} \quad (7.3.10)$$

Que se puede escribir:

$$T = A_v \frac{R / (1 + RcS)}{1 + RcS + R + \frac{1}{sC}} \quad (7.3.11)$$

Que se puede simplificar a la expresión (7.3.12)

$$T = A_v \frac{s/R_c}{s^2 + (3/R_c) s + 1/(R_c)^2} \quad (7.3.12)$$

Aplicando el criterio de Barkhausen que nos dice que la parte real de la ganancia de lazo ( $T$ ) debe ser igual a la unidad y la parte imaginaria igual a cero; lo que es equivalente a decir que su desfase es cero y su magnitud igual a la unidad.

$$T(s) = A_v \frac{s/R_c}{s^2 + (3/R_c) s + 1/(R_c)^2} \quad (7.3.12)$$

$$T(j\omega) = A_v \frac{j\omega/R_c}{(j\omega)^2 + (3/R_c) j\omega + 1/(R_c)^2} \quad (7.3.13)$$

$$|T(j)| = \frac{1}{(\text{Re}T(j\omega))^2 + (\text{Im}T(j\omega))^2} \quad (7.3.14)$$

Desarrollando y haciendo  $\text{Im} T(j\omega) = 0$  se obtiene la frecuencia de oscilación

$$\omega_0 = \frac{1}{R_c} \quad (7.3.15)$$

o bien; como  $\omega_0 = 2\pi f_0$

$$f_0 = \frac{1}{2\pi R_c} \quad (7.3.16)$$

Substituyendo (7.3.15) en (7.3.14) y haciendo que la magnitud de la ganancia de lazo sea igual a uno; obtenemos que

$$A_v = 3 \quad (7.3.17)$$

Este valor garantiza que las oscilaciones se sostendrán; en la práctica se hace un poco mayor que 3.

La condición dada por (7.3.17) implica que:

$$R_2 = 2R_1 \quad (7.3.18)$$

Aunque por lo mencionado anteriormente; normalmente se hace:

$$R_2 > 2R_1 \quad (7.3.19)$$

para garantizar que la oscilación se mantenga.

En estos tipos de osciladores, la principal limitación es la respuesta en frecuencia del amplificador operacional y desde luego el slew-rate; por lo que eligiendo adecuadamente el amplificador se pueden lograr oscilaciones hasta de 10 MHz.

### 7.3.3 EL OSCILADOR POR CAMBIO DE FASE

La Fig. (7.9) muestra un esquema general del oscilador con red cambiadora de fase. En él se puede observar la presencia de tres secciones  $Z_1$ - $Z_2$  en la red de realimentación, cuyo objeto es conseguir 180 grados de desfaseamiento que, junto con los 180 propios del amplificador inversor permite tener una ganancia de lazo cuyo desfaseamiento es 360 grados 0 0.

Puesto que cada una de las secciones produce un desfaseamiento que no puede llegar a los 90°, serán necesarias como mínimo tres secciones para lograr los 180° necesarios.

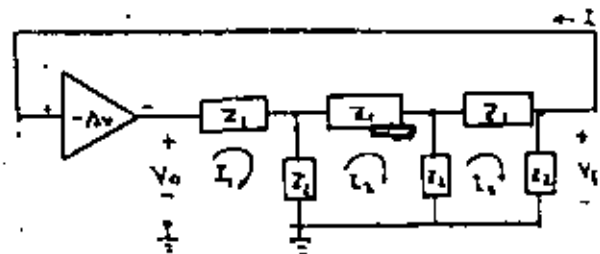


Fig. (7.9) Oscilador por Cambio de Fase.



Del circuito de la Fig. (7.9) se pueden plantear las siguientes ecuaciones:

$$V_0 = I_1 (Z_1 + Z_2) - I_2 Z_2 \quad (7.3.20)$$

$$V_0 = I_1 Z_2 + I_2 (Z_1 + 2Z_2) - I_3 Z_2 \quad (7.3.21)$$

$$0 = -I_2 Z_2 + I_3 (Z_1 + 2Z_2) \quad (7.3.22)$$

$$V_f = I_3 Z_2 \quad (7.3.23)$$

Manipulando algebraicamente se puede obtener la expresión (7.3.24); la cual nos represente el factor de realimentación  $\beta$ .

$$\frac{V_f}{V_0} = \frac{1}{\left(\frac{Z_1}{Z_2}\right)^3 + 5\left(\frac{Z_1}{Z_2}\right)^2 + 6\left(\frac{Z_1}{Z_2}\right) + 1} \quad (7.3.24)$$

Si observamos la expresión (7.3.24); la parte imaginaria está dada por las potencias impares, por lo que, si consideramos a  $\Delta v$  real; la expresión (7.3.25) nos da la frecuencia de oscilación.

$$\left(-\frac{Z_1}{Z_2}\right)^2 + 6\left(-\frac{Z_1}{Z_2}\right) = 0 \quad (7.3.25)$$

Para el caso de celdas R-C; se tiene que la red defasadora es la mostrada en la Fig. (7.10)

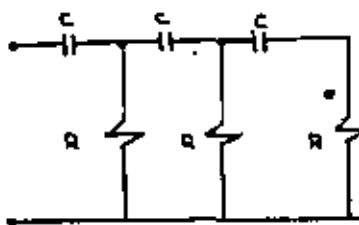


Fig. (7.10) Red Defasadora R-C.

Con la red defasadora de la Fig. (7.10) tenemos que:

$$Z_1 = \frac{1}{sC} \quad (7.3.26)$$

$$Z_2 = R \quad (7.3.27)$$

Por lo que si sustituimos (7.3.26) y (7.3.27) en la expresión (7.3.25); queda:

$$\left(\frac{1}{RCs}\right) + 6\left(\frac{1}{RCs}\right) = 0 \quad (7.3.28)$$

Si en la expresión (7.3.28) sustituimos  $s$  por  $j\omega$ ; tendremos:

$$\frac{1}{-j(\omega RC)^3} + 6\frac{1}{j\omega RC} = 0 \quad (7.3.29)$$

o bien multiplicando por  $j^2$  ambos términos, tenemos:

$$j^2 \left[ \frac{1}{R^3 C^3} + 6\frac{\omega^2}{RC} \right] = 0 \quad (7.3.30)$$

y finalmente haciendo la parte imaginaria igual a cero y resolviendo para  $\omega$ ; se tiene la expresión (7.3.31) donde  $\omega_0$  es la frecuencia de oscilación:

$$\omega_0 = \frac{1}{\sqrt{6} RC} \quad (7.3.31)$$

Si consideramos que  $\beta = \frac{V_f}{V_0}$

y en la ecuación (7.3.24) sustituimos el valor de  $\omega_0$  dado por la ecuación (7.3.31); tenemos que los términos de potencia impar son cero; por lo que nos queda:

$$\beta(\omega_0) = \frac{1}{5\left(\frac{1}{j\omega_0 RC}\right)^2 + 1} \quad (7.3.32)$$

y finalmente

$$\beta(\omega_0) = \frac{1}{-2\beta} \quad (7.3.33)$$

y como la ganancia de lazo debe ser unidad en su parte real:

$$A_V \beta(\omega_0) = 1 \quad (7.3.34)$$

$$A_V \left(-\frac{1}{2\beta}\right) = 1$$

$$A_V = -2\beta \quad (7.3.35)$$

La expresión (7.3.35) da la condición para que oscile el circuito oscilador por corrimiento de fase; el cual produce una señal senoidal cuya frecuencia de oscilación  $f_0$  está dada por (7.3.36)

$$f_0 = \frac{\omega_0}{2\pi} \quad (7.3.36)$$

En este circuito; la principal limitante es la respuesta de frecuencia del amplificador operacional; para lograr oscilaciones de frecuencias mayores a 1 MHz es necesario usar un operacional de banda ancha como el 702 u otros.

## 1.- INTRODUCCION

### 1.1 CANTIDADES ANALÓGICAS Y DIGITALES

Las variables analógicas, cualquiera que sea su origen son frecuentemente convertidas, por transductores, en voltajes o corrientes. Estas señales eléctricas pueden aparecer como señales de corriente directa, o de corriente alterna como son las salidas de termopares, potenciómetros, puentes o elementos ópticos. Las variables analógicas tratadas con más frecuencia son aquellas que envuelven corrientes o voltajes que representan el fenómeno físico y pueden ser de banda ancha o angosta, pueden estar escaladas o representar una medición directa. Las palabras digitales son representadas por la presencia o ausencia de niveles de voltaje fijos. Los números digitales son básicamente binarios. Esto es, cada bit o unidad de información tiene dos estados posibles "uno" o "cero". Estas palabras pueden aparecer en paralelo, esto es, teniendo un bit en cada línea, o en serie, es decir un bit tras otro en una sola línea.

### 1.2 PORQUE ES NECESARIA LA CONVERSION A/D Y D/A

En su estado natural, todas las variables físicas, tales como presión, distancia, tiempo, temperatura, velocidad etc., aparecen en forma analógica. Sin embargo, a menudo es necesario manejarlas en forma digital donde se tiene necesidad de un procesamiento rápido de las señales.

Los elementos sensores miden tanto la amplitud como la polaridad de las variables físicas y sus salidas son usualmente voltajes o corrientes analógicas. (fig. 1)

Los actuadores electromecánicos mueven las componentes físicas y generan velocidad, aceleración, presión, etc., y sus entradas generalmente son voltajes o corrientes analógicas (fig. 2)

Con salidas analógicas de los sensores y entradas analógicas requeridas por los actuadores, parece lógico desarrollar sistemas que así funcionan.

Pero con el desarrollo actual de sistemas y equipos digitales, ha surgido la necesidad de lograr una conversión de los dos tipos de señales con el fin de poder desarrollar sistemas analógicos-digitales, es decir, sistemas donde la variable medida, siendo analógica, pueda procesarse en forma digital.

Esta necesidad llevó a la creación de dispositivos que realizan una conversión de señal analógica a señal digital y de señal digital analógica llamados convertidores A/D y D/A.

El propósito de los convertidores A/D es traducir el dominio real o analógico, al dominio digital. Esto es el convertidor acepta voltajes o corrientes analógicas como entradas y proporciona salidas digitales (fig. 3)

Similáramente, un convertidor D/A, acepta entradas en niveles de voltaje o corriente digitales y proporciona salidas analógicas (fig. 4)

### 1.3 APLICACIONES

Existe diversas aplicaciones de los convertidores A/D y D/A de las cuáles mencionamos algunas.

Sistemas de Control Digital

Sistemas de Telemedición

Sistemas de Computación Híbrida

Sistemas de Comunicación Digital

Sistemas de Medición y Prueba





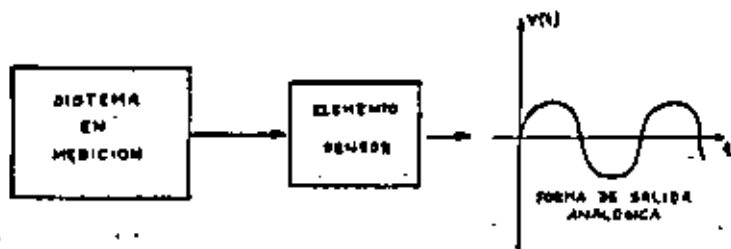


Fig. 1 Señal Analógica que representa una variable física. (Entrada)

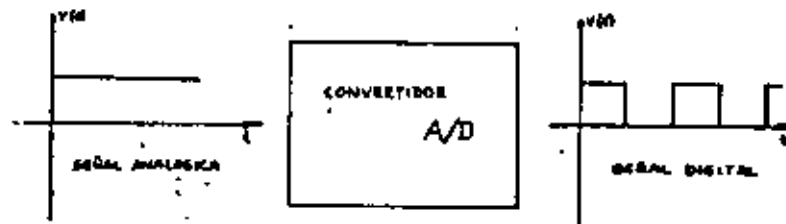


Fig. 3 Diagrama de bloques de un convertidor Analógico Digital

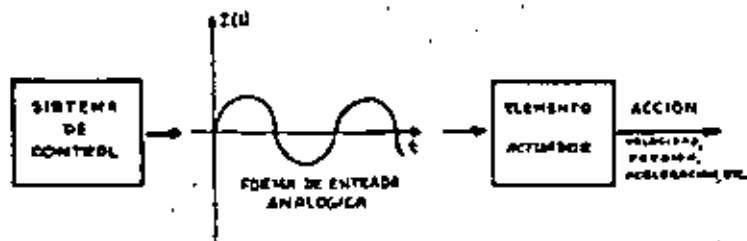


Fig. 2 Señal analógica de control Elemento Final

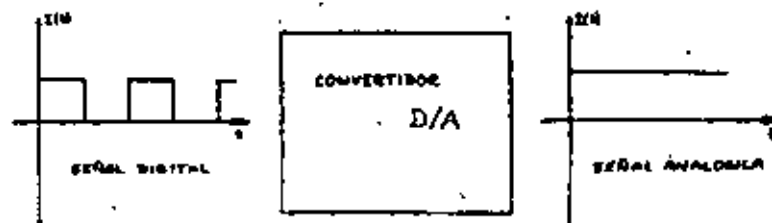


Fig. 4 Diagrama de bloques de un convertidor Digital-Analógico.

## 2.- CONVERSION A/D

Las señales digitales son aquellas que se representan por formas onda que cambian abruptamente entre dos valores, como un tren de pulsos; en cambio las señales analógicas pueden adquirir cualquier valor en un rango continuo.

Cuando se desea procesar señales analógicas, a menudo es muy ventajoso hacer una conversión de la señal analógica en una señal digital y realizar el proceso de una forma digital.

Las ventajas de realizar una conversión de una señal analógica en una señal digital es la inmunidad al ruido de la señal digital y la facilidad del procesamiento digital debido a las herramientas existentes en la actualidad. Sin embargo si esa señal digital la queremos usar para accionar un elemento, como un motor de D.C. por ejemplo; es necesario realizar la operación inversa y hacer la conversión de la señal digital en una señal analógica.

Un ejemplo de sistema que utiliza ambas conversiones es el llamado Sistema de Comunicación PCM. En este sistema, primeramente la señal analógica se convierte en una señal digital, se transmite y en el receptor se reconstituye la señal analógica original mediante una conversión de la señal digital recibida en la señal analógica equivalente.

En la conversión de una señal analógica en una señal digital, se necesitan cuatro procesos que son:

- Muestreo
- Retención
- Cuantización
- Codificación

Estos cuatro procesos no necesariamente se realizan en forma separada; sino más bien se efectúan por parejas, esto es, el muestreo y la retención se llevan a cabo en un circuito muestreador-retenedor como el de la figura (1) y la cuantización y codificación, también se efectúan simultáneamente en el convertidor A/D. Una vez que se ha completado el proceso en forma digital, la reconstitución de una señal analógica de salida se realiza por medio de un convertidor digital-analógico (D/A) seguido de filtros integradores que hacen la señal analógica más suave.

### 2.1. EL CIRCUITO DE MUESTREO-RETENCION (S/H)

Un circuito de muestreo y retén en su forma más simple se muestra en la fig. (1) y no es otra cosa que un switch S en serie con un capacitor C

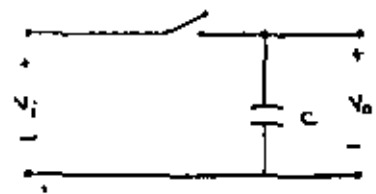


Fig. (5) Sample/Hold en su forma esquemática

Su funcionamiento es como sigue, durante el tiempo de muestreo el interruptor S se cierra y permite el paso de la señal analógica  $V_i(t)$ ; haciendo que el voltaje en el capacitor sea igual a  $V_i(t)$  y en el tiempo de retención se abre el interruptor S obligando al capacitor a sostener el voltaje aplicado un instante antes que se abriera S.

La figura (5) muestra un circuito de muestreo-retención formado por dos amplificadores operacionales que funcionan como seguidor de voltaje y un FET que hace las veces de interruptor.

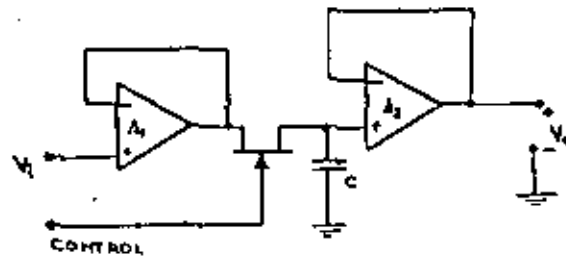


Fig. (6) Circuito de Muestreo-Retención (S/H) implementado con dos operacionales y un FET.

El funcionamiento del circuito de la fig. (6) es como sigue:

Se aplica un pulso positivo a la compuerta del FET canal N el cual hace que se comporte como un interruptor cerrado y el capacitor se carga al valor instantáneo del voltaje de entrada con una constante de carga  $\tau = (R_D + r_{DS(on)}) C$  donde  $R_D$  es la resistencia de salida del amplificador operacional y  $r_{DS(on)}$  es la resistencia de encendido del FET. En ausencia del pulso el F.E.T.

Se comporta como un interruptor abierto y el capacitor está aislado de toda carga y descarga por medio del LM110, lo que hace que sostenga el voltaje de entrada presente un instante antes que ocurriera el cese del pulso positivo a la compuerta del F.E.T. Es recomendable: utilizar capacitores de polietileno, mylar o teflón para evitar las pérdidas de carga.

Dos factores más influyen en la operación del circuito; uno es el tiempo de apertura que es el retraso entre el tiempo en que aparece el pulso en la compuerta del FET y el tiempo en que se "cierra" el interruptor; normalmente este tiempo de adquisición que es el tiempo que la toma al capacitor para cambiar de un nivel de voltaje de sostenimiento a otro nuevo valor de un voltaje de entrada después que el interruptor se cierra.

Cuando se usa un capacitor mayor que 0.05  $\mu f$  es necesario poner una resistencia de aislamiento del orden de 10 K entre el capacitor y la entrada no inversora del amplificador operacional. Esta resistencia es necesaria para proteger al amplificador operacional en caso de que la salida sea puesta en corto circuito.

## 2.2 VELOCIDAD DE MUESTREO

En una conversión de una señal analógica a digital, se le presentan muestras de la señal analógica al convertidor; para que estas muestras sean representativas de la señal analógica, deben ser tomadas por el circuito de muestreo y reten a una frecuencia del doble de la ...

frecuencia máxima de la señal analógica correspondiente. Esta condición se conoce como el teorema del muestreo y se estudie con rigor en los cursos de comunicaciones y de análisis de sistemas.

Si  $M(t)$  es una señal analógica cuya frecuencia máxima de sus componentes espectrales es  $f_m$ , y  $T_s$  son los intervalos regulares de tiempo a los que se van a tomar las muestras de la señal,  $T_s$  debe cumplir con la siguiente condición

$$T_s \leq 1/2 f_m \quad (2.2.1)$$

para que las muestras representen efectivamente a la señal  $M(t)$  y esta a su vez pueda ser reconstruida a partir de las muestras. La señal  $M(t)$  puede reconstruirse a partir de las muestras, pasando estas en un filtro pasabajo que tenga una respuesta plana al menos hasta una frecuencia igual a  $f_m$  y una frecuencia de cruce igual a  $f_s - f_m$  donde  $f_s = \frac{1}{T_s}$ , esto se ilustra en la fig.(7)

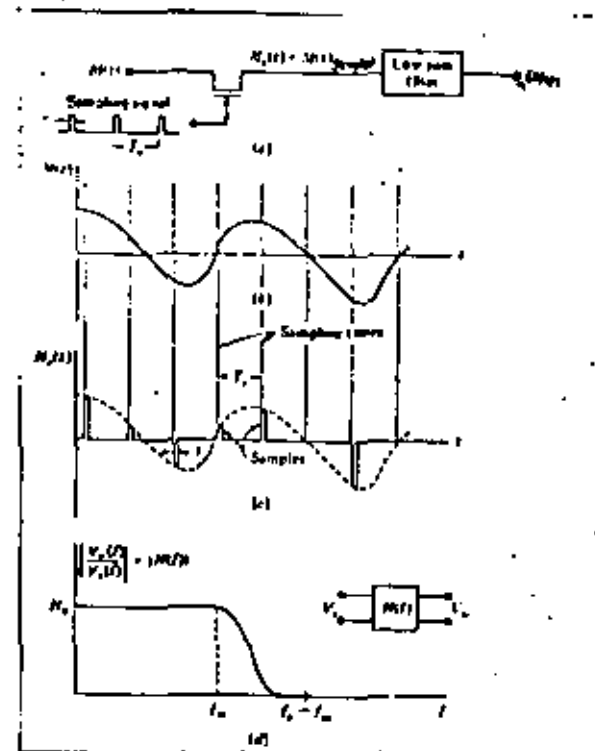


Fig. (7) (a) La Señal  $M(t)$  es muestreada y reconstruida.  
 (b) Una señal  $M(t)$  cualquiera.  
 (c) La señal  $M(t)$  muestreada.

## 2.3 CUANTIZACION.

La validez del teorema de muestreo hace posible la transmisión o el procesamiento de una señal analógica por medios digitales. Por lo tanto no es necesario tener la señal analógica siempre presente, sino solamente en los tiempos de muestreo, y de esta forma, en los intervalos de tiempo entre cada muestra se puede realizar la conversión de cada muestra de la señal analógica en su equivalente digital.

Las muestras son señales analógicas que varían en una forma continua con el tiempo; sin embargo en una representación digital, esta variación no es continua, por lo que la representación digital difiere en el dígito menos significativo de los dígitos empleados en la representación digital. De aquí que el proceso de representar las muestras analógicas en señales digitales es tan sólo una buena aproximación. A este proceso de digitalización se le conoce como cuantización y se representa en la Fig. (8).

En la Fig. (8) vemos que se tiene una señal  $M(t)$  en (a), esta señal es el voltaje analógico que se va a cuantizar y es igual a  $V_i$ ; la salida del cuantizador la llamamos  $V_o$ . El cuantizador tiene una función de transferencia en forma de escalera como la mostrada en (b); como consecuencia, al aplicar una señal como  $V_i$  al cuantizador, se obtiene la señal  $V_o$  de la figura (c), denominada  $M_q(t)$ . Debe observarse que mientras  $V_i = M(t)$  varía en forma continua en su rango; la señal cuantizada  $V_o = M_q(t)$  se mantiene en uno o en otro valor fijo como  $M_{-1}$ ,  $M_0$ , ... etc.

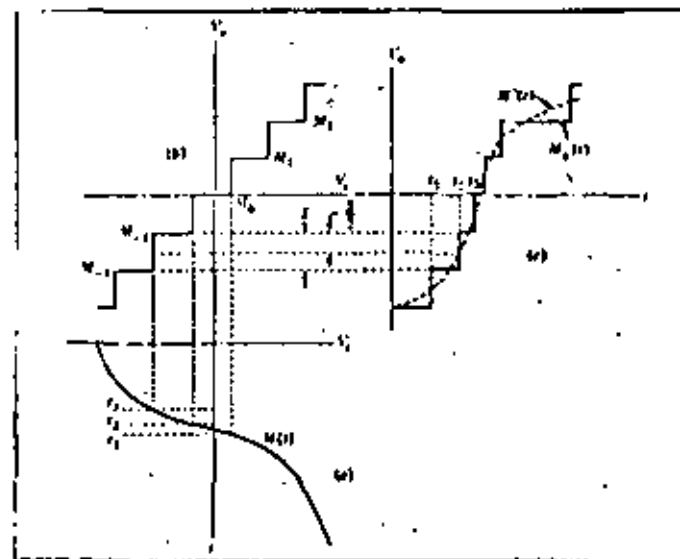


Fig. (8) La operación de cuantización. El quantum es  $S$ . (a) La señal  $M(t)$ . (b) La característica entrada-salida del cuantizador. (c) La salida del cuantizador en línea continua. La línea punteada representa la salida correspondiente a una característica de transferencia lineal.

Por lo que la señal  $M_Q(t)$ , no cambia en forma continua sino que o no cambia o cambia abruptamente dando un salto de un valor fijo  $S$  este valor  $S$  es precisamente un quantum.

La señal  $M'(t)$  que es la figura punteada de la Fig. (8) (c), representa la forma de onda en la salida. Si el factor de proporcional es uno,  $V_o = V_i$  y  $M'(t) = M(t)$ . Podemos observar que el nivel sostenido por  $M_Q(t)$  es el nivel al que  $M'(t)$  está más cerca y que la transición entre un nivel y el siguiente ocurre en el instante que  $M'(t)$  cruza el punto medio entre los dos niveles adyacentes.

Por lo que la señal cuantizada  $M_Q(t)$  es tan sólo una aproximación de la señal de entrada  $M(t)$ . La calidad de esta aproximación puede aumentarse reduciendo el tamaño de  $S$  o sea incrementando el número de niveles disponibles.

Si queremos cuantizar una señal que tiene un rango de pico  $R$  y deseamos utilizar  $Q$  niveles de cuantización, el tamaño del quantum  $S$  es determinado por (2.3.1).

$$R = QS \quad (2.3.1)$$

Podemos localizar los niveles de cuantización como se muestra en la Fig. (8); donde se puede observar que el máximo error de cuantización es de  $S/2$ .

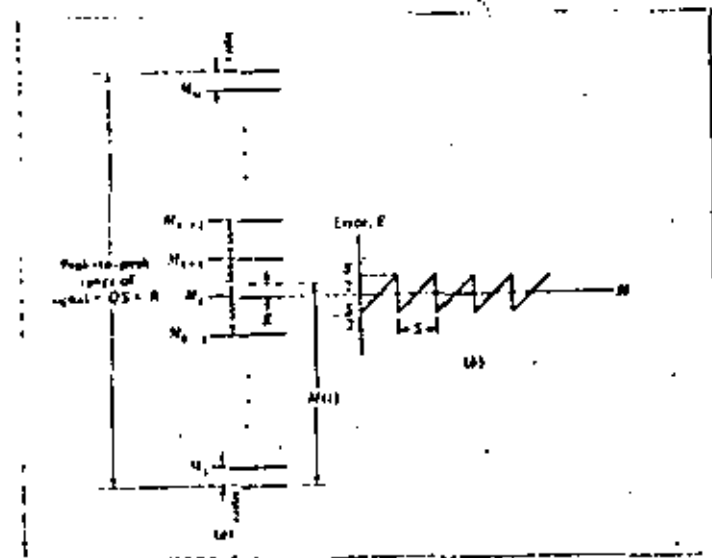


Fig. (9) (a) El rango de voltaje de la señal  $M(t)$  dividido en  $Q$  niveles donde el paso de cuantización es  $S$ . Los niveles de cuantización están localizados en el centro del rango. (b) El error de voltaje  $E(t)$  como una función del valor instantáneo de la señal  $M(t)$ .

### 3.- PRINCIPIO DE CONVERSION A/D Y D/A

#### 3.1 CONVERSION D/A

El convertidor digital/analógico (D/A) puede ser considerado como un dispositivo decodificador que acepta una señal codificada digitalmente D y una referencia analógica R como entradas, y proporciona una salida analógica A relacionada con la entrada como:

$$A = R \times D \quad \dots\dots(3.1)$$

donde D es el término digital de un número dado de bits y puede ser representado como:

$$D = \frac{b_1}{2^1} + \frac{b_2}{2^2} + \dots + \frac{b_n}{2^n} \quad \dots\dots(3.2)$$

g es el número total de bits y  $b_1, b_2, \dots, b_n$  son los coeficientes del bit, los cuales son cuantizados por "1" o por un "0". En términos de una cantidad de referencia R y la salida analógica A, la función de transferencia generalizada de un convertidor D/A puede ser descrita como:

$$A = R \left[ 2^{-1}b_1 + 2^{-2}b_2 + \dots + 2^{-n}b_n \right] \dots(3.3)$$

El sistema de un convertidor D/A contiene actualmente cuatro partes separadas:

Una cantidad de referencia correspondiente al parámetro R de la ecuación 3.3.; un conjunto de interruptores analógicos para simular los coeficientes binarios  $b_1, b_2, \dots, b_n$ ; una malla resistiva de peso; y sumador a la salida.

Una configuración, incorporando estos cuatro componentes básicos, se muestra en la figura 1.1; en este caso, los pesos relativos de los bits de corriente  $I_1, I_2, \dots, I_n$  se establecen por una malla resistiva de pesos binario. Se usa un amplificador operacional con alta impedancia de entrada y una alta ganancia inversa  $A_1$ , como un medio sumador de los bits individuales de corriente, y genera el voltaje analógico correspondiente.

La corriente analógica total  $I_o$  aparece en el nodo sumador por lo que la entrada inversa o negativa del amplificador operacional está relacionada con la entrada de referencia como:

$$I_o = \frac{I \cdot V_{ref}}{R} \left[ 2^{-1}b_1 + 2^{-2}b_2 + \dots + 2^{-n}b_n \right] \dots(3.4)$$

donde los coeficientes binarios  $b_1, b_2, \dots, b_n$  están en "1" o en "0", dependiendo de que el interruptor correspondiente  $S_j$  esté en la posición 2 ó 1, respectivamente, en la figura.

El voltaje de salida  $V_o$  es directamente proporcional a  $I_o$  como:

$$V_o = -I_o R_o = -V_{ref} \left[ 2^{-1}b_1 + 2^{-2}b_2 + \dots + 2^{-n}b_n \right] \dots(3.5)$$

donde la resistencia de realimentación  $R_o$  disminuye la corriente, es decir, sirve como un factor de escala y se establece igual a  $R/2$  por conveniencia.

Como se muestra en la ecuación 1.5, para un número dado (n) de bits, la salida presenta  $2^n$  niveles discretos de voltaje, fluctuando de cero a un valor máximo de:

$$(V_o)_{\max} = V_{ref} \left[ \frac{2^n - 1}{2^n} \right] \dots(3.6)$$

con el cambio mínimo dado por:

$$(\Delta V_o)_{\min} = \frac{V_{ref}}{2^n} \quad \dots\dots(3.7)$$

Los coeficientes de los bits binarios son determinados por las posiciones de los interruptores correspondientes. Se tiene la opción de conmutar un voltaje o una corriente en el circuito, como una función de la entrada digital. En el circuito A de la figura 10, es empleada la ...

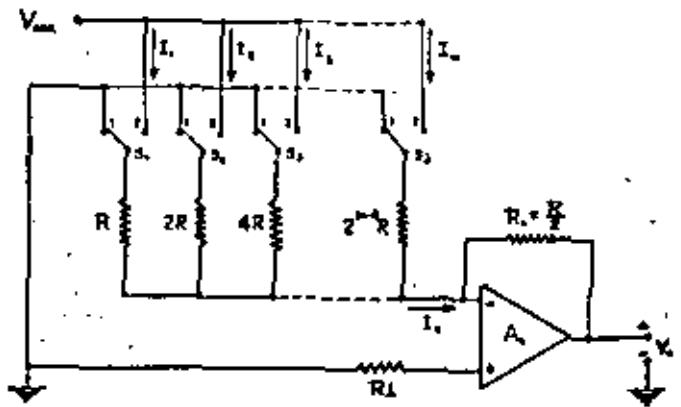


Fig. 10 (a) Convertidor A/D con conmutación de voltaje.

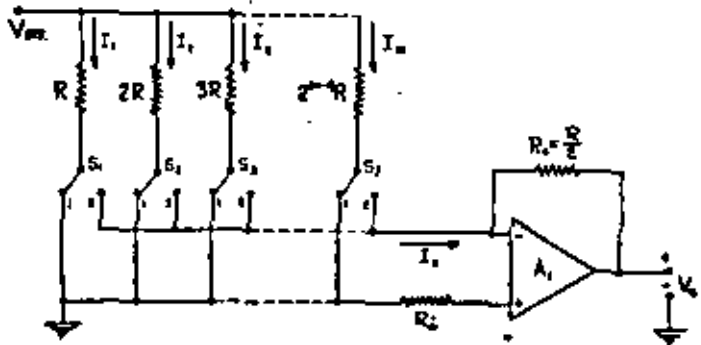


Fig. 10 (b) Convertidor A/D con conmutación de corriente.

conmutación de voltaje, donde el voltaje neto a través de cualquiera de las resistencias de peso, es conmutado a tierra o al voltaje de referencia ( $V_{ref}$ ). La figura 10(b) muestra un arreglo de conmutación alternada para el mismo circuito. En este caso, una terminal de cada resistencia permanece conectada al  $V_{ref}$ ; la otra terminal es conmutada entre la tierra actual (posición) y la tierra virtual formada en la entrada del amplificador operacional. Este método de conmutación es llamado "conmutación de corriente".

En muchas aplicaciones, y particularmente en circuitos integrados, la conmutación de corriente es normalmente preferida a la de voltaje, por que ofrece ventajas importantes de velocidad de conmutación. De esta manera, durante la conmutación de corriente, los voltajes de modo permanecen sin cambio. Esto minimiza los transitorios de conmutación y su correspondiente tiempo de asentamiento.

### 3.2. CONVERSION A/D.

La función de un convertidor analógico/digital (A/D) es convertir una señal analógica continua en un término digital. Los convertidores A/D realizan una operación inversa que los convertidores D/A, es decir, codifican una señal analógica dada en una salida digital de una longitud predeterminada de bits.

En un convertidor A/D, la entrada de voltaje analógico  $V_a$  es aproximada como una fracción binaria de un voltaje de referencia  $V_{ref}$ . Así, la salida del convertidor, correspondiente a un término digital D, está dada por:

$$D = \frac{V_a}{V_{ref}} \left[ 2^{-1}b_1 + 2^{-2}b_2 + \dots + 2^{-n}b_n \right] \dots \quad (3.2.1)$$

donde  $n$  es la longitud (medida) del término digital en bits, y  $b_1, b_2, \dots, b_n$  son los coeficientes de los bits binarios, teniendo un valor de "1" ó "0". Los coeficientes de los bits que forman la salida digital, pueden ser obtenidos de la salida del convertidor A/D, simultáneamente, en la forma de  $n$  salidas paralelas (figura 11A), o puede ser secuencialmente desplazada en la misma terminal de salida (fig. 12B).



Estos formatos de salida son llamados "paralelo" y "serie", respectivamente.

En el formato de salida serie, el coeficiente  $b_1$ , corresponde al bit más significativo (M.S.B.) que normalmente es calculado y desplazado primero, seguido por bits de importancia sucesivamente decreciente.

Al codificar un voltaje analógico  $V_a$  en una salida binaria codificada, dada por la ecuación 1.8, un voltaje  $V_{ref}$  "cuantizada" efectivamente dentro de cualquier número de niveles discretos separados por un bit menos significativo (L.S.B.) del término digital. Esto nos lleva a una resolución finita o un error de cuantización en el proceso de conversión A/D, el cual puede tener un valor máximo de  $\pm 1/2$  L.S.B. En términos de un voltaje analógico arbitrario  $V_a$ ,  $V_{ref}$  esto conduce a un error de cuantización  $V_q$ , donde:

$$0 \leq |\Delta V_a| \leq \frac{V_{ref}}{2^{n-1}} \dots (3.2.2)$$

Nótese que el error de cuantización es inherente al proceso de codificación digital y por lo tanto está presente en cualquier convertidor A/D.

Durante el proceso de conversión, la entrada analógica  $V_a$  es muestreada y su contraparte digital es generada en un intervalo de tiempo finito después, debido al rango finito de conversión del convertidor A/D. Este tiempo, tomado para completar la conversión de una entrada analógica a un término digital, es llamado tiempo de conversión o de "apertura".

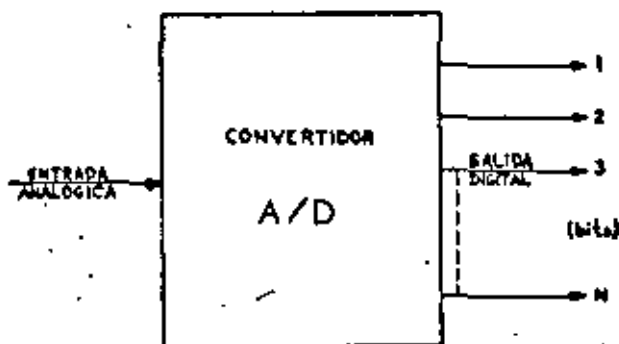


Fig. 11 (a) Convertidor A/D con salida en Paralelo

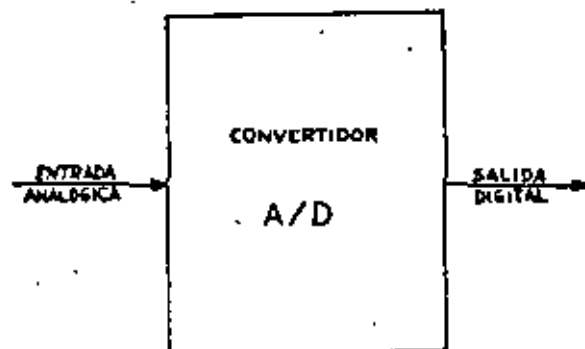


Fig. 11(b).- Convertidor A/D con salida en Serie.

#### 4. TIPOS DE CONVERTIDORES.

La rapidez con que debe ser realizada la conversión A/D, está determinada por la frecuencia contenida en la entrada analógica y por la precisión de conversión requerida, o por una combinación de ambos factores.

Si la entrada analógica varía como una función de tiempo, la presencia de un tiempo de apertura finito puede conducir a un error adicional en la entrada codificada.

Por ejemplo, si la entrada es una función linealmente variable en tiempo, el error de apertura  $V_x$  puede ser relacionado a la entrada analógica como:

$$V_x = \frac{dV_a}{dt} t_x \quad \dots\dots (3.2.3)$$

donde  $t_x$  denota el tiempo de apertura. Así, si la frecuencia contenida en la entrada se incrementa, el error de apertura -- debido a un rango de conversión finito se incrementa también -- muy rápidamente.

En este capítulo trataremos algunos tipos de convertidores D/A y A/D.

Los convertidores D/A por su configuración se pueden clasificar en dos grupos, que son:

Convertidores D/A tipo paralelo

Convertidores D/A tipo serie.

Esta clasificación se basa en la forma como entra la señal digital al convertidor. Si es un tren de pulsos, se necesitará una sola línea para introducir la señal y el convertidor será tipo serie. En cambio, si la señal digital entra en -- varias líneas (una por cada bit), necesitaremos un convertidor D/A tipo paralelo.

##### 4.1 CONVERTIDORES D/A TIPO PARALELO

Este tipo de convertidores se caracteriza porque acepta como entrada una señal binaria en paralelo  $S_p$  y tiene, por consiguiente, tantos interruptores como bits contenga la palabra  $S_p$ . Cada línea de entrada o para un interruptor que conecta a la malla resistiva ya sea a un voltaje de referencia o a tierra. La malla resistiva convierte el voltaje en una corriente de -- magnitud específica, la cual es sumada en un amplificador operacional o a través de una resistencia de carga, obteniéndose a la salida un voltaje analógico correspondiente a la palabra digital  $S_p$ .

Una forma general de este tipo de convertidores se vé en la fig. 3.1, donde cada línea tiene un valor específico.

si:

$$S_p = a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n} \quad (4.1.1)$$

y:

$$V_o = V_R \times S_p \quad (4.1.2)$$

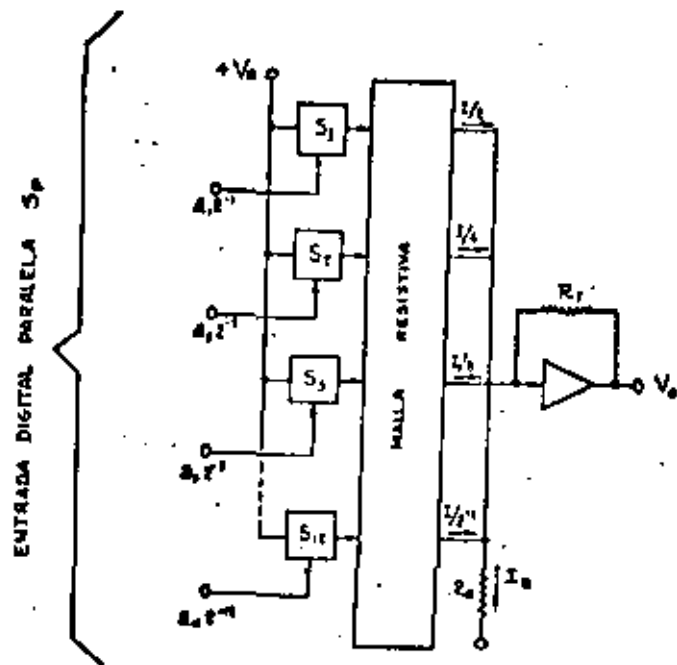


Fig. (12) Convertidor D/A Tipo paralelo.

entonces:

$$V_o = V_R (a_1 2^1 + a_2 2^2 + \dots + a_n 2^n) \quad (4.1.3)$$

Si el  $i$ ésimo bit de  $S_p$  tiene un uno lógico se generará una corriente  $1/2^i$ , donde:  $I = -V_R / R$  (4.1.4)

$R$  es la resistencia efectiva de entrada de la malla, y  $V_R$  es el voltaje de referencia.

Si el  $i$ ésimo bit es un cero lógico, no fluye ninguna corriente. Así, por último, si la palabra  $S_p$  contiene puros unos lógicos la corriente en el punto de sumas será:

$$I_T = \frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \dots + \frac{1}{2^n} \quad (4.1.5)$$

y el voltaje de salida  $V_o$  estará dado por:

$$V_o = R_f \left[ a_1 \frac{1}{2^i} \right] \quad (4.1.6)$$

o bien por:

$$V_o = I R_f (a_1 2^1 + a_2 2^2 + \dots + a_n 2^n) \quad (4.1.7)$$

donde:

$$I \text{ es "1" ó "0" } I = -V_R / R. \quad (4.1.8)$$

$R$  es la resistencia efectiva de entrada a la malla,  $V_R$  es el voltaje de referencia.

Para una representación bipolar, donde el bit más significativo es el bit signo, el convertidor se arregla de tal forma que para:

$S_p = 1000.00$ , la corriente total en el punto de suma sea cero. Esto se lleva a cabo haciendo circular una corriente de polarización

$I_B = -I/2$ , permanentemente en la entrada del amplificador; y así se obtiene:

$$I_T = \frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \dots + \frac{1}{2^n} - \frac{1}{2} \quad (4.1.9)$$

Los convertidores D/A tipo paralelo, pueden ser de diferentes formas, de acuerdo como se genera la corriente proporcional a los bits de la palabra digital. Así, tenemos:

Convertidor D/A en paralelo con "Resistencias de Peso"  
 Convertidor D/A en paralelo con "Malla Resistiva Escalera"

Convertidor D/A en paralelo con "Voltaje de Peso"

El convertidor D/A en paralelo con "resistencias de peso" se muestra en la fig. (13). Es el más simple y requiere solamente una resistencia por bit. Las corrientes de magnitud  $1/2$ ,  $1/4$ ,  $\dots 1/n$ , son generadas por medio de resistencia de valor  $R$ ,  $2R$ ,  $\dots 2^n R$ , las cuáles se conectan a un voltaje de referencia  $-V_R$ , y al punto suma como se observa en la figura (13). Los interruptores son activados directamente por la señal de entrada y las corrientes son sumadas y convertidas a voltaje por medio del amplificador operacional.

El convertidor D/A en paralelo con malla resistiva tipo escalera ( $R$ ,  $2R$ ), es más usado que el anterior y su circuito se muestra en la fig. (14).

Su característica es que las impedancias de entrada de las tres ramas de cualquier modo son iguales y que la corriente  $I$  que fluye hacia el nodo a través de una rama, ocasione una corriente  $I/2$  que fluye hacia afuera a través de las otras ramas.

Un circuito equivalente se muestra en la fig. (15), donde las generadoras de voltaje pueden estar en cualquiera de dos estados, encendido o apagado, ésto es, a  $V_R$  o a 0. Cuando la salida del generador es cero, actúa como un corto circuito ya que su impedancia debe ser baja para no cambiar la impedancia de la rama.

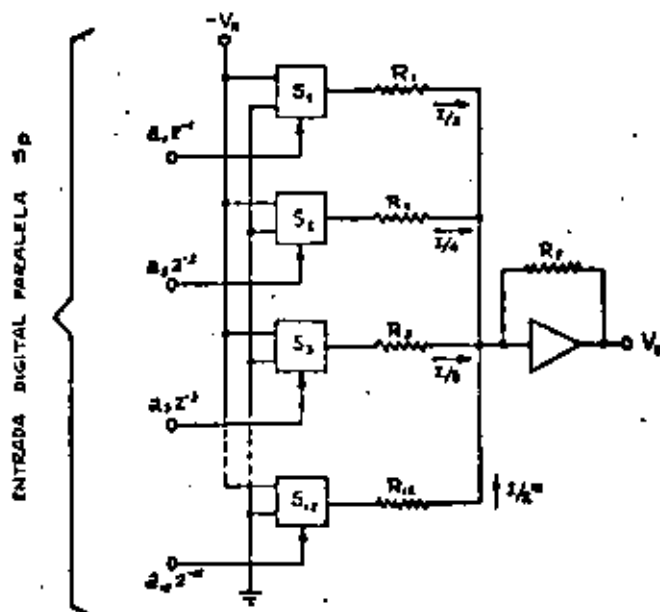
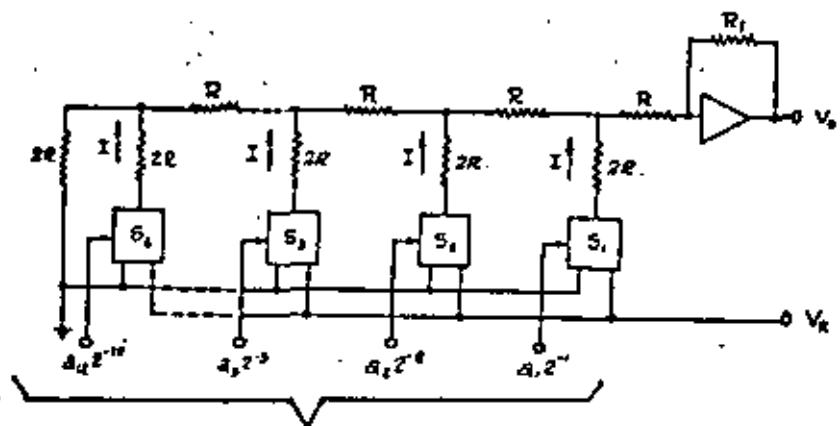


Fig. (13) Convertidor D/A paralelo con resistencias de peso



Entrada Digital Paralela  $S_p$

Fig. (14) Convertidor D/A con malla resistiva escalera.

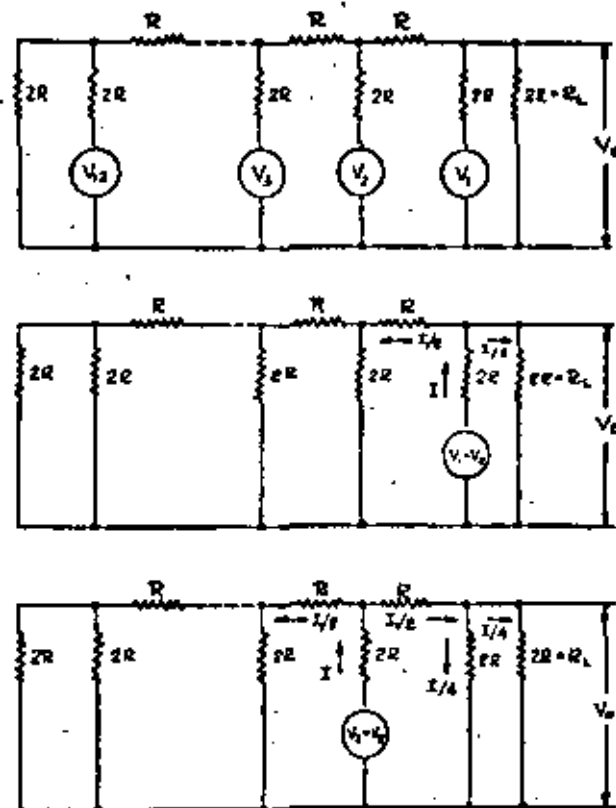


Fig. (15) corrientes en la Red R-2R

Como la impedancia que ve cada generador es  $3R$  como se produce una corriente  $I = V_R / 3R$ , la cual se va dividiendo por mitad al llegar a un nodo, lo que hace que al llegar a la carga  $R_L$  pase por ella una corriente que es proporcional a la posición del generador que la envía. Así, el generador  $V_1$ , cuando está conectado a  $V_R$ , envía una corriente  $I/2$ . El generador  $V_2$  envía una corriente a la carga igual a  $I/4$ , y así sucesivamente hasta llegar al  $n$ -ésimo generador, el cual envía una corriente a la carga  $I/2^n$ .

El convertidor D/A en paralelo tipo voltaje de peso, se muestra en la figura (16) y su funcionamiento es semejante al del tipo  $R, 2R$ .

La generación de las corrientes fraccionarias  $I/2, I/4, \dots, I/2^n$ , se lleva a cabo dividiendo el voltaje de referencia en las fracciones binarias  $V_R/2, V_R/4, \dots, V_R/2^n$ , por medio de divisores de voltaje y conectando el voltaje así generado a un conjunto de resistencia central. Las corrientes resultantes son combinadas al punto suma del amplificador operacional.

Cada transistor es un interruptor y es usado para cada bit de la señal de entrada y cada interruptor es controlado por una línea diferente.

Cuando se tiene un cero lógico a la entrada, el transistor queda en corte y se produce un flujo de corriente a través de la resistencia de entrada del interruptor correspondiente, hacia el punto de suma.

Cuando se tiene un uno lógico a la entrada, el transistor entra en saturación, lo cual hace que la resistencia de entrada esté puentada a tierra, y el voltaje a la salida será proporcional a la palabra digital de entrada.

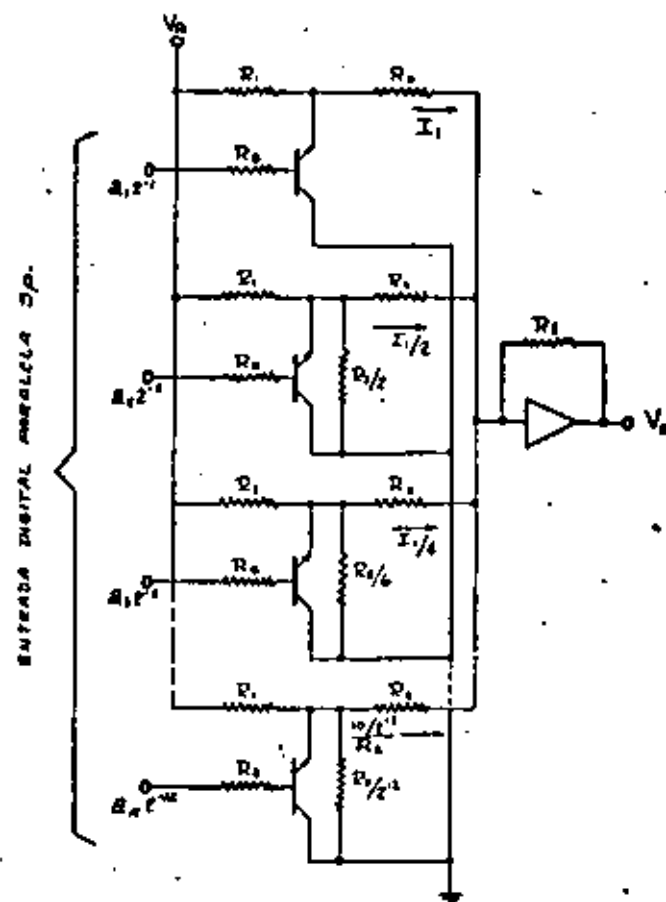


Fig. (16) Convertidor D/A con voltaje de peso.

## 4.2 CONVERTIDORES D/A TIPO SERIE.

Este tipo de convertidores se caracteriza por aceptar como señal de entrada un tren de pulsos  $S_n$ .

Para realizar la conversión, este tipo de dispositivos no cesitan un elemento de memoria analógica para ir almacenando el valor analógico correspondiente a la conversión de cada bit e irlo sumando, para que al finalizar la palabra digital  $S_n$ , se tenga el voltaje analógico equivalente. La Fig. (17) muestra una forma generalizada de este tipo de convertidores, y su funcionamiento es como sigue.

La señal  $S_n$  controla la operación del convertidor sobre una base de bit por bit. Si esta señal es un uno durante el periodo de reloj  $T_1$ , un voltaje de referencia es agregado al voltaje de  $V$ , almacenado por un capacitor y la suma resultante es reducida a la mitad. Si la señal es un cero lógico durante el periodo de reloj  $T_1$ , solamente el voltaje del capacitor es reducido a la mitad. El resultado de esta operación es un voltaje  $V_{1+1}$ , el cual es almacenado en un capacitor, de tal manera que el siguiente periodo de reloj  $T_{1+1}$  estará presente. Matemáticamente,  $V_{1+1}$  puede expresarse como:

$$V_{1+1} = \frac{1}{2} (V_1 + a_1 V_R) \quad (4.2.1)$$

donde  $V_1$  es el voltaje del capacitor y  $a_1$  es un uno o un cero lógico, dependiendo del valor de  $S_n$  durante el periodo  $T_1$ .

El voltaje almacenado en el capacitor, una vez que fue convertido el último bit de  $S_n$ , representa el valor analógico de salida del convertidor y es equivalente a la señal

digital de entrada.

Puesto que esta señal está disponible en un intervalo corto de tiempo, que es el que transcurre entre una palabra y otra se le agrega normalmente un circuito sostenedor de nivel a la salida para así obtener un valor constante de voltaje durante el tiempo necesario de lectura.

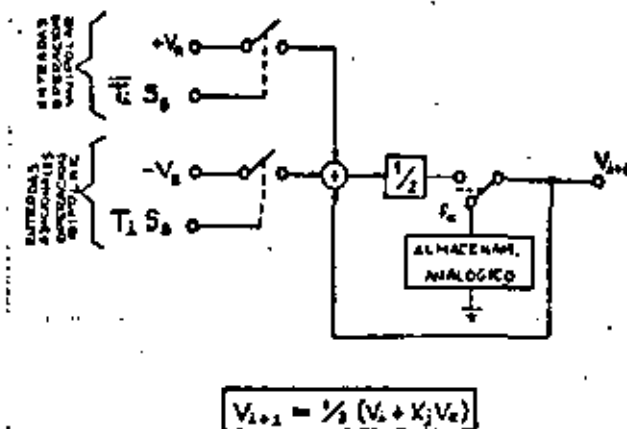


Figura (17).- Convertidor D/A TIPO SERIE.

Los convertidores D/A en serie, operan generalmente sincronizados con la señal de entrada  $S_3$ , la cual presenta primero el bit menos significativo. A continuación se mencionan algunos convertidores de este tipo.

Convertidor D/A en serie con "Sample-Hold"  
 Convertidor D/A en serie tipo Cíclico

El convertidor D/A en serie tipo "Sample-Hold" (muestrear-retener) se muestra en la figura (18).

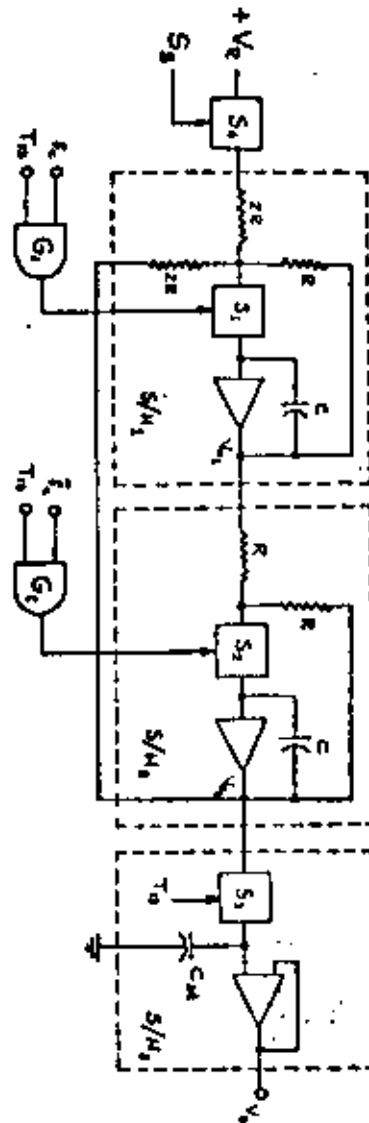
Este convertidor consiste en tres circuitos S-H en cascada. La operación de cada circuito puede dividirse en dos partes:

- Quando los interruptores  $S_1, S_2, S_3$  están cerrados, el capacitor  $C$  es cargado a un voltaje  $V_0$ , el cual es la suma de los voltajes de entrada, multiplicados por un factor de escala.
- Quando los interruptores están abiertos, la salida permanece constante a  $V_0$ .

El primer circuito S-H<sub>1</sub> de la Fig. (18), suma el voltaje de referencia  $V_e$  con la salida del segundo circuito S-H<sub>2</sub> con valor  $V_{02}$  y lo multiplica por un factor de escala igual a 0.5.

El segundo circuito S-H<sub>2</sub> tiene solamente una entrada, que es la salida del primero ( $V_{01}$ ); su factor de escala es la unidad y por lo tanto,  $V_{02}$  es igual en magnitud a  $V_{01}$ . Los dos circuitos anteriores son conectados en una malla, con  $V_{01}$  conectado a la entrada del segundo y  $V_{02}$  a la entrada del primero.

FIG. (18) Convertidor D/A "Sample/hold".





Los interruptores  $S_1$  y  $S_2$  se alternan en operación, de tal manera que cuando  $V_{01}$  cambia,  $V_{02}$  permanece constante y viceversa.

El tercer circuito S-H<sub>3</sub> muestra  $V_{02}$  solamente por un corto tiempo al término de cada conversión y lo retiene al final de la siguiente conversión.

Una gráfica del funcionamiento de este circuito se ve en la Fig. (19) en la que:

$$S_3 = 000000101011 = 43 \text{ decimal}$$

$$T_1 = T_1, T_2, T_3, \dots, T_{12}$$

$$T_1 = t_1 + \bar{t}_1$$

La señal de "Reset" es siempre cero excepto en el período  $T_{13}$ .

El tiempo de carga de los capacitores en los circuitos S-H es pequeño en comparación con  $T_1$ .

El interruptor  $S_1$  siempre está cerrado durante  $t_1$  y  $S_2$  permanece cerrado durante  $\bar{t}_1$ .

El interruptor  $S_3$  solamente permanece cerrado durante la primera mitad de  $T_{13}$ .

El circuito del convertidor D/A tipo cíclico se muestra en la Fig. 20 usa dos interruptores  $S_4$  y  $S_5$  para conectar el voltaje de referencia a tierra, al amplificador operacional de entrada; tres interruptores  $S_3$  y  $S_5$  para conectar el amplificador de salida a los capacitores de memo-

ria  $C_A$ ,  $C_B$  y  $C_{gt}$ ; y tres interruptores  $S_6$ ,  $S_7$  y  $S_8$ , para alimentar el voltaje de  $C_A$  y  $C_B$ , o tierra el amplificador de entrada que funciona con una ganancia de 0.5.

Cerrando el interruptor  $S_1$  y  $S_8$  se produce un voltaje en el amplificador de salida  $V_k = V_R/2$ ; cerrado  $S_2$  y  $S_6$ ,  $V_k = V_{C_A}/2$ ; esto es la mitad del voltaje en el capacitor  $C_A$ . Energizando  $S_1$  y  $S_6$  simultáneamente, se tiene un voltaje de  $V_A = 1/2 (V_R + V_{C_A})$  lo cual es un caso específico de la ecuación.

$$V_{i+1} = \frac{1}{2} (V_i + V_R) \quad (4.2.2)$$

El interruptor  $S_1$  es operado siempre que aparece un "1" en la palabra  $S_3$  y  $S_2$  es operado siempre que aparece un "0". Los interruptores de salida  $S_3$ ,  $S_4$ ,  $S_5$ , son controlados, por el bit más significativo, la frecuencia del reloj  $f_c$  y su complemento  $f_c$ , respectivamente.

Similarmente, los interruptores de realimentación  $S_6$ ,  $S_7$  y  $S_8$  son conmutados por  $f_c$ , y  $f_c$  y  $T_1$ , que es el pulso de la señal durante el primer período de la conversión.

Un uno en el bit menos significativo, producirá un voltaje:

$$V_k = \frac{V_R}{2} \text{ durante } T_1 \quad (4.2.3)$$

$$V_k = \frac{V_R}{4} \text{ durante } T_2 \quad (4.2.4)$$

$$V_k = \frac{V_R}{8} \text{ durante } T_3 \quad (4.2.5)$$



Similáramente, un uno en el bit más significativo producirá un voltaje:

$$V_k = \frac{V_R}{2} \quad \text{durante } T_n \quad (4.2.6)$$

donde  $n$  es el número de bits de la palabra digital.

### 5. CONVERTIDORES A/D.

Para los convertidores A/D existen varias clasificaciones, una de las cuales es la siguiente:

- 1) Programables - No Programables
- 2) De Malla Abierta - Malla Cerrada
- 3) Por carga de capacitor

Este último grupo comprende los convertidores A/D más conocidos y a continuación trataremos algunos de ellos.

#### CONVERTIDORES A/D POR CARGA DE CAPACITOR.

La conversión A/D por método de carga de capacitor consiste básicamente en codificar el tiempo de carga del capacitor a algún voltaje de referencia o al valor de la entrada analógica.

Los convertidores A/D por carga de capacitor se pueden clasificar en los siguientes tipos.

- a) Convertidor A/D de voltaje a frecuencia.
- b) Convertidor A/D modulador de ancho de pulso
- c) Convertidor A/D por integración doble

#### 5.1 CONVERTIDOR A/D DE VOLTAJE A FRECUENCIA.

Un circuito a bloques de este tipo de convertidor se muestra en la Fig. (21) y su funcionamiento es como sigue:

La entrada de voltaje analógico es convertida a una corriente constante proporcional, la cual es integrada en un circuito integrador, y la salida de éste está acoplada a los circuitos comparadores (uno, si se requiere un funcionamiento unipolar). La integración continúa hasta que la salida del integrador excede a  $V_R$  o a  $V_R$ , y en este momento, uno de los comparadores genera un pulso el cual es utilizado para poner el integrador en cero.

Este proceso se repite con todos los comparadores y por último se obtiene un número de pulsos por segundo, que son contados durante un periodo fijo de tiempo, en un contador binario y la cantidad de pulsos resultantes será proporcional a la entrada analógica.

#### 5.2. CONVERTIDOR A/D MODULADOR DE ANCHO DE PULSO.

El convertidor A/D modulador de ancho de pulso es de los más sencillos y su nombre lo deriva del hecho de que la señal de entrada analógica es primeramente, convertida en un pulso cuyo ancho en duración, es una función del valor de la propia entrada analógica. El ancho de pulso es convertido en un formato digital, contando el número de pulsos de un reloj de frecuencia fija durante el tiempo de duración de dicho pulso.

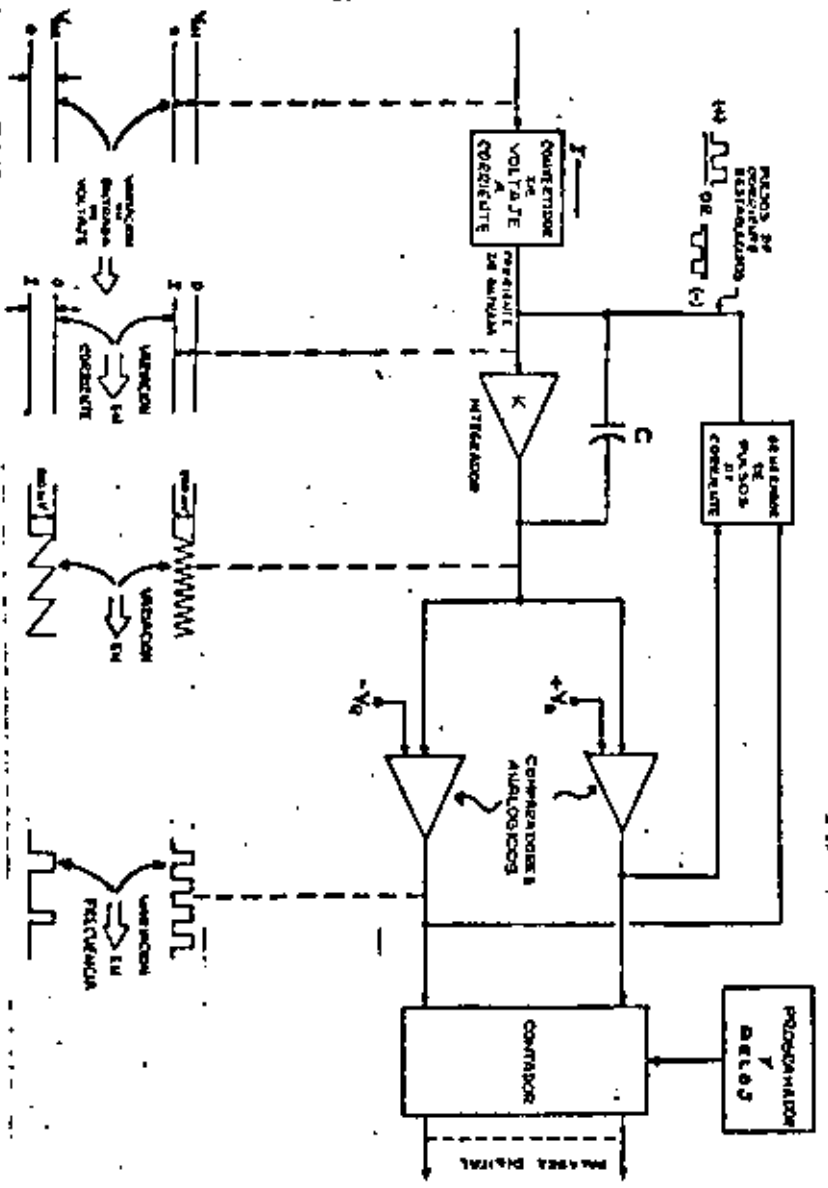


Fig. (21). - Conversión Voltaje a Frecuencia.

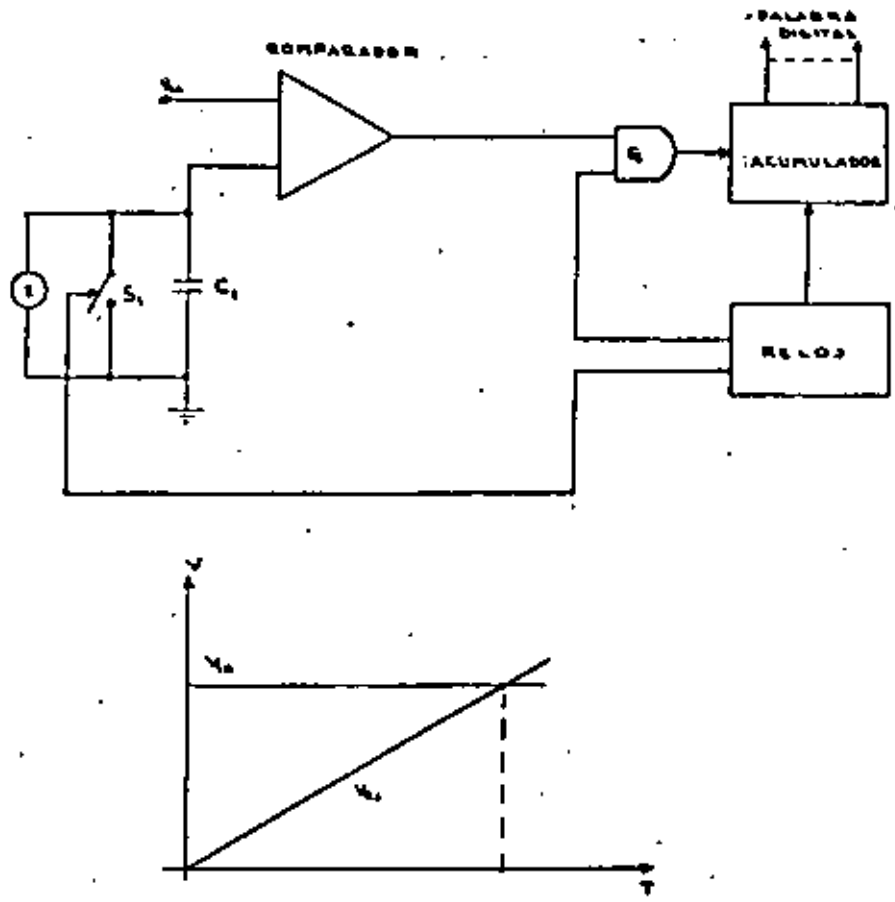


Fig. (22) Convertidor A/D por Ancho de Pulso.

La Fig. (22) muestra el principio básico de operación de este convertidor.

El interruptor  $S_1$  permanece cerrado hasta un momento antes de iniciar la conversión. Cuando entra el primer pulso, el interruptor  $S_1$  se abre y el capacitor  $C_1$  se carga linealmente por medio de la fuente de corriente constante  $I$ .

Cuando el capacitor se carga, desde 0 V., el contador binario cuenta los ciclos de la frecuencia del reloj. Al igualarse el voltaje del capacitor  $V_C$  el voltaje analógico  $-V_{IA}$  de entrada, la salida del comparador cambia de estado lo que da como resultado el fin del ancho de pulso.

La señal del comparador inhibe la entrada de la frecuencia del reloj al contador, y la cuenta final es la palabra digital equivalente al voltaje analógico de entrada.

### 5.3 CONVERTIDOR A/D POR INTEGRACIÓN DOBLE.

El convertidor A/D por integración doble es otra forma del convertidor por ancho de pulso, pero más preciso y su circuito se muestra en la Fig. (23).

El principio básico de este convertidor es generar un ancho de pulso proporcional al voltaje analógico de entrada y luego hacer una comparación del tiempo entre dos integraciones, una hacia arriba y otra hacia abajo. De esta manera muchos de los errores generados en la integración se eliminan.

La primera integración es del voltaje analógico de entrada, esta integración dura un tiempo fijo  $t_1$ . Una vez -

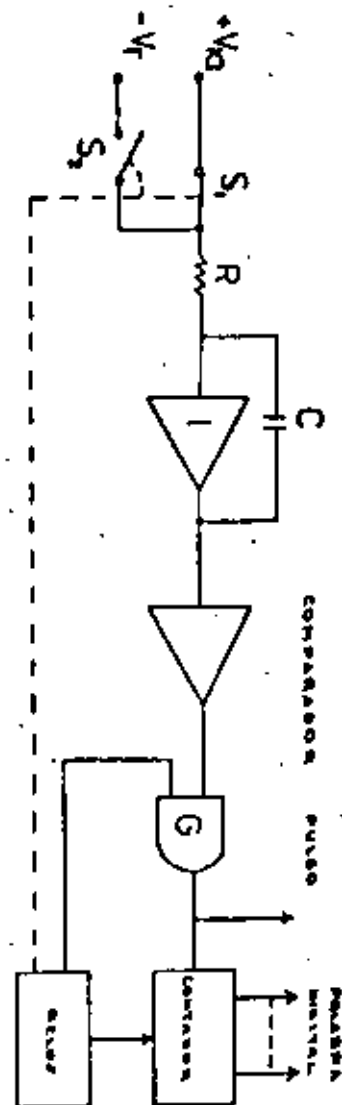


Fig. (23) Convertidor A/D por Integración Doble.

transcurrido este intervalo de tiempo, se conmuta la entrada a un voltaje negativo fijo de referencia ( $-V_R$ ). El tiempo que tarda a partir de este momento y hasta que la salida alcance el valor fijo de referencia, da una medida del voltaje analógico de entrada. Durante todo este tiempo se cuentan los pulsos de un reloj en un contador binario y el número de ellos deberá ser equivalente a la entrada analógica.

#### 5.4 CONVERTIDOR A/D POR COMPARACION DE VOLTAJES DISCRETOS.

Se tienen varios tipos de estos convertidores y como ejemplo se dan los siguientes:

- a) Convertidor A/D por Contador de Rampa
- c) Convertidor A/D por Aproximaciones Sucesivas
- d) Convertidor A/D Simultáneo.

#### CONVERTIDOR A/D POR CONTADOR DE RAMPA.

El convertidor A/D por contador de rampa es uno de los más simples dentro de este grupo. La Fig. (24) muestra su circuito a bloques y su funcionamiento es como sigue:

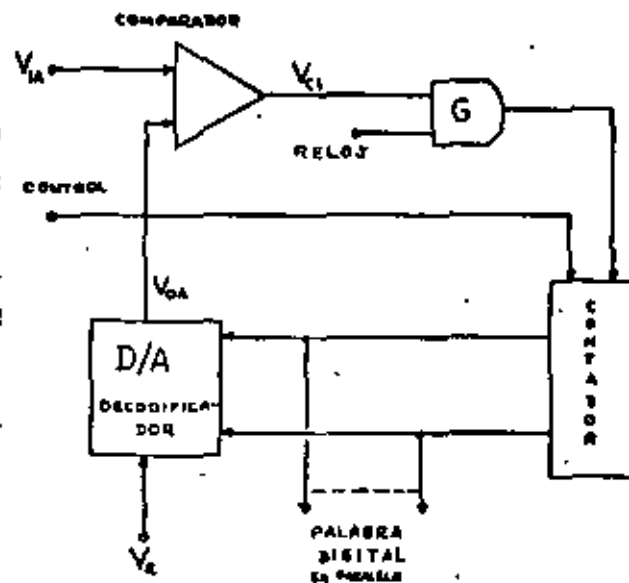
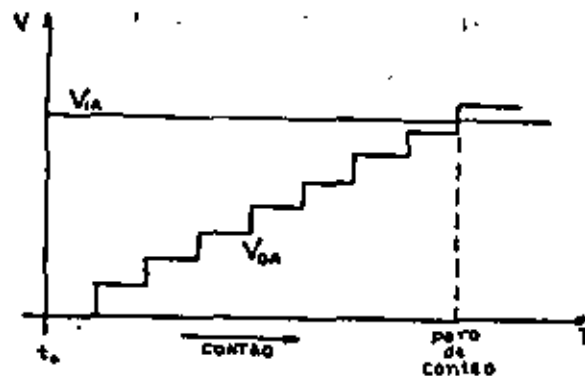


Fig. (24).- A/D Tipo Contador de Rampa.



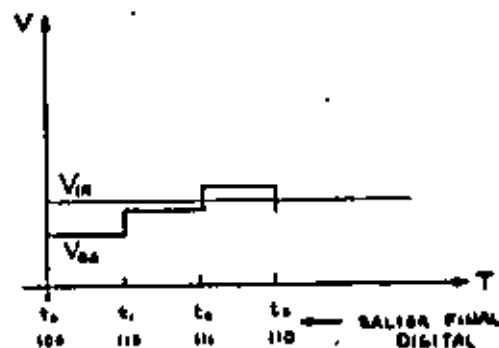
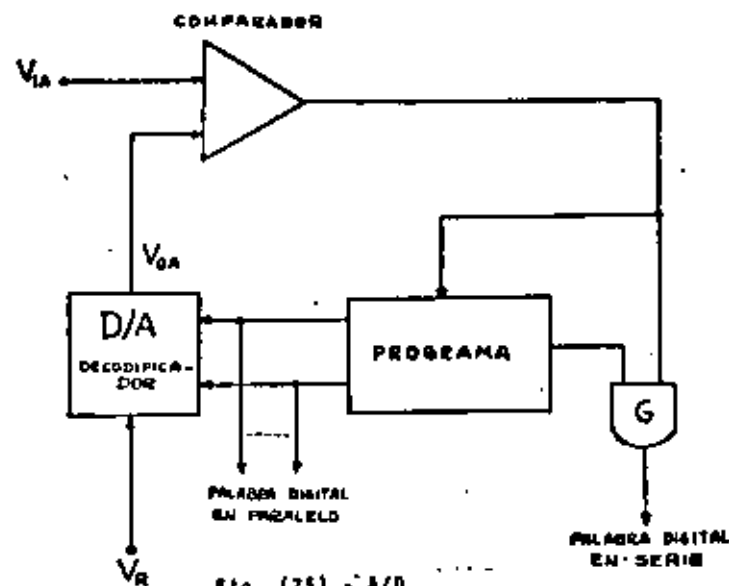
La conversión comienza con un pulso de borrado para el contador, en el instante  $t_0$ . Al poner el contador en cero, la salida del decodificador queda a 0 V. En este estado, el circuito queda listo para realizar la conversión.

Se aplica una entrada de voltaje analógico  $V_{IA}$  al circuito comparador, y como en ese momento  $V_{DA}$  es igual a 0 V., se tendrá un uno a la salida; cada que entre un pulso en la compuerta  $G_1$ , se obtienen pulsos en el contador, el cual los registra y a su vez los envía como entrada al decodificador D/A, que puede ser del tipo R, 2R, obteniéndose un voltaje analógico equivalente a la palabra digital en  $V_{DA}$ , que se compara con  $V_{IA}$ , y mientras el primero no sea mayor que el segundo el ciclo se repite. En el momento en que  $V_{DA}$  sea mayor que  $V_{IA}$ , el comparador cambia de estado e inhibe la compuerta  $G_1$ . El contador, al terminar, tendrá la cantidad binaria equivalente al voltaje analógico de entrada  $V_{IA}$ .

### 5.5 CONVERTIDOR A/D POR APROXIMACIONES SUCCESIVAS.

La conversión por aproximaciones sucesivas consiste, básicamente, en hacer una comparación del voltaje analógico de entrada  $V_{IA}$ , con un voltaje de realimentación  $V_{DA}$ , el cual adquiere sucesivamente los valores analógicos correspondientes al bit más significativo ( $V_R/2$ ) primero, después adquiere el valor del bit más significativo más el bit más próximo a éste y así sucesivamente.

Cada vez que  $V_{DA}$  adquiere un valor  $V_R/2$ ,  $V_R/2 + V_R/4$ ,  $V_R/2 + V_R/4 + V_R/8$ , etc., se realiza la comparación y si la entrada analógica es mayor se pasa al siguiente valor y así hasta que  $V_{DA}$  sea mayor. En este momento, el último bit agregado a la entrada del decodificador D/A, es removido



y la palabra digital equivalente al voltaje analógico de entrada aparece a la salida del convertidor. La Fig. (25) muestra el circuito para este convertidor.

### 5.6 CONVERTIDOR A/D SIMULTANEO.

El convertidor A/D simultáneo utiliza un comparador analógico, con una de sus entradas fijará un voltaje de referencia  $V_{R1}$ , para cada nivel de cuantización en la palabra digital, como se muestra en la Fig. 26. La otra terminal de todos y cada uno de los comparadores va a la entrada analógica. De esta forma se hace una comparación con cada uno de los niveles de cuantización de la palabra digital. Las salidas de los comparadores van a una lógica digital de decodificación, para obtener así la palabra digital equivalente a la entrada analógica.

### 5.7 VENTAJAS Y DESVENTAJAS.

En general, se puede decir que un convertidor A/D en serie, es mucho más sencillo en su estructura, más económico y mucho más versátil que en paralelo, ya que se puede adaptar a diferentes códigos digitales de una manera relativamente sencilla.

Por otra parte, presentan la desventaja de ser muy lentos, ya que al entrar la señal en serie, se necesitan  $2^{n-1}$  ciclos de conversión para cada palabra digital. Además, si la conversión se hace de esta manera, se suman los errores de compensación, para evitar esos errores se usan circuitos de retención, y una vez que se tiene toda la palabra digital se realiza la conversión.

En los circuitos en paralelo, se tiene la gran ventaja de

que la conversión se efectúa en un sólo ciclo de tiempo, lo que los hace ser más rápidos. Pero tienen la desventaja de contener muchos más elementos. Además, un convertidor D/A en paralelo, se diseña para trabajar bajo un código binario específico y no es fácilmente adaptable a otro código.



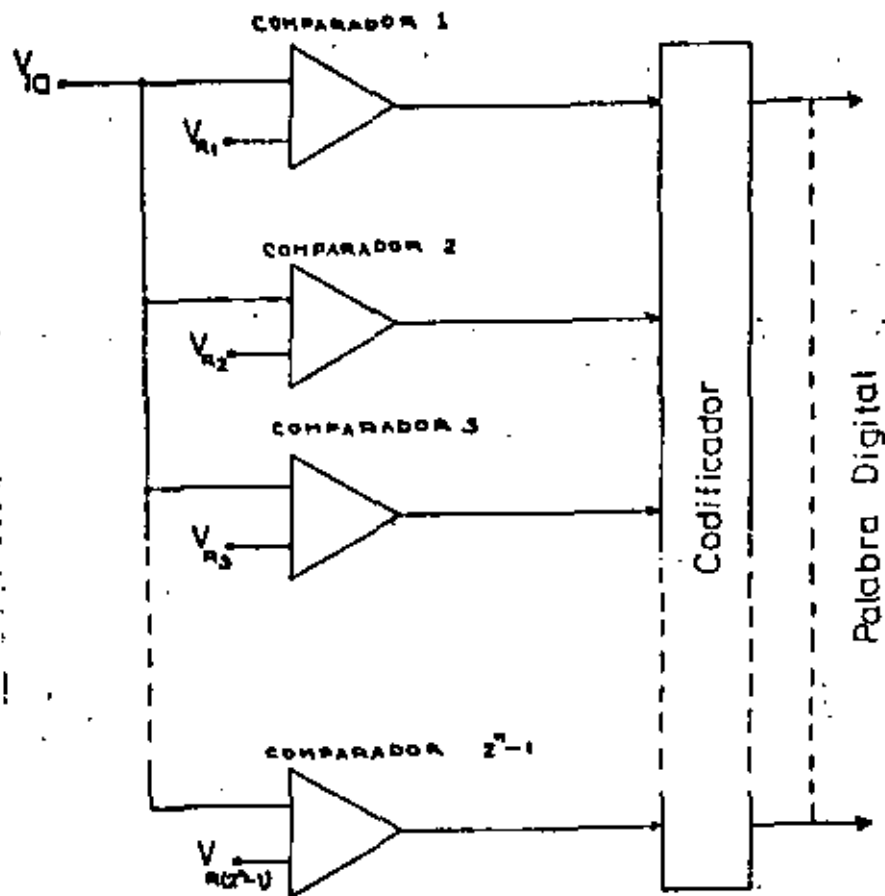


Fig. (26).- Convertidor A/D Simultáneo.



**DIVISION DE EDUCACION CONTINUA  
FACULTAD DE INGENIERIA U.N.A.M.**

**ELECTRONICA, DISPOSITIVOS Y CIRCUITOS**

**CIRCUITOS DIGITALES**

**Ing. Eduardo Ramírez Sánchez**

**AGOSTO, 1982**



CAPITULO I

1.- SISTEMAS NUMERICOS.

1.1.- Introducción.

Un número de n dígitos enteros y m dígitos fraccionarios se puede representar de las siguientes formas :

(1-1)  $N = d_{n-1} d_{n-2} d_{n-3} \dots d_1 d_0 d_{-1} d_{-2} \dots d_{-m}$

(1-2)  $N = d_{n-1} r^{n-1} + d_{n-2} r^{n-2} + \dots + d_0 r^0 + d_{-1} r^{-1}$

donde :

- d : representa un dígito.
- r : representa la base del sistema numérico.
- n : representa el número de dígitos enteros
- m : representa el número de dígitos fraccionarios.

-Un dígito de un sistema numérico es un símbolo que representa una cantidad entera.

-Un número es una cantidad representada por una serie de dígitos. El número de dígitos diferentes permitidos en un sistema numérico se llama base.

-El dígito  $d_{n-1}$  en la expresión 1-1 anterior se llama : dígito más significativo.

-El dígito  $d_{-m}$  en la expresión 1-1 se llama dígito menos significativo (al término dígito binario se le llama frecuentemente : bit).

En las expresiones 1-1 y 1-2, si :

- i)  $m = 0$  , el número es entero.
- ii)  $n = 0$  , el número es fraccionario.
- iii)  $n \neq 0$  ; el número es mixto.

1.2.- Conversión de Base :

Veremos en primer lugar, la idea general de conversión de una base a otra y posteriormente se darán algunos algoritmos de conversión. Consideremos en primer lugar la conversión de base de números enteros.

1.2.1.- Conversión de Base de números enteros.

Sean  $N_r$  y  $N_s$  dos números enteros de bases  $r$  y  $s$  respectivamente. Supongamos que queremos convertir  $N_r$  a la base  $s$  y que  $r > s$ . Luego,  $N_r$  se puede representar en la base  $s$  de la siguiente forma :

(1.3)  $N_r = b_{n-1} s^{n-1} + b_{n-2} s^{n-2} + \dots + b_1 s + b_0$

donde los coeficientes  $\{b_{n-1}, b_{n-2}, \dots, b_0\}$  son desconocidos.

Factorizando en  $s$  los  $n - 1$  primeros términos, obtendremos :

(1.4)  $N_r = s [b_{n-1} s^{n-2} + b_{n-2} s^{n-3} + \dots + b_1] + b_0$

Haciendo

(1-5)  $A_1 = b_{n-1} s^{n-2} + b_{n-2} s^{n-3} + \dots + b_1$

La expresión (1-4) queda :

$$(1-6) \quad N_r = S A_1 + b_0$$

donde  $b_0$  es el residuo de  $N_r/S$ , expresado en base  $S$  y corresponde al dígito menos significativo de la representación de  $N_r$  en la base  $S$ .

Regresando a la expresión (1-5), factoricamos nuevamente, esta vez los  $n-2$  primeros términos de  $A_1$  y obtenemos:

$$(1-7) \quad A_1 = S A_2 + b_1$$

donde:

$$(1-8) \quad A_2 = b_{n-1} S^{n-3} + b_{n-2} S^{n-4} + \dots + b_2$$

Procediendo de esta forma, se pueden generar

$$A_1 = S A_2 + b_1$$

$$A_2 = S A_3 + b_2$$

$$A_3 = S A_4 + b_3$$

$$A_i = S A_{i+1} + b_i$$

donde  $A_i$  es un polinomio en  $s$ , un grado mayor que  $A_{i+1}$  y  $b_i$  es el residuo correspondiente al  $i$ -ésimo dígito de  $N_r$  representado en la base  $S$ .

Originalmente supusimos que  $r > s$ . Esta suposición no es restrictiva. Si  $r < s$  y queremos ir de  $N_r$  a  $N_s$ , procedamos en forma idéntica, pero ahora las operaciones se deben

efectuar en base  $r$ .

### 1.2.2. Conversión de Base de Números Fraccionarios.

Sean  $N_r$  y  $N_s$  dos números fraccionarios en bases  $r$  y  $s$  respectivamente. Supongamos que  $r > s$ , entonces:

$$(1-9) \quad N_r = b_{-1} S^{-1} + b_{-2} S^{-2} + \dots + b_{-m} S^{-m}$$

donde los coeficientes  $\{b_{-1}, b_{-2}, \dots, b_{-m}\}$  son desconocidos.

Multiplicando la expresión (1-9) por  $S$ , obtenemos:

$$(1-10) \quad S N_r = b_{-1} + [b_{-2} S^{-1} + b_{-3} S^{-2} + \dots + b_{-m} S^{-m+1}]$$

donde  $b_{-1}$  es el dígito más significativo de la representación de  $N_r$  en la base  $S$ , y la expresión entre paréntesis sigue siendo fraccionaria. Multiplicando  $m$  veces por  $S$ , obtenemos  $b_{-1}, b_{-2}, \dots, b_{-m}$ .

El proceso termina cuando:

- i) La parte fraccionaria de  $N_r$  se hace cero.
- ii) Se haya obtenido la exactitud deseada.

### 1.2.3. Conversión de Base de Números Mixtos.

Un número mixto se puede representar como la suma de un número entero y un número fraccionario.

$$(1-11) \quad N_r = d_{n-1} r^{n-1} + d_{n-2} r^{n-2} + \dots + d_0 r^0 + d_{-1} S^{-1} + d_{-2} S^{-2} + \dots + d_{-m} S^{-m}$$

ó bien:

$$(1-12) \quad N_r = A_r + B_r$$

donde

$$(1-13) \quad A_r = d_{n-1} r^{n-1} + d_{n-2} r^{n-2} + \dots + d_0 r^0$$

$$(1-14) \quad B_r = d_{-1} r^{-1} + d_{-2} r^{-2} + \dots + d_{-m} r^{-m}$$

Luego, se pueden emplear los procedimientos anteriores para las partes respectivas de  $N_r$ .

### 1.3.- Algoritmos de Conversión de Base empleando Aritmética Decimal.

Note : Todos los algoritmos que se presentan en esta sección serán válidos sólo para números positivos.

El procedimiento para tratar números negativos, será : convertir los números negativos (a tratarse -- posteriormente) a positivos; proceder con la conversión a la nueva base y finalmente el número positivo resultante, convertirlo a número negativo.

Se considerarán 4 casos :

- i) Conversión de enteros de base  $r$  a base 10
- ii) Conversión de enteros de base 10 a base  $r$
- iii) Conversión de fracciones de base  $r$  a base 10
- iv) Conversión de fracciones de base 10 a base  $r$

En todos los casos se empleará una tabla de correspondencia entre sistemas numéricos (Tabla 1-1 (en pag. II-4).

CASO i : Convertir un número en base  $r$  a base 10.

Fundamento del algoritmo :

$$(1-15) \quad N_r = d_3 r^3 + d_2 r^2 + d_1 r^1 + d_0 r^0$$

Usando la tabla de correspondencia, buscar los símbolos de la base 10, correspondientes a  $(d_3, d_2, d_1, d_0)$ . Sean  $(C_3, C_2, C_1, C_0)$ . Luego :  $N_{10} = C_3 r^3 + C_2 r^2 + C_1 r^1 + C_0$ . (1-16)

Tabla 1-1: Tabla de Correspondencia entre varios Sistemas Numéricos III-4

$N_{10}$	$N_2$	$N_3$	$N_4$	$N_5$	$N_6$	$N_8$	$N_{17}$	$N_{18}$
0	0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1	1
2	10	2	2	2	2	2	2	2
3	11	10	3	3	3	3	3	3
4	100	11	10	4	4	4	4	4
5	101	12	11	10	5	5	5	5
6	110	20	12	11	10	6	6	6
7	111	21	13	12	11	7	7	7
8	1000	22	20	13	12	10	8	8
9	1001	100	21	14	13	11	9	9
10	1010	101	22	20	14	12	U	A
11	1011	102	23	21	15	13	V	B
12	1100	110	30	22	20	14	10	C
13	1101	111	31	21	21	15	11	D
14	1110	112	32	24	22	16	12	E
15	1111	120	33	30	23	17	13	F
16	10000	121	100	31	24	20	14	10

La expresión (1-16) se pueda reescribir de la siguiente forma :

$$(1-17) N_{10} = ((C_3 r + C_2) r + C_1) r + C_0$$

Esta expresión es la base del algoritmo.

#### ALGORITMO 1-1

- 1.- Usando la tabla de correspondencia, convertir cada dígito de base  $r$ ,  $d_i$ , a su correspondiente en base 10,  $C_i$ .

$$N_r = (C_{n-1} C_{n-2} \dots C_1 C_0)_r$$

- 2.-  $I = 0$ ,  $X_0 = 0$
- 3.-  $I = I + 1$
- 4.- Calcular  $X_I = X_{I-1} \cdot r + C_{n-I}$
- 5.- Si  $I < n$ , regresar al paso 3, si no, proseguir con el paso 6.
- 6.- STOP. El número deseado en base 10 es  $(N_{10} = X_n)$ .

CASO II : Convertir un número entero base 10 a base  $r$ .

#### ALGORITMO 1-2.

- 1.- Hacer  $I = 0$  y  $X_0 = (N)_{10}$ , el número en base 10 a ser convertido.
- 2.- Dividir  $X_I$  por  $r$ ; la base de la nueva representación.
- 3.- Hacer  $X_{I+1} = |X_I/r|$ ; la parte entera de la división del paso 2.
- 4.- Hacer  $C_I =$  residuo resultante de la división del paso 2.
- 5.- Si  $X_{I+1} \neq 0$ , incrementar  $I$  en 1 y regresar al paso 2; si no, proceder con el paso 6.
- 6.- Usando la Tabla de Correspondencia, convertir las  $C_i$  a los símbolos correspondientes de la base  $r$ .

#### 1.3.1.- Problemas de Exactitud en Conversión de Números Fraccionarios.

Antes de presentar los algoritmos correspondientes al Caso III y Caso IV estudiaremos brevemente el problema de exactitud en la representación de número fraccionarios.

Problema : A diferencia de los números enteros, los números fraccionarios no se convierten exactamente de una base a otra. De hecho, una fracción que puede representarse exactamente en una base numérica, puede requerir una secuencia infinita de dígitos en otra base.

Ejemplo : La fracción decimal  $(1/10)_{10} = (.1)_{10}$  no puede expresarse por una serie finita de dígitos binarios. De hecho :

$$(.1)_{10} = (0.00111)_2 = \text{el grupo de dígitos subrayados se repite infinitamente.}$$

Verificación :

$$(1-18) \text{ Si } (X)_{10} = (0.0001100110011 \dots)_2$$

$$(1-19) \quad (2^4 X)_{10} = (0001.1001100110011 \dots)_2$$

Restando (1-18) de (1-19) tenemos :

$$(2^4 X - X)_{10} = (1.1)_2 = (1.3)_{10}$$

$$(15X)_{10} = (1.5)_{10}$$

$$X_{10} = (.1)_{10}$$

Por lo general, se requiere que la conversión tenga una exactitud de  $\pm 1$  en su dígito menos significativo.

Determinemos una relación que nos dé un límite aceptable en el número de dígitos requeridos en la nueva representación, manteniendo la exactitud.

Para esto, debemos resolver la ecuación:

$$(1-20) \quad (.1)_B^j = (.1)_A^k$$

para  $j$  en términos de  $k$ , donde  $k$  es el límite en la exactitud del número en base  $A$ .

Tomando el logaritmo en base  $A$  de la expresión (1-20), tenemos:

$$(1-21) \quad j \log_A (.1)_B = k \log_A (.1)_A$$

o bien:

$$(1-22) \quad -j \log_A (10)_B = -k \log_A (10)_A$$

Como en cualquier base numérica se cumple que:

$$(1-23) \quad r = 10_r$$

La expresión (1-22) queda:

$$-j \log_A (B) = -k \log_A (A) = -k$$

Luego

$$(1-24) \quad j = \frac{k}{\log_A (B)} \quad k = j \log_A (B)$$

Usando la identidad

$$\log_A (B) = \frac{\log_{10} (B)}{\log_{10} (A)}$$

Tenemos

$$(1-25) \quad j = k \frac{\log_{10} (A)}{\log_{10} (B)}$$

Sin embargo, como  $j$  no será un entero (por lo general), seleccionaremos  $j$  como el entero que cumpla con la siguiente desigualdad.

$$(1-26) \quad k \frac{\log_{10} (A)}{\log_{10} (B)} \leq j < k \frac{\log_{10} (A)}{\log_{10} (B)} + 1$$

o bien, seleccionaremos  $k$  como el entero que cumpla con la siguiente designación.

$$j \frac{\log_{10} (B)}{\log_{10} (A)} \leq k < j \frac{\log_{10} (B)}{\log_{10} (A)} + 1$$

Para nuestro caso, en que trabajaremos con una base arbitraria  $r$  y con la base 10, las desigualdades anteriores (1-26) y (1-27) se pueden escribir como sigue:

$$A = 10$$

$$B = r$$

$$(1-28) \quad \frac{k}{\log_{10} (r)} \leq j < \frac{k}{\log_{10} (r)} + 1$$

$$(1-29) \quad j \log_{10} (r) \leq k < j \log_{10} (r) + 1$$



Regresemos a analizar los dos casos restantes.

CASO 3 : Convertir un número fraccionario en base r a base 10. El procedimiento es muy parecido al que se empleó con enteros. La diferencia reside en la exactitud que se requiera en la conversión.

Si tenemos un número fraccionario en base r con j dígitos debe convertirse a decimal manteniendo una exactitud de  $\pm (.1)_r^j$ ; luego, debemos seleccionar el número k de dígitos a ser retenidos en su representación decimal.

$$j \log_{10} (r) \leq k < j \log_{10} (r) + 1$$

El algoritmo se puede establecer del siguiente procedimiento. Sea :

$$N_r = (.d_{-1} d_{-2} \dots d_{-j})_r \quad \text{donde } \{d_{-1}, d_{-2}, \dots, d_{-j}\} \text{ son dígitos en base } r$$

Usando la tabla de correspondencia, convertimos las  $d_{-i}$  a sus equivalentes  $c_{-i}$  en base 10.

Escribiendo el número en forma de serie, tenemos :

$$(1-30) \quad N_{10} = \sum_{i=1}^{j_1} c_{-i} R^{-i} = \sum_{i=1}^h \frac{c_{-i}}{R^i}$$

Factorizando el denominador, obtenemos

$$(1-31) \quad N_{10} = \frac{1}{R^j} \sum_{i=1}^{j_1} c_{-i} R^{j-i}$$

Esta expresión nos conduce directamente al siguiente algo

rítmo.

ALGORITMO 1-3 :

Conversión de un número fraccionario base r de j dígitos a base 10, manteniendo una exactitud de  $(.1)_r^j$

$$N_r = (.d_{-1} d_{-2} \dots d_{-j})_r$$

- 1.- Usando la Tabla de Correspondencia, convertir los coeficientes base r,  $d_{-i}$  a sus correspondientes en base 10,  $c_{-i}$ .
- 2.- Calcular k; el número de lugares decimales a retenerse después de la conversión.  
Escojer k como el entero que cumpla con la siguiente desigualdad.

$$j \log_{10} (r) \leq k < j \log_{10} (r) + 1$$

- 3.- Hacer  $i = 0$  y  $x_0 = 0$
- 4.- Incrementar i en 1.
- 5.- Calcular  $x_i = x_{i-1} r + c_{-i}$
- 6.- Si  $i < j$ , regresar al paso 4; si no proceder con el paso 7.
- 7.- Dividir  $x_j$  por  $R^j$  reteniendo sólo k dígitos. STOP. -----  
 $N_{10} = x_j / R^j$

CASO 4 : Convertir una fracción decimal de k dígitos a una base r, manteniendo una exactitud de  $(.1)_{10}^k$

Para mantener dicha exactitud, se deben seleccionar j dígitos de la representación en base r, tal que j cumpla con la siguiente desigualdad :

$$\frac{k}{\log_{10}(r)} \leq j < \frac{k}{\log_{10}(r)} + 1$$

ALGORITMO 1-4.

Conversión de una fracción decimal de  $k$  dígitos, a base  $r$ , manteniendo una exactitud de  $\pm (0.1)^k$ .

$$N_{10} = (a_{-1} a_{-2} \dots a_{-k})_{10}$$

- 1.- Calcular  $j$ ; el número de dígitos base  $r$  a retenerse después de la conversión. Escoger  $j$  como el entero que cumpla con la siguiente desigualdad.

$$\frac{k}{\log_{10}(r)} \leq j < \frac{k}{\log_{10}(r)} + 1$$

- 2.- Hacer  $i = 0$  y  $x_0 = N_{10}$   
 3.- Incrementar  $i$  en 1.  
 4.- Calcular  $Y = r \cdot x_{i-1}$   
 5.- Hacer  $c_{-i} = |Y|$  parte entera de  $Y$ .  
 6.- Hacer  $x_i = |Y|$  parte fraccionaria de  $Y$ .  
 7.- Si  $i < j$  regresar al paso 3; si no, proseguir con el paso 8.  
 8.- Usando la Tabla de Correspondencia, convertir cada  $c_{-i}$  a su equivalente en base  $r$ ,  $d_i$ . STOP.  $M_r = (d_{-1} d_{-2} \dots d_{-j})_r$ .

1.4. Conversión de Bases  $r^k$ 

- A) Cuando se quiere convertir de una base  $r$  a otra base  $S$

y se cumple que  $S = r^k$ , donde  $k$  es un entero, se procede de la siguiente forma:

- i) Agrupar los dígitos de  $N_r$  en grupos de  $k$  dígitos, hacia ambos lados del punto radical y comenzando la agrupación desde éste.
  - ii) Convertir en forma directa (mediante la Tabla de Correspondencia), cada grupo de  $k$  dígitos a la base  $S$ .
- B) Cuando se quiere convertir de una base  $S$  a otra base  $r$  y se cumple que  $S = r^k$  donde  $k$  es un entero, se procede convirtiendo directamente (mediante la Tabla de Correspondencia) cada dígito en base  $S$  a sus correspondientes  $k$  dígitos en base  $r$ .

Algoritmo 1 (D. E. Knuth : the Art of Computer Programming Vol. I)

Un algoritmo es un conjunto finito de reglas, que dan una secuencia de operaciones para resolver un problema específico y debe poseer las siguientes características:

- i) Finito: debe terminar después de un número finito de pasos.
- ii) Definido: cada paso debe estar definido en forma precisa.
- iii) Entrada: debe tener cero o más entradas, tomadas de un conjunto específico de

10/10/19

10/10/19

10/10/19

10/10/19

10/10/19

10/10/19

10/10/19

10/10/19

objetos.

- iv) Salida : una o más salidas, que tienen una relación específica con las entradas.
- v) Efectividad : todas las operaciones deben ser suficientemente básicas como efectuarlas en un tiempo finito.

1.5.- Conversión entre base A y base B usando aritmética base A:

A continuación se dan cuatro algoritmos equivalentes a los desarrollados en la sección 1.3, esta vez, empleando aritmética base A. El desarrollo de estos algoritmos es una extensión directa de aquellos de la sección 1.3 y por lo tanto se dejan como ejercicio voluntario. Al final de esta sección se incluyen algunas tablas aritméticas en otras bases (las más comunes).

Algoritmo 1.5 : Conversión de un entero de k dígitos base B, a un número base A

$$N_B = (d_{n-1} d_{n-2} \dots d_1 d_0)_B$$

Todas las operaciones de deben realizar en base A.

- 1.- Usando la Tabla de Correspondencia, convertir cada uno de los dígitos Base B a su correspondiente base A,  $C_i$ .

$$N_B = (C_{k-1} C_{k-2} \dots C_1 C_0)_B$$

- 2.- Hacer  $i = 0$  y  $x_0 = 0$
- 3.- Incrementar i en uno.

- 4.- Calcular  $x_i = x_{i-1} B + C_{k-1}$
- 5.- Si  $i < k$  regresar al paso 3, si no, continuar con el paso 6.
- 6.- STOP. El entero en Base A es :  $N_A = x_k$

TABLAS : OPERACIONES ARITMETICAS EN BASES MAS COMUNES.

Tabla 1.2.- Adición - Binario

+	0	1	+
0	0	1	
1	1 (1) 0		

Tabla 1.1.- Adición - Octal

+	0	1	2	3	4	5	6	7
0	0	1	2	3	4	5	6	7
1	1	2	3	4	5	6	7	10
2	2	3	4	5	6	7	10	11
3	3	4	5	6	7	10	11	12
4	4	5	6	7	10	11	12	13
5	5	6	7	10	11	12	13	14
6	6	7	10	11	12	13	14	15
7	7	10	11	12	13	14	15	16



Tabla 1-4 Adición - Hexadecimal

+	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
1	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	10
2	2	3	4	5	6	7	8	9	A	B	C	D	E	F	10	11
3	3	4	5	6	7	8	9	A	B	C	D	E	F	10	11	12
4	4	5	6	7	8	9	A	B	C	D	E	F	10	11	12	13
5	5	6	7	8	9	A	B	C	D	E	F	10	11	12	13	14
6	6	7	8	9	A	B	C	D	E	F	10	11	12	13	14	15
7	7	8	9	A	B	C	D	E	F	10	11	12	13	14	15	16
8	8	9	A	B	C	D	E	F	10	11	12	13	14	15	16	17
9	9	A	B	C	D	E	F	10	11	12	13	14	15	16	17	18
A	A	B	C	D	E	F	10	11	12	13	14	15	16	17	18	19
B	B	C	D	E	F	10	11	12	13	14	15	16	17	18	19	1A
C	C	D	E	F	10	11	12	13	14	15	16	17	18	19	1A	1B
D	D	E	F	10	11	12	13	14	15	16	17	18	19	1A	1B	1C
E	E	F	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D
F	F	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E

Tabla 1-5 : Multiplicación Binario.

x	0	1
0	0	0
1	0	1

Tabla 1-6 : Multiplicación - Octal.

x	1	2	3	4	5	6	7
1	1	2	3	4	5	6	7
2	2	4	6	10	12	14	16
3	3	6	11	14	17	22	25
4	4	10	14	20	24	30	34
5	5	12	17	24	31	36	41
6	6	14	22	30	36	44	52
7	7	16	25	34	43	52	61

Tabla 1-7 : Multiplicación - Hexadecimal

x	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
1	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
2	2	4	6	8	A	C	E	10	12	14	16	18	1A	1C	1E
3	3	6	9	C	F	12	15	18	1B	1E	21	24	27	2A	2D
4	4	8	C	10	14	18	1C	20	24	28	2C	30	34	38	3C
5	5	A	F	14	19	1E	23	28	2D	32	37	3C	41	46	4B
6	6	C	12	18	1E	24	2A	30	36	3C	42	48	4E	54	5A
7	7	E	1E	1C	23	2A	31	38	3F	46	4D	54	5B	62	69
8	8	10	18	20	28	30	38	40	48	50	58	60	68	70	78
9	9	12	13	24	2D	36	3F	48	51	5A	63	64	75	7E	87
A	A	14	1E	28	32	3C	46	50	5A	64	6E	78	82	8C	96
B	B	16	21	2C	37	42	4D	58	63	6E	79	84	8F	9A	A5
C	C	18	24	30	3C	48	54	60	6C	78	B4	9D	9C	A8	B4
D	D	1A	27	34	41	4E	5B	68	75	82	8F	9C	A9	B6	C3
E	E	1C	2A	38	46	54	62	70	7E	8C	9A	A8	B6	C4	D2
F	F	1E	2D	3C	4D	5A	69	78	87	96	A5	B4	C3	D2	E1

1. The first part of the document is a list of names and addresses.

2. The second part of the document is a list of names and addresses.

3. The third part of the document is a list of names and addresses.

4. The fourth part of the document is a list of names and addresses.

5. The fifth part of the document is a list of names and addresses.

6. The sixth part of the document is a list of names and addresses.

7. The seventh part of the document is a list of names and addresses.

8. The eighth part of the document is a list of names and addresses.

9. The ninth part of the document is a list of names and addresses.

10. The tenth part of the document is a list of names and addresses.

11. The eleventh part of the document is a list of names and addresses.

12. The twelfth part of the document is a list of names and addresses.

negativo de  $(R^n)_R$ . Este problema es fácil de detectar debido al indicador inválido de signo.

Estos dos problemas están relacionados con el hecho que existe una sola representación para el 0, suponiendo un número fijo de dígitos.

Algoritmo 1-11 : Obtención del complemento a la base de un número base R.

- 1.- Localizar el dígito menos significativo distinto de cero. Si todos los dígitos son cero, STOP :  $(-N)_R = 0$ , - si no, proseguir con el paso 2.
- 2.- Substraer el dígito menos significativo, de R.
- 3.- Substraer cada uno de los dígitos restantes (hacia la izquierda), incluyendo el dígito de signo, de R-1.
- 4.- STOP.  $(-N)_R = (R^n)_R - (N)_R$ , donde n es el número de posiciones enteras incluyendo posición del signo.

Obsérvese que empleando complemento a la base :

$$(N_R) + (-N)_R = (N)_R + (R^n)_R - (N)_R = (R^n)_R$$

lo que según la convención anterior es igual a cero (ignorando el 1 en la posición más significativa).

Comparando las notaciones de complemento a la base disminuida :

$$N_R = (R^n)_R - N_R - (0.1)_R^k$$

Con la de complemento a la base, vemos que esta última la podemos obtener de la primera, sumando 1.

$$N_R = (R^n)_R - N_R - (0.1)_R^k + (0.1)_R^k$$

$(N)_{10}$	Magnitud Signada	Complemento a 1	Complemento a 2
7/8	0.111	0.111	0.111
6/8	0.110	0.110	0.110
1/8	0.001	0.001	0.001
0/8	0.000	0.000	0.000
-0/8	1.000	-	1.111
-1/8	1.001	1.111	1.110
-2/8	1.010	1.110	1.101





DIRECTORIO DE ASISTENTES AL CURSO:  
ELECTRONICA, DISPOSITIVOS Y CIRCUITOS

1. Santiago Alfredo Amázaga Zaynos  
Howgwell, S.A. de C.V.  
Av Constituyentes 900  
Col Lomas Altas  
México, D.F.  
Tel 570 20 33  
Litografica 326  
Col 20 de Noviembre  
Delegación Venustiano Carranza  
México, D.F.  
Tel 789 61 59
2. Javier Becerril Dávila  
Direl, S.A.  
López 43-505  
Centro  
Delegación Cuauhtémoc  
06050 México, D.F.  
Tel 585 00 68  
Tripol 1106  
Col General Anaya  
Delegación Benito Juárez  
México, D.F.  
Tel 534 76 35
3. Sergio Bernal Cabrera  
Xerox de México  
Insurgentes Sur 587  
Col Nápoles  
Delegación Benito Juárez  
México, D.F.  
Tel 536 84 11  
Av 669 No. 58  
San Juan de Aragón CTM II  
Delegación Gustavo A Madero  
México, D.F.  
Tel 794 48 97
4. Andrés Chávez Sañudo  
Compañía de Luz y Fuerza  
Melchor Ocampo 171  
Col Anáhuac  
México, D.F.  
Tel 529 25 13  
Saltillo 28-802  
Col Condesa  
Delegación Cuauhtémoc  
México, D.F.  
Tel 286 55 98
5. Rogelio Esperza Sedas  
Av Plan de San Luis 397  
Col Nueva Santa María  
Delegación Azcapotzalco  
02800 México, D.F.  
Tel 541 50 87
6. Alfonso C Espinosa Moya  
ENEP Aragón  
San Juan de Aragón  
Domicilio Conocido  
México, D.F.  
Río San Pedro Fracc Del Mora  
Col Del Moral  
Delegación Iztapalapa  
México, D.F.  
Tel 657 65 62
7. Rubén Gerardo Nieto  
Instituto Politécnico Nacional  
Av José Loreto Favela y Av 508  
San Juan de Aragón  
México, D.F.  
Tel 760 35 10 y 760 34 88  
Av Hidalgo 38  
Col San Gregorio Atlapulco  
Xochimilco  
México, D.F.  
Tel 915 843 26 17
8. J Venancio Javier González Hernández  
Diesel Nacional, S.A.  
Domicilio Conocido  
Cd Sahagún, Hgo.  
Fray Bernardino de Sahagún 8  
Fracc San Isidro  
Cd Sahagún, Hgo.
9. Inocente Hernández Hernández  
Informática y Telecomunicaciones, S.A.  
Av Revolución 416  
Col San Pedro de los Pinos  
Delegación Benito Juárez  
México, D.F.  
Tel 277 20 30  
Oñito 14  
Col El Rosedal  
Delegación Coyoacán  
México, D.F.
10. Antonio Herrera Mejía  
Facultad de Estudios Superiores  
Cuautitlán, UNAM  
Km 4.5 Carr Teoloyucan  
Ex Rancho Almaraz  
Cuautitlán Izcalli, Edo de Mex.  
Cordillera 65  
Col Atlanta  
Cuautitlán Izcalli  
54700 Edo de México  
Tel 3 92 76
11. José Manuel López Rodríguez  
Dirección General de  
Institutos Tecnológicos  
Cda de Netzahualcoyotl No 1  
Edif-F Conjunto Pino Suárez  
México, D.F.  
Tel 522 31 64  
Cala de Talapan 2590-2  
Coyoacán  
México, D.F.  
Tel 684 00 52
12. Jorge Mata Sánchez  
Diesel Nacional, S.A.  
Domicilio Conocido  
Cd Sahagún, Hgo.  
Ándador Tampico 40  
Col Juárez  
Cd Sahagún, Hgo.
13. Hordajal Zvi Retchkman Konigsberg  
Universidad Nacional Autónoma de México  
Ciudad Universitaria  
México, D.F.  
Minerva 17-2  
Col Escandón  
11800 México, D.F.  
Tel 516 61 91

1. The first part of the document is a list of names and addresses.

2. The second part of the document is a list of names and addresses.

3. The third part of the document is a list of names and addresses.

4. The fourth part of the document is a list of names and addresses.

5. The fifth part of the document is a list of names and addresses.

6. The sixth part of the document is a list of names and addresses.

14. Víctor Rodríguez Salinas

José Toribio Medina 89  
Col Algarín  
06880 México, D.F.  
Tel 530 69 08

15. Gumaro Sánchez González  
Diesel Nacional, S.A.  
Domicilio Conocido  
Cd Sahagún, Hgo.

Av México, D.F. 59  
Col Benito Juárez  
Cd Sahagún, Hgo.

16. Javier Valencia Figueroa  
Facultad de Ingeniería, UNAM  
Ciudad Universitaria  
México, D.F.

Bajío 147-2  
Col Roma Sur  
México, D.F.  
Tel 584 71 18

17. Francisco Vázquez Rojano  
SAHOP

