



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

**Controladores primarios para
micro-redes de potencia**

TESIS

Que para obtener el título de

Ingeniero Eléctrico Electrónico

P R E S E N T A

Rodrigo Ojeda Sesma

DIRECTORA DE TESIS

Dra. Sofía Magdalena Avila Becerril



Ciudad Universitaria, Cd. Mx., 2020

Agradecimientos

Investigación realizada gracias al Programa de Apoyo a Proyectos de Investigación e Innovación Tecnológica (PAPIIT) de la UNAM «IA-103519». Agradezco a la DGAPA-UNAM la beca recibida.

A la Dra. Sofía Ávila por ser mi tutora, por su gran paciencia y gusto por enseñar.

Al Dr. Gerardo Espinosa por abrirme un espacio en el laboratorio de Control y Robótica y compartirme sus enseñanzas.

A los miembros del jurado, Dr. Juan Ramón, M.I. Rigel Gámez, Dr. Vicente Torres, M.I. Isaac Ortega por su tiempo y valiosas observaciones.

A la Universidad Nacional Autónoma de México por las múltiples oportunidades que ofrece y la preparación que me brindó.

A mis padres Salvador Ojeda y Josefina Sesma por ser un soporte constante a través del tiempo.

A Adrian por tu amistad y tu apoyo.

A Eyadir, Uriel y Ruben por ser los mejores compañeros que Ingeniería me pudo brindar.

A Dios que hizo todo esto posible.

Gracias a todos.

Dedicatoria

A tí Amelie que te has convertido en una luz en mi vida, gracias por tu amor y tu apoyo incondicional.

Resumen

Este trabajo se centrara en analizar las diferentes estrategias utilizadas en controladores primarios para micro-redes de potencia con el fin de comprender su funcionamiento y poder identificar sus ventajas y desventajas. Se inicia con un estudio detallado de las componentes de la micro-red donde destaca el funcionamiento de los convertidores de potencia, como elementos principales de la micro-red. Se abordan las estrategias de control populares en la literatura, presentando sus análisis y evaluaciones numéricas donde se evalúa las capacidades de cumplir con los objetivos de control necesarios para el adecuado funcionamiento de la micro-red. En este sentido, también se explican las limitantes de las estrategias más populares identificando con esto áreas de mejora desde el punto de vista de desempeño.

Finalmente se presenta una propuesta para mejorar el comportamiento de la micro-red cuando ésta tiene una topología mallada.



Contenido

Índice de figuras	VII
Índice de tablas	IX
1. Introducción	1
1.1. Motivación	1
1.2. Estado del arte	5
1.3. Objetivos y alcances de la tesis	8
1.4. Organización de la tesis	9
2. Fundamento teórico	11
2.1. Máquina síncrona	11
2.1.1. Diagrama fasorial de un generador síncrono	12
2.1.2. Características de frecuencia-potencia activa y de voltaje-potencia reactiva de un generador síncrono	13
2.1.3. Control de generadores síncronos	16
2.1.3.1. Control carga-frecuencia	16
2.2. Elementos de las micro-redes	20
2.2.1. Convertidores de potencia grid forming/grid following	20
2.2.2. Líneas de transmisión	22
2.2.3. Topologías	24
2.3. Convertidores de potencia	25
2.3.1. Conversión DC/AC	25
2.3.1.1. Inversores de medio puente	27
2.3.1.2. Inversor de puente completo	28
2.3.2. Modulación <i>PWM</i>	29
2.3.3. Diseño de filtros de segundo orden	34
2.3.4. Filtro LC	36

2.3.5. Modelo matemático	39
2.3.6. Control interno de voltaje en inversores	40
2.3.7. Evaluación numérica: control interno de voltaje	42
2.4. Control jerárquico	45
2.5. Estabilidad	47
3. Controladores primarios para inversores conectados en paralelo	49
3.1. Control droop	50
3.1.1. Control de la impedancia virtual	50
3.1.2. Impedancia de salida resistiva	50
3.1.3. Impedancia de salida capacitiva	52
3.1.4. Control droop convencional	53
3.1.5. Limitantes del control droop convencional	63
3.1.6. Control droop robusto	66
3.1.7. Control droop robusto con voltaje mejorado	70
3.1.7.1. Interpretación física	73
3.2. Control basado en comunicación	78
3.2.1. Control maestro/esclavo	78
3.2.2. Control de cadena circular	85
3.3. Comparativa de las estrategias	88
4. Controladores primarios para inversores conectados en malla	91
4.1. Topología mallada	91
4.2. Control droop convencional	92
4.2.1. Condiciones para la repartición de potencia	93
4.2.2. Evaluación numérica: Caso 1	94
4.2.3. Evaluación numérica: Caso 2	100
4.3. Propuesta: control droop robusto	105
4.3.1. Evaluación numérica	106
4.4. Comparación y análisis	111
5. Conclusiones	113
A. Series de Fourier	115
B. Conversión AC-DC	117
B.1. Rectificadores no controlados	118
B.2. Rectificadores controlados	119

C. Codigos MATLAB	125
Referencias	127

CONTENIDO

Índice de figuras

1.1. Arquitectura básica de una micro-red	2
1.2. Micro-red en modo aislado	5
2.1. Curva de Magnetización	12
2.2. Circuito equivalente Generador Síncrono	13
2.3. Diagramas fasoriales generador síncrono	14
2.4. a)Curva de velocidad contra potencia b)Curva de frecuencia contra potencia	15
2.5. Curva de voltaje en terminales V_ϕ contra potencia Reactiva Q en un generador síncrono	15
2.6. Esquema de gobernador de velocidad	17
2.7. Gobernador de velocidad con lazo de retroalimentación	18
2.8. Características ideales de un gobernador con <i>droop</i> en estado estable	18
2.9. Repartición de carga por dos generadores conectados en paralelo con características <i>droop</i>	19
2.10. Gobernador con ajuste de la relación velocidad-carga	20
2.11. Equivalentes grid-forming y grid-following	21
2.12. Equivalente monofásico de una línea de transmisión corta	23
2.13. Equivalente monofásico de un línea de transmisión media	23
2.14. Ejemplo de topologías	25
2.15. Relación entrada salida de un Inversor	26
2.16. Inversor de Medio Puente	28
2.17. Inversor de Puente Completo	29
2.18. Modulación PWM de un solo pulso.	31
2.19. Modulación PWM de pulsos múltiples.	32
2.20. Modulación PWM sinusoidal.	34
2.21. Diagramas de bode segundo orden.	36
2.22. Filtro LC	37
2.23. Diagrama de Bode sin pérdidas	38

ÍNDICE DE FIGURAS

2.24. Filtro LC	38
2.25. Diagrama de Bode con perdida	38
2.26. Inversor Monofásico	39
2.27. Control interno de voltaje	43
2.28. Voltaje en terminales	43
2.29. Frecuencia	44
2.30. Distorsión armónica de voltaje	44
2.31. Ley de control u	45
2.32. Efecto de control secundario	46
3.1. Inversor monofásico	51
3.2. Controlador para lograr impedancia de salida resistiva.	51
3.3. Controlador para lograr impedancia de salida capacitiva.	52
3.4. Modelo de inversor monofásico	53
3.5. Control droop convencional	55
3.6. Esquema de control droop convencional para inversores con impedancia de salida resistiva	56
3.7. Inversores en paralelo alimentando carga	57
3.8. Implementación control droop resistivo	58
3.9. Error Potencia Activa	59
3.10. Error Potencia Reactiva	59
3.11. Frecuencia	60
3.12. Amplitud de Voltaje	60
3.13. Error Potencia Activa	61
3.14. Error Potencia Activa	62
3.15. Frecuencia	62
3.16. Amplitud de voltaje	63
3.17. Esquema de control droop robusto para impedancia de salida resistiva	66
3.18. Error Potencia Activa	68
3.19. Error Potencia Reactiva	69
3.20. Frecuencia	69
3.21. Amplitud de voltaje	70
3.22. Distorsión Armónica de Voltaje	71
3.23. Controlador para mejorar el THD de Voltaje	71
3.24. Diagrama de Bode de $1 + K_R(S)$	73
3.25. Estructuras equivalentes del control para un THD de voltaje mejorado.	74
3.26. Diagrama de Bode de bode Impedancia de salida	75

3.27. Armónicos de Voltaje	76
3.28. Amplitud de voltaje	76
3.29. Frecuencia	77
3.30. Armónicos de Voltaje	77
3.31. Topología Maestro/Esclavo	79
3.32. Control de corriente a Inversor PWM	80
3.33. Diagrama de bloques equivalente	80
3.34. Circuito implementado	81
3.35. Amplitud de Voltaje	82
3.36. Frecuencia	83
3.37. Corrientes	83
3.38. Potencia Activa y Reactiva	84
3.39. Corrientes	84
3.40. Esquema control de cadena circular	85
3.41. Amplitud de Voltaje	86
3.42. Frecuencia	86
3.43. Corrientes	87
3.44. Potencia Activa y Reactiva	87
3.45. Corrientes No lineal	88
4.1. Esquema de control	93
4.2. Red de tres nodos	95
4.3. Amplitud de voltaje [pu]	96
4.4. Frecuencia [Hz]	97
4.5. Desfasamiento Angular [°]	97
4.6. Potencia Activa [pu]	98
4.7. Potencia Reactiva [pu]	98
4.8. Error de Potencia Activa [pu]	99
4.9. Error de Potencia Reactiva [pu]	99
4.10. Red de seis nodos	101
4.11. Amplitud de Voltaje [pu]	102
4.13. Desfase Angular [°]	102
4.12. Frecuencia [Hz]	103
4.14. Potencia Activa [pu]	103
4.15. Potencia Reactiva [pu]	104
4.16. Error de Potencia Activa [pu]	104
4.17. Error de Potencia Reactiva [pu]	105

ÍNDICE DE FIGURAS

4.18. Esquema de control	106
4.19. Amplitud de Voltaje [pu]	108
4.20. Frecuencia [Hz]	108
4.21. Desfase Angular [°]	109
4.22. Potencia Activa [pu]	109
4.23. Potencia Reactiva [pu]	110
4.24. Error de Potencia Activa [pu]	110
4.25. Error de Potencia Reactiva [pu]	111
4.26. Error relativo de Potencia Activa [%]	112
4.27. Error relativo de Potencia Reactiva [%]	112
B.1. Relación entrada salida de un rectificador	117
B.2. Rectificador de medida onda	118
B.3. Rectificador de puente completo	119
B.4. Rectificador controlado de medio puente	120
B.5. Relaciones entre la señal de salida y entrada	121
B.6. Rectificador de puente completo controlado.	122
B.7. Relaciones entre la señal de salida y entrada	123

Índice de tablas

1.1. Característica de las filosofías de funcionamiento.	4
2.1. Distorsión armónica de voltaje	42
2.2. Tiempos del control de frecuencia	47
2.3. Tiempos del control de voltaje	48
2.4. Límites de Distorsión Armónica en Voltaje en % del voltaje nominal.	48
3.1. Parámetros del Circuito.	57
3.2. THD de voltaje con carga no lineal.	78
3.3. Potencias demandadas.	82
3.4. Parámetros de los circuitos.	82
3.5. Comparativa de las estrategias.	89
4.1. Parámetros de la RED	94
4.2. Ganancias de los Controladores.	95
4.3. Potencias Deseadas.	95
4.4. Parámetros de la RED	100
4.5. Ganancias de los Controladores	100
4.6. Potencias Deseadas	101
4.7. Ganancias de los Controladores	107
4.8. Potencias Deseadas	107

ÍNDICE DE TABLAS

Capítulo 1

Introducción

Lista de abreviaciones

AC Corriente alterna

DC Corriente directa

RMS Raíz media cuadrática

V_p Voltaje pico

PWM Modulación de ancho de pulso

SPWM Modulación sinusoidal de ancho de pulso

SCR Rectificador controlado de silicio

DG Unidad de de generación distribuida

THD Distorsión armónica total

1.1. Motivación

La infraestructura de la red eléctrica nacional fue construida hace más de 50 años. A través del tiempo, la red se ha convertido en un conjunto de líneas de transmisión y redes envejecidas así como sistemas de comunicación desactualizados. Hoy en día, con el incremento de la demanda de fuentes de energía renovable así como con los requerimientos de generar bajas emisiones de dióxido de carbono, la sobrecargada red está siendo llevada a sus límites. De acuerdo con [Saadat, 2011], se necesita una modernización de la red donde se instalen sensores analógicos y digitales, convertidores de potencia, medidores inteligentes de energía, sistemas avanzados de comunicación, sistemas de adquisición de datos y *software* que permita control en tiempo real para la optimización de la operación del sistema eléctrico. Un red eléctrica habilitada para la utilización de esta tecnología recibe el nombre de *smart-grid*. En concordancia con [Fang, *et al.*, 2011], las micro-redes forman parte de esta nueva tecnología. La micro-redes integran fuentes de energía

renovable tal como la solar y la eólica junto a pequeñas máquinas rotatorias, como lo pueden ser plantas de diésel, de una manera inteligente y coordinada para garantizar la continuidad y confiabilidad del servicio, en conjunto a la reducción de las emisiones de dióxido de carbono. En este contexto, se buscará que los recursos renovables estén cerca del lugar donde se consumen tanto para reducir las pérdidas en la red como para aprovechar los recursos naturales que se encuentren en las regiones, a estas fuentes de generación se les conoce como unidades de generación distribuida (*DG* por sus siglas en inglés).

Las micro-redes pueden operar de manera tradicional conectadas a la red principal donde los excedentes o faltantes de energía son compensados por la red principal, la otra opción es que operen de manera autónoma donde las fuentes de generación distribuida son las encargadas de satisfacer las cargas así como de mantener la calidad de la energía, a este modo se la llama modo aislado.

En [Strbac, *et al.*, 2015] se muestran los elementos básicos de la arquitectura de una micro-red ejemplificada en la Figura 1.1.

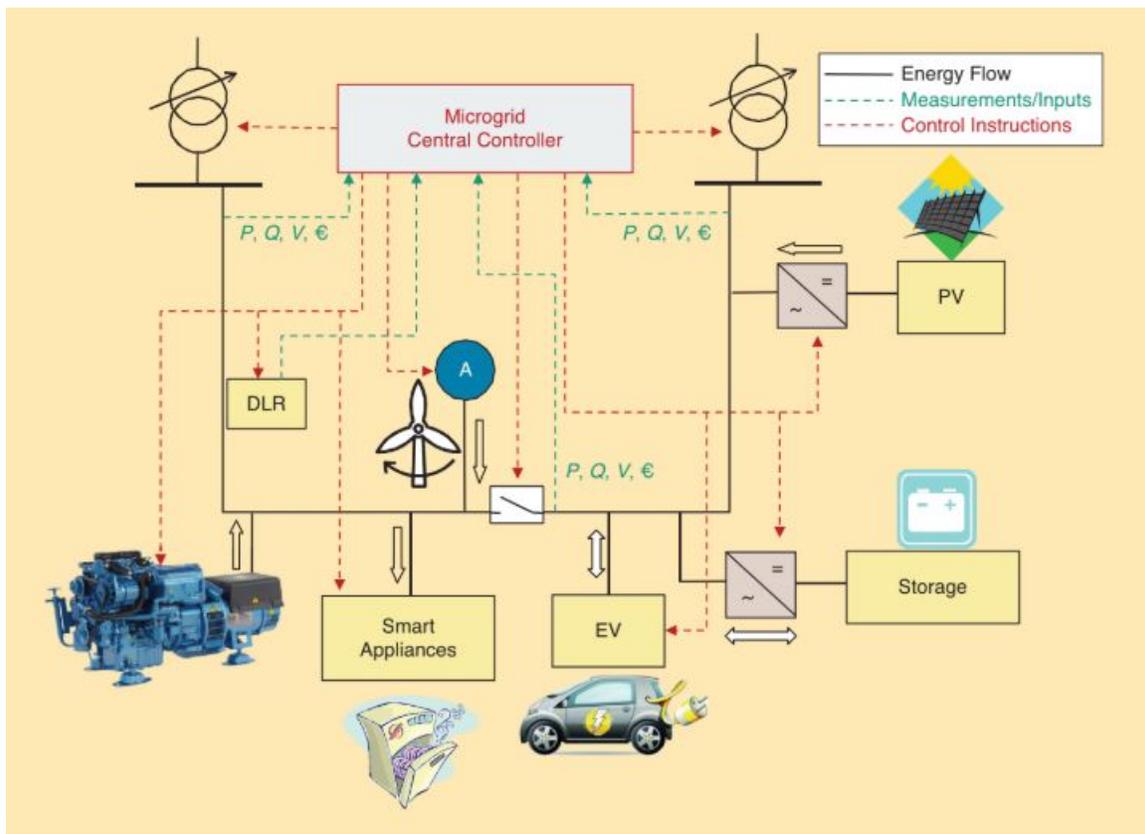


Figura 1.1. Arquitectura básica de una micro-red

De acuerdo con la figura las características y componentes de una micro-red son las siguientes:

- **Generación distribuida.** La generación distribuida *DG* se refiere a un conjunto de unidades de pequeña capacidad de generación, puede clasificarse en las de fuentes renovables como los paneles solares y las turbinas eólicas, y las no renovables tales como generadores de diésel, las micro-turbinas ya sea hidráulicas, biocombustibles o gas.
- **Sistemas almacenadores de energía.** Los sistemas almacenadores de energía (*ESS* por sus siglas en inglés) también se encuentran distribuidos en la micro-red, sin embargo su control debe ser coordinado para cumplir con su función crítica de estabilizar voltaje y frecuencia tanto para corto como largo plazo. Éstos pueden almacenar energía de distintas formas (química, magnética, cinética) en dispositivos tales como volantes de inercia, baterías, supercapacitores, almacenadores magnéticos, almacenadores de aire comprimido, almacenadores de hidrógeno.
- **Cargas.** En la micro-red se puede conectar cargas residenciales, industriales y comerciales. La micro-red tiene como objetivo, abastecer a estas cargas con la mayor calidad de la energía al menor costo posible.
- **Líneas de transmisión.** Son las encargadas de llevar la energía eléctrica de un punto a otro, trabajan a 50 o 60 Hz.
- **Clasificación de línea dinámica.** La clasificación de línea dinámica (*DLR* por sus siglas en inglés) es un algoritmo que determina la capacidad de una línea de transmisión basado en las condiciones climáticas con el objetivo de maximizar la carga de éstas sin comprometer la seguridad [Jayaweera, 2016].
- **Convertidores de Potencia.** Son los dispositivos electrónicos que se utilizan para acoplar la *DG* con la micro-red, tienen un papel esencial en la calidad de la energía, la repartición de potencia y la estabilidad en la red.
- **Redes de comunicación.** Son aquellas que transmiten la información de los diversos dispositivos y sistemas en la micro-red.
- **Sistemas de computación.** Sistemas que puedan procesar, analizar y ayudar a los operadores a acceder y utilizar los datos que se obtienen de diferentes tecnologías en las micro-redes. En este sentido, un tema de estudio es la ciberseguridad de los equipos inteligentes.

En la Figura 1.2 se observa un esquema de una micro-red en modo aislado. En la Tabla 1.1, se muestra una comparación entre la red tradicional y la micro-redes obtenida de [DOE, 2015].

Sistemas Eléctricos	Características	
	Tradicional	Moderno
Generación	<ul style="list-style-type: none"> - Centralizado - Despachable - Grandes plantas de generación 	<ul style="list-style-type: none"> -Centralizado y distribuido. -Unidades eficientes y flexibles -Electrónicamente acoplado -Más estocástico
Transmisión	<ul style="list-style-type: none"> -Utilización de SCADA para viabilidad (muestreo, sin alta definición) -Controles basados en operador -Congestión a pesar de tener capacidad sin utilizar -Amenazas y vulnerabilidades que no son bien definidas 	<ul style="list-style-type: none"> -Alta fidelidad, mediciones sincronizadas -Control automático -Amplia y profunda visibilidad -La amenazas son consideradas y los riesgos apropiadamente manejados
Distribución	<ul style="list-style-type: none"> -Limitada visibilidad -Limitada controlabilidad -Flujo en una sola dirección -Incremento en las corrientes de fallas 	<ul style="list-style-type: none"> -Observabilidad mejorada -Control local -Flujo en dos direcciones. -Auto-reparador
Usuarios	<ul style="list-style-type: none"> -Consumidores de energía (kWh) -Comportamiento predecible basado en necesidades históricas y clima -Interconexión sin integración 	<ul style="list-style-type: none"> -Funcionalidad plug/play. -Acceso a información -Consumidores que también son productores -Comportamiento variable y tecnología de adopción de patrones

Tabla 1.1. Característica de las filosofías de funcionamiento.

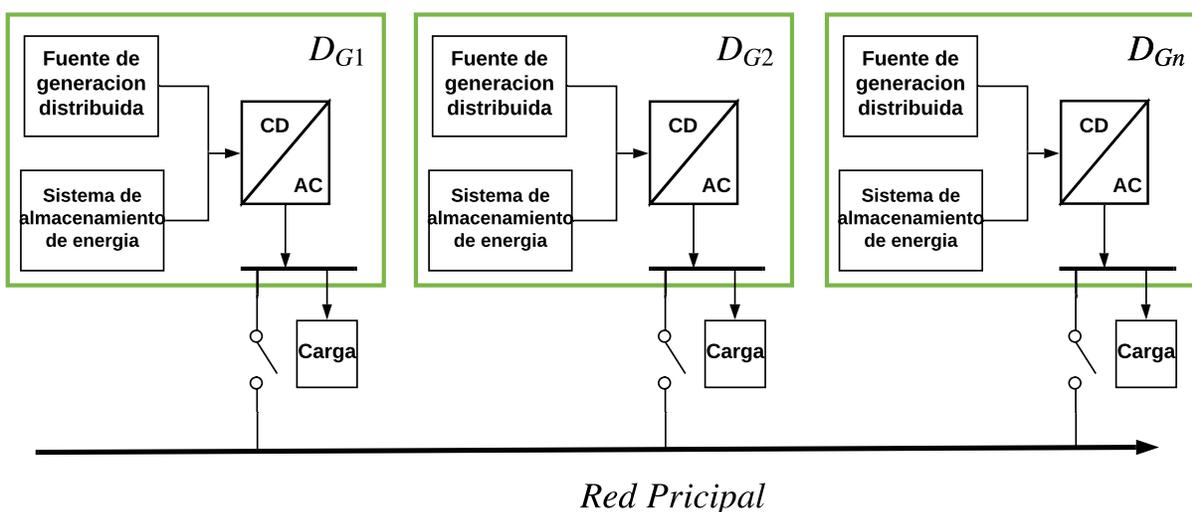


Figura 1.2. Micro-red en modo aislado

1.2. Estado del arte

Para abordar la problemática de las micro-redes se necesita hacer un análisis de los modelos, controladores y características del sistema. La mayoría de las DG necesitan una interface compuesta por un inversor para poder transmitir su energía una de red de 50 ó 60 Hz. Al explotar la capacidad del inversor para una respuesta rápida en control de lazo cerrado es posible obtener una señal de voltaje de buena calidad, es decir con una mínima distorsión armónica.

Uno de los principales retos se debe a los límites en los valores nominales de los inversores. Estos límites se encuentran en rango de 250 W a 10 kW en unidades monofásicas, 3 kW a 150 kW en convertidores trifásicos por lo que es necesario dividir la carga entre varios convertidores para poder alcanzar valores entre 300 kW y 10MW que proporcionaría una red convencional. Una manera de darle solución al problema es conectando varios inversores en paralelo. Las primeras aplicaciones con conexiones en paralelo se dieron donde era deseado formar grandes fuentes de poder ininterrumpidas. La dificultad que surge al conectar inversores que funcionen como fuente de voltaje en paralelo es la presencia de corrientes circulantes que se dan por diferencia en el voltaje de salida o porque las impedancias de salida tengan diferentes valores. Debido a que incluso pequeñas variaciones en la amplitud de voltaje o los valores de las impedancias generan corrientes internas significativas se torna esencial el control de la repartición de la corriente. Una técnica que ha funcionado para esto es que los inversores cuenten con un control interno de corriente donde cada inversor siga a su respectiva referencia de corriente, por lo tanto aunque el deseo es formar un bus de voltaje es necesario que internamente se controle la corriente para

poder garantizar la repartición de ésta adecuadamente. Usualmente se utiliza un control PID para el control interno de los inversores, sin embargo el control basado en pasividad ha ganado popularidad debido a sus aplicaciones en los sistemas no lineales. El control de las unidades conectadas en paralelo debe satisfacer tres objetivos principales: la regulación de voltaje, la repartición de potencia y conseguir la mínima distorsión armónica. La regulación de voltaje hace referencia a mantener el voltaje y la frecuencia en un nivel aceptable bajo diferentes condiciones de carga ya sea lineal no-lineal.

La repartición de potencia se encarga de que todos los convertidores repartan potencia de acuerdo a sus valores nominales y a su disponibilidad.

Debido a su respuesta dinámica los inversores tienen una buena respuesta a las perturbaciones tales como las corrientes armónicas generadas por cargas no-lineales, si bien en un sistema de un sólo inversor esto es relativamente fácil de conseguir, en sistemas en paralelo sigue siendo tema de investigación, en [Prodanovic y Green, 2006] se utiliza un control distribuido para lograr una buena calidad de la señal de voltaje dividiendo las tareas de control en diferentes anchos de banda, otra técnica es generar una admitancia virtual que ayude a tener una distorsión armónica mínima mostrada en [Zhong y Hornik, 2013].

Otro reto se debe a que los cambios de carga en sistemas de pequeña escala tales como las micro-redes pueden ocasionar transitorios relativamente grandes, lo anterior debido a que el cambios de carga suele representar un porcentaje importante de la carga total, por lo que la técnica de control escogida debe asegurar que el tiempo de recuperación sea pequeño y las oscilaciones durante el transitorio sean amortiguadas y libres de corrientes circulantes.

Distintas estrategias de control han sido propuestas teniendo dos principales paradigmas, el primero es el control basado en comunicación donde se asume que todos los inversores tienen una conexión entre sí, es decir que se trabaja de manera centralizada dividiendo las tareas de control entre el control central y control interno de las unidades, en [Van der Broeck y Boeke, 1998] se propone una topología maestro/esclavo que si bien permite una repartición igualitaria de corriente, si el maestro falla todos los esclavos lo harán, [Wu, *et al.*, 2000] propone solucionar ese problema mediante una conexión circular donde cada inversor sigue al anterior, otra alternativa se propone en [Pei, *et al.*, 2004] esta técnica llamada auto-maestro se selecciona automáticamente al inversor que entregue mas potencia real como maestro, particularmente en [Wang, *et al.*, 2012] se escoge como convertidor maestro al que tenga el sistema de almacenamiento con capacidad más grande.

Por otro lado está el control droop, el cual [Chandorkar, *et al.*, 1993] propuso primeramente su aplicación a convertidores de potencia, en [Irving y Jovanovic, 2000] se analiza la repartición de corriente que utiliza esta técnica, por su parte [Guerrero, *et al.*, 2006] propone utilizar el control droop en conjunto de una impedancia virtual para la conexión de los convertidores

en paralelo. En general con el control droop se busca que los inversores sigan un comportamiento similar a una maquina síncrona y que trabajen de forma descentralizada por lo que el control de cada unidad será responsable de la regulación de voltaje, la repartición de potencia y conseguir la mínima distorsión armónica. [Strbac, *et al.*, 2015], [Vandoorn, *et al.*, 2013], [Zhong, 2011], [Han, *et al.*, 2015].

Cuando los inversores se encuentran en una red con topología mallada se dificulta mantener la comunicación entre las unidades debido al aumento de infraestructura necesaria por lo que el control droop también ha cobrado relevancia. En [Schiffer, *et al.*, 2014] se dan las condiciones para que las ganancias del control droop aseguren se tenga estabilidad en la red siempre y cuando sea un red inductiva considerando inversores de amplitud de voltaje y frecuencia variable, sin embargo falla en la repartición de potencia reactiva, por su parte en [Shafiee, *et al.*, 2013] se propone solucionar el problema de la repartición de potencia reactiva con un control secundario lo cual requiere de comunicación entre las unidades pero de un menor ancho de banda.

Justificación

Aun cuando en la literatura pueden encontrarse numerosos resultados de controladores primarios para micro-redes, como los mencionados anteriormente, se pueden identificar dos clases, aquellos cuyo funcionamiento está basado en simulaciones exhaustivas y aquellos que, aunque tienen una prueba matemática formal, presentan suposiciones fuertes desde el punto de vista práctico, como la preexistencia de controladores internos perfectos de [Schiffer, *et al.*, 2014]. Es de interés al grupo de investigación del que formo parte, poner interés en aquellos resultados que presentan pruebas formales de estabilidad. En este sentido, las contribuciones giran en torno a la implementación de modelos teóricos, pero evaluadas desde el punto de vista práctico, el cual va desde la electrónica de potencia y problemas de calidad de la energía, hasta la topología de interconexión de los inversores.

Planteamiento del problema:

Una vez establecidas las consideraciones anteriores, surge la necesidad de resolver el siguiente problema:

Considere una micro-red basada en inversores monofásicos alimentados por fuentes de voltaje de *DC*. El problema es evaluar, por medio de software especializado, si los controladores más populares basados en comunicación y tipo droop, previamente reportados en la literatura, que teóricamente aseguran que al mismo tiempo que garantizan estabilidad interna alcanzan una repartición de potencia entre las unidades generadoras, cumplen sus objetivos bajo condiciones de simulación más realistas y topologías no previstas por su teoría. Asimismo, se necesita saber si la incorporación de un lazo de control interno basado en pasividad que sustituya al convencional PID mejora las propiedades de estabilidad y/o sintonización. Lo anterior busca coadyuvar en

la determinación de estrategias de control primario para micro-redes que brinden un sustento formal matemático y al mismo tiempo sean factibles y robustas.

Hipótesis

- El control droop necesita ser adaptado para garantizar la regulación de voltaje y la distribución de potencia.
- Bajo suposiciones de linealidad de los modelos, se puede usar la función de transferencia para mejorar propiedades de la distorsión armónica total (THD).
- Se pueden diseñar controladores basados en pasividad que solucionen problemas de seguimiento de corriente y de regulación de voltaje en los inversores, cuyas referencias estén acopladas a un controlador tipo droop.
- Las principales ventajas de los controladores primarios pueden ser combinadas para solucionar el problema de regulación de voltaje y distribución de potencia, de acuerdo con las capacidades de cada inversor y permitiendo una conexión en topología tipo malla.

1.3. Objetivos y alcances de la tesis

Este trabajo se centrará en analizar las diferentes estrategias utilizadas en controladores primarios para lograr la repartición de potencia garantizando estabilidad en el sistema y una adecuada calidad de la energía la cual para este trabajo se entiende como el conjunto de límites eléctricos que permiten un adecuado funcionamiento de un sistema eléctrico, si estos se exceden pueden presentarse fallas o reducir la vida útil de los equipos.

Se caracterizarán las ventajas y desventajas que se presentan en la aplicación de diferentes controladores primarios, para esto será necesario tomar una referencia formal tal como la norma IEE 1547 que presenta los lineamientos para un comportamiento aceptable en las micro-redes. Este análisis se presentará con inversores conectados en paralelo y en malla.

Los objetivos de este trabajo de tesis son:

- Describir y analizar el problema de control primario en Micro-redes (MG) de potencia, desde el controlador interno para los inversores, hasta el despacho de potencia cuando están conectados en paralelo y en forma mallada.

- Evaluar numéricamente controladores primarios de potencia reportados en la literatura, tanto de una forma cuantitativa como cualitativa.
- Presentar una síntesis de los resultados obtenidos. Con base en estos resultados dar una conclusión de qué estrategia de control resulta más conveniente según las diferentes necesidades presentadas en una Micro-red.

Existen diferentes etapas de control, la primera parte es el algoritmo que resuelve el problema de saber qué cantidad de energía pedirle a cada una de las fuentes de generación disponible para satisfacer la demanda energética con el menor costo posible, el cual es conocido como despacho económico de carga y en el presente trabajo de tesis no se incluye dentro de las leyes de control analizadas y se asumen como conocidos los valores obtenidos de este algoritmo. La información obtenida del despacho económico se utiliza como entrada para las leyes de control descentralizadas que entran en un conjunto donde existen diferentes variantes del llamado control droop. Este control provee las señales de voltaje deseadas para que las unidades de generación puedan satisfacer la demanda de potencia adecuadamente. Cuando se trabaja con leyes de control que incluyen comunicación entre las unidades de generación se asume que ésta es instantánea y no hay pérdida de información en la transmisión.

El utilizar el control basado en pasividad dado en [Avila-Becerril y Espinosa-Pérez, 2020] expande la investigación en esta área y facilita un posible trabajo donde exista implementación física.

1.4. Organización de la tesis

Este trabajo de tesis esta organizado en 5 capítulos y dos apéndices, el contenido es el siguiente:

- Capítulo 1: Se introduce a las micro-redes, poniendo en contexto el por qué son necesarias en el mundo actual y cuáles son los cambios necesarios del sistema eléctrico de potencia convencional. También se presentan los objetivos y alcances de la tesis.
- Capítulo 2: Se presenta un revisión de los temas necesarios para poder conceptualizar y analizar los algoritmos de control. Se hace incapie en los convertidores de potencia como parte fundamental de la *MG* y se presenta el control interno para un solo inversor.
- Capítulo 3: Se presenta el análisis de las leyes de control mas populares en la literatura para inversores conectados en paralelo, así como los resultados de las evaluaciones numéricas.

- Capítulo 4: Se expande los casos de aplicación de las estrategias de control analizadas en este trabajo de tesis al estudiar la aplicación del control droop en inversores conectados en malla. También se propone una ley de control para mejorar el comportamiento del sistema. Se presentan los resultados de las evaluaciones numéricas.
- Capítulo 5: Se presentan las conclusiones de los diferentes escenarios evaluados en los Capítulos 3 y 4.

Capítulo 2

Fundamento teórico

2.1. Máquina síncrona

El generador síncrono o alternador es la máquina rotatoria que convierte potencia mecánica en potencia eléctrica de AC. Para su funcionamiento, se debe aplicar un campo magnético en el rotor ya sea por medio de un imán permanente o mediante la aplicación de corriente de DC a su devanado para crear un electroimán. El rotor del generador gira por acción de un motor primario y produce un campo magnético giratorio dentro de la máquina, lo que induce un conjunto de voltajes trifásicos dentro de los devanados del estator del generador. El voltaje RMS en cada una de las fases se representa por la ecuación

$$E_A = \sqrt{2}\pi\phi N_C f \quad (2.1)$$

donde E_A es el voltaje interno generado en RMS, ϕ es el flujo magnético, f la frecuencia y N_C una constante que depende de la construcción de la máquina. Para destacar las cantidades que varían durante la operación de la máquina se utiliza la siguiente forma alternativa de esta ecuación

$$E_A = K\phi\omega \quad (2.2)$$

donde K es una constante que representa la construcción de la máquina y ω es la frecuencia angular. El voltaje interno generado E_A es directamente proporcional al producto del flujo por la velocidad, pero el flujo en sí mismo depende de la corriente que fluye por el circuito de campo del rotor. Así, se deduce que el voltaje E_A está relacionado con la corriente de campo, como se observa en la Figura 2.1 [Chapman, 2012]. El voltaje E_A por lo general no es el voltaje que se presenta en las terminales del generador V_ϕ , de hecho esto únicamente se presenta cuando no se tiene carga en el generador, es decir, cuando está en circuito abierto. Existen varias razones que provocan la diferencia entre E_A y V_ϕ tales como:

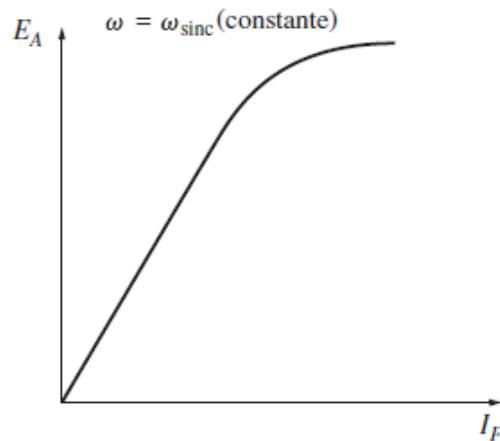


Figura 2.1. Curva de Magnetización

- La distorsión del campo magnético del entre-hierro de aire por la corriente que fluye en el estator.
- La auto inductancia de las bobinas del inducido.
- La resistencia de las bobinas del inducido.
- El efecto de las formas del rotor polo saliente.

Al analizar el efecto de los tres primeros factores, es posible derivar un modelo eléctrico promedio, utilizando las tensiones inducidas E_A y V_ϕ , las tensiones en las terminales de la máquina y un valor de reactancia, el cual se denominará como reactancia o impedancia síncrona X_S , así como también se toma en cuenta la resistencia de la armadura R_A . Lo anterior se ilustra en la Figura 2.2 que es la representación del circuito equivalente por fase de un generador síncrono. En este caso, el voltaje en terminales V_ϕ queda expresado de la siguiente manera

$$V_\phi = E_A - jX_S I_A - R_A I_A \quad (2.3)$$

con $j = \sqrt{-1}$.

2.1.1. Diagrama fasorial de un generador síncrono

Los voltajes de AC serán expresados mediante fasores, con sus respectivas magnitudes y ángulos. Cuando los voltajes presentes en una fase ($E_A, V_\phi, X_S I_A$ y $R_A I_A$) y la corriente I_A en fase se dibujan de tal modo que muestren la relación entre sí, la gráfica resultante se denomina diagrama fasorial.

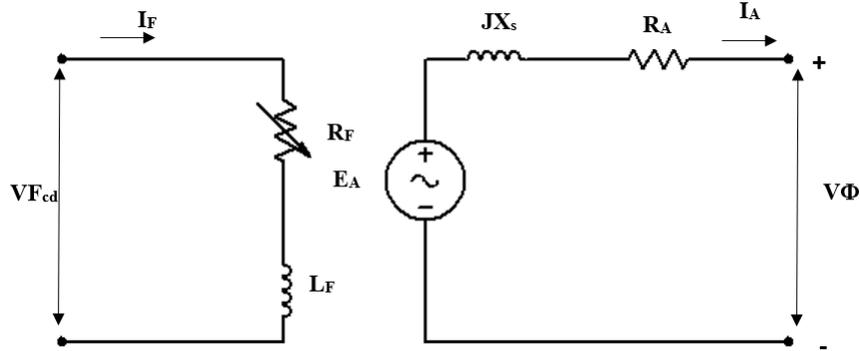


Figura 2.2. Circuito equivalente Generador Síncrono

Así, en la Figura 2.3 se observa cómo varía el voltaje interno según el tipo de carga que se conecta al generador, en el caso de cargas resistivas la disminución de V_ϕ es mínima, en los otros dos casos se deduce que se necesita un voltaje interno mayor cuando la carga está en atraso y uno menor cuando la carga está en adelanto, por lo que en el caso de cargas atrasadas se requerirá una corriente más grande en el campo para mantener el mismo voltaje en terminales. Esto se observa en la Ecuación (2.2) manteniendo ω constante.

2.1.2. Características de frecuencia-potencia activa y de voltaje-potencia reactiva de un generador síncrono

Todos los generadores son accionados por un motor primario, sin importar la fuente que los mueve todos se comportan de una manera similar, entre más potencia se toma de ellos, menor es la velocidad a la que giran, usualmente se utilizan mecanismo reguladores para linealizar esta disminución de velocidad.

Cualquiera que sea el mecanismo regulador éste se debe de ajustar para suministrar una característica de caída suave con el incremento en la carga. En [Chapman, 2012] se utiliza la siguiente ecuación para definir el porcentaje de caída de velocidad del primo-motor.

$$SD = \frac{n_{sc} - n_{pc}}{n_{pc}} \times 100 \%, \quad (2.4)$$

donde SD denota la caída de velocidad, n_{sc} se refiere a la velocidad sin carga del motor primario y n_{pc} a la velocidad a plena carga. Debido a que la frecuencia eléctrica F está relacionada con la velocidad del eje por medio de la siguiente ecuación

$$F = \frac{N_m \rho}{120}, \quad (2.5)$$

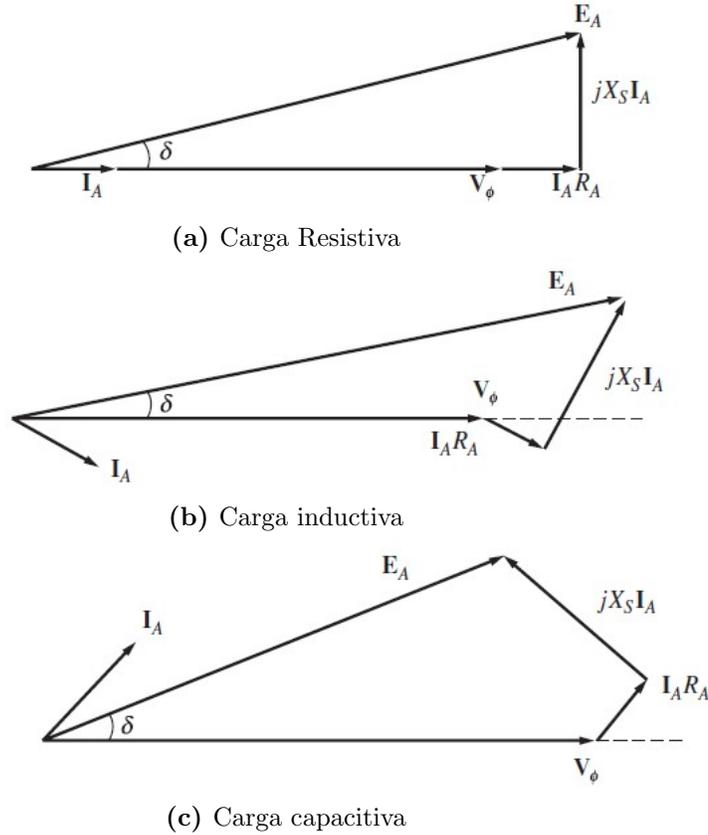


Figura 2.3. Diagramas fasoriales generador síncrono

donde ρ hace referencia al número de polos y N_m es la velocidad de sincronismo de la máquina, la potencia de un generador síncrono está relacionada con su frecuencia. Esta relación entre frecuencia y potencia se puede describir directamente como

$$P = S_p(f_{sc} - f_{sis}) \quad (2.6)$$

donde P es la potencia, S_p la pendiente de la curva en kW/Hz o MW/Hz, f_{sc} la frecuencia en vacío del generador y f_{sis} la frecuencia de operación del sistema. La Figura 2.4 tomada de [Chapman, 2012] muestra un ejemplo del comportamiento de la relación entre frecuencia y potencia.

Se puede realizar una relación similar para la potencia reactiva Q y el voltaje en terminales, como se mencionó anteriormente si se conecta una carga en atraso el voltaje en terminales disminuirá. La pendiente de esta relación se puede observar en la Figura 2.5 donde Q es la potencia reactiva, $V\phi_{sc}$ es el voltaje en terminales sin carga, $V\phi_{pc}$ es el voltaje en terminales a plena carga y Q_{pc}

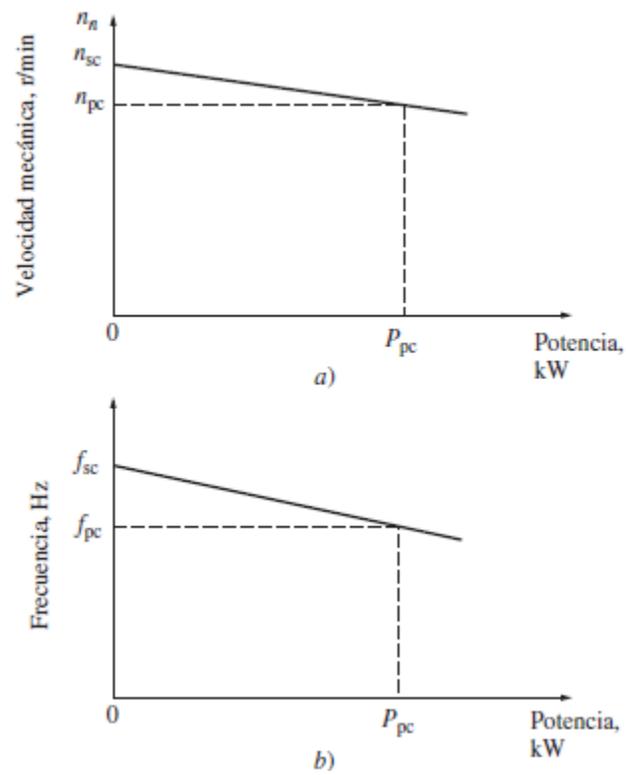


Figura 2.4. a) Curva de velocidad contra potencia b) Curva de frecuencia contra potencia

la potencia reactiva suministrada a plena carga.

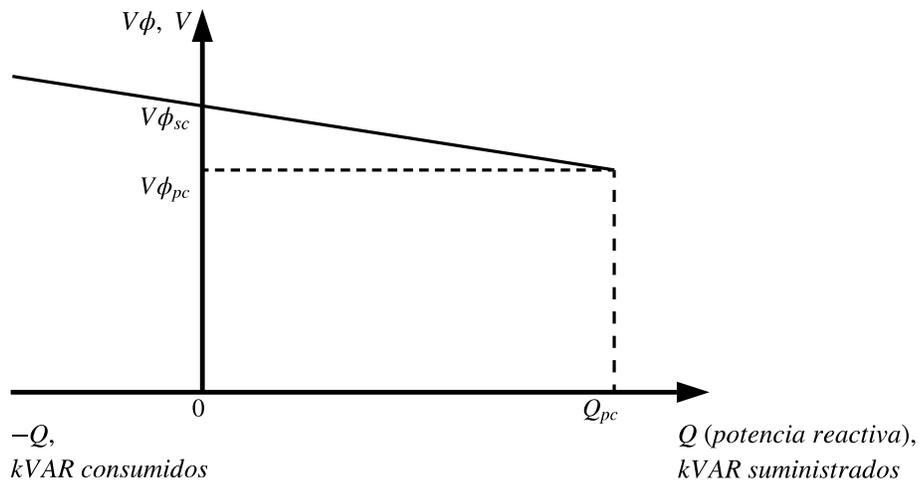


Figura 2.5. Curva de voltaje en terminales V_ϕ contra potencia Reactiva Q en un generador síncrono

2.1.3. Control de generadores síncronos

Existen dos etapas principales de control para los generadores síncronos el control de carga-frecuencia y el de voltaje-reactiva, para los fines de este trabajo profundizaré más en el control de frecuencia.

El regulador automático de voltaje (AVR por sus siglas en ingles) controla la magnitud del voltaje en terminales del generador. El voltaje actual es medido, rectificado y condicionado continuamente. La señal de voltaje de DC, la cual es proporcional a la magnitud del voltaje en terminales, es comparada con un voltaje de referencia de DC. El error de voltaje resultante, después de una amplificación y acondicionamiento de la señal, es utilizado como entrada al excitador, a fin de proporcionar el voltaje de campo del generador.

2.1.3.1. Control carga-frecuencia

El lazo de control automático de carga-frecuencia (*AGC por sus siglas en inglés*) o de generación regula la salida de generación en MW y la frecuencia del generador. El lazo no es único, como ocurre con el AVR, sino que consta de dos lazos.

El lazo de control o regulación primaria, que es relativamente más rápido, responde a una señal de frecuencia, la cual, es una señal indirecta del balance (o desbalance) de potencia en el sistema.

El gobernador monitorea la velocidad de la carga (frecuencia) y controlará la cantidad de combustible o vapor a fin de mantener la velocidad constante en un valor deseado, en algunos casos el gobernador controla otros factores que determinan la velocidad de la carga. Si el gobernador controla directamente las válvulas de las turbinas también controlará la salida de potencia activa y reactiva de la planta.

La Figura 2.6 muestra un esquema del sistema de gobernador de velocidad, donde la velocidad del rotor ω_r es comparada con la velocidad de referencia ω_0 . La señal de error (que es igual a la desviación de velocidad) es amplificada e integrada para producir una señal de control que actúa directamente sobre las válvulas.

Cuando este gobernador se sujeta a un incremento de carga, el incremento de la potencia en-

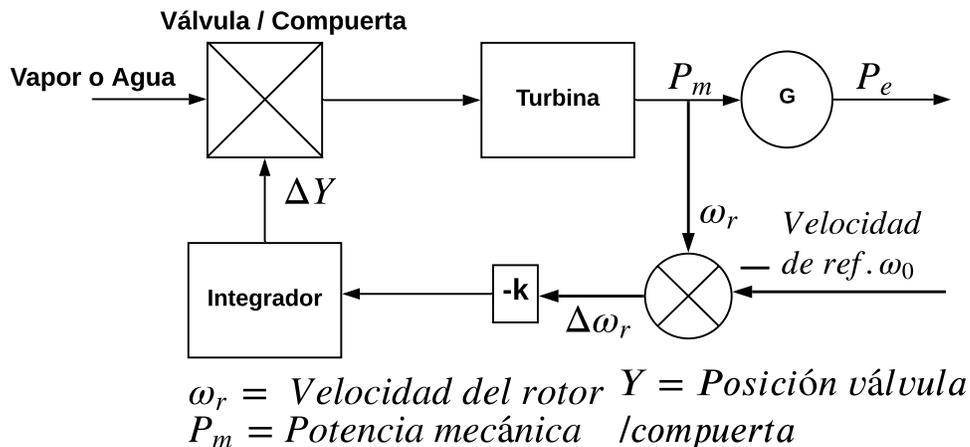


Figura 2.6. Esquema de gobernador de velocidad

tregada causa un decaimiento en la frecuencia determinado por la inercia del rotor. Al caer la velocidad, la potencia en la turbina empieza a aumentar. Esto causa una reducción en el decaimiento de la velocidad, posteriormente causa un incremento de la velocidad cuando la potencia de la turbina sobrepase la de la carga. Eventualmente la velocidad regresará a su valor de referencia y en el estado estable la potencia en la turbina crecerá de la misma manera que en la carga.

El regulador de velocidad hasta ahora mencionado no puede ser usado cuando se tiene dos o más máquinas conectadas al sistema, en el caso de utilizarlo cada generador trataría de llevar a la frecuencia a su propio punto de referencia. Para un repartición estable de la carga para dos o

más generadores operando en paralelo al gobernador se le da información de las características *speed-droop*. En [Kundur, *et al.*, 1994] se muestra que la característica *speed-droop* puede ser obtenida agregando un lazo de retroalimentación como se muestra en la Figura 2.7. El valor de

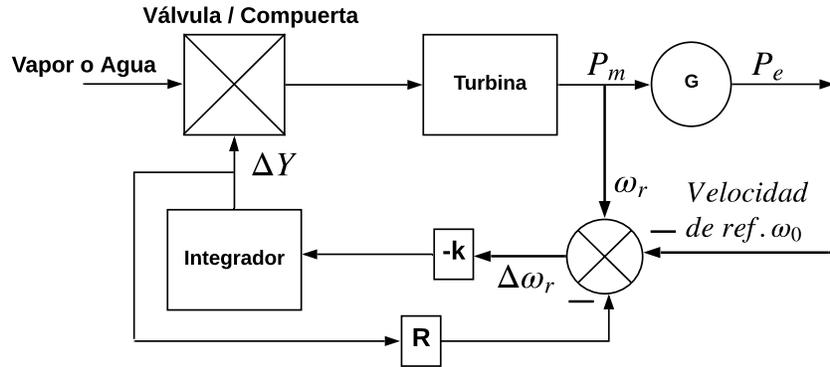


Figura 2.7. Gobernador de velocidad con lazo de retroalimentación

la relación entre la velocidad de estado estable y la carga que entrega la unidad de generación se denota como R (regulador de velocidad o *droop*) y se puede calcular con ayuda de la ecuación de la recta

$$\begin{aligned}
 f &= -R(P_2 - P_1) + f_2, \\
 \frac{-\Delta f}{\Delta P} &= -R, \\
 \Rightarrow R &= \frac{\Delta f}{\Delta P} \left[\frac{\text{Hz}}{\text{W}} \right], \tag{2.7}
 \end{aligned}$$

que también se puede expresar de forma porcentual con la siguiente ecuación

$$R = \frac{\omega_{NL} - \omega_{FL}}{\omega_0} \times 100 \%, \tag{2.8}$$

con ω_{NL} la velocidad en estado estable sin carga, ω_{FL} la velocidad en estado estable con toda la carga y ω_0 la velocidad nominal.

Por ejemplo podemos observar en la Figura 2.8 tomada de [Kundur, *et al.*, 1994] que un *droop* del 5% significa que un 5% de desviación en la frecuencia ocasionará un 100% de cambio en la posición de la válvula o en la potencia de salida.

Si dos o más generadores con las características *droop* están conectados a un mismo sistema habrá un único valor de frecuencia que se compartirá frente a un cambio de carga. Considerando

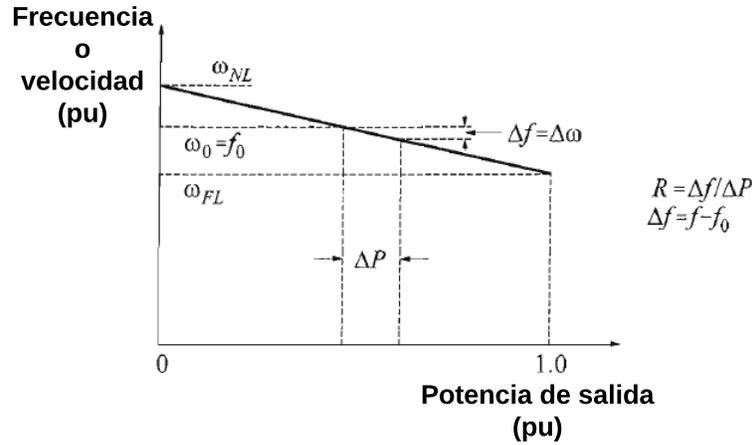


Figura 2.8. Características ideales de un gobernador con *droop* en estado estable

dos generadores que inicialmente se encuentren en su frecuencia nominal f_0 , como en la Figura 2.9, con salidas de potencia P_1 y P_2 , al ocurrir un cambio de carga ΔP el cual causa una disminución de velocidad en las unidades, el gobernador aumenta su señal de salida hasta que ambas alcanzan una nueva frecuencia en común de operación f' . La cantidad de carga tomada por cada unidad depende de sus características *droop*:

$$\Delta P_1 = P_1 - P'_1 = \frac{\Delta f}{R_1}$$

$$\Delta P_2 = P_2 - P'_2 = \frac{\Delta f}{R_2}$$

Por lo tanto

$$\frac{\Delta P_1}{\Delta P_2} = \frac{R_2}{R_1}$$

Así, si los porcentajes de regulación son casi iguales las salidas mantendrán básicamente la repartición de carga como antes del cambio de carga. Debido a las características *droop* la respuesta en estado estable presentará una desviación de frecuencia ΔW_{SS} cuando el sistema esté sujeto a un cambio de carga.

Cuando dos o más generadores están operando en paralelo la característica *droop* de cada unidad de generación meramente establece la proporción de carga tomada por cada unidad cuando un

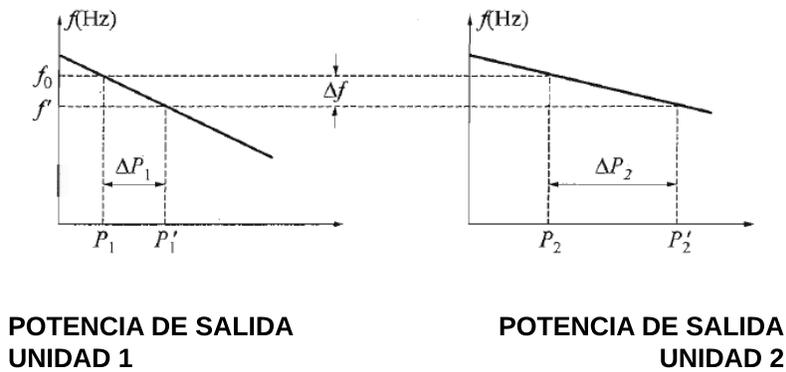


Figura 2.9. Repartición de carga por dos generadores conectados en paralelo con características *droop*.

cambio de carga ocurre. La salida de cada unidad de generación a cualquier frecuencia dada puede ser variada solamente cambiando la referencia de carga lo cual mueve la característica *droop* verticalmente. El esquema de control que incluye esto está representado en la Figura 2.10 la cual es tomada de [Kundur, *et al.*, 1994].

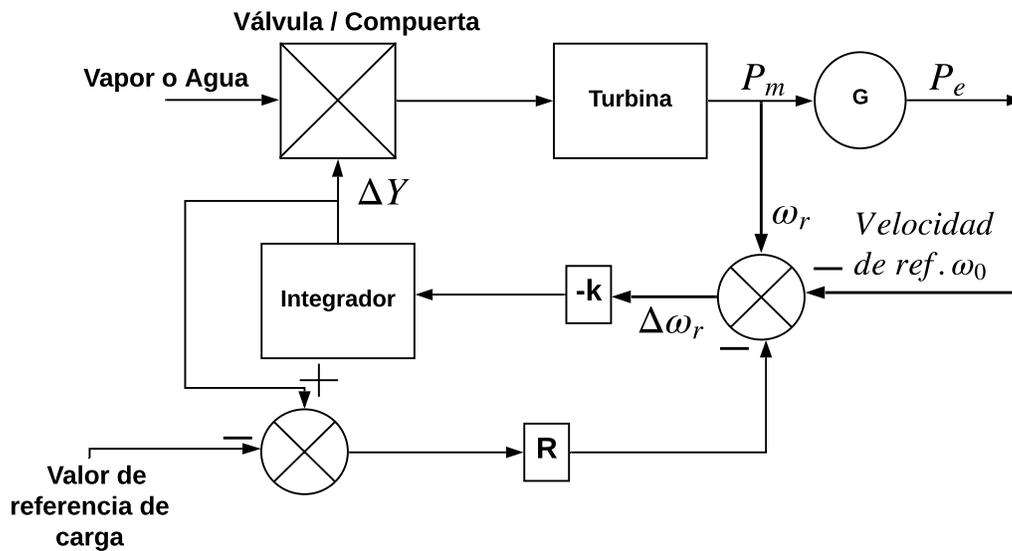


Figura 2.10. Gobernador con ajuste de la relación velocidad-carga

El lazo de control relativamente más lento, se conoce como lazo de regulación secundario, cuyo objetivo es el ajuste fino de la frecuencia, además de mantener un intercambio apropiado de MW con otros sistemas interconectados. Este lazo es insensible a los cambios rápidos de carga, siendo su campo de acción las variaciones lentas que toman lugar en el orden de los segundos a los minutos.

2.2. Elementos de las micro-redes

2.2.1. Convertidores de potencia grid forming/grid following

En la literatura las *DG* pueden clasificarse dependiendo del tipo de control en *grid-forming* (también llamadas controladas por voltaje) y en *grid-following* (también llamadas controladas por corriente o control PQ). Por otro lado en [Rocabert, *et al.*, 2012], se hace una clasificación adicional llamada *grid-supporting*. Las principales características son las siguientes:

1. *Grid-forming*

Estos inversores funcionan como fuentes de voltaje controladas por voltaje lo que implica que tanto la frecuencia como la amplitud de la señal de salida pueden ser especificadas por el diseñador, utilizando una señal de referencia V_r con magnitud E^* y frecuencia ω^* deseadas. Estas unidades son las encargadas de reaccionar a las variaciones rápidas de las cargas dependiendo de sus índices. Para poder conseguir la operación en paralelo estas unidades requieren de un sistema preciso de sincronización.

En una micro-red es necesaria la existencia de al menos una unidad que funcione como *grid-forming* debido a que su señal de salida será la referencia para las demás *DG*. Este tipo de inversores son alimentados con fuentes de voltajes DC estables como baterías o celdas de combustibles.

2. *Grid-following* (PQ).

El inversor es operado como una fuente de potencia, es decir, opera inyectando una cantidad pre-especificada de potencia activa y reactiva a la red. Este valor pre-especificado, está definido localmente o de manera centralizada por medio del *MGCC*. Así, estos convertidores pueden ser representados como una fuente de corriente ideal conectada en paralelo con un impedancia grande. El esquema simplificado es el que se muestra en la Figura 2.11, donde P^* y Q^* son las potencias activas y reactivas deseadas. En este modo de operación, la corriente de la fuente debe estar perfectamente sincronizada con el voltaje AC en el punto de interconexión. Cuando la micro-red esta operando en modo conectado este modo de operación es el más utilizado para las *DG*, su operación usualmente es regulada por un controlador como el MPPT el cual fija los valores de referencia de P^* y Q^* .

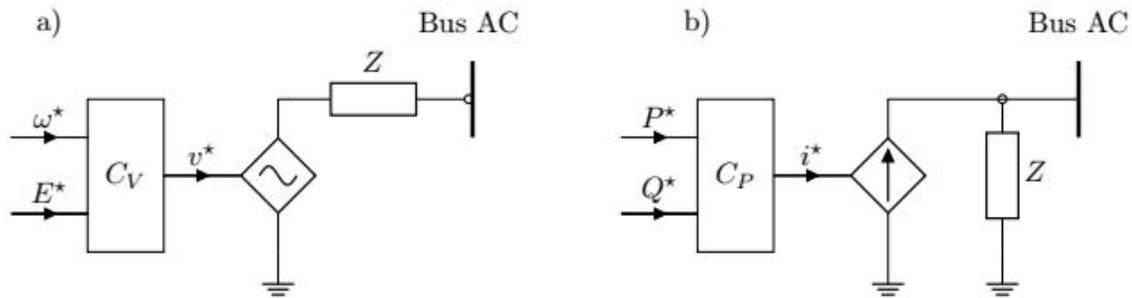


Figura 2.11. Equivalentes grid-forming y grid-following

3. *Grid-supporting.*

Este tipo de unidades puede operar como *grid-forming* o *grid-following* según las necesidades de la micro-red. Estos convertidores regulan su salida de voltaje o corriente para mantener el valor de la frecuencia y la amplitud de voltaje de la micro-red cercana a la de sus valores nominales. Su principal objetivo es entregar la cantidad adecuada de potencia activa y reactiva para ayudar en la regulación de voltaje y frecuencia de la micro-red.

2.2.2. Líneas de transmisión

La energía eléctrica es transportada desde los generadores a los consumidores por medio de líneas de transmisión aéreas y subterráneas. Las líneas de transmisión aéreas utilizan conductores y son utilizadas para cubrir grandes distancias en ciudades así como áreas rurales, mientras que las líneas subterráneas funcionan con cables y se utilizan en zonas urbanas en aplicaciones de corta distancia y cruces debajo del agua. Para fines de este trabajo se mostrarán las características eléctricas de las líneas de transmisión aéreas.

Características eléctricas

Los parámetros que caracterizan a una línea de transmisión son la resistencia en serie R , que es el parámetro que define las pérdidas de potencia a través de la línea producida debido a la resistividad del conductor, la conductancia G que representa a las corrientes de fuga entre los conductores y la tierra, la inductancia L , en serie con R , que está definida por los enlaces de flujo debido a la corriente alternante que fluye en los conductores donde se considera el flujo dentro y fuera de cada conductor y la capacitancia C causada por la diferencia de potencial de los conductores y definida como la carga sobre los conductores por unidad de la diferencia de

potencial. Cabe mencionar que generalmente no se considera la conductancia entre conductores de una línea aérea porque las corrientes de fuga llegan a ser despreciables. Otra razón por la que se desprecia la conductancia es que es bastante variable ya que cambia considerablemente con las condiciones atmosféricas.

Las ecuaciones generales que describen el voltaje y la corriente de una línea de transmisión establecen el hecho de que los parámetros están uniformemente distribuidos a lo largo de la línea.

Las líneas de transmisión se clasifican en cortas (menores a 80 km), medias (entre 80 y 240 km) y largas (mayor a 240 km). Para este trabajo se utilizarán líneas cortas, por lo tanto se utilizará un modelo de parámetros concentrados que da buenos resultados en líneas cortas y medias [Grainger y Allison, 1997].

Cabe destacar las ecuaciones que nos permiten obtener el valor de L y C por fase cuando las líneas de transmisión aéreas son trifásicas y transpuestas son

$$L = 2 \times 10^{-7} \ln \frac{D_{eq}}{G_{mr}} [H/m], \quad C = \frac{2\pi k}{\ln \frac{D_{eq}}{r}} [F/m],$$

donde D_{eq} es el promedio geométrico de las distancias entre los conductores, G_{mr} es el radio medio geométrico, k es la permeabilidad eléctrica del medio dieléctrico y r es el radio del conductor.

Línea Corta

Es posible describir el comportamiento de una línea de transmisión corta, mostrada en la Figura 2.12, como una red de dos puertos. Usando la LVK Y LCK se tiene lo siguiente

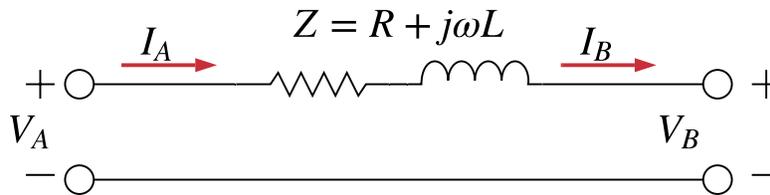


Figura 2.12. Equivalente monofásico de una línea de transmisión corta

$$V_A = V_B + ZI_B$$

$$I_A = I_B$$

y matricialmente se representa como

$$\begin{bmatrix} V_A \\ I_A \end{bmatrix} = \begin{bmatrix} 1 & Z \\ 0 & 1 \end{bmatrix} \begin{bmatrix} V_B \\ I_B \end{bmatrix} \quad (2.9)$$

Línea Media

Una línea de longitud media es posible representarla mediante un circuito Π , en el cual se incluye la capacitancia total de la línea, ésta se divide en dos partes iguales y se coloca en los extremos de la línea. Al aplicar las LCK y LVK al circuito de la Figura 2.13 se tiene que

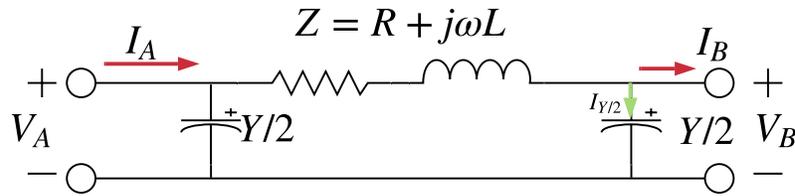


Figura 2.13. Equivalente monofásico de un línea de transmisión media

$$\begin{aligned} V_A &= V_B + Z(I_B + I_{Y/2}) = (1 + \frac{ZY}{2})V_B + ZI_B \\ I_A &= I_B + I_{Y/2} + I_{Y/2} = I_B + V_A \frac{Y}{2} + V_B \frac{Y}{2} \Rightarrow \\ I_A &= I_B + V_B \frac{Y}{2} + ((1 + \frac{ZY}{2})V_B + ZI_B) \frac{Y}{2} \Rightarrow \\ I_A &= Y(1 + \frac{ZY}{4})V_B + (1 + \frac{ZY}{2})I_B \end{aligned}$$

que matricialmente se representa como

$$\begin{bmatrix} V_A \\ I_A \end{bmatrix} = \begin{bmatrix} 1 + \frac{ZY}{2} & Z \\ Y(1 + \frac{ZY}{4}) & 1 + \frac{ZY}{2} \end{bmatrix} \begin{bmatrix} V_B \\ I_B \end{bmatrix} \quad (2.10)$$

2.2.3. Topologías

Existen diferentes formas en las que es posible la distribución de los elementos en una micro-red, cada una de estas presentan ciertas características que en particular vale la pena destacar:

1. Red radial o en antena

La alimentación se da por uno solo de sus extremos transmitiendo la energía en forma radial a los receptores. Son simples y de forma sencilla se equipan de protecciones selectivas, pero les falta de garantía de servicio, es decir si existe una pérdida en uno de sus conductores todas las cargas conectas a éste quedarán sin servicio.

2. Red de anillo

Tiene dos de sus extremos alimentados, quedando estos puntos intercalados en el anillo o tener un sistema radial doble donde cada carga puede ser alimenta desde un conductor o el otro. Cuenta con gran seguridad de servicio y facilidad de mantenimiento, pero tiene mayor complejidad y por lo tantos su sistemas de protección son más complicados.

3. Red mallada

La red mallada es el resultado de entrelazar anillos y líneas radiales formando mallas. Sus ventajas radican en la seguridad de servicio, flexibilidad de alimentación y facilidad de conservación y manutención. Sus inconvenientes, la mayor complejidad, extensiva a las protecciones y mayores corrientes de cortocircuito. Usualmente a nivel de distribución el funcionamiento de las redes, aun teniendo estructura mallada es radial, es decir se abren cierta cantidad de ramas a fin de poder alimentar todas las cargas y la red queda radial. En caso de pérdida de un conductor en servicio se conectan otros conductores (que estaban desconectados) a fin de que nuevamente la red con un nuevo esquema radial preste servicio a todos los usuarios.

La Figura 2.14 muestra un ejemplo de cada una de las topologías mencionadas donde a) es radial, b) es anillo y c) es mallada. Los puntos negros son fuentes, las líneas conductores y los blancos cargas.

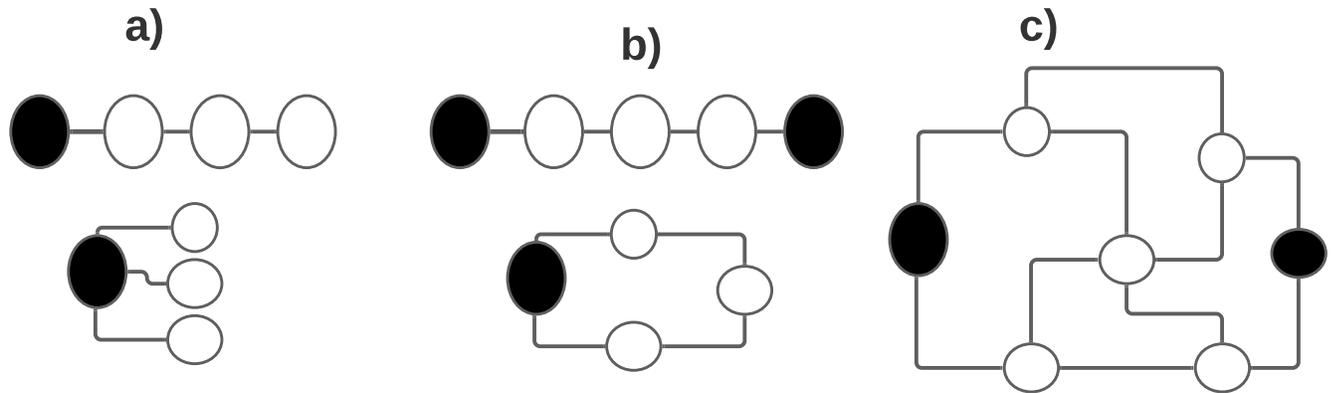


Figura 2.14. Ejemplo de topologías

2.3. Convertidores de potencia

La electrónica de potencia es una parte integral de la energía renovable para su transmisión, distribución y almacenamiento. La conversión de la potencia eléctrica de una forma a otra es necesaria y las características de conmutación de los módulos de potencia son los que permiten esta conversión. A continuación se presenta un resumen introductorio a la conversión de DC/AC, en el caso que el lector desee complementar esta información con la conversión AC/DC se le refiere al Apéndice B de este documento de tesis.

2.3.1. Conversión DC/AC

Aquellos dispositivos que se encargan de la conversión de una señal de corriente directa a alterna reciben el nombre de inversores. Los inversores tienen la capacidad de convertir una señal directa de voltaje a una alterna con amplitud y frecuencia deseadas donde estas dos variables pueden ser fijas o variables según las necesidades del diseñador. Un voltaje variable puede ser obtenido variando el voltaje de entrada del convertidor y manteniendo su ganancia constante, por otro lado si el voltaje de entrada es constante una salida variable se puede obtener variando su ganancia lo cual es típicamente conseguido mediante la modulación por ancho de pulso (*PWM* por sus siglas en inglés).

Los inversores pueden ser clasificados en dos tipos los monofásicos y trifásicos, ambos funcionan mediante la conmutación de dispositivos electrónicos tales como *MOSFETS*, *IGBT*, *MCTs* y *GTOS*.

Idealmente la señal de salida en los inversores debe ser sinusoidal sin embargo, en inversores reales las ondas no son sinusoidales y contienen cierto contenido armónico, en aplicaciones de baja y media potencia esto puede ser aceptable pero en aplicaciones de alta potencia señales sinusoidales con baja distorsión armónica son requeridas [Rashid, 2004], STD IEEE 519 [Association y others, 2014], [CFE, 2005].

Otro de los principales parámetros a evaluar en estos convertidores es la potencia activa de AC P_{AC} que depende de los valores RMS del voltaje de salida V_o y de la corriente de salida I_o , así como de θ que es el ángulo de la carga

$$P_{AC} = V_o I_o \cos(\theta)$$

En la Figura 2.15 se muestra la relación entrada salida de voltaje mas básica de un inversor, siendo la señal de salida una señal cuadrada. Así, la calidad de la señal de voltaje de salida V_o

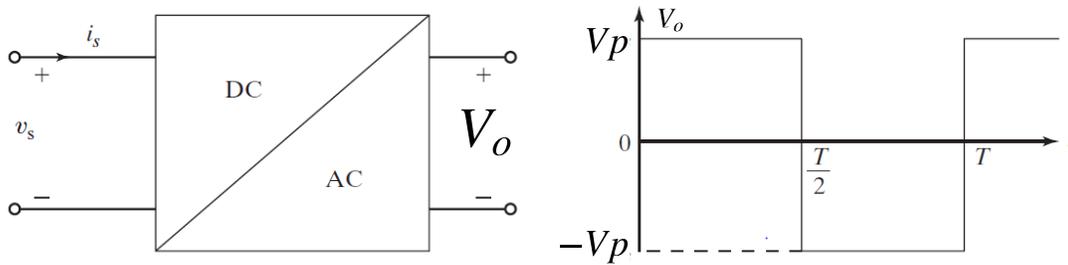


Figura 2.15. Relación entrada salida de un Inversor

se evalúa en torno a los siguientes parámetros:

- Factor armónico (HF_n), el cual es una medida de la contribución individual de la n-ésima armónica

$$HF_n = \frac{V_{on}}{V_{o1}}$$

donde V_{on} es el voltaje RMS la armónica n y V_{o1} es el voltaje RMS de la fundamental.

- Distorsión armónica total THD , la cual es una medida entre la cercanía entre una forma de onda y su componente fundamental dada por

$$THD = \frac{1}{V_{o1}} \left(\sum_{n=1,2,3,\dots}^{\infty} V_{on}^2 \right)^{1/2}$$

- Factor de distorsión DF , que es una medida que indica la eficacia para reducir armónicos no deseados al utilizar un filtro de segundo orden sin necesidad de especificar los valores

de éste, definido como

$$DF = \frac{1}{V_{o1}} \left(\sum_{n=1,2,3,\dots}^{\infty} \frac{V_{on}}{n^2} \right)^{1/2}$$

2.3.1.1. Inversores de medio puente

En el circuito de la Figura 2.16 es posible explicar el principio de funcionamiento de los inversores. Durante los semiperiodos en que el transistor Q1 está excitado y saturado, la tensión instantánea en el extremo derecho de la carga V_o es $+VS/2$ respecto de la toma media de la batería, salvo caídas de tensión despreciables en el semiconductor. Durante los semiperiodos en que se excita Q2, la tensión instantánea en dicho extremo de la carga es $-VS/2$. El circuito lógico debe ser diseñado para que Q1 y Q2 nunca sean encendidos al mismo tiempo ya que esto provocaría un corto circuito. La tensión resultante en la carga es una onda cuadrada de amplitud $VS/2$.

En caso de una carga inductiva la corriente en la carga no puede cambiar instantáneamente junto al voltaje de salida. Si el transistor Q_1 es apagado en el instante $\omega t=180$ la corriente seguirá fluyendo a través del diodo D_2 y la parte negativa de la fuente de DC hasta que su valor llegue a cero. De forma similar cuando el transistor Q_2 es apagado en el instante $\omega t=360$ la corriente sigue fluyendo por el diodo D_1 y a la parte positiva de la fuente de DC, a estos diodos se les conoce como diodos de retroalimentación. El ángulo o periodo de conducción de los diodos coincide con el argumento θ de la impedancia de carga, siendo nulo para una carga con $\cos(\theta)=1$, en cuyo caso podrían eliminarse los diodos. El mayor periodo de conducción para los diodos y menor para los transistores se da con carga reactiva pura, tanto capacitiva como inductiva donde $\cos(\theta)=0$.

El voltaje RMS de salida V_o puede ser encontrado como

$$V_o = \left(\frac{2}{T_0} \int_0^{T_0/2} \frac{V_s^2}{4} dt \right)^{1/2} = \frac{V_s}{2}$$

Asimismo, el voltaje instantáneo de salida $v_o(t)$ puede ser encontrado con ayuda de la serie de Fourier y debido a que como se observa en la Figura 2.16 tiene simétrica con origen, por lo que se trata de una señal impar, en consecuencia las componentes a_0 y a_n valen cero y solo resta calcular b_n

$$b_n = \frac{4}{\pi} \left(\int_0^{\pi/2} \frac{V_s}{2} \sin(n\omega t) d\omega t \right) = \frac{2V_s}{n\pi} \quad \text{para } n = 1, 3, 5 \dots$$

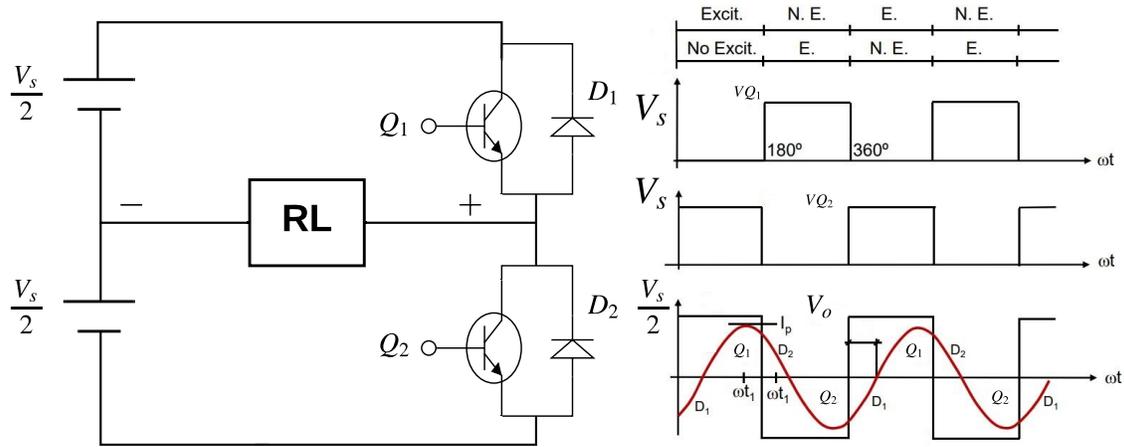


Figura 2.16. Inversor de Medio Punte

Lo que nos daría un voltaje instantáneo de

$$v_o(t) = \sum_{n=1,3,5,\dots}^{\infty} \frac{2V_s}{n\pi} \sin(n\omega t) \tag{2.11}$$

Ahora bien, debido a la simetría con el origen las armónicas pares valen cero, por lo que el voltaje RMS de la fundamental se expresa como

$$V_{o1} = \frac{2V_s}{\sqrt{2}\pi}$$

2.3.1.2. Inversor de puente completo

El circuito se compone de 4 conmutadores como se observa en la Figura 2.17, cuando los transistores Q_1 y Q_4 son excitados la carga queda sometida al voltaje de entrada V_s , si los transistores Q_2 y Q_3 son excitados la tensión en la carga se invierte y es $-V_s$. El voltaje RMS de salida V_o puede ser encontrado como

$$V_o = \left(\frac{2}{T_0} \int_0^{T_0/2} \frac{V_s^2}{2} dt \right)^{1/2} = V_s$$

De la ecuación (2.11) se puede deducir que el voltaje instantáneo $v_o(t)$ para este caso es

$$v_o(t) = \sum_{n=1,3,5,\dots} \frac{4V_s}{n\pi} \sin(n\omega t),$$

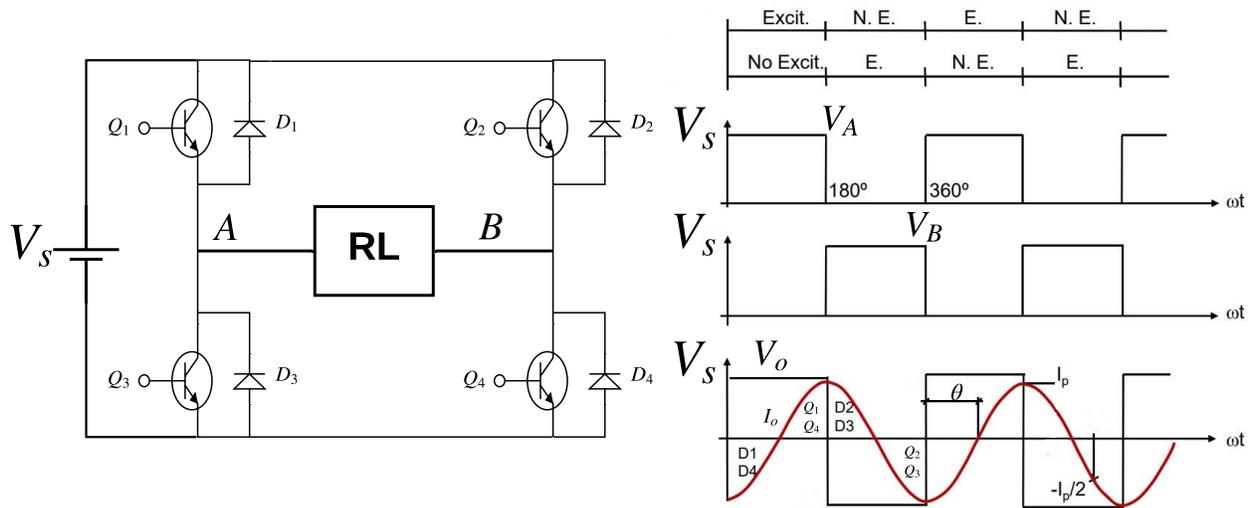


Figura 2.17. Inversor de Puente Completo

por lo que el voltaje a RMS de la fundamental es

$$V_{o1} = \frac{4V_s}{\sqrt{2\pi}}$$

2.3.2. Modulación PWM

En las aplicaciones industriales suele ser necesario controlar la tensión de salida para lidiar con las variaciones del voltaje de DC de entrada o mantener los valores de tensión y frecuencia deseados. Existen diversas formas de lograrlo las cuales pueden ser agrupadas en los siguientes tres grupos:

- Regulación interna en el propio inversor: La tensión de las baterías de entrada es constante y la modulación *PWM* en la secuencia de conducción de los transistores proporciona una cierta regulación de la tensión eficaz de salida y una reducción del contenido armónico.
- Control del voltaje de DC de entrada: Este control proporciona una forma directa de controlar el valor eficaz de la salida. Este tipo de inversor se denomina *variable dc-link inverter*.
- Regulación en la tensión de salida: Consiste en disponer de un autotransformador en la salida del inversor controlado mecánicamente o electrónicamente mediante tiristores. Esta solución incorpora un retraso en la respuesta del sistema y un aumento del volumen si se necesita una tensión de salida elevada.

Debido a que la modulación por ancho de pulso es el método más eficiente para controlar el voltaje de salida de los inversores [Rashid, 2004], este será el que exploraremos a detalle y utilizaremos en este trabajo durante las siguientes secciones.

Modulación de ancho de pulso con pulso único

En este tipo de modulación se utiliza un solo pulso por semiperiodo de la señal, de forma que variando el ancho de este pulso se modifica el voltaje de salida V_o , esto se observa en la Figura 2.18. La señal de la compuerta de los transistores se obtiene de la comparación de una señal rectangular de referencia de amplitud A_r con la señal triangular portadora de amplitud A_c . El ancho del pulso d de la señal de excitación puede ser variado desde 0° a 180° mediante el control de la amplitud de la señal de referencia, es decir A_r . La frecuencia de la señal de referencia f_r determina la frecuencia de la señal de salida f_o .

En cualquier tipo de modulación PWM es importante definir las siguientes dos variables: El índice de modulación $M = \frac{A_r}{A_c}$ y el índice de modulación de frecuencia $Mf = \frac{f_c}{f_o}$, donde f_c es la frecuencia de la portadora. En este caso, el voltaje RMS de salida V_o puede ser encontrado como

$$V_o = \left(\frac{1}{\pi} \int_{\frac{\pi-d}{2}}^{\frac{\pi+d}{2}} V_s^2 d\omega t \right)^{1/2} = V_s \sqrt{\frac{d}{\pi}}$$

En [Jain, 2004] se muestra que es posible calcular el voltaje instantáneo $v_o(t)$ tal que el coeficiente b_n de la serie de Fourier es

$$b_n = \frac{1}{\pi} \int_{(\pi-d)/2}^{(\pi+d)/2} V_s \sin(n\omega t) d\omega t = \frac{4V_s}{n\pi} \sin\left(\frac{nd}{2}\right)$$

por lo que

$$v_o(t) = \sum_{n=1,3,5,\dots} \frac{4V_s}{n\pi} \sin\left(\frac{nd}{2}\right) \sin(n\omega t)$$

Modulación de ancho de pulso de pulsos múltiples

Un problema de la técnica con un solo pulso es que aparecen armónicos elevados, es decir, de hasta el 30 % del valor de la fundamental, una forma de solucionar esto es utilizar múltiples pulsos por semiperiodo, la señal de las compuertas de los transistores se obtiene comparando una señal de referencia con una señal portadora que es triangular como se observa en la Figura 2.19.

La frecuencia de la señal de referencia determina la frecuencia de la señal de salida del inversor f_o , siendo la frecuencia f_c de la portadora quien determina el número de pulsos por semiperiodo.

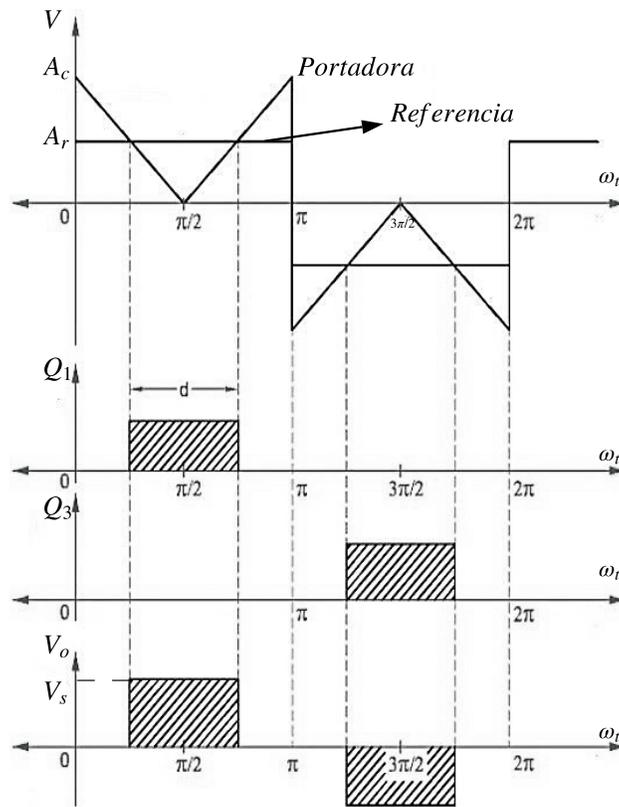


Figura 2.18. Modulación PWM de un solo pulso.

La variación del voltaje de salida V_o se logra variando el ancho de cada pulso d entre cero y π/N , donde N es el número de pulsos por semiperiodo y se calcula como

$$N = \frac{Mf}{2}$$

El voltaje RMS de salida V_o puede ser encontrado como

$$V_o = \left(\frac{1}{\pi} \int_{\frac{\pi/N+d}{2}}^{\frac{\pi/N+d}{2}} V_s^2 d\omega t \right)^{1/2} = V_s \sqrt{\frac{Nd}{\pi}} \quad (2.12)$$

Al igual que en los casos anteriores se tendrá que calcular el coeficiente b_n de la serie de Fourier. En [Rashid, 2004] se considera un par de pulsos de tal manera que el positivo tenga una duración de d y empiece en $\omega t = \alpha_m$ y una negativo del mismo ancho que empiece en $\omega t = \pi + \alpha_m$, por lo

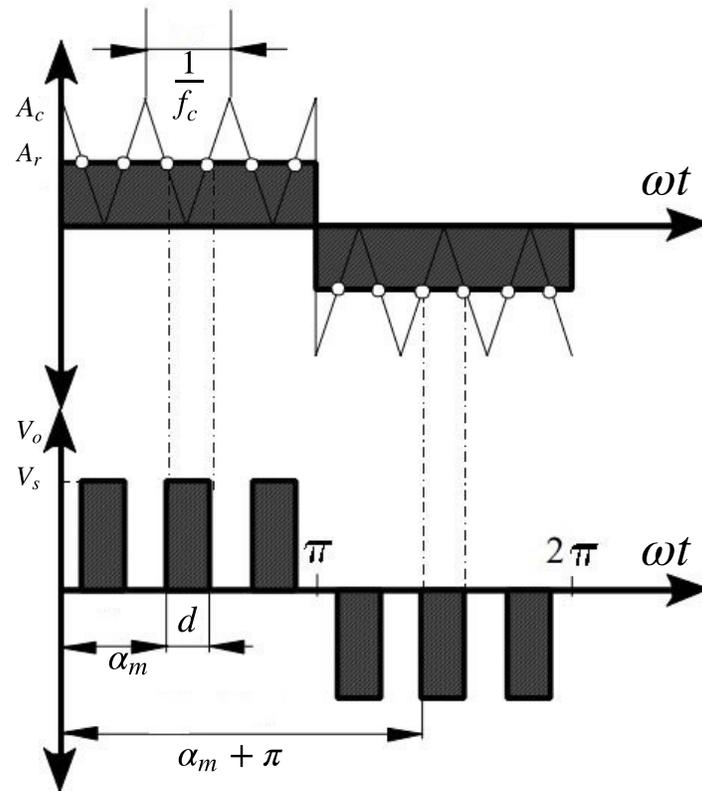


Figura 2.19. Modulación PWM de pulsos múltiples.

que el coeficiente B_n para este par de pulsos puede ser calculado como

$$\begin{aligned}
 B_n &= \frac{2}{\pi} \left[\int_{\alpha_m}^{\alpha_m+d} V_s \sin(\omega t) dt - \int_{\pi+\alpha_m}^{\alpha_m+d+\pi} V_s \sin(\omega t) dt \right] \\
 &= \frac{4V_s}{n\pi} \sin\left(\frac{nd}{2}\right) \sin\left(\alpha_m + \frac{d}{2}\right)
 \end{aligned}$$

Ahora bien, dado que el coeficiente b_n general se obtiene agregando los efectos de todos los pulsos

$$b_n = \sum_{m=1}^{2N} \frac{4V_s}{n\pi} \sin\left(\frac{nd}{2}\right) \sin\left(\alpha_m + \frac{d}{2}\right) \quad (2.13)$$

por lo tanto el voltaje instantáneo es

$$v_o(t) = \sum_{n=1,3,5,\dots}^{\infty} b_n \sin(n\omega t).$$

Modulación sinusoidal del ancho de pulso

Debido a que en ciertas aplicaciones es necesaria una salida sinusoidal se utiliza una señal sinusoidal de referencia. A esta modulación se le conoce también como *SPWM*. En vez de mantener el ancho de cada pulso de un tamaño uniforme éste va a variar en proporción a la amplitud de una onda sinusoidal [Ohnishi y Okitsu, 1985]. La señal de las compuertas del transistor se obtiene al comparar la señal de referencia V_r con la señal portadora V_c como se observa en la Figura 2.20, siempre teniendo en cuenta la restricción que $Q1$ y $Q3$ no deben ser encendidos al mismo tiempo. La frecuencia de la señal de referencia determina la frecuencia de la señal de salida del inversor f_o y su pico de voltaje V_p va a controlar el índice de modulación M y en consecuencia el voltaje RMS de salida V_o . La ecuación (2.12) puede ser extendida para

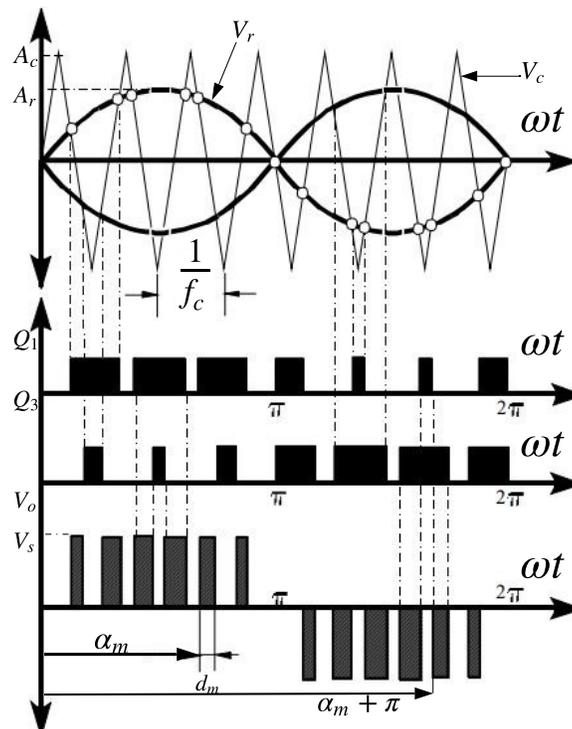


Figura 2.20. Modulación PWM sinusoidal.

encontrar el voltaje RMS de salida V_o

$$V_o = V_S \sqrt{\sum_{m=1}^{2N} \frac{d_m}{\pi}}$$

La ecuación (2.13) también puede ser aplicada en esta caso para calcular el voltaje instantáneo $v_o(t)$, por lo tanto queda definido como

$$v_o(t) = \sum_{n=1,3,5,\dots}^{\infty} b_n \sin(n\omega t).$$

EL voltaje pico aproximado de la fundamental para *PWM* y *SPWM* puede ser encontrado mediante

$$V_{p1} = dV_S; \quad 0 \leq d \leq 1 \quad (2.14)$$

De la ecuación (2.14) obtenemos que el voltaje de pico $V_{p1}=V_s$ para $d = 1$, sin embargo de la ecuación (2.11) el voltaje pico es $V_{p1}=1,237V_s$ para una salida de onda cuadrada, esto implica que el valor de d será mayor a uno y nos encontremos en una operación no lineal llamada sobre-modulación. La sobre-modulación será evitada en aplicaciones donde se requiera un contenido armónico bajo.

La modulación lleva los armónicos a un valor alrededor de la frecuencia de conmutación f_c y sus múltiplos, esto es alrededor de Mf , $2Mf$, $3Mf$, etc., siempre y cuando el valor de d esté en la zona lineal, es decir, entre 0 y 1. Si Mf es un entero múltiplo de de la fundamental f_1 se tiene una modulación síncrona la cual evita sub-armónicos.

2.3.3. Diseño de filtros de segundo orden

La forma general de los sistemas lineales de segundo orden en el dominio de Laplace puede ser representada de la siguiente manera

$$H(s) = k \frac{\omega_0^2}{s^2 + 2\xi\omega_0 s + \omega_0^2} = k \frac{1}{1 + 2\xi \frac{s}{\omega_0} + \left(\frac{s}{\omega_0}\right)^2} \quad (2.15)$$

donde ω_0 es la frecuencia a la que oscilaría el sistema si no hubiera amortiguamiento y es llamada frecuencia natural no amortiguada, mientras que ξ es el factor de amortiguamiento. Asimismo, usualmente se define a la variable ω_d o frecuencia amortiguada, calculada como $\omega_d = \omega_0 \sqrt{1 - \xi^2}$.

La respuesta en frecuencia de (2.15) puede obtenerse al encontrar la magnitud y la fase de

$$H(j\omega) = H_0 \frac{1}{1 + 2\xi \frac{j\omega}{\omega_0} + \left(\frac{j\omega}{\omega_0}\right)^2}$$

para la cual, considerando la ganancia de estado estable $H_0 = 1$, se tiene que su magnitud en decibeles está dada por

$$|H(j\omega)| \text{ dB} = -20 \log \sqrt{\left(1 - \frac{\omega^2}{\omega_0^2}\right)^2 + \left(2\xi \frac{\omega}{\omega_0}\right)^2}$$

En donde para bajas frecuencias $\omega \ll \omega_0 \Rightarrow |\cdot| \approx -20 \log(1) = 0$ dB, para $\omega = \omega_0 \Rightarrow |\cdot| = -20 \log(2\xi)$ dB y para altas frecuencias $\omega \gg \omega_0 \Rightarrow |\cdot| \approx -40 \log\left(\frac{\omega}{\omega_0}\right)$ dB. Por su parte, la fase ϕ se calcula como

$$\phi = -\tan^{-1} \left(\frac{2\xi \omega}{1 - \left(\frac{\omega}{\omega_0}\right)^2} \right)$$

en la cual si $\omega \rightarrow 0$, la fase $\phi(\omega) = 0^\circ$, para $\omega \rightarrow \omega_0$, $\phi(\omega) = -90^\circ$ y para $\omega \rightarrow \infty$, $\phi(\omega) \approx 180^\circ$. En caso que $|H(j\omega)|$ presente un valor pico en alguna frecuencia, ésta recibe el nombre de frecuencia de resonancia ω_r y se puede obtener calculando el mínimo del denominador de $|H(j\omega)|$, ya que el numerador es constante, como:

$$\begin{aligned} \min \left\{ \left(1 - \frac{\omega^2}{\omega_0^2}\right)^2 + \left(2\xi \frac{\omega}{\omega_0}\right)^2 \right\} &= \frac{d}{d\omega} \left[\left(1 - \frac{\omega^2}{\omega_0^2}\right)^2 + \left(2\xi \frac{\omega}{\omega_0}\right)^2 \right] = 0 \\ \Rightarrow \frac{2\xi^2 \omega_0^2 - \omega_0^2 + \omega_r^2}{\omega_0^4} \omega_r &= \frac{\omega_r^2 - \omega_0^2(1 - 2\xi^2)}{\omega_0^4} \omega_r = 0 \end{aligned}$$

Solucionando la ecuación para ω_r se tiene que la frecuencia de resonancia es

$$\omega_r = \omega_0 \sqrt{1 - 2\xi^2}$$

El pico de resonancia sólo se presenta cuando ξ varía en el rango de $0 < \xi < 0,7$ [Ogata, 2003].

Si sustituimos ω_r en $|H(j\omega)|$ obtenemos la magnitud del pico de resonancia $M_r = \frac{1}{2\xi \sqrt{1 - 2\xi^2}}$. En la Figura 2.21 se muestran las curvas de magnitud y de fase para diferentes valores del factor ξ .

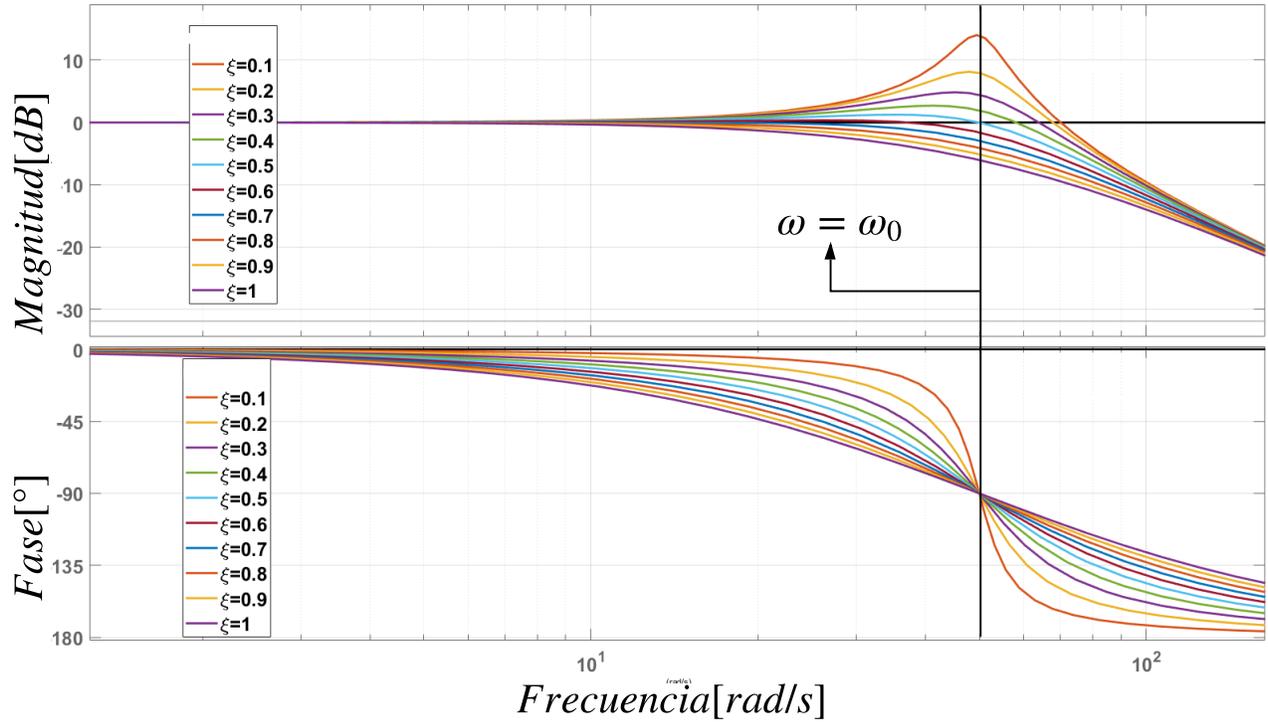


Figura 2.21. Diagramas de bode segundo orden.

2.3.4. Filtro LC

Como se mencionó en la sección anterior, la modulación SPWM hace que la señal de salida V_o de los inversores contenga armónicos alrededor de los múltiplos de la frecuencia de conmutación. En la literatura [Han, *et al.*, 2015],[Vandoorn, *et al.*, 2013], se reporta el uso de filtros paso-bajas de segundo orden para la atenuación de armónicos y obtener una señal con la mínima *THD*. En este sentido, es importante identificar la frecuencia de corte f_C que es la frecuencia a la que se atenúa la magnitud de la señal a $\frac{1}{\sqrt{2}}$ de su valor, es decir, 3 dB, por lo que

$$\frac{H_0}{\sqrt{2}} = \frac{H_0}{\sqrt{\left(1 - \frac{\omega^2}{\omega_0^2}\right)^2 + \left(2\xi \frac{\omega}{\omega_0}\right)^2}}$$

donde ω_C es $2\pi f_C$. En [Zhong y Hornik, 2013] se recomienda que la f_C del filtro se encuentre entre $\frac{1}{3} \sim \frac{1}{2}$ de la frecuencia de conmutación f_{sw} ,

$$\frac{f_{sw}}{3} < f_C < \frac{f_{sw}}{2}$$

Así, la frecuencia de conmutación de los inversores a utilizar en las próximas secciones es de 7000 Hz, se escogió una frecuencia ω_0 de 2000 Hz buscando que f_C quede entre en rango recomendado, y con la ecuación anterior $f_C \approx 3108$ Hz. Por su parte, la frecuencia no amortiguada para este filtro sin tomar en cuenta las resistencias parásitas es

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

Dado que de la ecuación anterior se conoce ω_0 , se propuso arbitrariamente un valor de $7e^{-3}$ H para el inductor, lo que en consecuencia da un valor de $9,047e^{-7}$ F para el capacitor. El circuito y las gráficas de Bode se muestra en las Figuras 2.22 y 2.23. En el caso de considerar las pérdidas

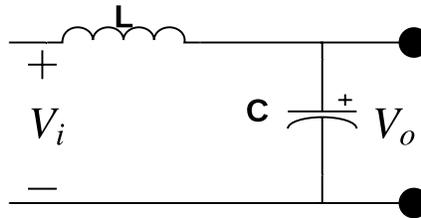


Figura 2.22. Filtro LC

en el capacitor $R_C = 1000 \Omega$ e inductor $R_L = 0,5 \Omega$, la frecuencia no amortiguada se calcula como

$$\omega_0 = \sqrt{\frac{R_C + R_L}{LCR_C}}$$

Manteniendo los mismos valores de L y C , la frecuencia de corte $f_C \approx 3109$ Hz. El circuito y el diagrama de Bode se muestran en las Figuras 2.24 y 2.25.

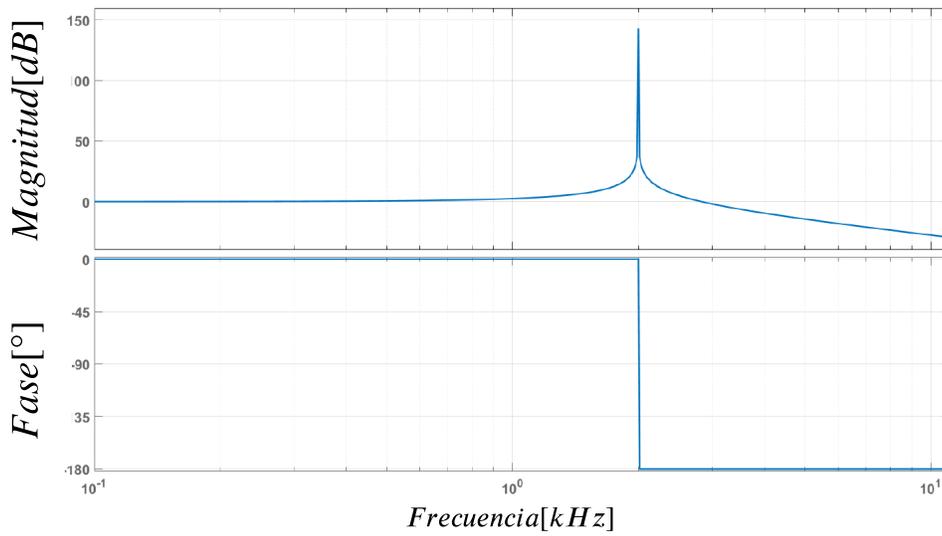


Figura 2.23. Diagrama de Bode sin perdidas

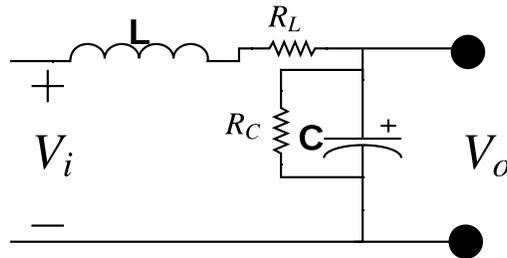


Figura 2.24. Filtro LC

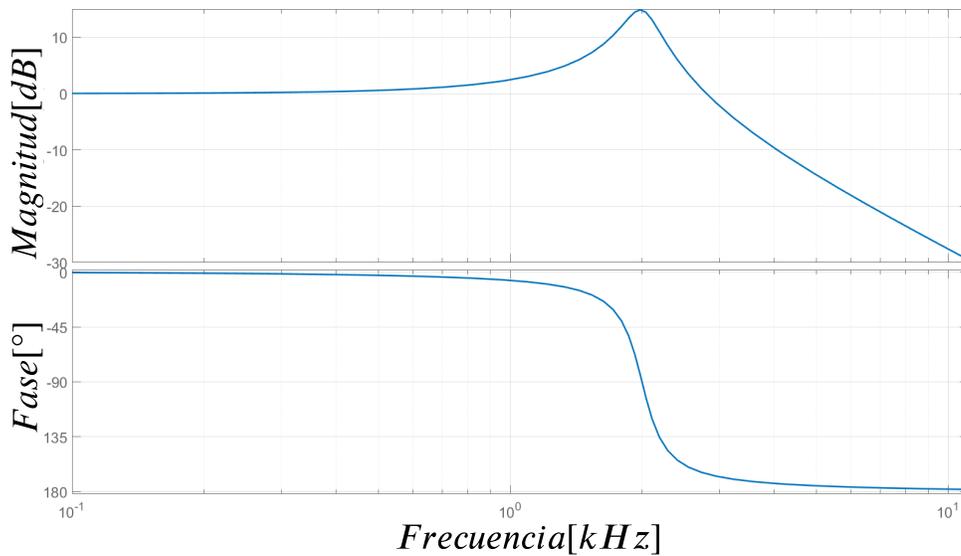


Figura 2.25. Diagrama de Bode con perdida

De acuerdo a lo reportado en [Zhong y Hornik, 2013] el tamaño de la capacitancia C debe ser pequeña para aplicaciones de alto voltaje, y la inductancia L debería ser pequeña para aplicaciones de alta corriente, por otro lado la inductancia L debe ser pequeña para aplicaciones con una cantidad significativa de armónicos de corriente, y la capacitancia C debe ser pequeña para una aplicación con alto contenido armónico de tensión, por ejemplo cuando la frecuencia de conmutación es baja.

2.3.5. Modelo matemático

En la Figura 2.26 se presenta un modelo simplificado de un inversor con su respectivo filtro LC, donde V_{DC} representa una fuente ideal de DC, u es la señal PWM de control del inversor, L es la inductancia asociada al inductor del filtro de salida, R_L representa las pérdidas en el inductor, C es la capacitancia asociada al capacitor del filtro de salida, R_C representa las pérdidas en el capacitor, i_L es la corriente en el inductor, I_L es la corriente de carga y V_C es el voltaje del capacitor. De la ley de voltaje de Kirchoff obtenemos lo siguiente

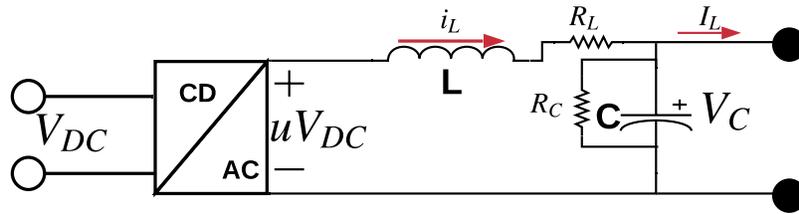


Figura 2.26. Inversor Monofásico

$$uV_{DC} = L \frac{di_L}{dt} + i_L R_L + V_C \Rightarrow L \frac{di_L}{dt} = -V_C - i_L R_L + uV_{DC} \quad (2.16)$$

y de la ley de corrientes de Kirchoff

$$i_L = R_C^{-1} V_C + C \frac{dV_C}{dt} + I_L \Rightarrow C \frac{dV_C}{dt} = i_L - R_C^{-1} V_C - I_L \quad (2.17)$$

Lo anterior puede ser representado en el espacio de estados, tomando como variables de estado a $X_1 = i_L$ y $X_2 = V_C$, como

$$\begin{aligned} L\dot{X}_1 &= -X_2 - X_1 R_L + uV_{DC} \\ C\dot{X}_2 &= X_1 - R_C^{-1} X_2 - I_L \end{aligned} \quad (2.18)$$

representando las ecuaciones anteriores en su forma matricial se obtiene

$$\begin{bmatrix} L & 0 \\ 0 & C \end{bmatrix} \frac{d}{dt} \begin{bmatrix} X_1 \\ X_2 \end{bmatrix} = \begin{bmatrix} -R_L & -1 \\ 1 & -R_c^{-1} \end{bmatrix} \begin{bmatrix} X_1 \\ X_2 \end{bmatrix} + \begin{bmatrix} uV_{DC} \\ -I_L \end{bmatrix} \quad (2.19)$$

2.3.6. Control interno de voltaje en inversores

Como se mencionó anteriormente, el control primario es el encargado de controlar las unidades de generación distribuida. Este control consta de dos lazos de control, uno interno y otro lazo que permite la repartición de potencia entre los diferentes inversores. Así, en esta sección se presenta un control interno de voltaje dado en [Avila-Becerril y Espinosa-Pérez, 2020] para los inversores y su evaluación numérica, para en el siguiente capítulo estudiar algunos esquemas de control que, en conjunto con el control interno, permiten no sólo una regulación de voltaje sino una repartición de carga y una baja distorsión armónica.

Así pues, el diseño del controlador para un inversor parte del modelo matemático (2.19) .

El primer paso para diseñar el controlador es representar matemáticamente lo que el sistema puede realizar. Matemáticamente este comportamiento, también llamado *las trayectorias admisibles*, es una copia del sistema en valores deseados o estados deseados representados por el superíndice (*). En este caso, las trayectorias admisibles de (2.19) son

$$\begin{bmatrix} L & 0 \\ 0 & C \end{bmatrix} \frac{d}{dt} \begin{bmatrix} X_1^* \\ X_2^* \end{bmatrix} = \begin{bmatrix} -R_L & -1 \\ 1 & -R_c^{-1} \end{bmatrix} \begin{bmatrix} X_1^* \\ X_2^* \end{bmatrix} + \begin{bmatrix} u^*V_{DC} \\ -IL \end{bmatrix} \quad (2.20)$$

El objetivo de control es lograr que los estados del sistema tiendan a sus valores deseados, es decir, que

$$\lim_{t \rightarrow \infty} (X_1^* - X_1) = 0 \quad \text{y} \quad \lim_{t \rightarrow \infty} (X_2^* - X_2) = 0$$

Con base en el objetivo se define el error como la diferencia entre el estado y el valor deseado

$$\begin{aligned} \tilde{X}_1 &= X_1 - X_1^* \\ \tilde{X}_2 &= X_2 - X_2^* \\ \tilde{u} &= u - u^*. \end{aligned}$$

Al restar las Ecuaciones 2.19 y 2.20 es posible definir la dinámica del error como

$$\begin{bmatrix} L & 0 \\ 0 & C \end{bmatrix} \frac{d}{dt} \begin{bmatrix} \tilde{X}_1 \\ \tilde{X}_2 \end{bmatrix} = \begin{bmatrix} -R_L & -1 \\ 1 & -R_c^{-1} \end{bmatrix} \begin{bmatrix} \tilde{X}_1 \\ \tilde{X}_2 \end{bmatrix} + \begin{bmatrix} \tilde{u}V_{DC} \\ 0 \end{bmatrix}, \quad (2.21)$$

donde se observa que la dinámica del error conserva la misma estructura que el modelo original porque el sistema es lineal.

La ley de control u se obtiene usando herramientas de la teoría de Lyapunov. Esta teoría permite determinar la estabilidad del sistema (2.21) al proponer una función de Lyapunov W tal que esta función sea positiva y su derivada respecto al tiempo, evaluada en las trayectorias (2.21), sea negativa. Esta función $W(\tilde{X}_1, \tilde{X}_2, Z)$, donde Z es un estado del controlador, debe además tener un mínimo en

$$\begin{bmatrix} \tilde{X}_1 \\ \tilde{X}_2 \\ Z \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix}$$

donde

$$Z = \int -\tilde{X}_1 dt$$

Así, inspirados en la energía del sistema, se define la función escalar

$$W(\tilde{X}_1, \tilde{X}_2, Z) = \frac{1}{2}L\tilde{X}_1^2 + \frac{1}{2}C\tilde{X}_2^2 + \frac{1}{2}k_i Z^2,$$

cuya derivada respecto al tiempo evaluada en la dirección de la dinámica del error (2.21) es

$$\begin{aligned} \dot{W} &= L\tilde{X}_1 \frac{d\tilde{X}_1}{dt} + C\tilde{X}_2 \frac{d\tilde{X}_2}{dt} + k_i Z \frac{dZ}{dt} \\ &= \tilde{X}_1(-R_L\tilde{X}_1 - \tilde{X}_2 + \tilde{u}V_{DC}) + \tilde{X}_2(\tilde{X}_1 - R_c^{-1}\tilde{X}_2) + k_i Z(-\tilde{X}_1) \\ &= -R_L\tilde{X}_1^2 - \tilde{X}_1\tilde{X}_2 + \tilde{X}_1\tilde{u}V_{DC} + \tilde{X}_1\tilde{X}_2 - R_c^{-1}\tilde{X}_2^2 - k_i Z\tilde{X}_1 \\ &= \underbrace{-R_L\tilde{X}_1^2 - R_c^{-1}\tilde{X}_2^2}_{\text{negativo}} - k_i Z\tilde{X}_1 + \tilde{X}_1\tilde{u}V_{DC} \end{aligned}$$

En este punto se observa que para que $\dot{W} < 0$ basta con proponer que

$$\tilde{u} = (-k_p\tilde{X}_1 + k_i Z)V_{DC}^{-1},$$

con $k_p > 0$. De esta forma

$$\dot{W} = -R_L\tilde{X}_1^2 - R_c^{-1}\tilde{X}_2^2 - k_i Z\tilde{X}_1 - k_p\tilde{X}_1^2 + k_i Z\tilde{X}_1$$

y finalmente

$$\dot{W} = -R_L\tilde{X}_1^2 - R_c^{-1}\tilde{X}_2^2 - k_p\tilde{X}_1^2$$

La ley de control u se obtiene despejándola de $\tilde{u} = u - u^*$ como

$$u = (-k_p \tilde{X}_1 + k_i Z) V_{DC}^{-1} + u^*, \quad (2.22)$$

donde a su vez u^* puede obtenerse de (2.20) como

$$u^* = V_{DC}^{-1} (L \dot{X}_1^* + X_2^* + R_L X_1^*).$$

Cabe destacar que para la implementación del control (2.22) es necesario medir las variables X_1 , I_L así como proponer el voltaje X_2^* para poder calcular el valor de la corriente X_1^* por medio de (2.20).

La implementación del control interno de voltaje en el software MATLAB R2019a a utilizar en este trabajo de tesis se muestra en la Figura 2.27, donde cada una de las funciones de MATLAB representa una de las operaciones necesarias para obtener la ley de control u de la ecuación 2.22, el V_{dc} se obtiene de una constate según sea deseado, el termino $X1est$ hace referencia a X_1^* , para las derivadas se utilizo el bloque derivativo de la librería de sistemas continuos de Simulink. En el apéndice C se muestran los códigos de las funciones.

2.3.7. Evaluación numérica: control interno de voltaje

Con el fin de mostrar el comportamiento de este controlador se realizó una simulación con un inversor de 25 VA, con una frecuencia de conmutación de 7000 Hz. La frecuencia del sistema se escogió arbitrariamente en 50 Hz, así como un voltaje de salida de 23 Vrms. Los valores del filtro de salida son $L=15e-3$ y $C=42e-6$ y se calcularon como se indica el Capítulo 2. La carga es una carga RL que cambia de acuerdo a lo siguiente: segundo $(9+2\pi i) \Omega$, $\Rightarrow (4,5+\pi i) \Omega \Rightarrow (9+\pi i) \Omega$, donde \Rightarrow indica cambio de carga en los tiempos 0.4 s y 0.8 s

Con el fin de mostrar los efectos de la utilización del filtro LC en la Tabla 2.1 se muestran los valores distorsión armónica de voltaje de los múltiplos de la frecuencia de conmutación mas altos. Estos valores se indican en valor porcentual de dicha armónica con relación a la frecuencia fundamental. La segunda fila tiene los valores después del inversor y la tercera después del filtro.

	14000 [Hz]	28000 [Hz]	42000 [Hz]	56000 [Hz]
uV_{DC}	50	19	10.5	6
V_C	1.65	0.14	0.03	0.01

Tabla 2.1. Distorsión armónica de voltaje

A continuación se muestra mediante gráficas los resultados obtenidos:

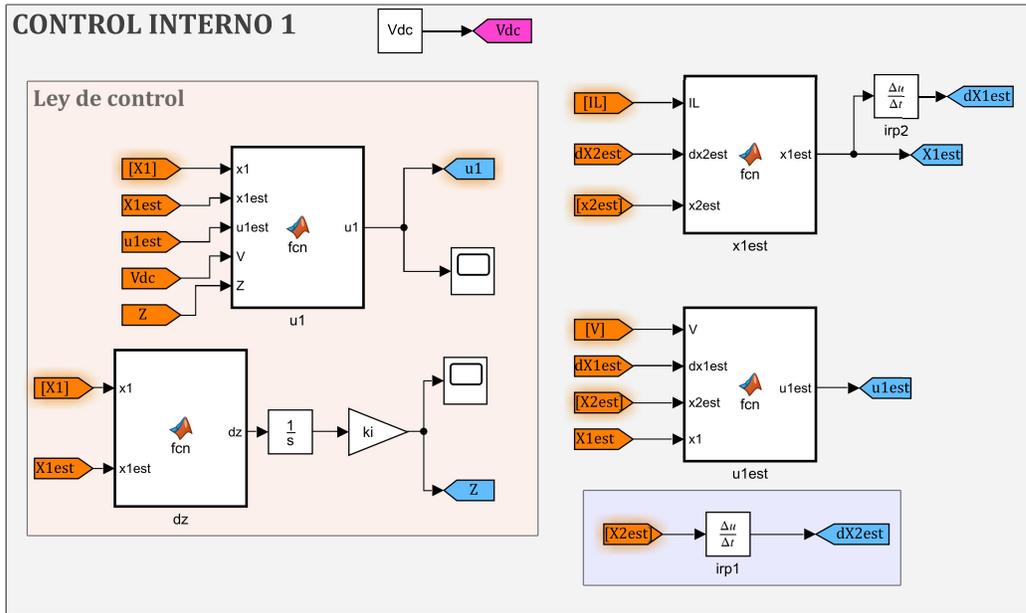


Figura 2.27. Control interno de voltaje

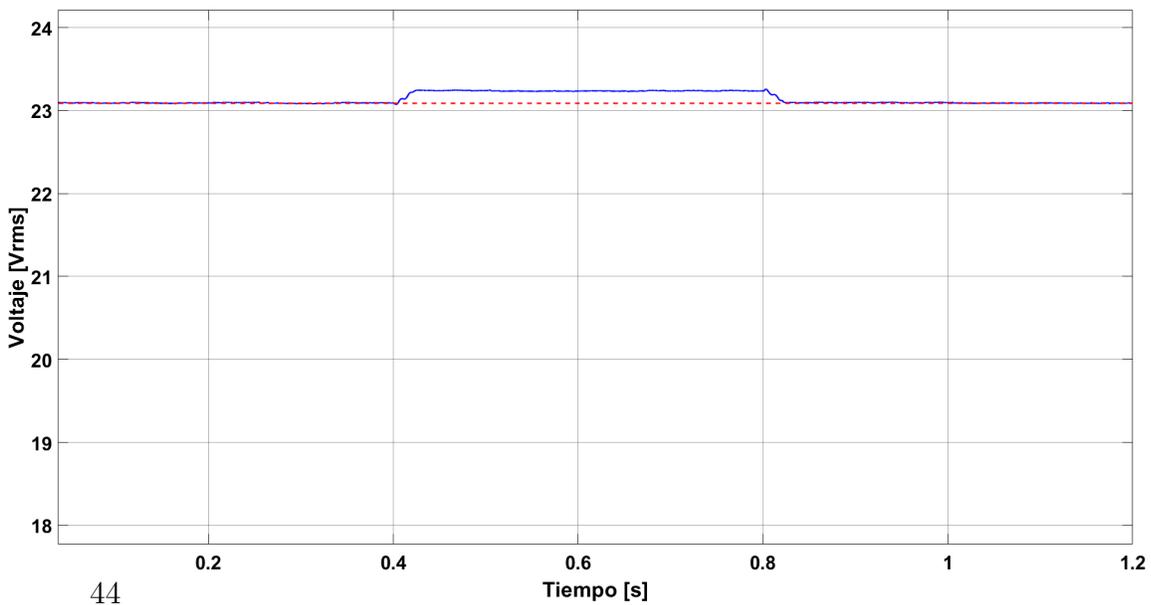


Figura 2.28. Voltaje en terminales

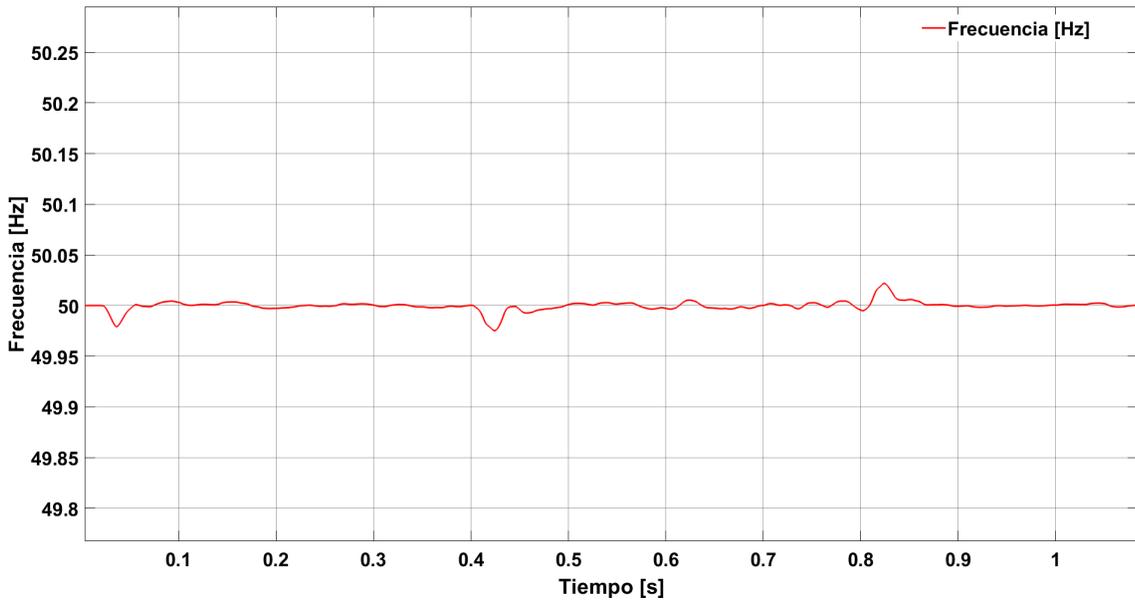


Figura 2.29. Frecuencia

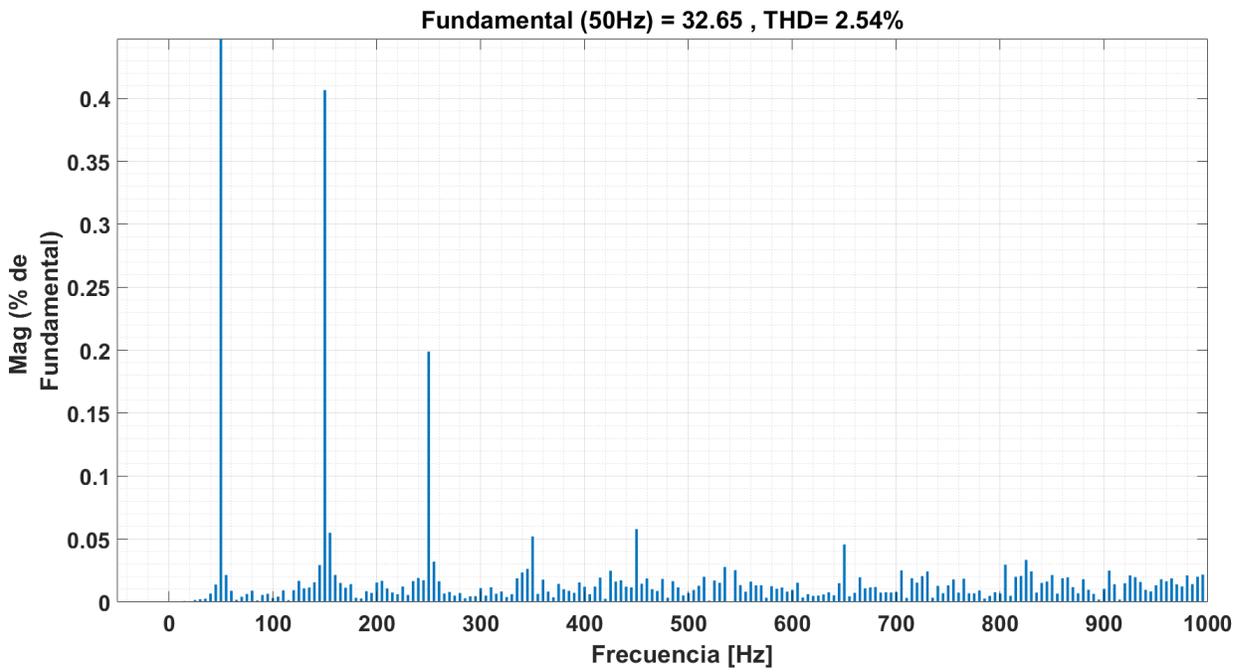


Figura 2.30. Distorsión armónica de voltaje

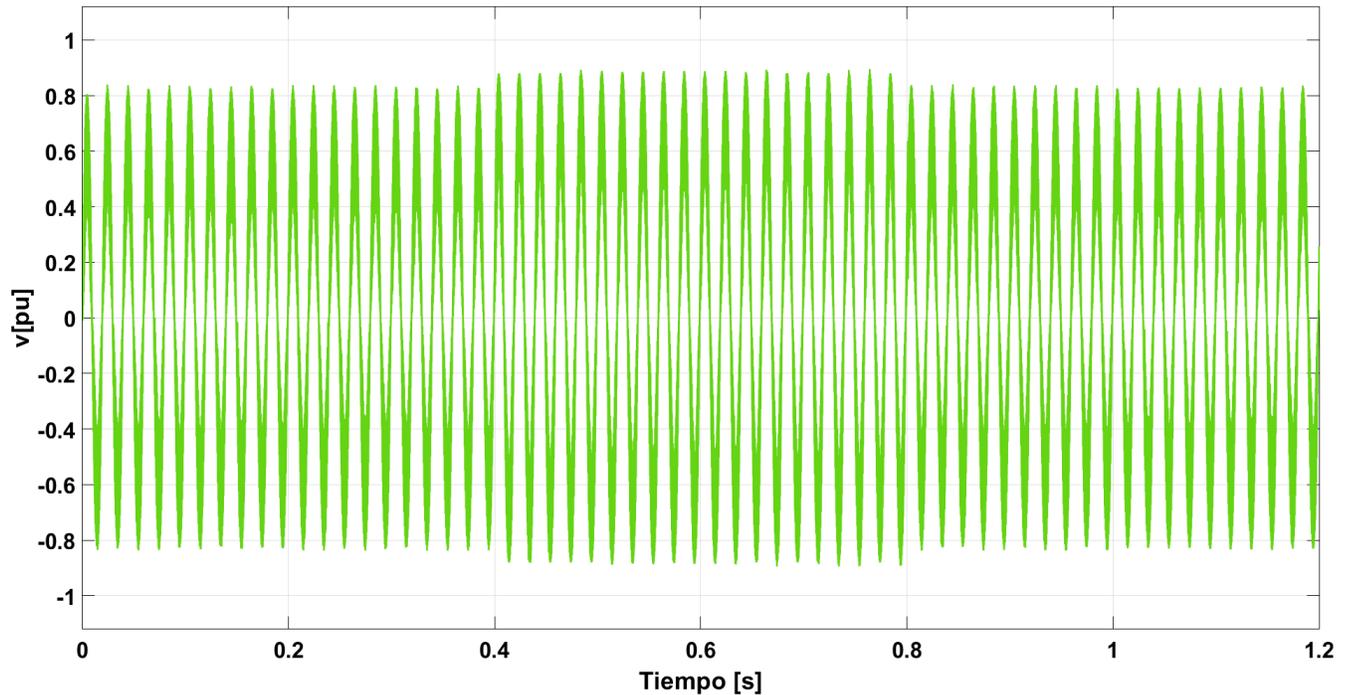


Figura 2.31. Ley de control u

Las Figuras 2.28 y 2.29 muestran que el controlador responde bien al cambio de carga al mantener el voltaje y la frecuencia con un error menor al 0.1 %, por otro lado la Figura 2.30 muestra una THD de la señal del voltaje en terminales es mínima. En la Figura 2.31 se observa que la ley de control esta dentro del rango aceptable de -1 a 1. El error en frecuencia y voltaje se calcula como

$$E = \frac{\text{medido} - \text{deseado}}{\text{deseado}}$$

2.4. Control jerárquico

En las micro-redes es menester la utilización de estrategias de control para proveer estabilidad y una operación eficiente. Los objetivos de estas estrategias son varios: la regulación de voltaje y frecuencia, la repartición de potencia activa y reactiva a través de las *DG* y con la red principal, la sincronización con la red principal en el caso que exista un cambio de modo aislado a modo conectado, así como la optimización económica. En la literatura [Guerrero, *et al.*, 2010], el control jerárquico ha sido propuesto como un estándar para la operación de las micro-redes. En este control existen tres niveles definidos:

- **Control primario.**

El primer nivel es el control primario el cual es independiente y se encarga de los controles locales de las *DG*. Esto puede ser realizado mediante lazos cerrados de voltaje y corriente, funciones *droop* e impedancias virtuales, estos temas se abordarán a profundidad en el siguiente capítulo. El control *droop* se utiliza para ajustar la amplitud y la frecuencia del voltaje de referencia V_r de acuerdo a las potencias activas y reactivas deseadas.

- **Control secundario.**

Convencionalmente el control secundario se apoya del Control Central de la Micro-red (*MGCC* por sus siglas en inglés) el cual incluye lazos lentos de control y sistemas de comunicación de bajo ancho de banda donde viaja la información de mediciones realizadas en ciertos puntos de la micro-red y la salida del controlador a cada *DG*. [Guerrero, *et al.*, 2010]. El objetivo del control secundario es compensar las desviaciones de frecuencia y voltaje producidas dentro de la micro-red por las inercias virtuales y las salidas de las impedancias virtuales del control primario esto se consigue aplicando controladores PI de respuesta lenta (al menos 5 veces más lenta que en controles primarios) tanto al voltaje como a la frecuencia. Estos controladores están inspirados en el tradicional control automático de generación (*AGC* por sus siglas en inglés). En la Figura 2.32 se ilustra la acción del control secundario sobre un inversor con impedancia de salida inductiva.

Por otra parte, la repartición de potencia reactiva al utilizar el control *droop* es difícil de

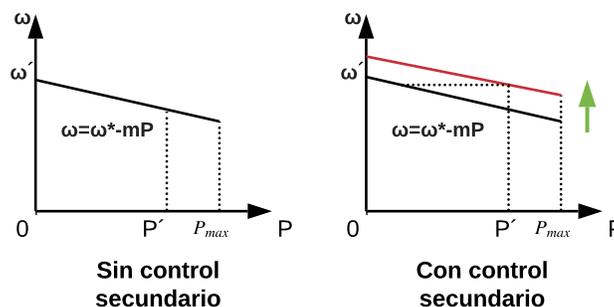


Figura 2.32. Efecto de control secundario

conseguir debido a que el voltaje no es constante a lo largo de la micro-red, sin embargo en la literatura se han reportado que es posible conseguir llevar el error a un límite aceptable utilizando un control secundario ya sea de forma centralizada [Micallef, *et al.*, 2012] o descentralizada [Shafiee, *et al.*, 2013].

■ **Control terciario.**

El control terciario esta enfocado en la optimización basada en los precios de la energía y en el mercado eléctrico. Este control terciario utiliza el *MGCC* para comunicarse con el operador de distribución de la micro-red con el fin de conseguir el uso óptimo de los recursos y evitar tener que necesitar un cambio de modo aislado a modo conectado en la micro-red.

Este documento de tesis está especialmente interesado en la búsqueda y evaluación de controladores primarios.

2.5. Estabilidad

La estabilidad se entiende como la propiedad de un sistema para mantenerse en un estado de equilibrio durante condiciones de operaciones normales y que el sistema sea capaz de regresar a condiciones aceptables de operación después de sufrir una perturbación.

En los SEP la estabilidad se entiende como la capacidad de lograr sincronización asintótica de la frecuencia en todas las unidades de generación distribuida, mientras la diferencia angular no exceda $|\frac{\pi}{2}|$ y manteniendo la generación constante de voltaje [Kundur, *et al.*, 1994].

Generalmente el estudio de la estabilidad se divide en dos categorías, la estabilidad de estado estable y la estabilidad transitoria. La estabilidad de estado estable se refiere a la capacidad del sistema de mantener el sincronismo después de ser afectado por perturbaciones lentas y pequeñas tales como cambios graduales en la potencia entregada. La estabilidad transitoria hace referencia a la respuesta del sistema frente a perturbaciones grandes y rápidas como un corto circuito, la caída de una línea de transmisión o la conexión o desconexión instantánea de una carga.

Para poder evaluar los controladores presentados en los siguientes capítulos este trabajo se basó en los parámetros presentados en el estándar IEEE 1547 [Association y others, 2018], los valores se muestran en la Tabla 2.2

DG [KW]	Frecuencia [Hz]	Tiempo [s]
≤	>50.4	0.16
	<49.41	0.16
>30	>50.4	0.16
	49.83-47.5	0.16-0.30
	<47.5	0.16

Tabla 2.2. Tiempos del control de frecuencia

La columna tiempo indica el tiempo que se tiene para volver a llevar a la frecuencia a su valor nominal después de presentarse una perturbación. Mientras que (-) indica “sin requerimiento”.

Voltaje [pu]	Tiempo [s]
>1.2	0.16
1.1-1.2	1
0.88-1.1	–
0.5-0.88	0.16
<0.5	0.16

Tabla 2.3. Tiempos del control de voltaje

Cabe destacar que para las unidades utilizadas en este trabajo (menores a 500 kVA) la diferencia de ángulo de fase máxima aceptada es de 20° .

Para los límites de THD de voltaje se toma como referencia el estándar IEEE

519 [Association y others, 2014] y la especificación de CFE L0000-45 [CFE, 2005], los valores se muestran en la Tabla 2.4

Niveles de tensión en la Acometida (V_o)	Distorsión armónica individual (%)	Distorsión armónica total THD (%)
$V_o \leq 1 \text{ kV}$	5.00	8.00
$1 \text{ kv} < V_o \leq 69 \text{ kV}$	3.00	5.00
$69 \text{ kv} < V_o \leq 161 \text{ kV}$	1.5	2.5
$161 \text{ kV} < V_o$	1	1.5

Tabla 2.4. Límites de Distorsión Armónica en Voltaje en % del voltaje nominal.

Capítulo 3

Controladores primarios para inversores conectados en paralelo

En este capítulo se estudian algunos esquemas de control primarios que, en conjunto con el control interno, permiten no sólo una regulación de voltaje sino una repartición de carga y una baja distorsión armónica. Estos esquemas toman como base el comportamiento del generador síncrono, estudiado en el Capítulo 2, y pueden dividirse en aquellos que están basados en comunicación y aquellos que no la necesitan. Más aún, su diseño y funcionamiento depende de la topología de interconexión, por lo que en esta tesis se han dividido en controladores diseñados para una conexión en paralelo y aquellos diseñados para una topología mallada.

La conexión en paralelo de los convertidores ha cobrado relevancia gracias a las ventajas que nos ofrece tales como aumentar la robustez del sistema, reducir el tamaño de los componentes, reducir los costos y aumentar la vida útil del equipo.

En este trabajo se utilizan inversores que funcionen como fuente de voltaje controlados por voltaje (*grid forming*). Éstos han ganado popularidad porque pueden fácilmente formar parte de la regulación del voltaje y la frecuencia del sistema.

Históricamente se ha utilizado el control *droop* como control primario de frecuencia de la máquina síncrona, deseando realizar una analogía al funcionamiento de ésta se utiliza la estrategia *droop* con los inversores de potencia. Sin embargo, debido a que los convertidores son usados mayormente en redes de baja y media potencia, una pequeña diferencia en voltaje puede generar grandes flujos de potencia reactiva, por lo tanto el control *droop* implementado en los convertidores toma la responsabilidad de regular la frecuencia y el voltaje. Entre más parecido sea el funcionamiento de estas fuentes al de los generadores síncronos más suave será la operación de la micro-red. [Zhong y Hornik, 2013].

Diferentes estrategias de control *droop* se emplean según la impedancia de salida de los inversores, por lo que primero se va analizar cómo se puede generar un lazo de impedancia virtual para

obtener una impedancia capacitiva o resistiva según se desee. En el caso de la inductiva, basta con que el capacitor del filtro LC se tome como parte de la carga.

3.1. Control droop

3.1.1. Control de la impedancia virtual

El control droop convencional en los sistemas de potencia presupone una red predominantemente inductiva, esto no ocurre necesariamente en los sistemas de media y baja tensión donde se conectan los convertidores. Sin embargo, debido a que la estrategia de control droop que se aplica funciona cuando el inversor observa que la red es mayormente capacitiva, inductiva o resistiva se va necesitar una estrategia para que el inversor así lo observe. La forma de lograr esto es acoplar un lazo de control adicional que emule una impedancia virtual.

El circuito de un inversor monofásico, a utilizar para los fines de este trabajo, se muestra en la Figura 3.1a el cual consiste en un puente H alimentado por una fuente de DC y un filtro LC en la salida. La señal de control u es convertida a una señal PWM para manejar el puente H, debido a que el promedio de la señal u_f es aproximadamente igual a u , el puente H y el bloque PWM pueden ser ignorados del diseño de este control. Para el diseño del controlador, en [Zhong y Hornik, 2013] se toma el capacitor del filtro LC como parte de la carga con el fin de reducir el orden de la planta lo que facilita el diseño y el análisis del controlador. Observando la Figura 3.1a y tomando en cuenta que $u \approx u_f$, la ley de voltajes de Kirchhoff puede escribirse como

$$u_f = V_0 + sLi$$

de donde

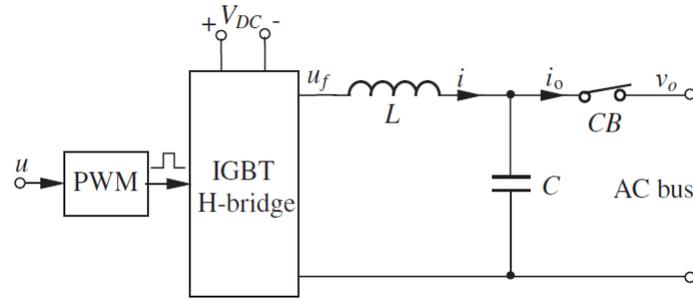
$$V_0 = u_f - Z_0(s)i$$

con la impedancia $Z_0(s) = sL$. Lo anterior nos indica que se tiene una impedancia de salida inductiva. Estos inversores son llamados inversores-L. En este caso, basta utilizar la señal u sin modificación alguna para asumir una impedancia de salida inductiva.

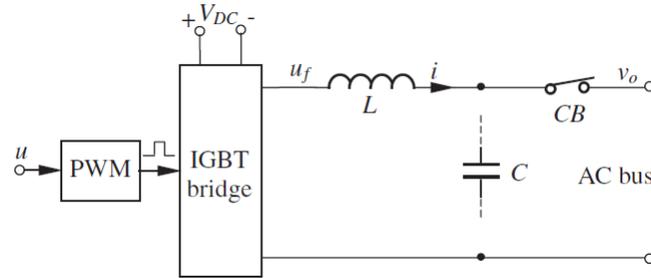
Puede usarse el voltaje de entrada u para cambiar la impedancia de salida inductiva del convertidor por una resistiva o capacitiva, dependiendo de las necesidades del diseñador. Esto se explicará a detalle en la siguiente sección.

3.1.2. Impedancia de salida resistiva

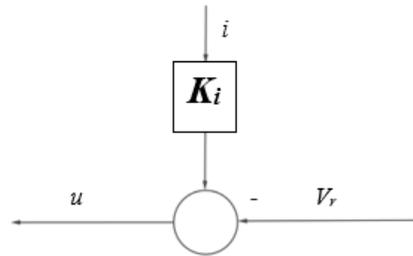
Para forzar que la impedancia de salida sea resistiva se debe de medir la corriente del inductor i del filtro LC y aplicar un control proporcional K_i como el de la Figura 3.2.



(a) Circuito para implementación física



(b) Circuito para diseño de control

Figura 3.1. Inversor monofásico**Figura 3.2.** Controlador para lograr impedancia de salida resistiva.

En la Figura 3.2, V_r es el voltaje de referencia para nuestro inversor y la salida del control droop. Dicho esto y tomando en cuenta las Figuras 3.1b y 3.2 se cumplen las siguientes ecuaciones:

$$u = V_r - K_i i \quad (3.1)$$

$$u_f = sLi + V_0 \quad (3.2)$$

Recordando que $u \approx u_f$ obtenemos

$$V_0 = V_r - (Z_0)i$$

donde

$$Z_0 = sL + K_i$$

De manera que si se escoge K_i lo suficientemente grande los efectos inductivos son despreciables y la impedancia de salida se considera puramente resistiva.

3.1.3. Impedancia de salida capacitiva

En este caso la corriente del inductor i también debe ser medida para construir un control integral como el de la Figura 3.3, lo que fuerza una impedancia de salida capacitiva. Esto es equivalente a tener un capacitor virtual C_0 en serie con el inductor del filtro. Tomando en cuenta la Figura 3.1b y 3.3 se cumplen las siguientes ecuaciones:

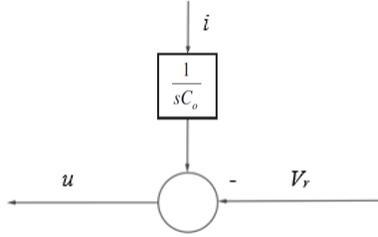


Figura 3.3. Controlador para lograr impedancia de salida capacitiva.

$$u = V_r - \frac{1}{sC_0} \quad (3.3)$$

$$u_f = sLi + V_0 \quad (3.4)$$

Recordando que $u \approx u_f$ obtenemos

$$V_0 = V_r - (Z_0) i$$

donde

$$Z_0 = sL + \frac{1}{sC_0}$$

Si se escoge C_0 lo suficientemente pequeño, los efectos inductivos de la impedancia de salida podrán ser despreciados y su comportamiento va ser considerado capacitivo. El valor de C_0 se puede calcular con la siguiente ecuación

$$C_0 = \frac{1}{(h\omega^*)^2 L} \quad (3.5)$$

donde h es un armónico que deseamos amortiguar, por ejemplo el tercero o el quinto y ω^* es la frecuencia deseada del sistema.

3.1.4. Control droop convencional

El objetivo de esta estrategia es controlar la repartición de potencia activa y reactiva de inversores conectados en paralelo a una carga, manteniendo los valores de voltaje y frecuencia en un rango deseado y una distorsión armónica de voltaje baja en la señal de salida V_0 . Esta repartición de potencia se logrará modificando el voltaje de referencia V_r de los convertidores de manera adecuada. Sin embargo, es necesario entender los efectos de la impedancia de salida. Primero se va a analizar cómo es la entrega de potencia de un inversor a su carga. Para esto se va a estudiar el modelo de un inversor monofásico de la Figura 3.4 donde se tiene una fuente de voltaje V_r en serie con una impedancia de salida Z_0 donde E es la amplitud en RMS de la fuente de voltaje y δ es la fase entre V_r y V_0 el cual es llamado comúnmente ángulo de potencia. En este caso, la

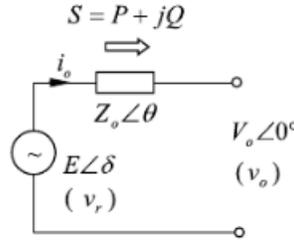


Figura 3.4. Modelo de inversor monofásico

corriente a través de la terminal queda definida de la siguiente forma

$$I = \frac{E\angle\delta - V_0\angle 0^\circ}{Z_0\angle\theta} = \frac{E\cos\delta - V_0 + jE\sin\delta}{Z_0\angle\theta} \quad (3.6)$$

Debido a que la potencia eléctrica aparente en AC se calcula como $S = VI^*$ donde $(\cdot)^*$ indica el operador complejo conjugado, la potencia activa y reactiva esta dada por

$$P = \left(\frac{EV_0\cos\delta}{Z_0} - \frac{V_0^2}{Z_0} \right) \cos\theta + \frac{EV_0}{Z_0} \sin\delta \sin\theta \quad (3.7)$$

$$Q = \left(\frac{EV_0\cos\delta}{Z_0} - \frac{V_0^2}{Z_0} \right) \sin\theta - \frac{EV_0}{Z_0} \sin\delta \cos\theta \quad (3.8)$$

Como puede verse, aquí es donde toma relevancia la impedancia de salida pues es ésta la que determina el ángulo θ . Así, las ecuaciones (3.7) y (3.8) para el caso de un inversor tipo R donde $\theta=0^\circ$ nos indica que

$$P = \frac{EV_0\cos\delta}{Z_0} - \frac{V_0^2}{Z_0} \quad \text{y} \quad Q = -\frac{EV_0}{Z_0} \sin\delta$$

En particular, cuando δ es pequeña

$$P \approx \frac{EV_0}{Z_0} - \frac{V_0^2}{Z_0} \quad \text{y} \quad Q \approx -\frac{EV_0}{Z_0}\delta,$$

de donde podemos deducir las siguientes relaciones de proporción:

$$P \sim E \quad \text{y} \quad Q \sim -\delta \quad (3.9)$$

Estas relaciones de proporcionalidad motivan la estrategia de control de [Guerrero, *et al.*, 2006], donde el control de la magnitud de voltaje E_i se hace midiendo la potencia activa y la frecuencia ω_i por medio de la medición de la potencia reactiva. En particular, la llamada estrategia convencional toma la siguiente forma

$$E_i = E^* - P_i n_i \quad (3.10)$$

$$\omega_i = \omega^* + Q_i m_i \quad (3.11)$$

Siguiendo los cálculos anteriores podemos obtener las formas del control para el caso de inversores con impedancia de salida inductiva o capacitiva donde θ toma el valor de -90° y 90° , respectivamente, esto se ilustra en la Figura 3.5. Los valores de m y n son llamados *coeficientes droop* y se pueden calcular con base en los valores deseados en porcentaje de caída de voltaje (A) y frecuencia (R) por ejemplo en el caso de impedancia de salida inductiva tenemos lo siguiente

$$\frac{mP^*}{\omega^*} = R \Rightarrow m = \frac{(\omega^*)(R)}{P^*} \quad (3.12)$$

$$\frac{nQ^*}{E^*} = A \Rightarrow n = \frac{(E^*)(A)}{Q^*} \quad (3.13)$$

donde P^* y Q^* representan las potencias máximas que pueden entregar los inversores, E^* y ω^* serán los valores deseados de tensión y frecuencia deseados en la red respectivamente. Una vez obtenidos los valores de n y m , el voltaje sinusoidal de referencia V_r se obtiene a partir de su fásor $E_i \angle \delta$.

Ahora bien, si la impedancia de salida es resistiva, entonces el voltaje de referencia cambia de acuerdo al esquema de la Figura 3.6

De acuerdo a [Zhong y Hornik, 2013], para que los inversores puedan repartir la potencia en proporción con los valores de su potencia nominal sus coeficientes droop deben ser inversamente

Impedancia de salida	Control Droop Convencional	Comportamiento de voltaje y frecuencia
Predominantemente Resistiva	$E = E^* - nP$ $\omega = \omega^* + mQ$	
Predominantemente Inductiva	$E = E^* - nQ$ $\omega = \omega^* - mP$	
Predominantemente Capacitiva	$E = E^* + nQ$ $\omega = \omega^* + mP$	

Figura 3.5. Control droop convencional

proporcionales a sus potencias nominales, por lo que se deben satisfacer las siguientes ecuaciones

$$n_1 S_1^* = n_2 S_2^* \quad (3.14)$$

$$m_1 S_1^* = m_2 S_2^* \quad (3.15)$$

Por lo que se deduce que se debe satisfacer

$$\frac{n_1}{m_1} = \frac{n_2}{m_2} \quad (3.16)$$

Ahora bien, con el fin de complementar la información sobre el llamado droop convencional en la literatura [Chandorkar, *et al.*, 1993] [Guerrero, *et al.*, 2012] se muestra otra variación donde se toma en cuenta la potencia deseada a inyectar en la terminal, con lo que la estrategia de control

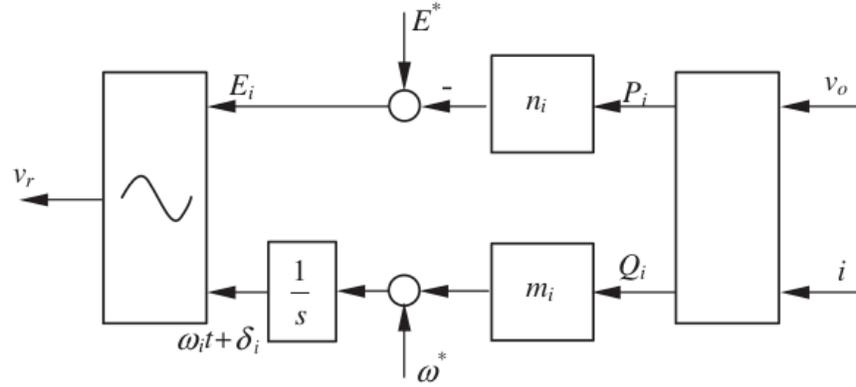


Figura 3.6. Esquema de control droop convencional para inversores con impedancia de salida resistiva

tomará la siguiente forma

$$\omega_i = \omega^* - (P - P^*)G_P(s) \quad (3.17)$$

$$E_i = E^* - (Q - Q^*)G_Q(s) \quad (3.18)$$

donde G_P y G_Q son funciones de transferencia las cuales son típicamente las ganancias droop $m = G_P$ y $n = G_Q$ que se calculan en la forma que se mencionó anteriormente. Las ecuaciones presentadas asumen una impedancia inductiva de salida, sin embargo es posible utilizar el control de impedancia virtual para modificar esto según se desee.

Evaluación numérica 1: Control droop convencional

Con el fin de mostrar el comportamiento de este controlador se realizó una simulación en el software MATLAB R2019a con dos inversores de 50 VA y 25 VA respectivamente, con impedancia de salida resistiva conectados en paralelo y en modo aislado, el circuito se ilustra en la Figura 3.18. La frecuencia de conmutación es de 7000 Hz, la frecuencia del sistema es 50 Hz. Los coeficientes droop son $m_1 = 0,1, n_1 = 0,4, m_2 = 0,2, n_2 = 0,8$ los cuales se calcularon de acuerdo a la ecuación 3.12 y 3.13; En la Tabla 3.1 se encuentran los valores de los parámetros del sistema donde el filtro de segundo orden se calcula como se indica en el Capítulo 2.

En el experimento se realizó un cambio de carga en los tiempos 0.4 s donde se duplica y 0.8 s cuando regresa su primer estado teniendo un total de 1.2 segundos de simulación. El voltaje en terminales se propone como 17 Vp inspirado en lo reportado en [Zhong y Hornik, 2013]. La repartición de potencia deseada se propuso como $P1 = 2P2$ y $Q1 = 2Q2$. La ganancia del lazo de impedancia virtual es $Ki = 4$.

La carga es una carga RL que cambia de acuerdo a lo siguiente $(9 + 2\pi i) \Omega \Rightarrow (4,5 + \pi i) \Omega \Rightarrow (9 + \pi i) \Omega$

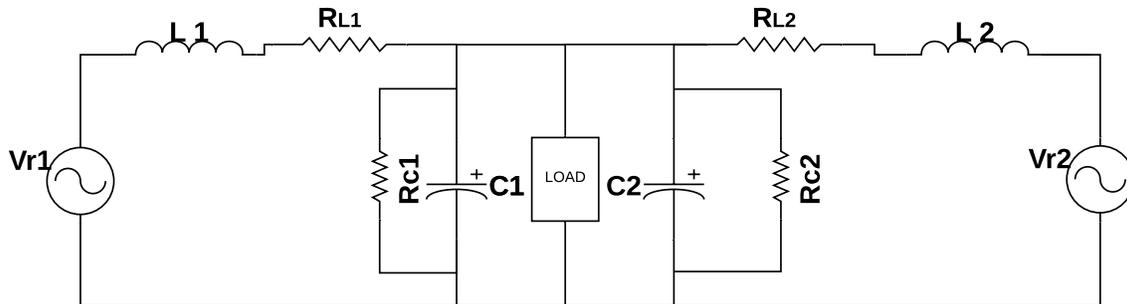


Figura 3.7. Inversores en paralelo alimentando carga

R_{L1}	0.5Ω
L_1	$7.5 \text{ e-}3 \text{ H}$
C_1	$904.65\text{e-}9 \text{ F}$
R_{C1}	500Ω
R_{L2}	0.5Ω
L_2	$7.5 \text{ e-}3 \text{ H}$
C_2	$904.65\text{e-}9 \text{ F}$
R_{C2}	500Ω

Tabla 3.1. Parámetros del Circuito.

En la Figura 3.8 se muestra la implementación del control droop resistivo en el software MATLAB R2019a, dentro de la zona de color violeta esta el control droop resistivo donde los bloques triangulares $m1$ y $n1$ son los coeficientes droop, la zona de color hueso contiene el algoritmo de la impedancia virtual donde el bloque triangular ki representa la ganancia del lazo de impedancia virtual, la salida es la señal de referencia para el convertidor, en el Apéndice C se muestra el código de la función vr .

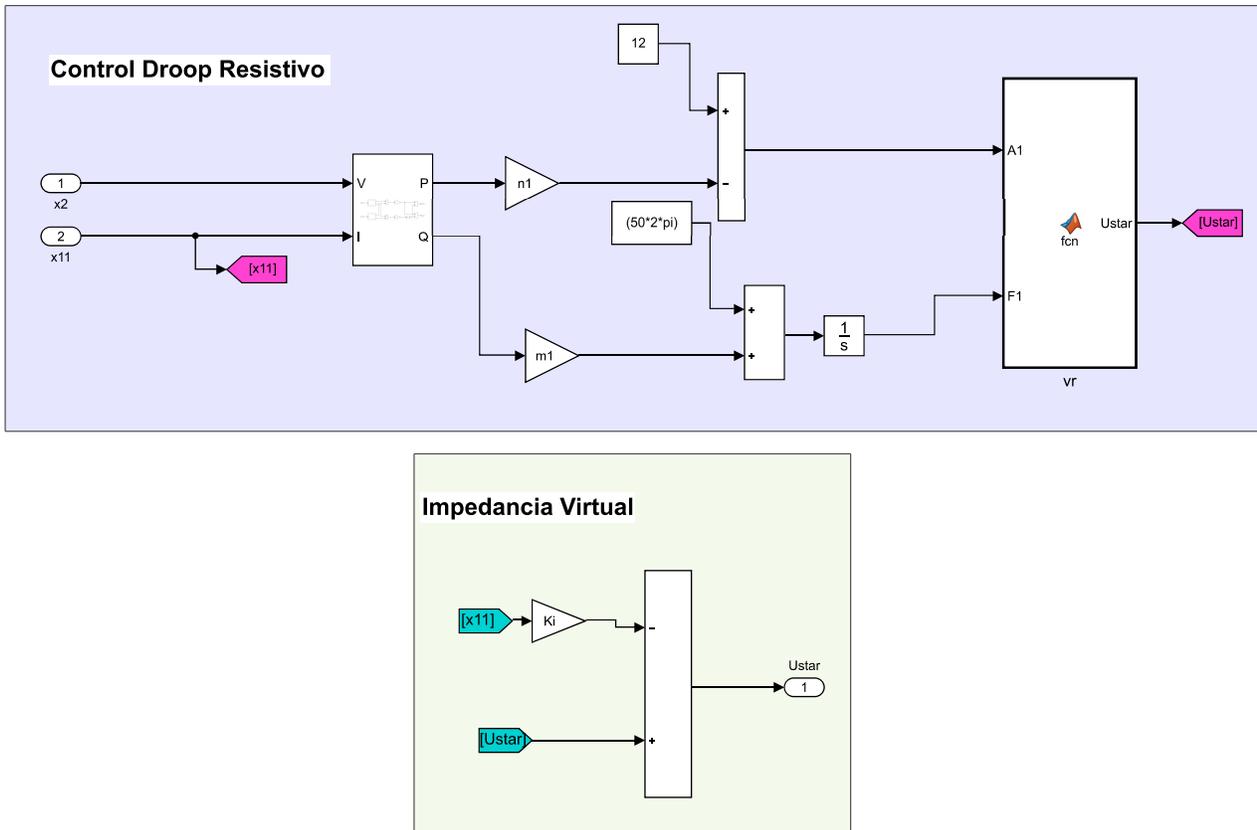


Figura 3.8. Implementación control droop resistivo

A continuación se mostrarán mediante gráficas los resultados obtenidos en las simulaciones realizadas. Las Figuras 3.9 y 3.10 ilustran los errores en pu de potencia activa y reactiva con una potencia base de 30 VA y un voltaje base de 12Vrms, mientras las dos siguientes figuras se ilustra el comportamiento de la frecuencia y el voltaje en terminales.

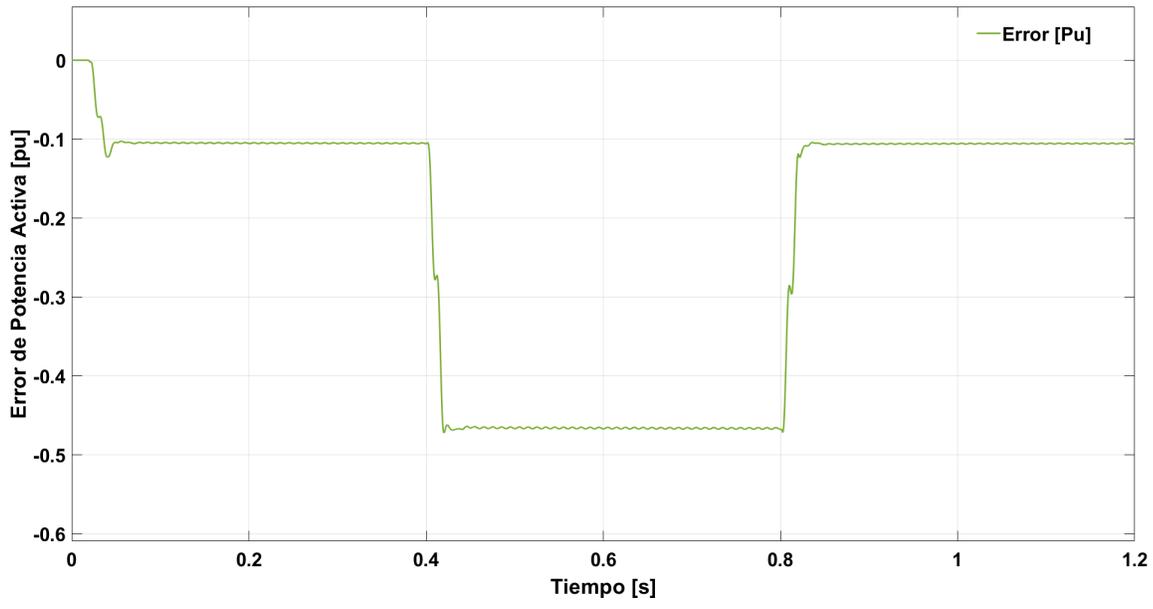


Figura 3.9. Error Potencia Activa

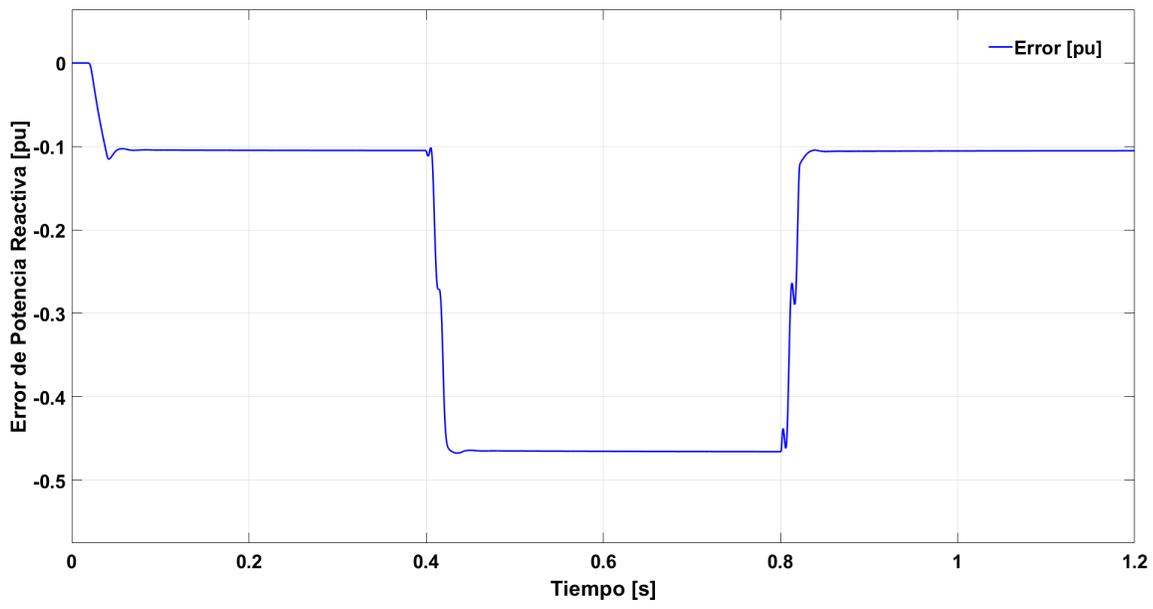


Figura 3.10. Error Potencia Reactiva

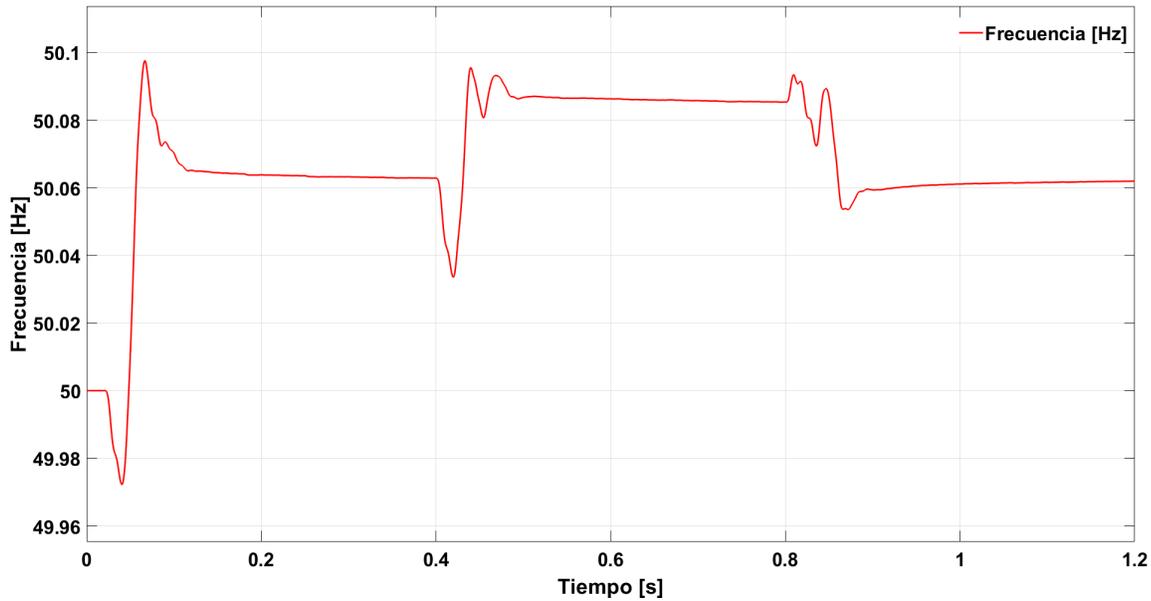


Figura 3.11. Frecuencia

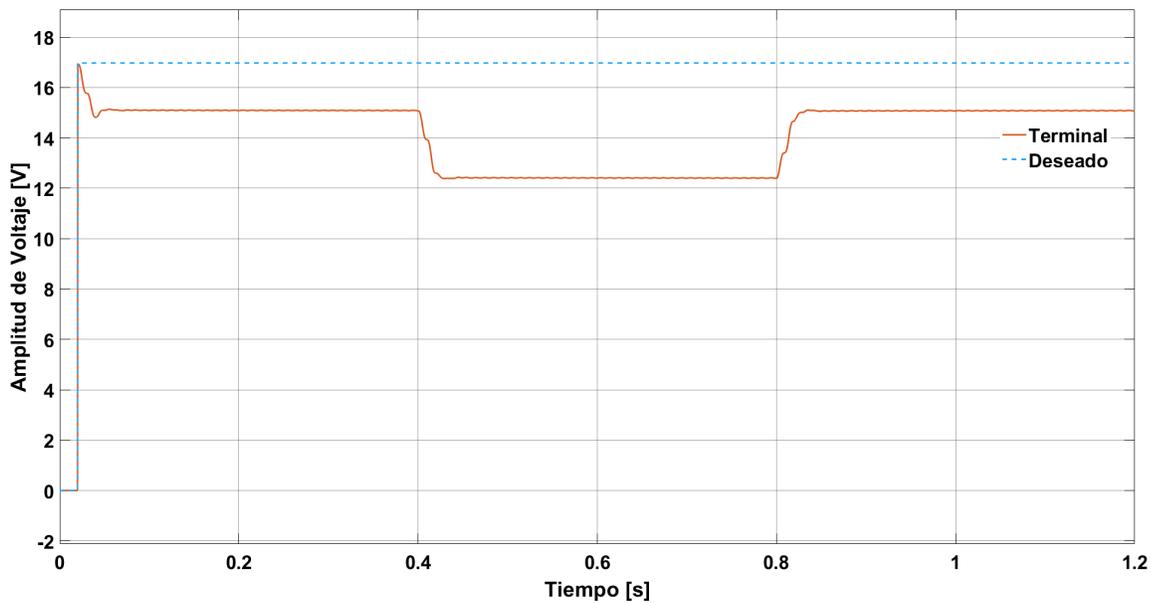


Figura 3.12. Amplitud de Voltaje

En las Figuras 3.9 y 3.10 se ilustra el error en el despacho de potencia en pu, se observa que la estrategia falla con errores de hasta 0.5 pu además se destaca la vulnerabilidad del control al cambio de carga debido a que cuando esta se duplica en el tiempo 0.4 s el error aumenta y

no se logra corregir, sólo se logra que los inversores obtengan una orientación deseada frente al cambio de carga, donde sería necesario conectar la micro-red a la red para poder dar los activos y reactivos faltantes. En la Figura 3.11 se observa el efecto de la impedancia de salida resistiva donde al pedir mas carga la frecuencia sube, así mismo, de acuerdo a la Figura 3.12 el voltaje en terminales decrece un 30 % lo cual de acuerdo a la norma IEEE 1547 [Association y others, 2018] es inaceptable para el buen funcionamiento de la red, esto es por las limitaciones propias del control droop convencional las cuales explicaremos en la siguiente sección.

Evaluación numérica 2: Control droop convencional

Se realizó un experimento con los mismos parámetros y condiciones que el experimento uno, pero modificando la ley del control droop a la mostrada en (3.18) y (3.17), con el objetivo de observar claramente la diferencia en los resultados obtenidos.

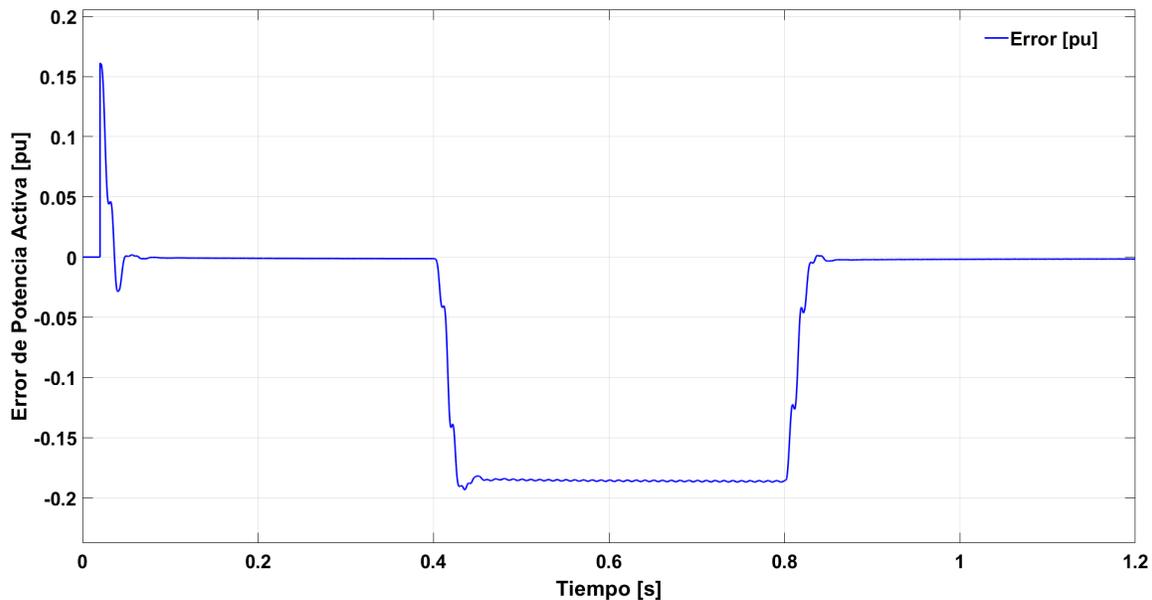


Figura 3.13. Error Potencia Activa

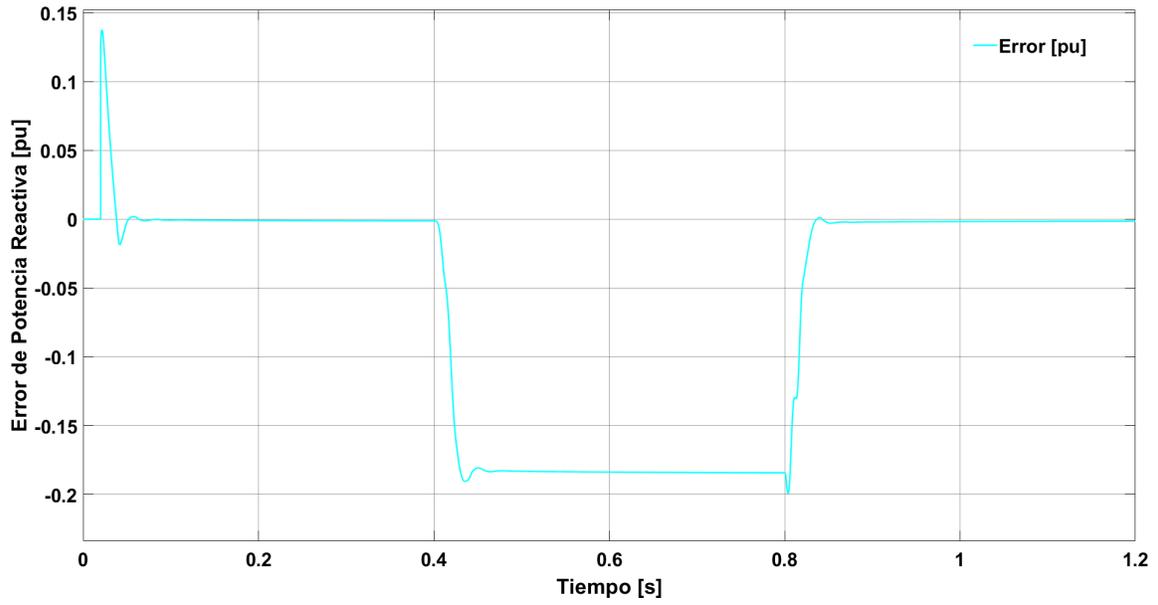


Figura 3.14. Error Potencia Activa

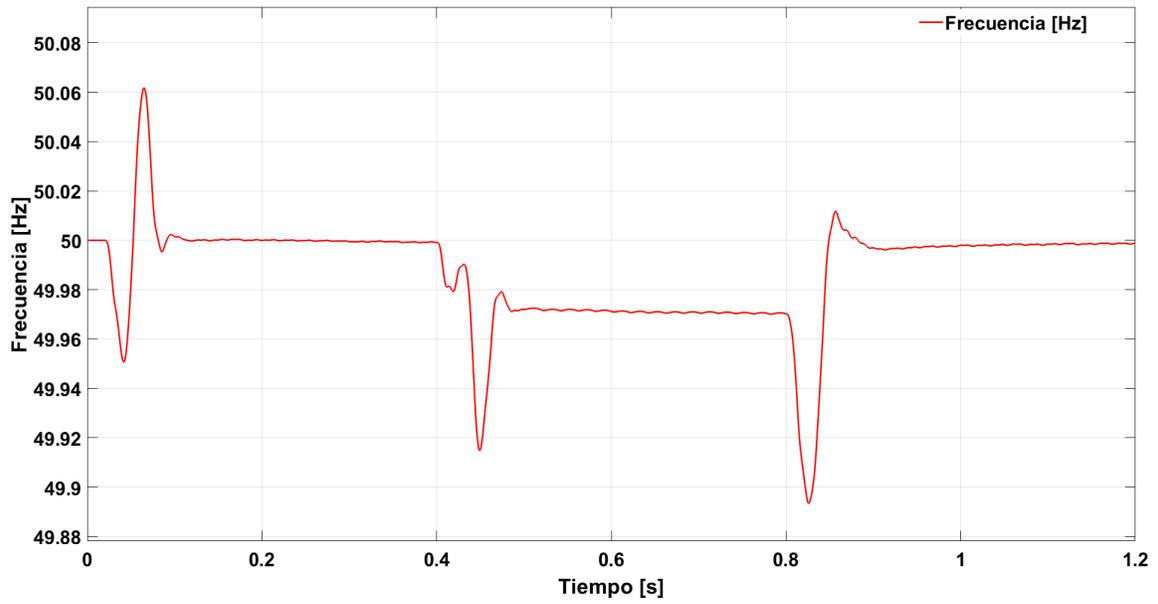


Figura 3.15. Frecuencia

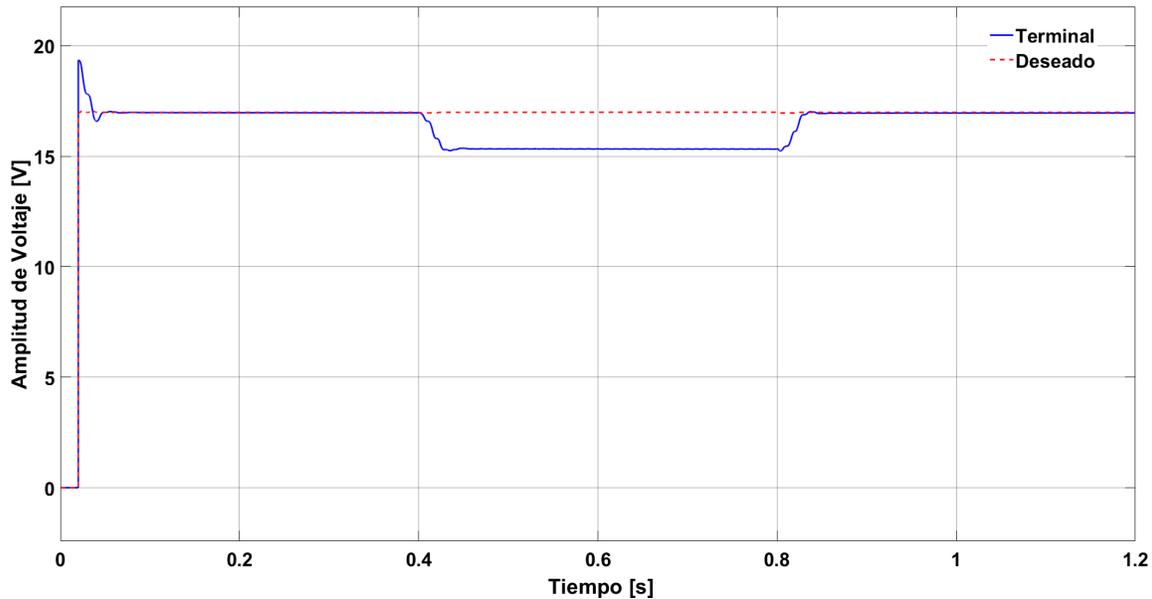


Figura 3.16. Amplitud de voltaje

En este caso se observa en la Figuras 3.13 y 3.14 que el error en la repartición de potencia llega hasta 0.19 pu, si bien el error es menor que el ejemplo anterior la estrategia sigue siendo vulnerable al cambio de carga. En la Figura 3.16 se observa el efecto de la impedancia virtual en conjunto de la estrategia de control dada en 3.17 por lo que la frecuencia baja con el aumento de carga, esto se acentúa con el aumento de carga debido a que el control esta entregando mas potencia. Así mismo el voltaje en terminales decrece un 12% lo cual de acuerdo a la norma IEEE 1547 [Association y others, 2018] sigue siendo inaceptable para el buen funcionamiento de la red, el control no puede recuperar el voltaje nominal por las limitantes que se mostrarán en la sección siguiente.

3.1.5. Limitantes del control droop convencional

A) *Repartición de Potencia Activa*

A continuación se ilustra el porqué de las limitantes del control droop convencional evidenciado en las Figuras 3.7 y 3.12.

Para facilitar la explicación, se tomará para el análisis el caso del controlador droop resistivo de la Ecuación (3.10) aplicado para una conexión en paralelo de dos inversores. Cabe destacar que los cálculos y el análisis pueden extenderse a n inversores conectados en paralelo. Así, tomando en cuenta las ecuaciones (3.7), (3.10) y el esquema de la Figura 3.4 la potencia real entregada

por los inversores se puede calcular como

$$P_i = \frac{E^* \cos \delta_i - V_0}{n_i \cos \delta_i + \frac{R_{0i}}{V_0}} \quad (3.19)$$

Tomando en consideración la ecuación (3.12) es necesario cumplir con

$$n_1 P_1^* = n_2 P_2^*,$$

por lo que al sustituir lo anterior en (3.10) se tiene

$$\Delta E = E_2 - E_1 = E^* - n_2 P_2^* - E^* + n_1 P_1^*$$

Por lo que para mantener $n_1 P_1^* = n_2 P_2^*$ es necesario que $\Delta E = 0$. Sustituyendo la ecuación (3.19) en (3.10) y haciendo $\Delta E = 0$ se tiene

$$\Delta E = E_2 - E_1 = \frac{E^* \cos \delta_1 - V_0}{\cos \delta_1 + \frac{R_{01}}{n_1 V_0}} - \frac{E^* \cos \delta_2 - V_0}{\cos \delta_2 + \frac{R_{02}}{n_2 V_0}} = 0 \quad (3.20)$$

Para cumplir con $\Delta E = 0$ son condiciones suficientes que:

$$\delta_1 = \delta_2 \quad \text{y} \quad \frac{n_1}{R_{01}} = \frac{n_2}{R_{02}}$$

Tomando en cuenta la ecuación (3.14), la impedancia de salida resistiva debe ser designada para cumplir con

$$R_{01} S_1^* = R_{02} S_2^* \quad (3.21)$$

Ahora bien, como la impedancia de salida en por unidad del i -ésimo inversor es

$$\gamma_i = \frac{R_{0i}}{E^*} = \frac{R_{0i} S_i^*}{E^2}$$

La condición (3.21) implica que

$$\gamma_1 = \gamma_2$$

Esto nos indica que en el esquema del control droop convencional se necesita tener una impedancia de salida por unidad igual en todos los inversores conectados en paralelo para poder realizar adecuadamente el despacho de potencia activa. En caso de no cumplir con eso, los voltajes de referencia E_i serán diferentes entre sí provocando errores en el despacho de potencia.

De acuerdo con [Zhong, 2011] el error en la repartición de potencia debido a desviaciones en el voltaje se puede calcular como:

$$ep \% = \frac{E^*}{n_i P_i^*} \frac{\Delta E}{E^*}$$

donde $\frac{E^*}{n_i P_i^*}$ es el inverso del porcentaje de caída deseado para el i -ésimo inversor, entre más pequeño se escoja mayor será el error en la repartición de potencia activa y entre mayor sea ΔE mayor será el error en la repartición. Por ejemplo, un porcentaje de caída deseada de voltaje $\frac{n_i P_i^*}{E^*} = 5 \%$ y una desviación de del voltaje de referencia $\frac{\Delta E}{E^*} = 10 \%$ nos daría un error de 200 % en la repartición de potencia activa.

B) Repartición de Potencia Reactiva

Debido a que los coeficientes m_i se escogen para satisfacer (4.9), la repartición proporcional de la potencia reactiva se logra si

$$\frac{Q_1}{S_1^*} = \frac{Q_2}{S_2^*}$$

Tomando en cuenta (3.8) para dos inversores conectados en paralelo tenemos

$$m_1 \frac{E_1 V_0}{R_{01}} \sin \delta_1 = m_2 \frac{E_2 V_0}{R_{02}} \sin \delta_2 \quad (3.22)$$

Si $\delta_1 = \delta_2$ y $E_1 = E_2$ entonces se cumple que

$$\frac{m_1}{R_{01}} = \frac{m_2}{R_{02}} \quad (3.23)$$

Por lo tanto para inversores conectados en paralelo con impedancia de salida resistiva, si el sistema es estable las siguientes dos condiciones son equivalentes:

$$\left\{ \begin{array}{l} E_1 = E_2 \\ \frac{n_1}{R_{01}} = \frac{n_2}{R_{02}} : C_1 \end{array} \right. \iff \left\{ \begin{array}{l} \delta_1 = \delta_2 \\ \frac{m_1}{R_{01}} = \frac{m_2}{R_{02}} : C_2 \end{array} \right.$$

Al cumplirse C_1 se obtiene una repartición de potencia activa sin errores, al cumplirse C_2 la repartición de potencia reactiva deseada se logrará. Sin embargo esto es casi imposible de cumplir en la realidad. Es difícil mantener $\delta_1 = \delta_2$ o $E_1 = E_2$ porque siempre hay errores computacionales numéricos, perturbaciones y ruido. También es difícil mantener $\gamma_1 = \gamma_2$ por las diferentes impedancias en los alimentadores y la incertidumbre de los valores de los componentes. Por lo tanto es necesario mejorar esta estrategia de control para garantizar la repartición de potencia en inversores conectados en paralelo sin depender de condiciones tan estrictas.

3.1.6. Control droop robusto

Para ilustrar los pasos que nos llevan del droop convencional al droop robusto tomaremos como base las ecuaciones del droop convencional resistivo, aunque los resultados se pueden aplicar a los casos capacitivos e inductivos.

Recordando que el control droop convencional para impedancia de salida resistiva está dado por

$$E_i = E^* - P_i n_i,$$

el voltaje droop se puede reescribir como

$$\Delta E_i = E_i - E^* = -n_i P_i,$$

por lo que el voltaje E_i se puede implementar integrando ΔE_i , lo que nos da

$$E_i = \int_0^t \Delta E_i dt$$

Debido a que el voltaje en terminales disminuye tanto por el incremento en la carga como por el propio control droop según la ecuación (3.10), para poder mantener el voltaje en terminales dentro de un límite permisible la caída de voltaje $E^* - V_0$ necesita ser retroalimentada de alguna forma de acuerdo a los principios básicos de teoría de control por medio de un término $K_e(E^* - V_0)$, con K_e una ganancia positiva. Lo anterior, da como resultado un control droop mejorado como el que podemos observar en la Figura 3.17. Por lo tanto, el control droop robusto

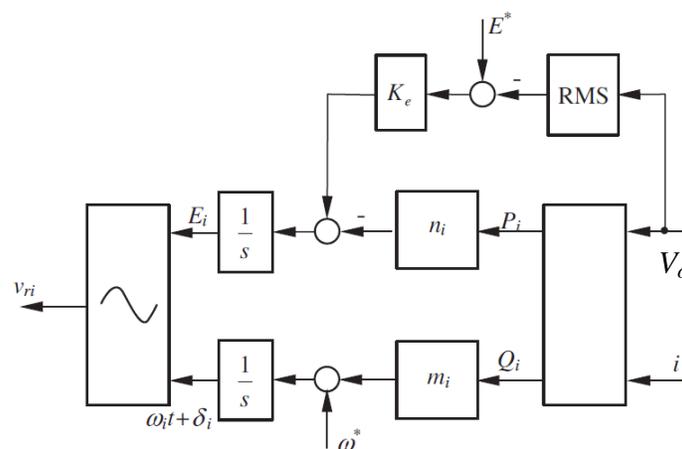


Figura 3.17. Esquema de control droop robusto para impedancia de salida resistiva

para impedancia de salida resistiva toma la siguiente forma [Zhong y Hornik, 2013]

$$\dot{E}_i = K_e(E^* - V_0) - nP_i \quad (3.24)$$

Asimismo, en estado estable la entrada al integrador debería ser cero, por lo que

$$n_i P_i = K_e(E^* - V_0) \quad (3.25)$$

Hay que observar que el lado derecho de la ecuación tiene el mismo valor para todos los inversores conectados en paralelo siempre y cuando el valor de K_e sea el mismo, por lo tanto

$$n_i P_i = \text{constante},$$

lo que garantiza una repartición adecuada de potencia activa aún sin tener el mismo E_i . La precisión de la repartición de potencia activa ya no dependerá más del valor de la impedancia de salida (incluyendo la impedancia del alimentador) y reduce considerablemente el impacto de los errores computacionales, ruido y perturbaciones. De manera que en estado estacionario el voltaje en terminales queda definido como

$$V_0 = E^* - \frac{n_i}{K_e} P_i$$

donde la caída en el voltaje ya no esta determinada por el valor de la impedancia de salida como en el caso del droop convencional, ahora los parámetros n_i , K_e y la potencia P_i lo determinan. Esta caída puede ser considerablemente reducida utilizando un valor grande para K_e .

Los coeficientes m y n se calcularán de manera similar que en el caso del droop convencional, sólo que ahora se tomará en cuenta el efecto de la constante K_e , quedando las ecuaciones para el caso de impedancia de salida resistiva de la siguiente forma

$$\frac{mQ^*}{\omega^*} = R \Rightarrow m = \frac{(\omega^*)(R)}{Q^*} \quad (3.26)$$

$$\frac{nP^*}{E^*K_e} = A \Rightarrow n = \frac{(E^*K_e)(A)}{P^*} \quad (3.27)$$

Teóricamente hablando el único error posible en la repartición de potencia activa se daría por fallas en la medición del valor RMS del voltaje en terminales. Según [Zhong y Hornik, 2013] para dos inversores conectados en paralelo el error relativo en la repartición de potencia activa debido al error en la medición RMS $\Delta V_0 = \Delta V_{02} - \Delta V_{01}$ queda definido como

$$ep \% = \frac{K_e E^* \Delta V_0}{n_i P_i^* E^*}$$

Por ejemplo, en el caso de desear una caída de voltaje $\frac{n_i P_i^*}{K_e E^*} = 5\%$ y un error en la medida del voltaje RMS $\frac{\Delta V_0}{E^*} = 0,5\%$ nos daría un error del 10% el cual, a diferencia del control droop convencional, es razonable.

Evaluación numérica: Control droop robusto

Con el fin de mostrar el comportamiento de este controlador, comparado con el droop convencional, se realizó el mismo experimento de la sección anterior (ver Figura 3.7) con las mismas capacidades para los inversores, sólo que ahora se aplicó la estrategia de la ecuación (3.24) con un valor de la ganancia K_e de 55.

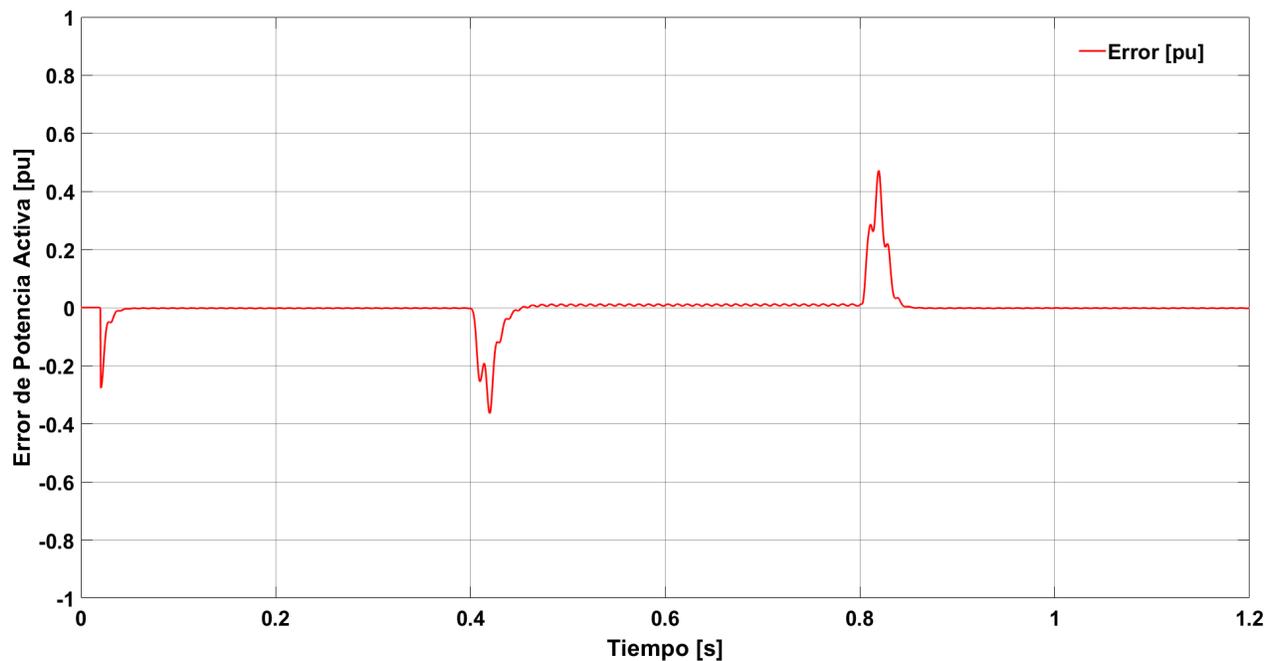


Figura 3.18. Error Potencia Activa

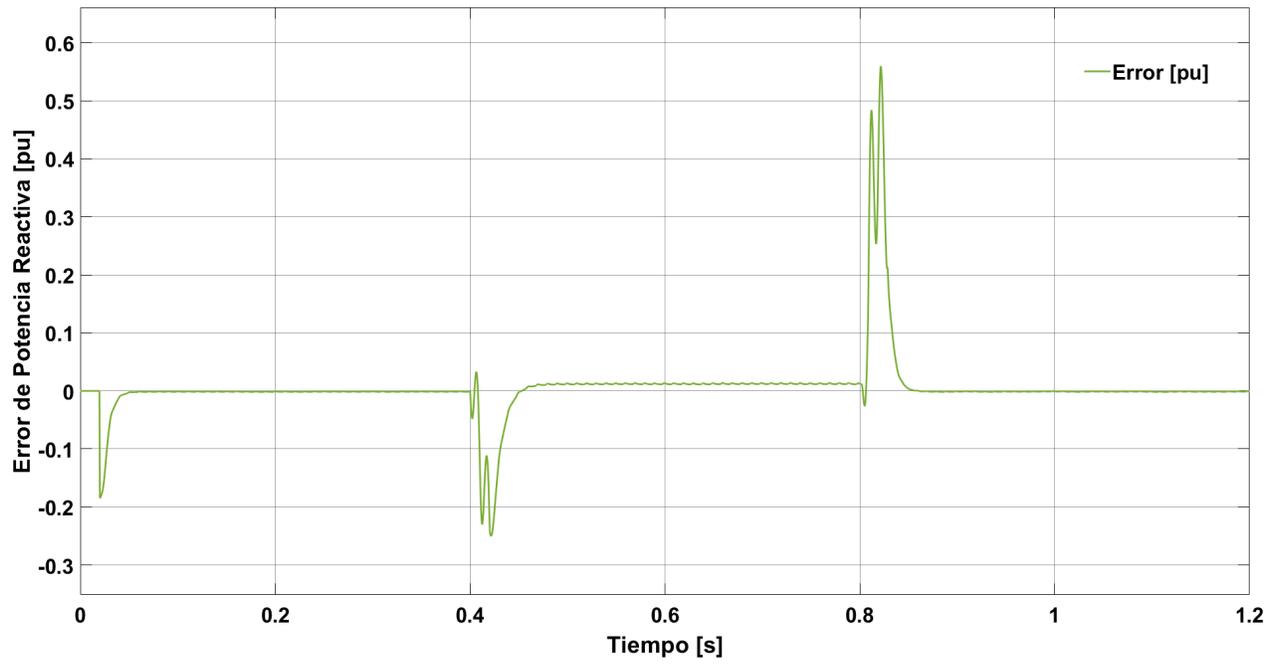


Figura 3.19. Error Potencia Reactiva

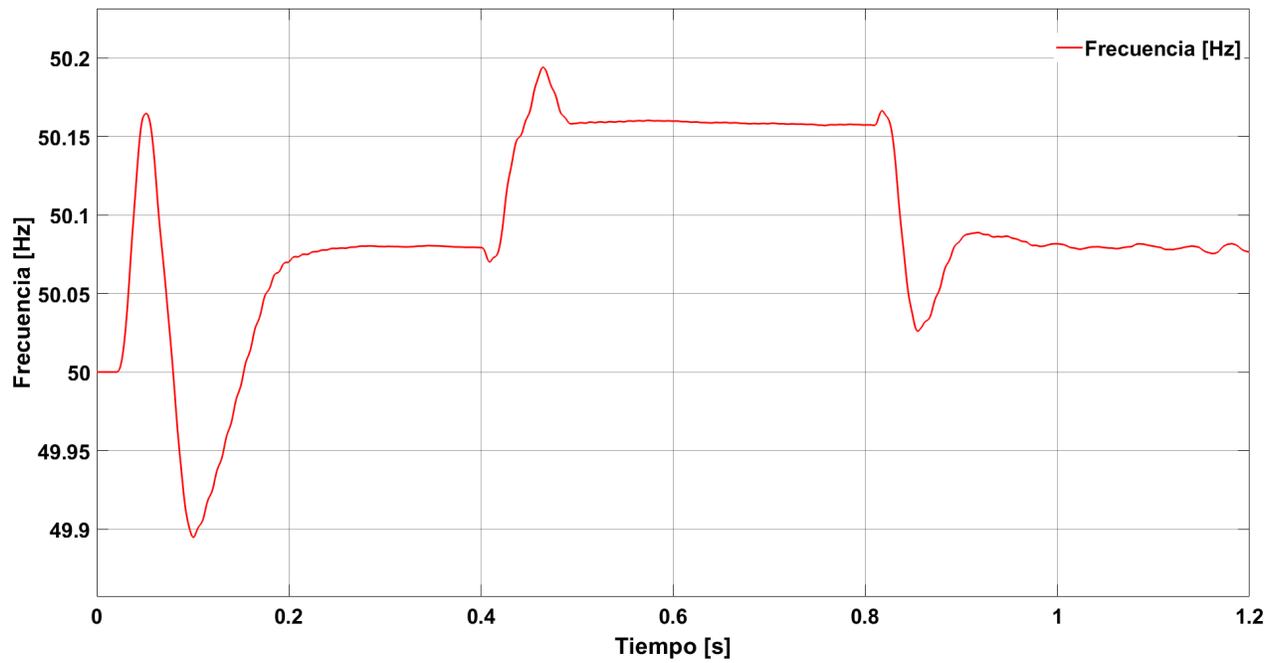


Figura 3.20. Frecuencia

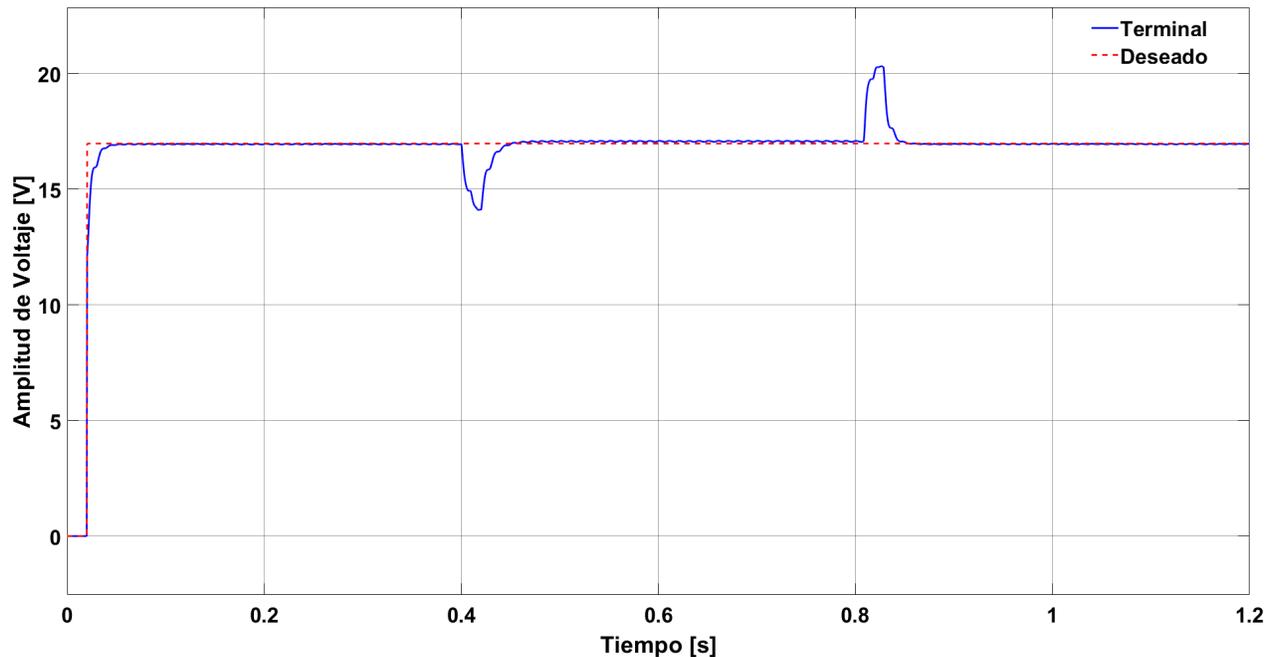


Figura 3.21. Amplitud de voltaje

Al aplicar esta estrategia se observa una clara mejora a los resultados obtenidos con el droop convencional, el error en las repartición de potencia es cercano a 0 (pu), si bien durante el transitorio provocado por los cambios de carga es notorio un aumento de los valores de voltaje y frecuencia éste se corrige en poco tiempo.

Se repitió el experimento anterior de la sección 3.2.7 pero con un rectificador de onda completo con filtro LC y carga de $4,5\Omega$ para observar la THD que se produce al utilizar una carga no lineal con este controlador

La Figura 3.22 nos indica una alta distorsión armónica de voltaje, lo que nos indica que aunque la estrategia tenga una excelente regulación de voltaje y permita realizar repartición de carga no es apta para cargas no lineales debido a que el THD de voltaje es superior al permitido por el estándar IEEE 519 [Association and others, 2014] y la especificación de CFE L0000-45 [CFE, 2005].

3.1.7. Control droop robusto con voltaje mejorado

Hasta el momento se han trabajado los objetivos de mantener el voltaje en terminales y realizar el despacho de potencia de los inversores, sin embargo se sigue teniendo una alta distorsión armónica total en la salida del inversor. Las armónicas en la corriente i son causadas por las cargas no lineales y/o los pulsos de la modulación, lo cual causa que las armónicas de voltaje caigan sobre la impedancia de salida Z_0 y aparezcan en el voltaje de salida V_0 , disminuyendo la

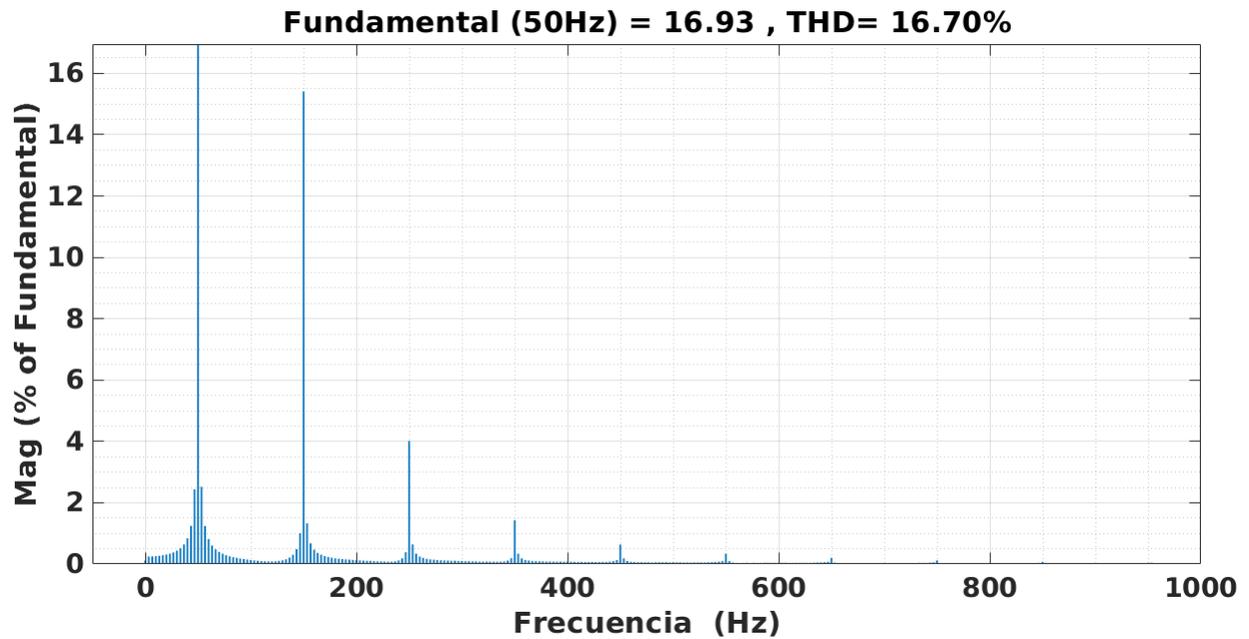


Figura 3.22. Distorsión Armónica de Voltaje

calidad de voltaje y obteniendo un alto THD. Se debe notar que el factor principal que afecta el THD es el valor de la impedancia de salida y no el tipo (resistiva, capacitiva, inductiva). Lo anterior, hace necesaria la aplicación de una estrategia de control.

Para mejorar la calidad del voltaje es necesario medir el voltaje de salida V_0 y compararlo con el voltaje de referencia V_r y así formar un lazo de voltaje como el que se muestra en la Figura 3.23, donde al lazo que permitía hacer predominantemente resistiva la impedancia de salida, por medio de K_i , se le ha añadido el error de voltaje $V_r - V_0$ por medio del bloque $K_R(s)$ que según lo reportado por [Zhong, 2011] permite reducir la impedancia de salida en ciertas frecuencias. El bloque $K_R(s)$

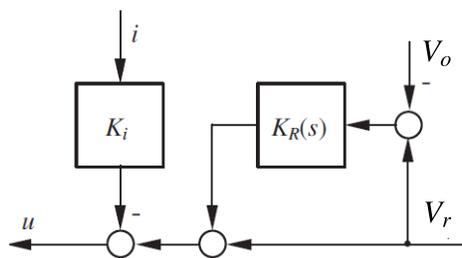


Figura 3.23. Controlador para mejorar el THD de Voltaje

de la Figura 3.23 puede ser diseñado para tener ganancias pequeñas en bajas frecuencias y altas ganancias en altas frecuencias, así la impedancia de salida será resistiva en bajas frecuencias (con especial interés la frecuencia fundamental) para propósitos deseados como la repartición de potencia y será pequeña en las frecuencias de los armónicos con el propósito de mejorar el THD de voltaje. Existen diferentes maneras de lograr esto, una es usar un compensador armónico resonante como el estudiado en [Castilla, *et al.*, 2009] donde $K_R(s)$ está definida por

$$\sum_{h=3,5,7,\dots} K_R(s) = \frac{2\xi h\omega s}{s^2 + 2\xi h\omega s + (h\omega)^2} K_h, \quad (3.28)$$

en la cual la ganancia a la frecuencia $(h\omega)$ es K_h con fase cero, la sumatoria toma los valores impares porque las armónicas que producen las cargas no lineales mas comunes como la utilizada en este trabajo son impares. Ahora bien, tomando en cuenta el circuito de la Figura 3.1b se forma el sistema de lazo cerrado que se representa por las siguientes ecuaciones:

$$\begin{aligned} u &= V_r - K_i i + K_R(s)(V_r - V_0) \\ u_f &= sL_i + V_0 \end{aligned}$$

Recordando que $u \approx u_f$ se tiene que

$$\begin{aligned} V_r - K_i i + K_R(s)(V_r - V_0) &= sL_i + V_0 \\ V_r(1 + K_R(s)) &= (sL + K_i)i + V_0 + V_0 K_R(s) \\ \Rightarrow V_r &= \frac{(sL + K_i)i + V_0(1 + K_R(s))}{1 + K_R(s)} \end{aligned}$$

Por lo tanto

$$V_0 = V_r - \frac{(sL + K_i)i}{1 + K_R(s)} \quad (3.29)$$

donde la impedancia de salida toma la siguiente forma

$$Z_0 = \frac{(sL + K_i)}{1 + K_R(s)} \quad (3.30)$$

En la ecuación (3.29) se observa que cuando la parte real de $K_R(s)$ es positiva la parte inductiva y resistiva de la impedancia de salida son reducidas lo que nos mejora el THD del voltaje de salida.

En la Figura 3.24 podemos ver el diagrama de Bode del denominador de (3.30) con $\xi = 0,01$. Puede observarse que el valor de la magnitud es aproximadamente uno para todas las frecuencias excepto para las que coinciden con las armónicas deseadas, por ejemplo tercera, quinta y séptima.

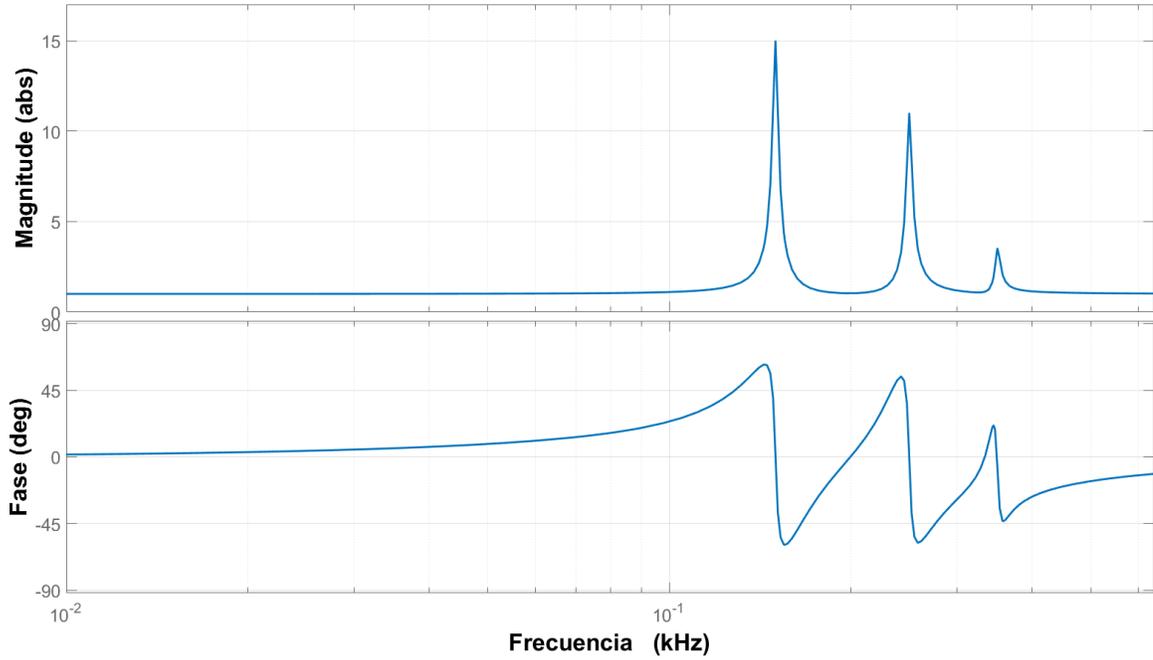


Figura 3.24. Diagrama de Bode de $1 + K_R(s)$

Las ganancias K_h usadas para este ejemplo fueron $K_h = 14, 10, 2, 5$, respectivamente. Esto es equivalente a reducir la parte inductiva y resistiva de la impedancia de salida a $\frac{L}{1+K_h}$ y $\frac{K_i}{1+K_h}$, respectivamente.

3.1.7.1. Interpretación física

Se sabe que el lazo de control mostrado en la Figura 3.23 es equivalente al mostrado en la Figura 3.25a, esto es que la corriente de retroalimentación i_L ahora tiene una componente extra, es decir $i_L = i + \frac{K_R(s)}{K_i} V_0$ donde tenemos i que es la corriente original y la corriente fluyendo a través de la admitancia $\frac{K_R(s)}{K_i}$. El circuito equivalente se muestra en la Figura 3.25b. En otras palabras el lazo de control mostrado en la Figura 3.23 es equivalente a añadir el bloque de admitancia $\frac{K_R(s)}{K_i}$ en paralelo con el capacitor del filtro C. El bloque de admitancia $\frac{K_R(s)}{K_i}$ con $K_R(s)$ toma la siguiente forma:

$$\frac{K_R(s)}{K_i} = \sum_{h=3,5,7,\dots} K_R(s) = \frac{2\xi h\omega s}{s^2 + 2\xi h\omega s + (h\omega)^2} \frac{K_h}{K_i}$$

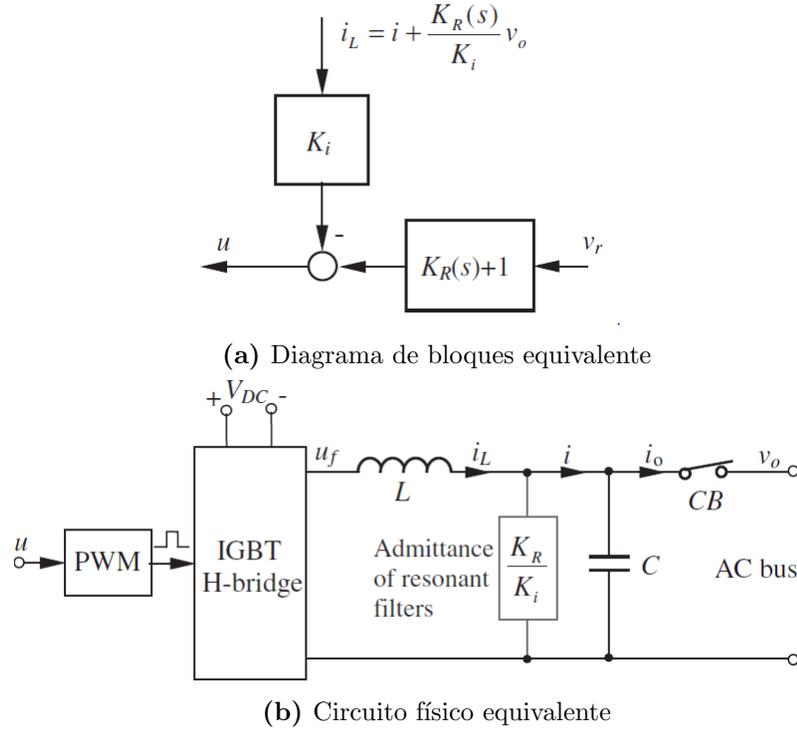


Figura 3.25. Estructuras equivalentes del control para un THD de voltaje mejorado.

Lo cual es la suma en paralelo de las admitancias

$$\frac{K_R(s)}{K_i} = K_R(s) = \frac{2\xi h\omega s}{s^2 + 2\xi h\omega s + (h\omega)^2} \frac{K_h}{K_i} = \frac{1}{\frac{K_i}{2\xi h\omega K_h} s + \frac{K_i}{K_h} + \frac{K_i h\omega}{K_h 2\xi s}}$$

Para $h = 3, 5, 7, \dots$ cada rama es equivalente a la suma en serie de la parte resistiva $\frac{K_i}{K_h}$, inductiva $\frac{K_i}{2\xi h\omega K_h}$ y capacitiva $\frac{K_i h\omega}{K_h 2\xi}$ las cuales resuenan a la frecuencia de la armónica $h\omega$, logrando derivar las componentes armónicas de la corriente.

Evaluación numérica: Control droop robusto con voltaje mejorado

Con el fin de mostrar el comportamiento de este controlador se realizó el mismo experimento de la Sección 3.2.7, con las mismas capacidades para los inversores pero para poder evaluar la estrategia que mejora la distorsión armónica de voltaje se modificó el lazo de impedancia virtual como la mostrada en la Figura 3.23. Las ganancias para el bloque $K_R(s)$ se fijaron en $K_3 = 15$, $k_5 = 11$, $k_7 = 7$ inspirado en lo reportado por [Zhong y Hornik, 2013]. Para el experimento, se conecta una carga no lineal conformada por un rectificador de onda completa con un filtro LC y

una carga resistiva de valores $9 \Omega \rightarrow 6 \Omega \rightarrow 9 \Omega$.

En la Figura 3.26, se encuentra el diagrama de Bode de la impedancia de salida donde se observa que en frecuencias bajas se mantiene el valor deseado para la repartición de potencia 3Ω y ésta se reduce en los armónicos $h = 3, 5, 7$. En la Figura 3.27 se muestra la THD al utilizar la estrategia sin utilizar la estrategia .

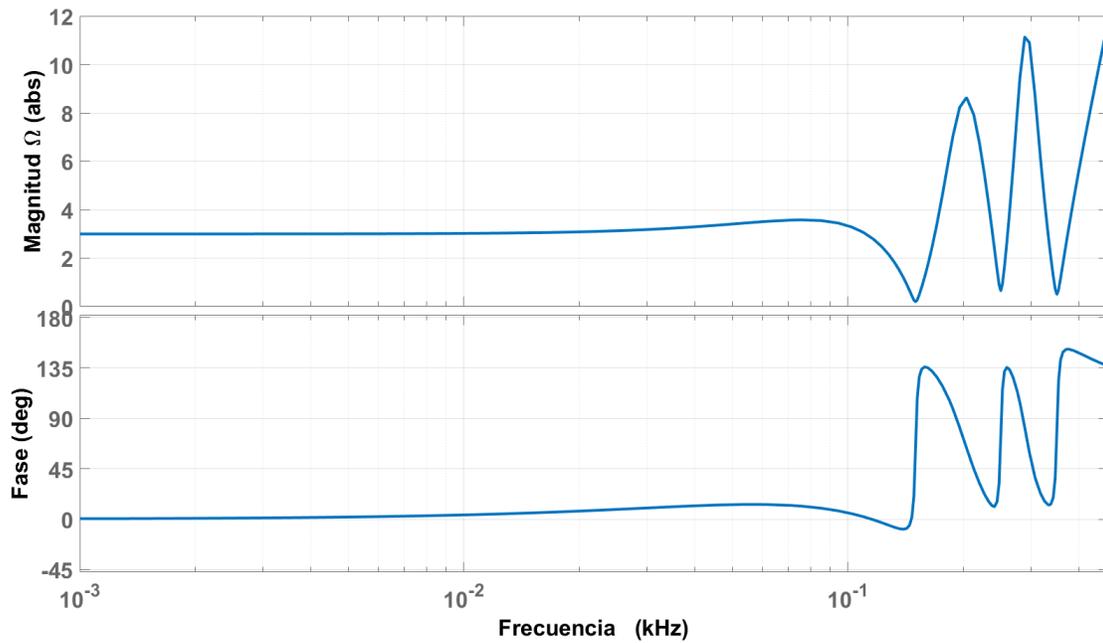


Figura 3.26. Diagrama de Bode de bode Impedancia de salida

Los resultados obtenidos con esta estrategia se muestran en las Figuras 3.28- 3.30 donde puede apreciarse una buena regulación tanto de voltaje como de frecuencia con un error de aproximadamente 0.05 pu.

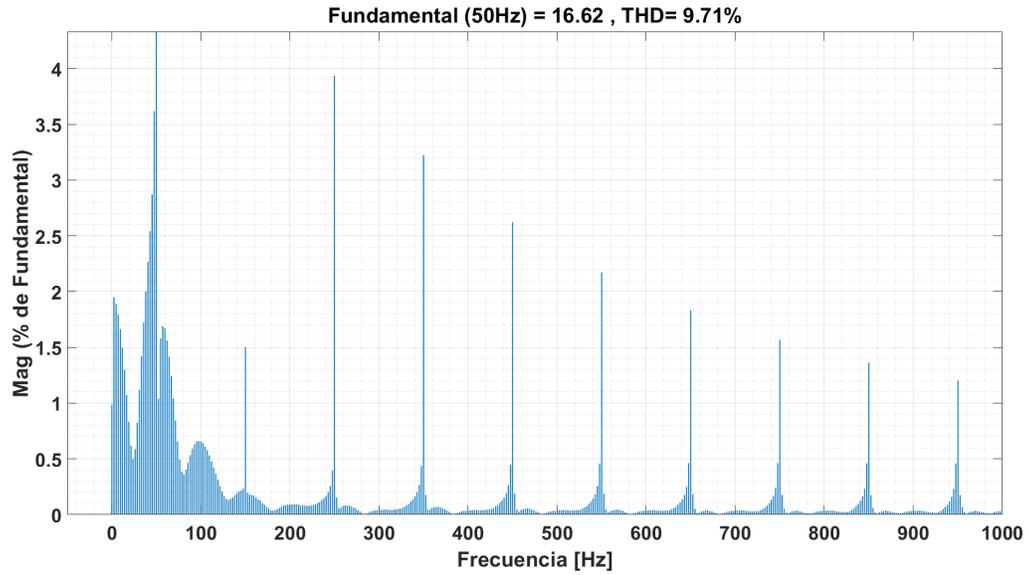


Figura 3.27. Armónicos de Voltaje

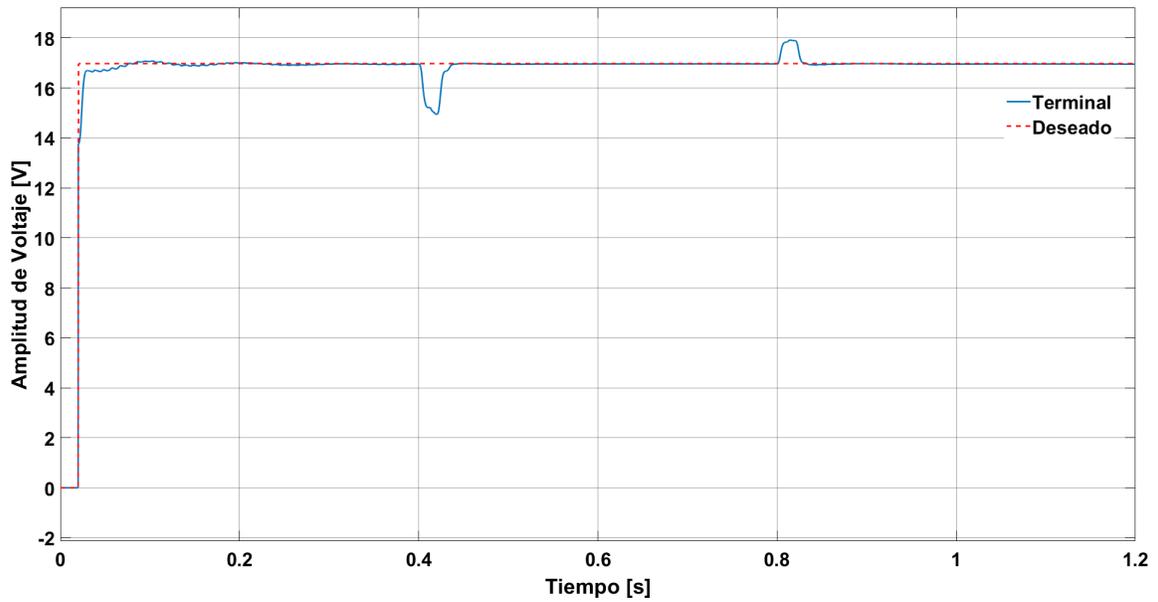


Figura 3.28. Amplitud de voltaje

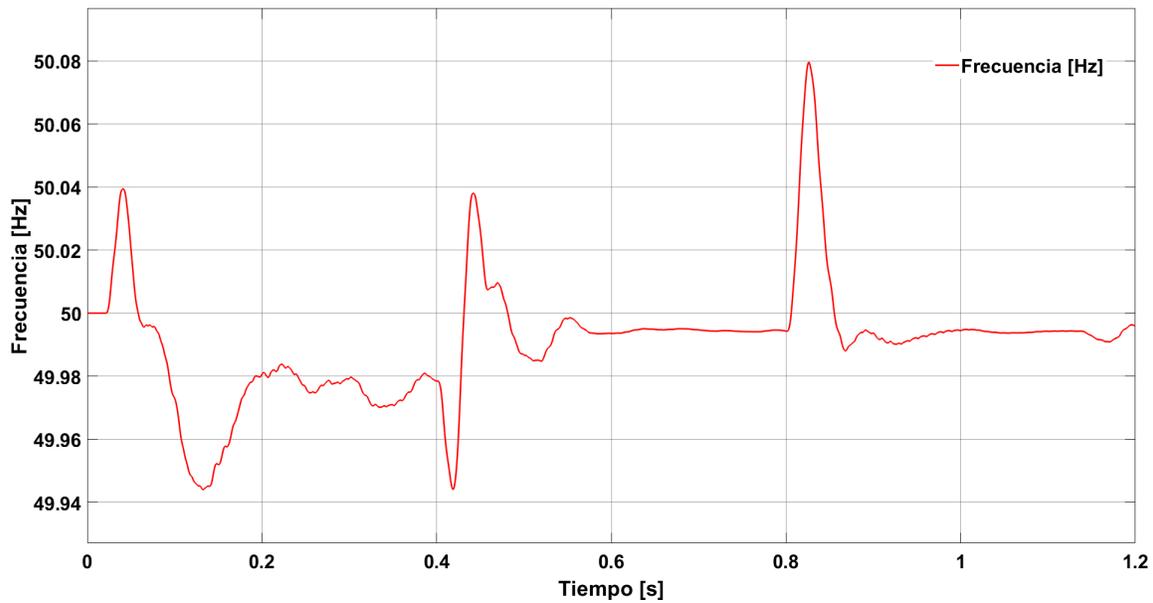


Figura 3.29. Frecuencia

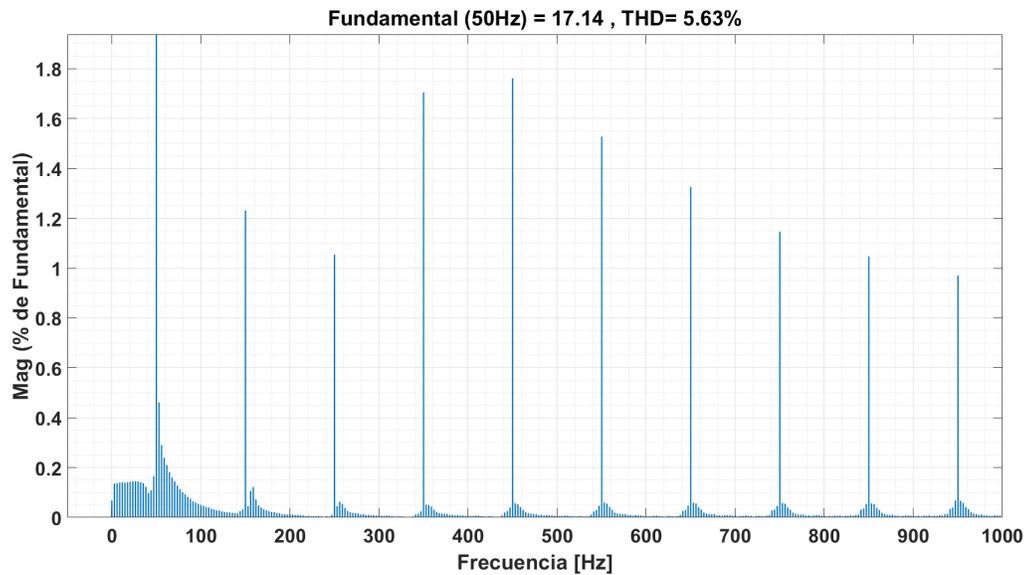


Figura 3.30. Armónicos de Voltaje

Asimismo, se calcularon los valores de THD de voltaje utilizando la estrategia y sin utilizarla, con el fin de observar el impacto de la utilización del controlador, se dividieron los cambios de carga en tres estados, donde el estado uno corresponde a los 9Ω , el estado dos a 6Ω y el estado

tres a 9Ω , esto se presenta en la Tabla 3.2. Los valores en la tabla indican el valor porcentual de dicha armónica con relación a la fundamental.

	Estado 1	Estado 2	Estado 3
Sin la estrategia	10.7	5.80	9.71
Con la estrategia	6.50	3.48	5.63

Tabla 3.2. THD de voltaje con carga no lineal.

Con los resultados anteriores, puede concluirse que se la estrategia es capaz de reducir la distorsión armónica de voltaje en la terminal del inversor a valores aceptables para la norma IEEE 519 [Association y others, 2014], y la especificación CFE L0000-45 [CFE, 2005]. Esto implica que la estrategia de *control droop robusto con mejora de voltaje* es la mas completa al permitirnos la repartición de carga, la buena regulación de voltaje y una baja distorsión armónica. En la literatura se han reportado numerosos controladores basados en comunicación, a continuación se presentan los más representativos.

3.2. Control basado en comunicación

Como su nombre lo indica, esta clase de controladores asume que existen canales de comunicación entre las DG sin embargo, de acuerdo a la literatura consultada, la principal desventaja radica en la dificultad de expandir esta red de comunicación cuando crece el tamaño de la micro-red. Por otro lado el control basado en comunicación logra una excelente regulación de voltaje así como una adecuada repartición de potencia, además en contraste con el control droop visto anteriormente no necesita de un control secundario para mantener los valores de voltaje y frecuencia próximos a sus valores deseados [Vandoorn, *et al.*, 2013], [Siri, *et al.*, 1992], [Pei, *et al.*, 2004].

3.2.1. Control maestro/esclavo

En el control maestro/esclavo solamente un inversor llamado maestro tiene un control de voltaje, por lo tanto el maestro es el responsable de la regulación de voltaje en la salida y de especificar la referencia de corriente para el resto de los inversores, llamados esclavos. Los esclavos siguen la referencia de corriente provista por el maestro para lograr una repartición de corriente igualitaria. Una ventaja de esto es que es posible lograr una excelente repartición de corriente de los inversores incluso si los módulos no son idénticos. Los módulos no necesitan un PLL para la sincronización debido a que todas están comunicadas con el módulo maestro. Sin embargo

el control maestro/esclavo no logra tener redundancia debido a que el esclavo depende continuamente del maestro haciéndolo susceptible a que el sistema entero colapse por una falla. Mas aún, se necesita un relativamente alto ancho de banda para la comunicación debido a que valores instantáneos de corriente son distribuidos a través del sistema. En la Figura 3.31 se muestra un caso general de la topología maestro/esclavo.

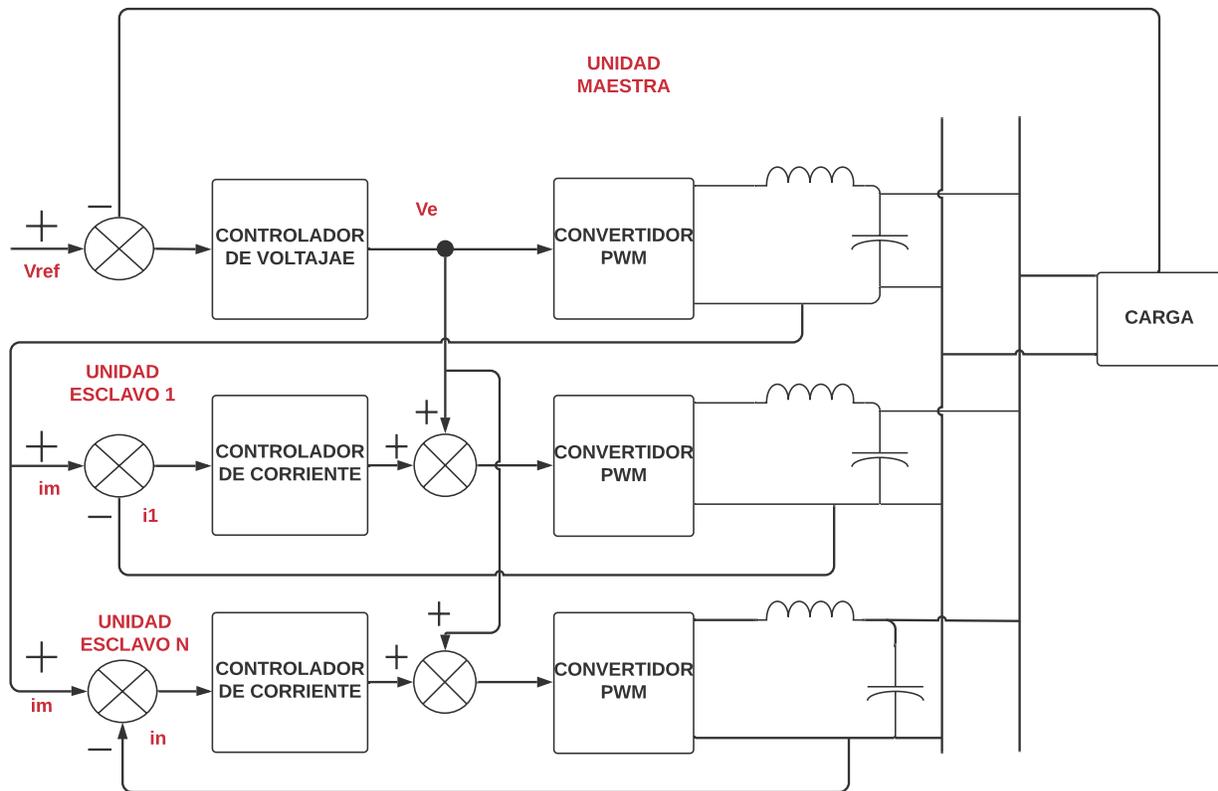


Figura 3.31. Topología Maestro/Esclavo

Existen diferentes maneras de diseñar una topología maestro esclavo [Han, *et al.*, 2015], [Vandoorn, *et al.*, 2013]. La topología maestro/esclavo propuesta en [Van der Broeck y Boeke, 1998] puede implementarse tanto en tecnología digital como analógica y debe cumplir las siguientes características:

- Dos líneas de comunicación enlazan todos los módulos (la de corriente y la del estado).
- Sólo un módulo se convierte en maestro.
- La decisión de si un módulo trabaja como maestro o como esclavo es tomada automáticamente por el enlace de estado.

- Si el maestro es desconectado un esclavo se convierte automáticamente en maestro.
- Si un nuevo inversor es conectado automáticamente se convierte en esclavo.
- La carga es repartida equitativamente entre todos los inversores independientemente del número de inversores conectados.

El control interno de voltaje utilizado es el mencionado en el capítulo 2 y para el control de corriente utilizado en los módulos esclavos se utilizará un proporcional, el circuito es mostrado en la Figura 3.32 y el diagrama de bloques equivalente en la Figura 3.33. Este controlador tiene

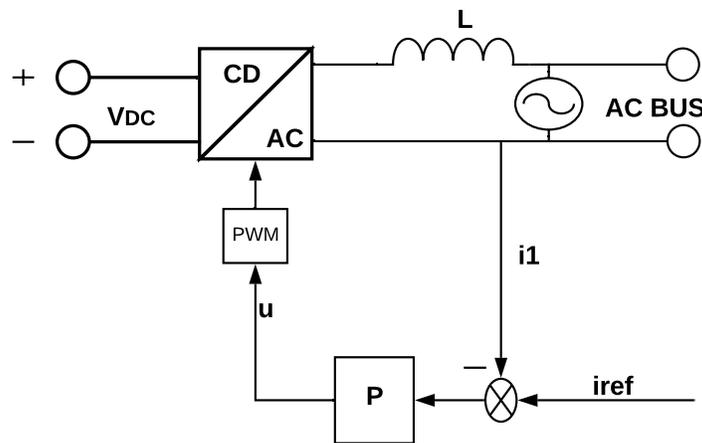


Figura 3.32. Control de corriente a Inversor PWM

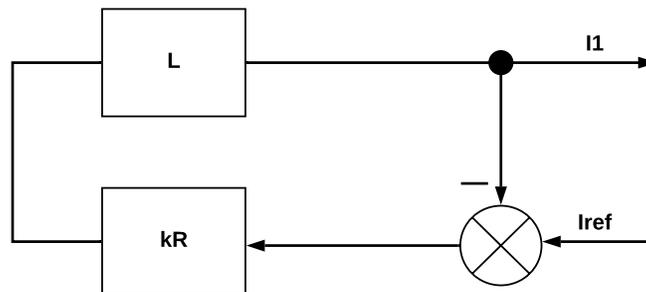


Figura 3.33. Diagrama de bloques equivalente

un tiempo de respuesta semejante un filtro de primer orden donde el valor de la constante de tiempo es $\tau = \frac{L}{kR}$.

Evaluación numérica: control maestro/esclavo

Con el fin de mostrar el comportamiento de este controlador se realizó una simulación en el software MATLAB R2019a con tres inversores de 4 kVA, 2 kVA y 2 kVA, respectivamente, conectados en paralelo y en modo aislado, el circuito se ilustra en la Figura 3.34. La frecuencia

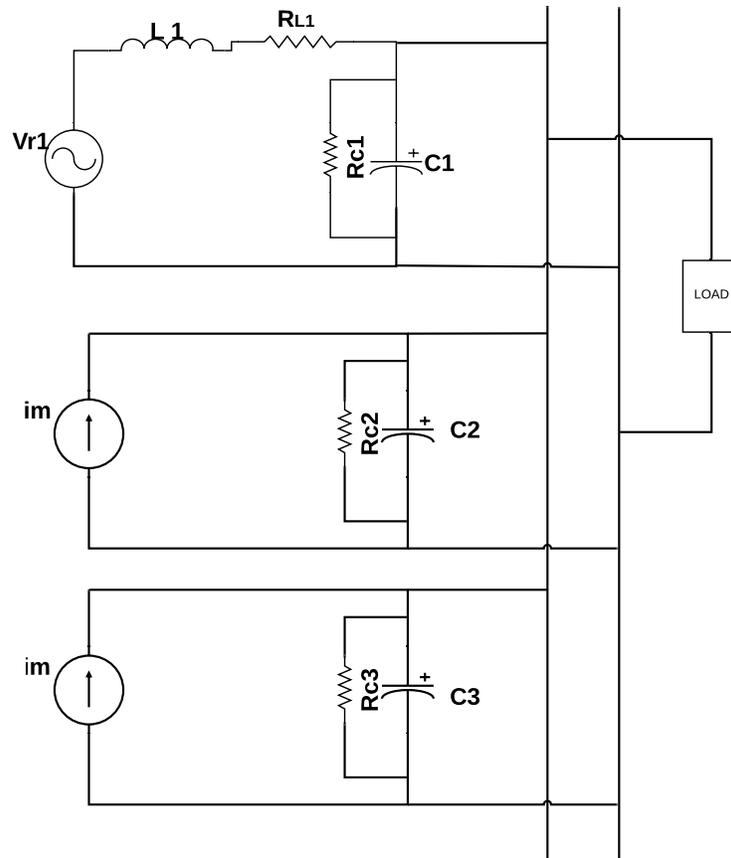


Figura 3.34. Circuito implementado

de conmutación es de 7000 Hz, la frecuencia del sistema es 50 Hz. En la Tabla 3.4 se encuentran los valores de los parámetros del sistema donde el filtro de segundo orden se calcula como se indica en el Capítulo 2.

En el experimento, se realizó un cambio de carga en los tiempos 0.4 s y 0.8 s teniendo un total de 1.2 segundos de simulación. El voltaje en la carga deseado se hizo igual a 120 Vrms. Las ganancias del control de voltaje son $K_P = 100$ y $K_I = 20E6$ y las del control de corriente $K_R = 20$. El caso esta inspirado en lo reportado en [Van der Broeck y Boeke, 1998]. Para el experimento se conecta

una carga RL cuyos valores varían de acuerdo a lo siguiente: $9 + \frac{3}{2}\pi i \Omega \rightarrow 4,5 + \frac{3}{4}\pi i \Omega \rightarrow 9 + \frac{3}{2}\pi i \Omega$. Las potencia demandada a los inversores se muestra en la Tabla 3.3 :

Estado 1		Estado 2		Estado 3	
P [W]	Q[VAR]	P [W]	Q[VAR]	P [W]	Q[VAR]
468	245	937	490	468	245

Tabla 3.3. Potencias demandadas.

$R_{L1} = R_{L2} = R_{L3}$	0.5Ω
$L_1 = L_2 = L_3$	$15e-3 \text{ H}$
$C_1 = C_2 = C_3$	$4.2217e-7 \text{ F}$
$R_{C1} = R_{C2} = R_{C3}$	1000Ω

Tabla 3.4. Parámetros de los circuitos.

En las Figuras 3.35 y 3.36 se observa una excelente regulación de voltaje y que los valores de frecuencia regresan a su valor nominal después de un transitorio aceptable, evidenciando con esto la estabilidad del sistema. Por su parte, en las Figuras 3.37 y 3.38 se observa cómo se tiene una repartición de corriente equitativa entre todos los inversores tanto de potencia activa como de reactiva.

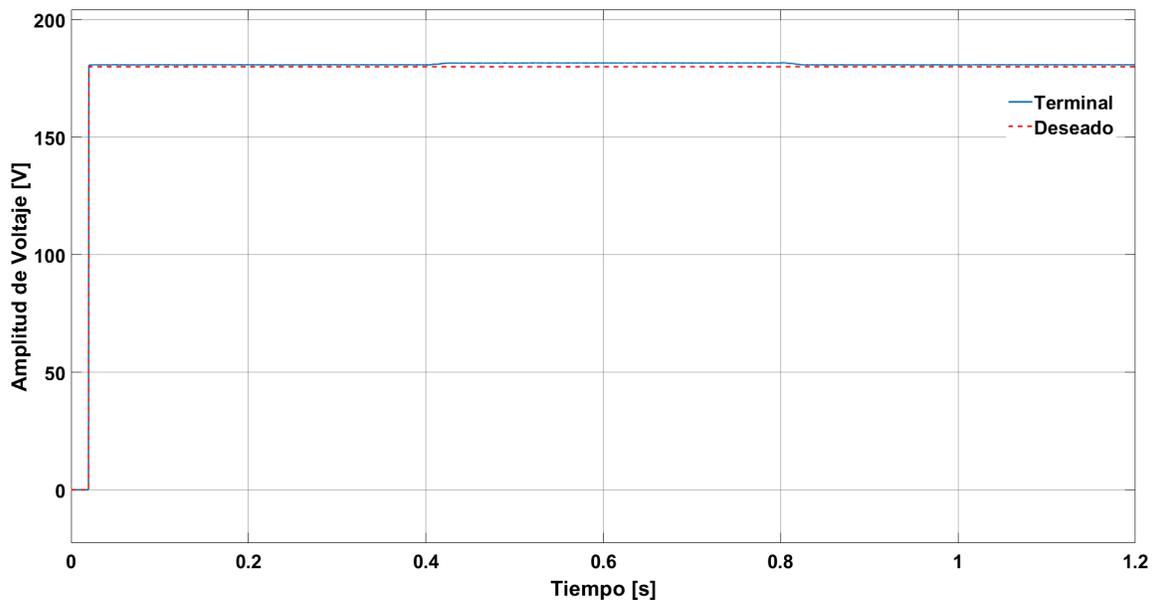


Figura 3.35. Amplitud de Voltaje

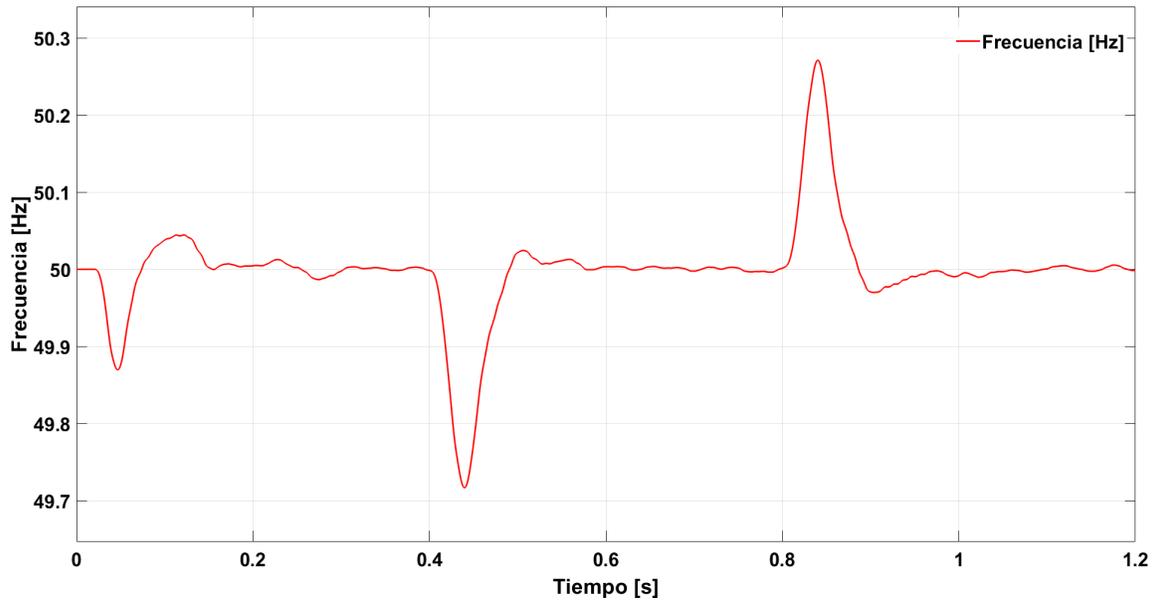


Figura 3.36. Frecuencia

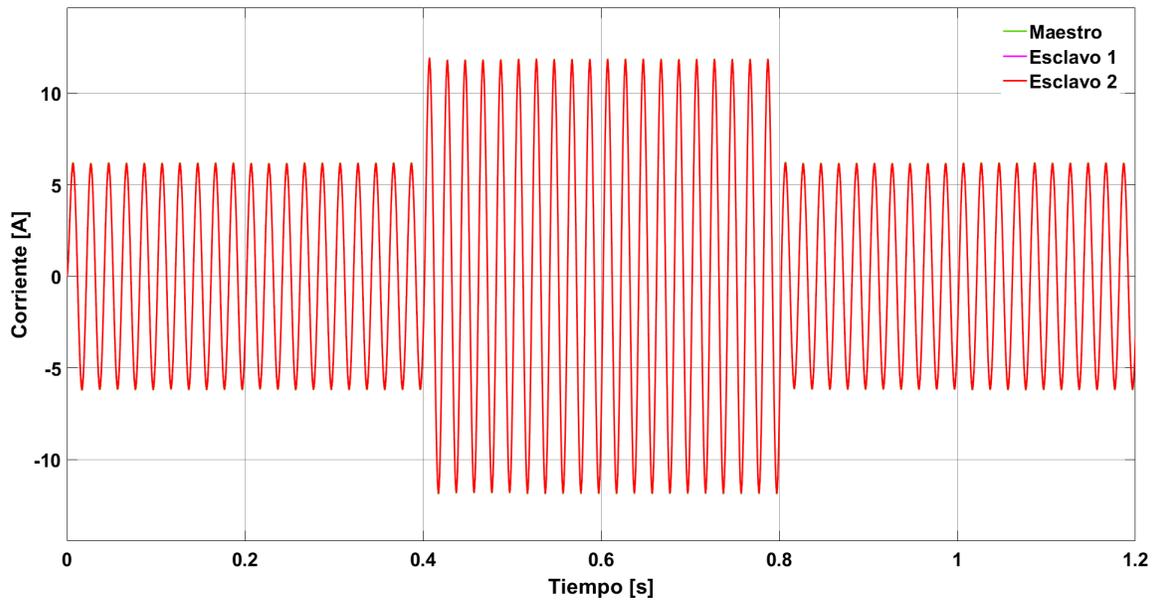


Figura 3.37. Corrientes

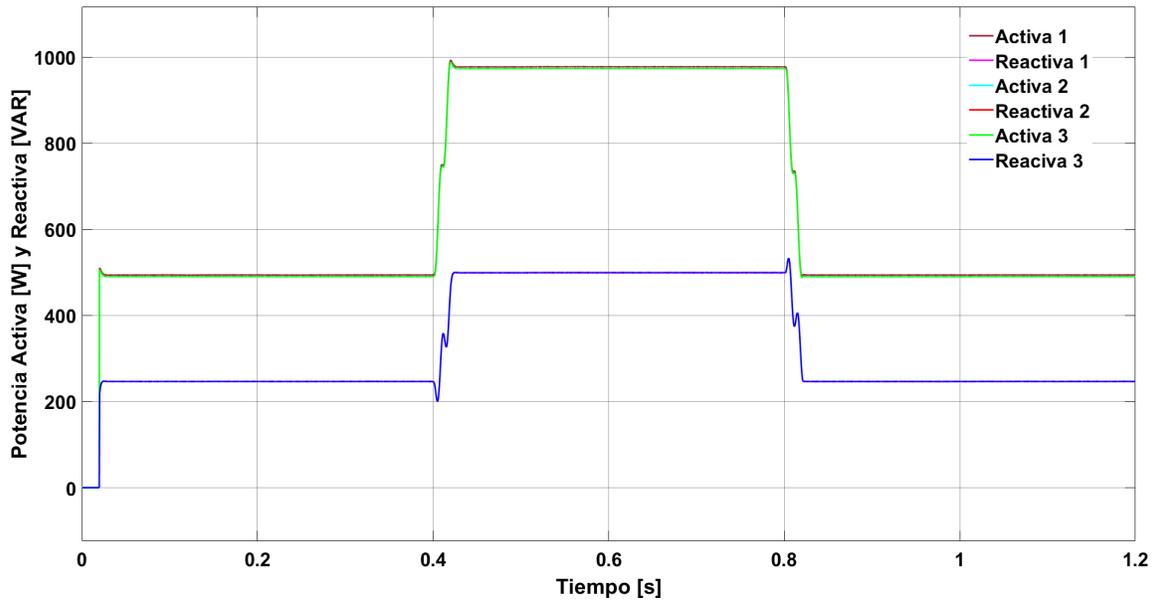


Figura 3.38. Potencia Activa y Reactiva

Ahora bien, dado que en la literatura se reporta que esta estrategia también puede emplearse con cargas no-lineales, se repitió el experimento anterior (ver Sección maestro/esclavo) pero con un rectificador de onda completa con filtro LC y una carga de 9Ω .

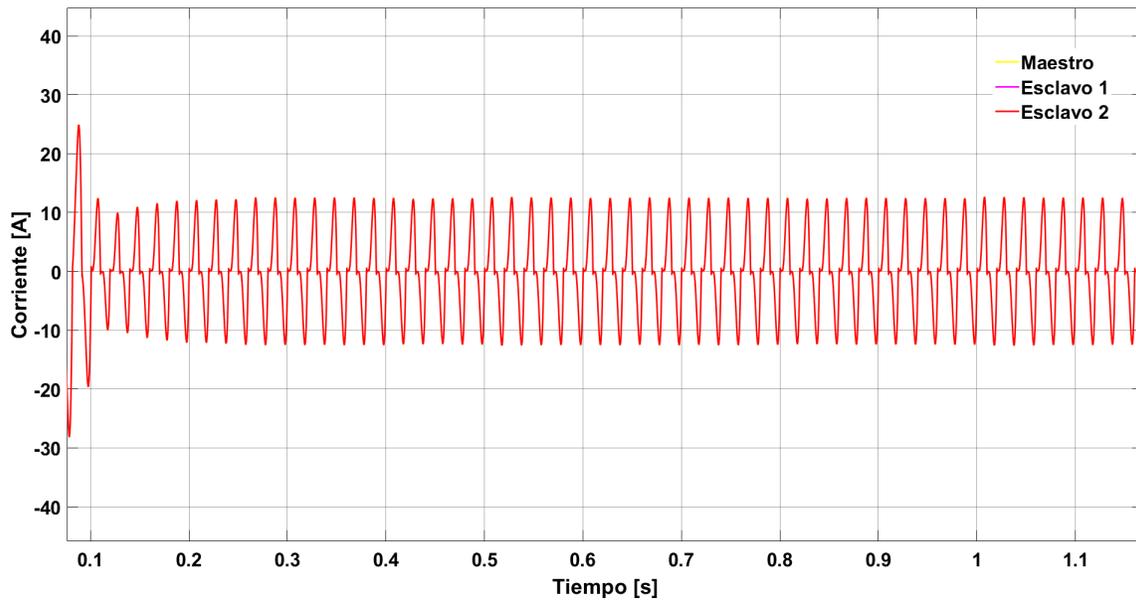


Figura 3.39. Corrientes

3.2.2. Control de cadena circular

En la literatura se encuentran reportadas algunas variaciones a la topología maestro esclavo que tratan de contrarrestar las desventajas que éste tiene [Wu, *et al.*, 2000], una de ellas es la estrategia de control de cadena circular donde los convertidores están conectados en una configuración circular y cada uno sigue la corriente del inductor del anterior, de esta manera la distribución equitativa de corriente se logra con la ventaja de conseguir mayor redundancia. El diagrama de implementación del control se muestra en la Figura 3.40.

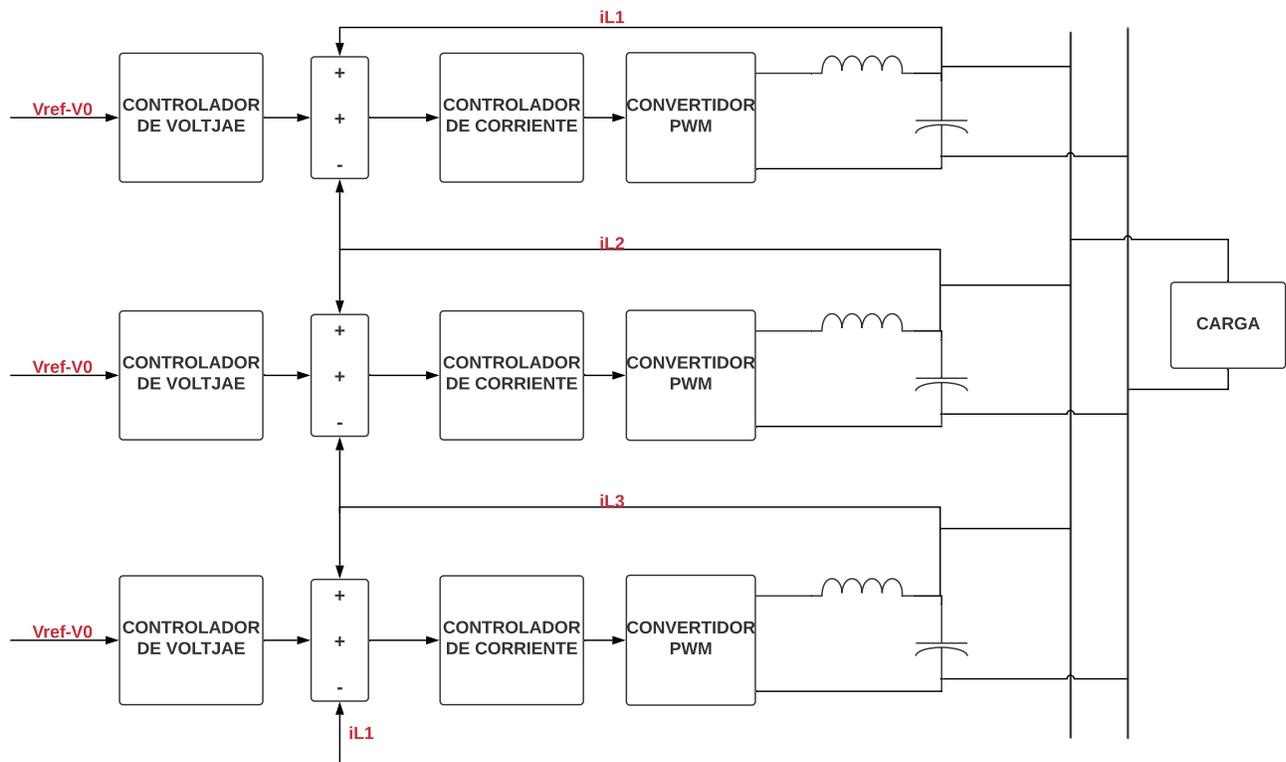


Figura 3.40. Esquema control de cadena circular

Para evaluar el funcionamiento de la estrategia de control de cadena circular comparada con el comportamiento obtenido con la estrategia maestro/esclavo, se usó el control interno de voltaje reportado en el capítulo dos de esta tesis y el control de corriente de la sección correspondiente al control maestro/esclavo. Para esto, las ganancias del control de voltaje utilizadas son $K_P = 100$ y $K_I = 10E6$ y la ganancia del control de corriente es $K_R = 20$. De manera similar al caso anterior, se conectó una carga RL con los siguientes valores: $9 + \frac{3}{2}\pi i \Omega \rightarrow 4,5 + 3\pi i \Omega \rightarrow 9 + \frac{3}{2}\pi i \Omega$. Los

resultados son los que se muestran en las Figuras 3.41-3.45. En las gráficas se observan resultados prácticamente iguales a los obtenidos con la estrategia maestro esclavo mostrada, pero con la ventaja de tener redundancia en el sistema, es decir, protección contra una falla única.

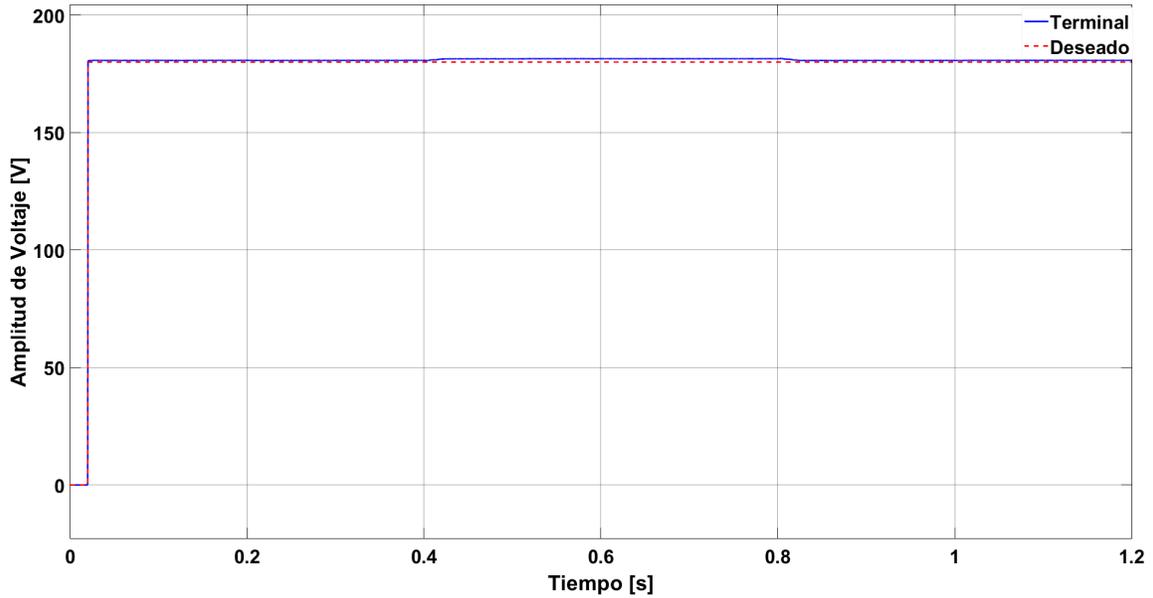


Figura 3.41. Amplitud de Voltaje

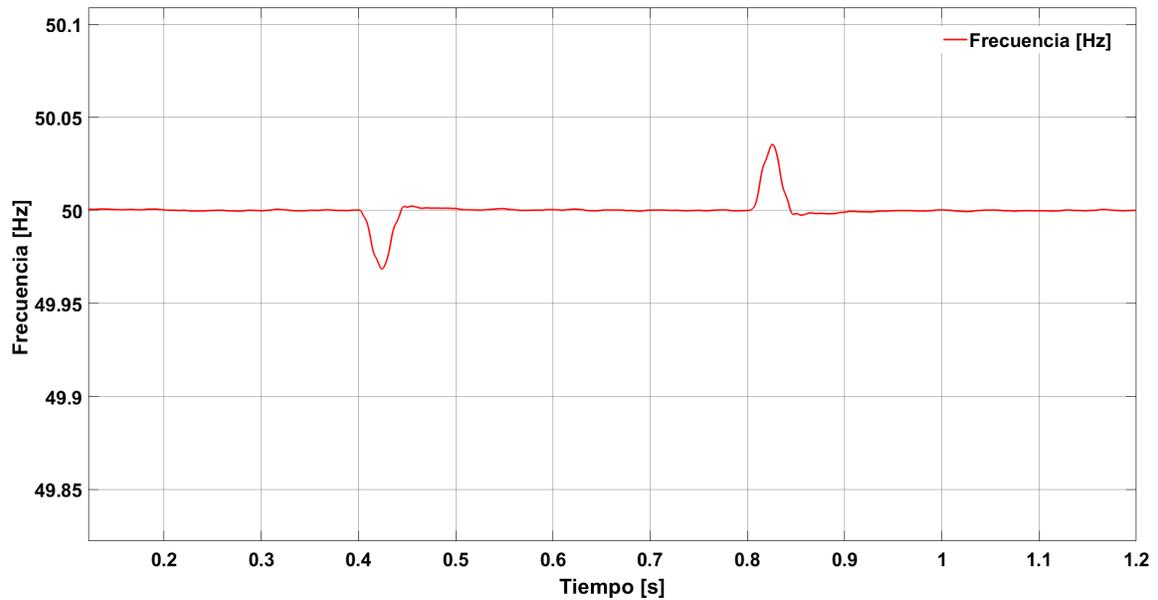


Figura 3.42. Frecuencia

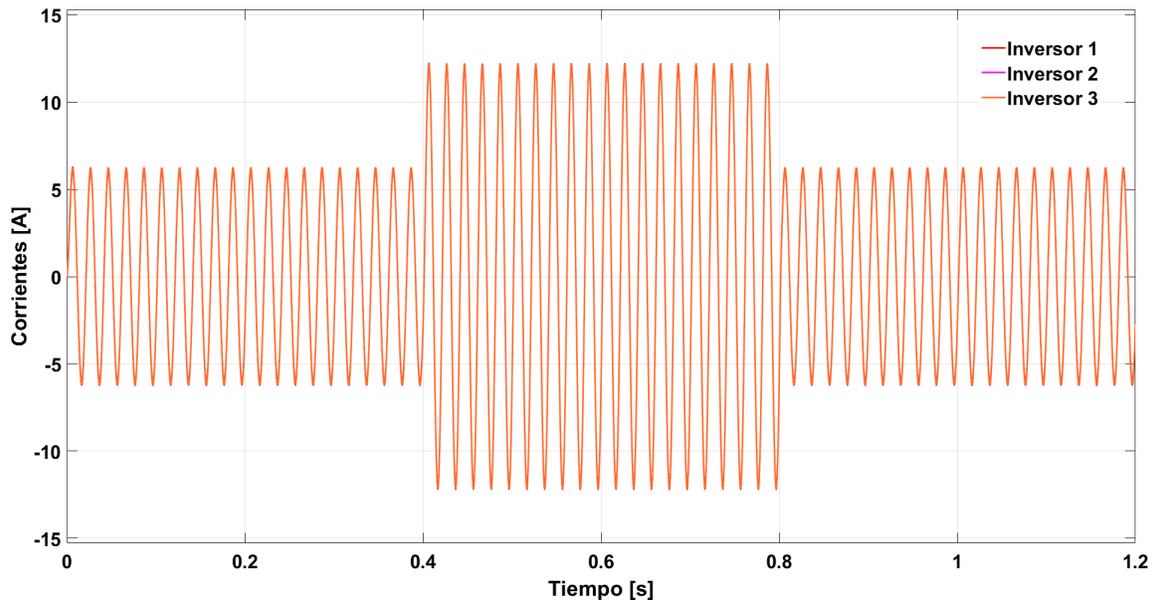


Figura 3.43. Corrientes

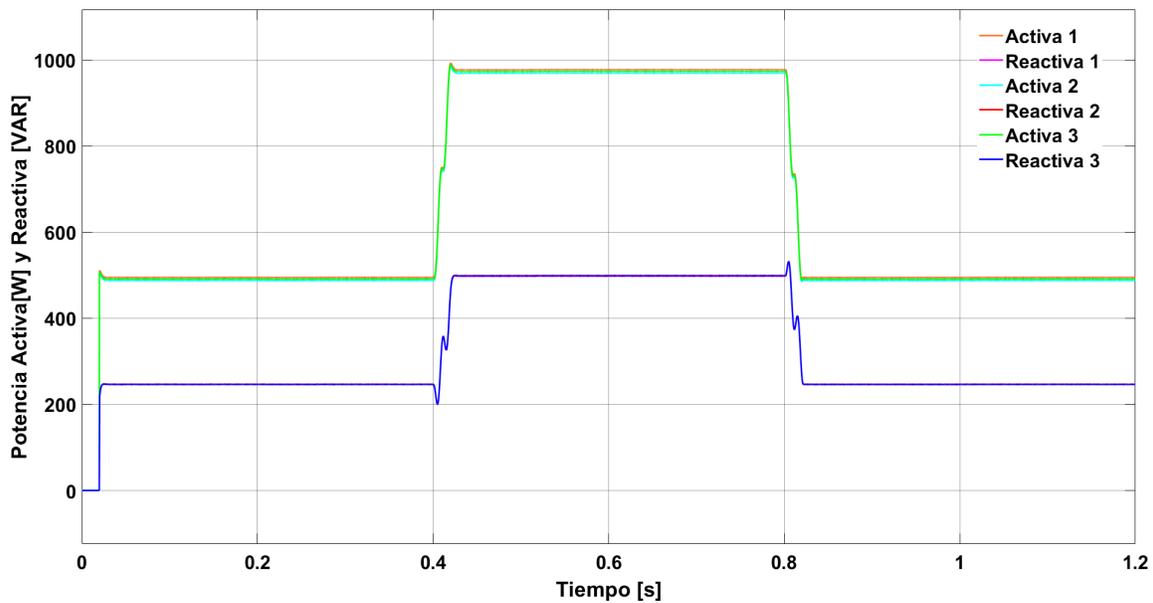


Figura 3.44. Potencia Activa y Reactiva

Con el fin de mostrar que también es posible utilizar la estrategia con cargas no lineales y obtener una repartición de carga igualitaria se repitió el experimento anterior (ver Sección Control de cadena circular) pero con un rectificador de onda completa con filtro LC y una carga de 9Ω .

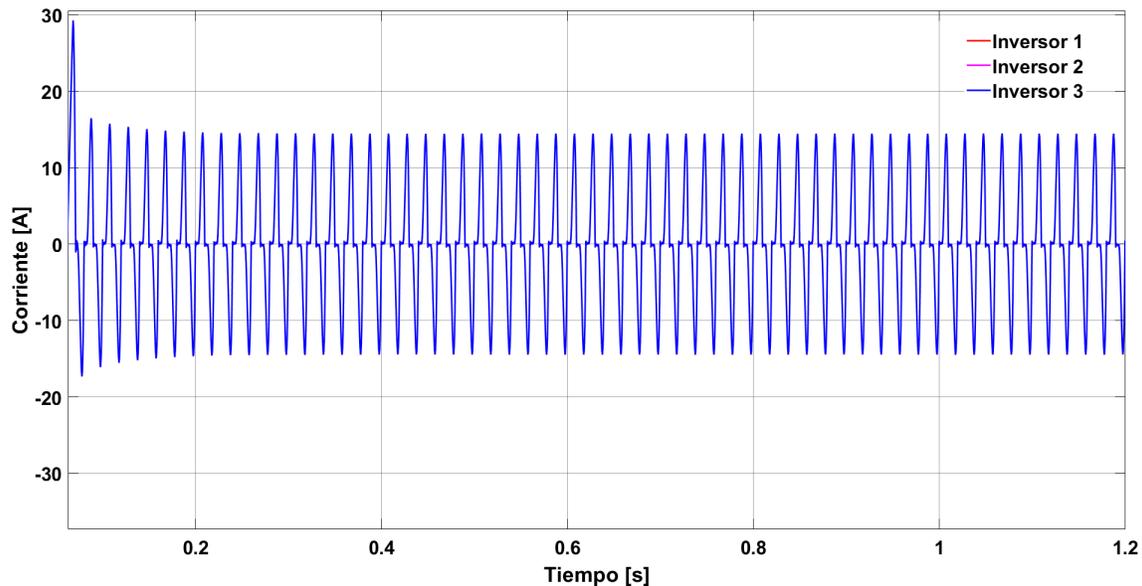


Figura 3.45. Corrientes No lineal

3.3. Comparativa de las estrategias

Con la finalidad de concluir sobre los resultados obtenidos para diferentes estrategias de control en inversores conectados en paralelo, se presenta la Tabla 3.5. En esta tabla, se resumen las ventajas y las desventajas de las estrategias de control analizadas así como los requerimientos para poder implementarlas. Se utilizan tres descripciones cualitativas a las leyes de control analizadas, flexibilidad (que se entiende como la capacidad de tener diferentes valores nominales en los inversores), expansibilidad (la capacidad de agregar mas unidades durante el funcionamiento), redundancia (la capacidad de seguir operando a pesar de la desconexión de un inversor).

En conclusión de este capítulo el control droop robusto con voltaje mejorado es la opción que presenta mas beneficios al dar una buena regulación de voltaje, buena repartición de potencia y un bajo THD de voltaje, por otro lado tiene una fácil implementación al no necesitar comunicación directa entre los inversores.

3.3 Comparativa de las estrategias

Estrategia	Ventajas	Desventajas
Control droop convencional [Chandorkar, <i>et al.</i> , 1993]	Alta expansibilidad y flexibilidad. Buena regulación de frecuencia. Fácil implementación sin comunicación.	Mala regulación de voltaje. Afectada por los parámetros físicos. Pobre repartición de armónicos. Pobre repartición de potencia
Control droop convencional [Zhong y Hornik, 2013]	Alta expansibilidad y flexibilidad. Fácil implementación sin comunicación.	Mala regulación de voltaje y frecuencia. Afectada por los parámetros físicos. Pobre repartición de armónicos. Pobre repartición de potencia
Control droop robusto [Zhong, 2011] [Zhong y Hornik, 2013]	Alta expansibilidad y flexibilidad. Fácil implementación sin comunicación. Buena regulación de voltaje Buena repartición de potencia.	Afectada por los parámetros físicos. Pobre repartición de armónicos. Mala regulación de frecuencia.
Control droop robusto con mejora de voltaje [Zhong y Hornik, 2013]	Alta expansibilidad y flexibilidad. Fácil implementación sin comunicación. Buena regulación de voltaje Buena repartición de potencia y control de armónicos	Afectada por los parámetros físicos. Mala regulación de frecuencia.
Control maestro/esclavo [Van der Broeck y Boeke, 1998]	Alta expansibilidad. Buena regulación de voltaje y frecuencia. Buena repartición de potencia y armónicos	Baja flexibilidad y redundancia. Requiere comunicación con alto ancho de banda. Alto sobrepaso de corriente en encendido.
Control circular de cadena [Wu, <i>et al.</i> , 2000]	Alta expansibilidad y redundancia. Buena regulación de voltaje y frecuencia. Buena repartición de potencia y armónicos	Baja flexibilidad. Requiere comunicación con alto ancho de banda. Alto sobrepaso de corriente en el encendido. 91

Tabla 3.5. Comparativa de las estrategias.

Capítulo 4

Controladores primarios para inversores conectados en malla

En este capítulo se presentan las condiciones para aplicación del control droop convencional junto con el control interno de voltaje de los convertidores de potencia aplicados en una red con topología mallada. Se proponen dos redes para la evaluación numérica y se muestran los resultados. Asimismo, se presenta una propuesta utilizando el control droop robusto con el control interno de voltaje, se utiliza la misma red para la evaluación y se muestra la comparación de los resultados obtenidos.

4.1. Topología mallada

En los capítulos anteriores se explicó el comportamiento de los inversores conectados en paralelo así como diversas estrategias para su control, sin embargo, otro conjunto importante son aquellas microredes cuya topología es mallada. Para este caso, primero se muestran las condiciones que estas redes deben de cumplir para poder aplicar el control droop como controlador primario, es decir, aquellas que garantizan estabilidad según lo reportado en [Schiffer, *et al.*, 2014]:

- Se tienen $n \geq 1$ nodos donde cada uno representan una DG que se conecta a la red mediante una interfaz compuesta por un inversor de AC.
- Se tiene $n \geq 1$ nodos donde cada uno tiene asociado a él las variables dependientes en el tiempo de magnitud de voltaje $|V|$ y ángulo de fase δ .
- Cada par de nodos de la microred están conectados mediante una admitancia compleja $Y = G + jB$.

- Se asume que existe una secuencia ordenada desde el primer nodo hasta el nodo N donde cada par está conectado por medio de una línea de transmisión.
- Las cargas se modelan como impedancia constante.
- Las fuentes de generación pueden satisfacer la demanda energética de las cargas

4.2. Control droop convencional

La estrategia de control droop mencionada en [Chandorkar, *et al.*, 1993] y [Guerrero, *et al.*, 2012], estudiada en la Sección 3.1.4, se puede aplicar en convertidores conectados en una red mallada que cumpla con las características anteriormente mencionadas. Las ecuaciones que componen al controlador son las siguientes

$$\omega_i = \omega^* - (P - P^*)G_P(s) \quad (4.1)$$

$$E_i = E^* - (Q - Q^*)G_Q(s) \quad (4.2)$$

Estas ecuaciones aplican para una red predominantemente inductiva, lo que quiere decir que la relación X/R para la implementación de este control tiene que ser como mínimo de 3 según lo reportado en [Schiffer, *et al.*, 2014]. Por lo tanto, la conductancia $G_{ij} \approx 0$. Con base en los cálculos de la Sección 3.1.4, se observa que la potencia reactiva es mayoritariamente influenciada por el voltaje mientras que la potencia activa depende más directamente de las desviaciones angulares.

Para compensar la dinámica generada por los filtros de los inversores es necesario implementar un control interno de voltaje, para esto se utilizará la ley de control dada en la Sección 2.3.6 y mostrada a continuación:

$$u = V_{DC}^{-1}(-k_p \tilde{X}_1 + Z + u^*) \quad (4.3)$$

$$\dot{Z} = -k_i \tilde{X}_1 \quad (4.4)$$

$$X_1^* = C\dot{X}_2^* + R_C X_2^* + I_L \quad (4.5)$$

$$u^* = V_{DC}^{-1}(L\dot{X}_1^* + X_2^* + R_L X_1^*) \quad (4.6)$$

El esquema a implementar que incluye el control droop convencional y el control interno de voltaje se ilustra en la Figura 4.18.

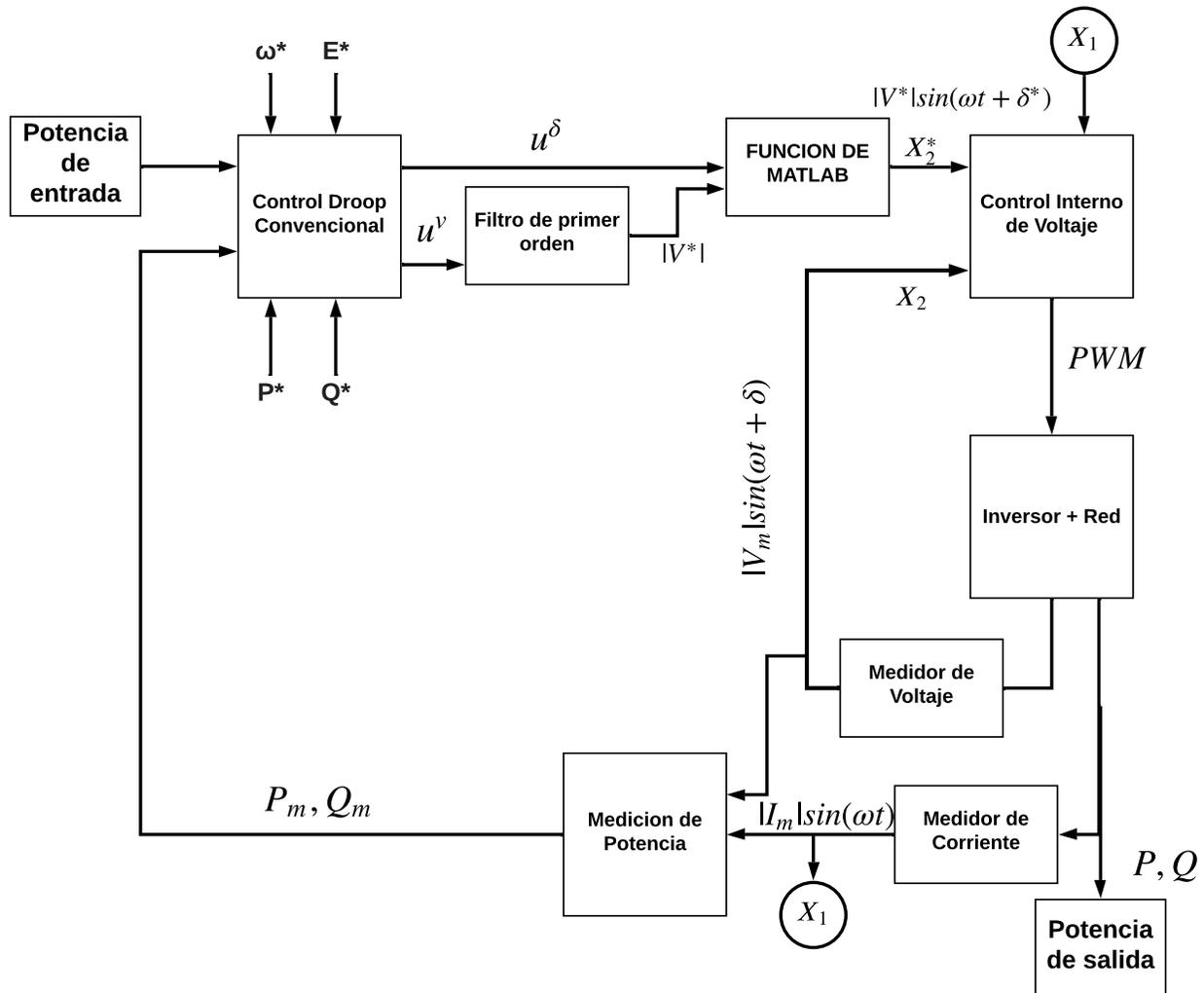


Figura 4.1. Esquema de control

4.2.1. Condiciones para la repartición de potencia

En [Schiffer, *et al.*, 2014] se dieron las condiciones necesarias para escoger las ganancias droop y cumplir con las condiciones de estabilidad, que en complemento con lo mencionado en el Capítulo 2 se entenderá como la capacidad de lograr una sincronización asintótica de la frecuencia en todas las unidades de la generación distribuida, mientras que la diferencia angular no debe exceder $|\frac{\pi}{2}|$ y se debe mantener la generación constante de voltaje [Kundur, *et al.*, 1994], siendo necesario este complemento porque las DG no se encuentran conectadas en paralelo y por lo tanto la fase es diferente entre ellas.

La primera condición nos indica que dos inversores en los nodos i y k reparten su potencia proporcionalmente si se cumple la siguiente ecuación

$$\frac{P_i^s}{\chi_i} = \frac{P_k^s}{\chi_k} \quad (4.7)$$

donde χ_i es el factor de peso y P_i^s se refiere a la potencia activa en estado estable.

Una posible elección para χ_i podría ser $\chi_i = S_i^s$, donde S_i^s es la potencia aparente en estado estable. Sin embargo, los factores de peso no tienen que ser iguales para todos los inversores, ya que éste podría ser decidido con base en factores climáticos o económicos para unos inversores y con respecto a sus valores nominales para otros.

La segunda condición nos indica que todos los inversores logran la repartición de potencia proporcional si sus ganancias droop y los valores de potencias deseados sean escogidos de tal forma que satisfagan

$$m_i \chi_i = m_k \chi_k \quad \text{y} \quad m_i P_i^d = m_k P_k^d, \quad (4.8)$$

donde P_i^d se refiere a la potencia activa deseada del nodo i y m_i es la ganancia droop de dicho nodo.

4.2.2. Evaluación numérica: Caso 1

Con el fin de mostrar numéricamente el comportamiento del esquema de control planteado se hizo un experimento en el software MATLAB R2019a con la red mostrada en la Figura 4.2. Esta configuración es una propuesta por el autor de este trabajo debido a que cumple con las condiciones mencionadas en la primera sección de este capítulo. La red está compuesta por tres nodos, tres cargas y tres fuentes de generación distribuida. Los inversores tienen valores nominales de 2kVA , 1 kVA y 0.50 kVA, una frecuencia de conmutación de 7000 Hz y una frecuencia de 50 Hz en el sistema.

Para los valores de la potencias deseadas de cada inversor se asume que un control de alto nivel, como lo puede ser un despacho de potencia, otorga esa información. Los parametros de la red de tres nodos están en la Tabla 4.1 y se tienen los valores base de $S_{base}=2$ KVA Y $V_{base}=127$ V .

Por su parte, las ganancias droop fueron calculas con las Ecuaciones 4.9 y 4.10 y están dadas por

$$\frac{mP^*}{\omega^*} = R \Rightarrow m = \frac{(\omega^*)(R)}{P^*} \quad (4.9)$$

$$\frac{nQ^*}{E^*} = A \Rightarrow n = \frac{(E^*)(A)}{Q^*} \quad (4.10)$$

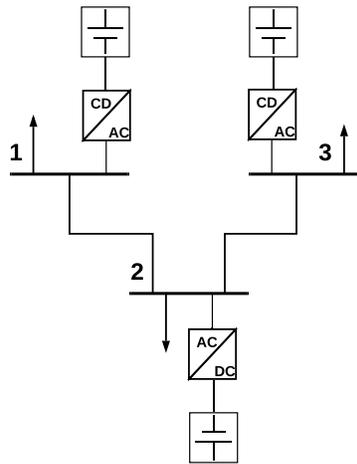


Figura 4.2. Red de tres nodos

Nodos	R [Ω]	X [Ω]	Nodo	Carga	
				[W]	[VAR]
1-2	1.4	8.30	1	900	200
1-3	1.4	8.30	2	600	150
2-3	1.4	8.30	3	400	150

Tabla 4.1. Parametros de la RED

Asimismo, las ganancias del control interno de voltaje y del control droop se muestran en la Tabla 4.2 Mientras que en la Tabla 4.3 se muestran las potencias activas y reactivas deseadas para cada

	Inversor 1	Inversor 2	Inversor 3
m	0.001745	0.00349	0.006981
n	0.014568	0.02919	0.005827
kp	100	300	300
ki	20e6	10e6	10e6

Tabla 4.2. Ganancias de los Controladores.

convertidor. Los resultados obtenidos pueden verse en las Figuras 4.3-4.9. En la Figura 4.3 se observa que se logra tener un voltaje cercano a 1 pu en todos los nodos. Por su parte, en la Figura 4.4 se observa la sincronización de la frecuencia en todas las unidades de generación distribuida a 50 Hz, mientras que la Figura 4.5 muestra que el desfase angular entra en el intervalo aceptable de acuerdo a las condiciones de estabilidad reportadas en [Schiffer, *et al.*, 2014]. Sin embargo,

	Inversor 1	Inversor 2	Inversor 3
Pd [W]	1000	700	200
Qd [VAR]	300	150	50

Tabla 4.3. Potencias Deseadas.

si bien las potencia activas son repartidas adecuadamente la estrategia falla en la repartición de potencia reactiva lo cual es mostrado en las Figuras 4.6 a 4.9.

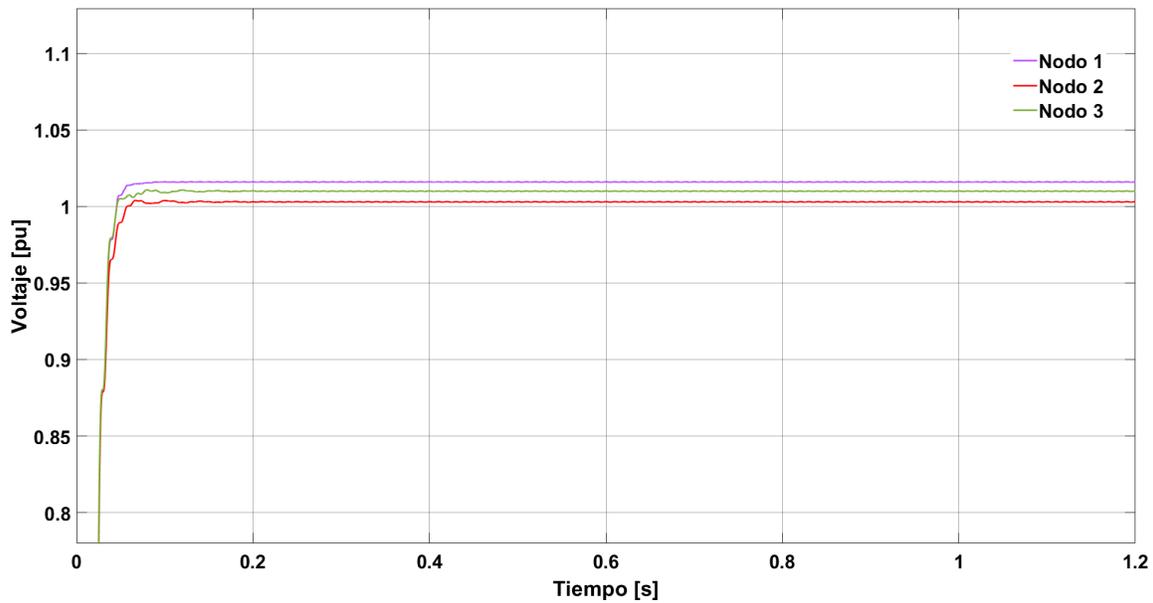


Figura 4.3. Amplitud de voltaje [pu]

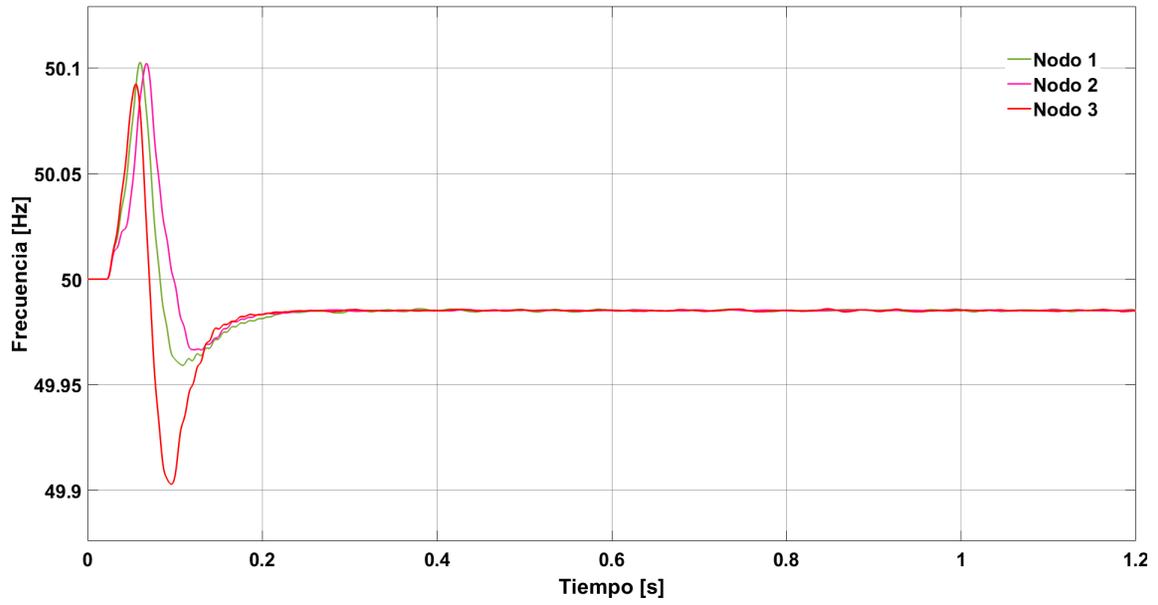


Figura 4.4. Frecuencia [Hz]

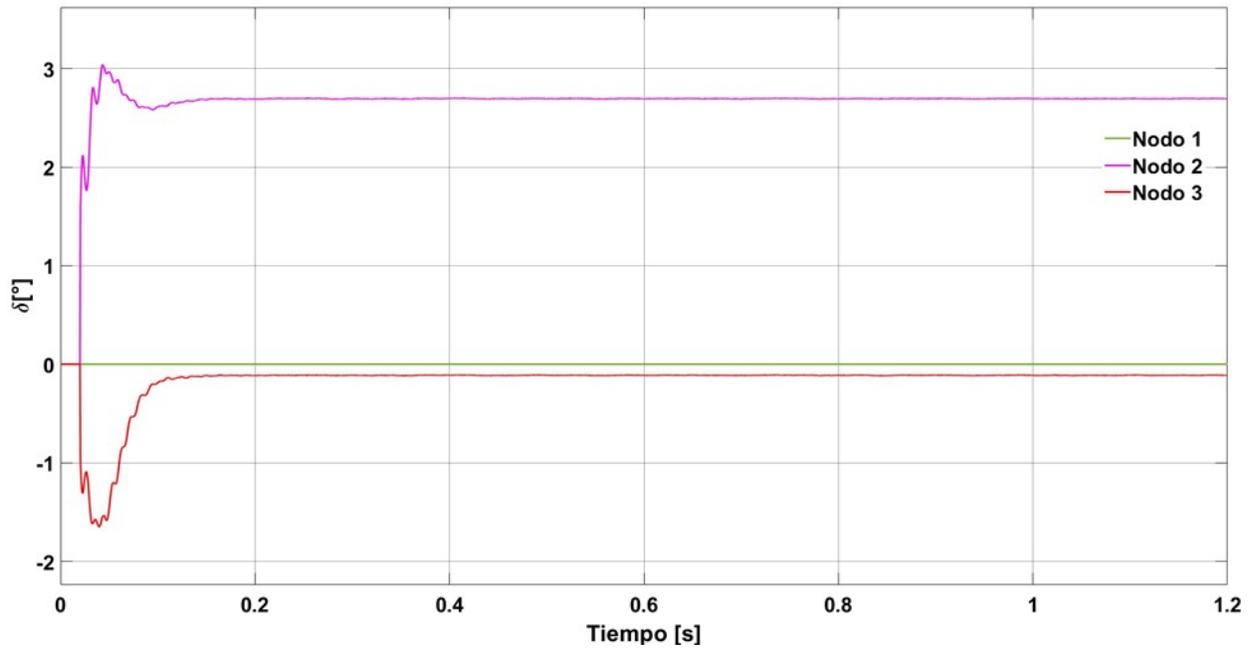


Figura 4.5. Desfasamiento Angular [°]

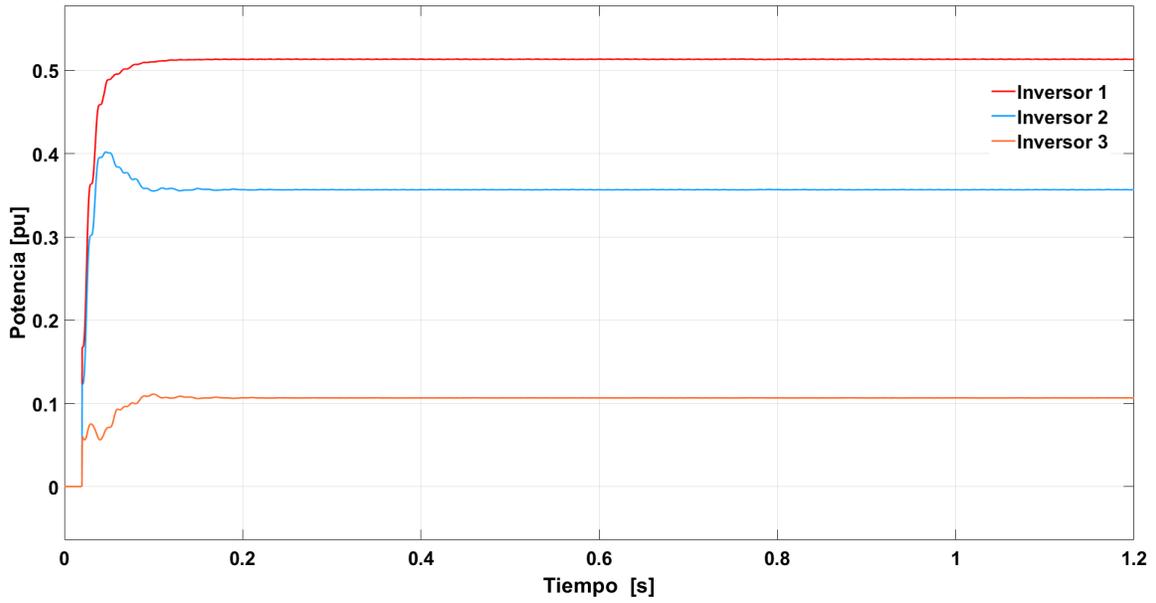


Figura 4.6. Potencia Activa [pu]

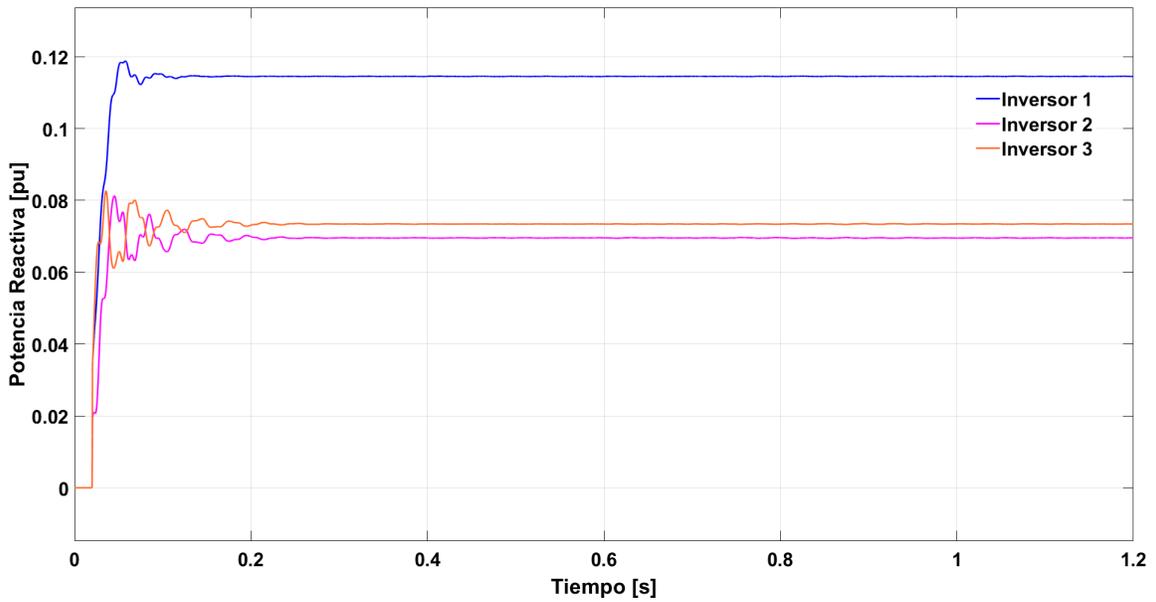


Figura 4.7. Potencia Reactiva [pu]

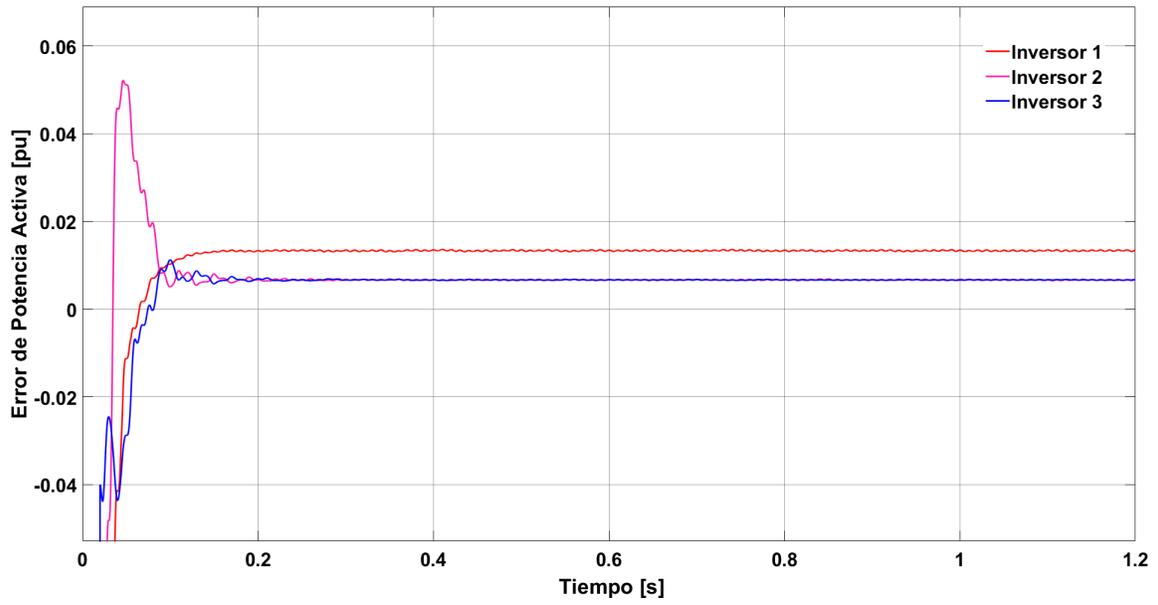


Figura 4.8. Error de Potencia Activa [pu]

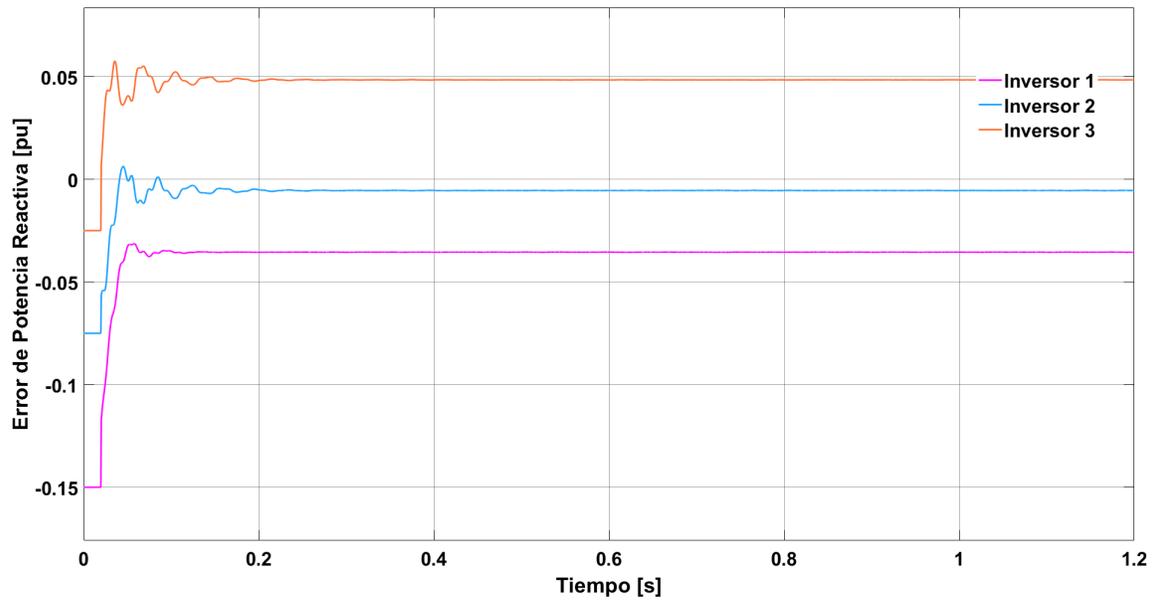


Figura 4.9. Error de Potencia Reactiva [pu]

4.2.3. Evaluación numérica: Caso 2

Dado que las condiciones impuestas a la topología son restrictivas, se realizó otro experimento donde no se respeta la primera restricción del caso anterior, en el sentido de que en esta nueva red no todos los nodos tienen unidades de generación distribuida. También se le agrega un cambio de carga a los 0.7 segundos, esto con el deseo de observar el comportamiento del controlador. Esta red está inspirada en el Western System Coordinates Council (WECC) donde se redujeron los valores de la red para que la demanda de las cargas pueda ser satisfechas con inversores monofásicos que se utilizan en este trabajo.

La red se muestra en la Figura 4.10 compuesta por 6 nodos, tres cargas y tres unidades de generación distribuida. Los inversores tienen valores nominales de 1 kVA y dos de 0.50 kVA, una frecuencia de conmutación de 7000 Hz y la frecuencia del sistema es de 50 Hz.

Para los valores de la potencias deseadas de cada inversor se asume que un control de alto nivel como lo puede ser un despacho de potencia otorga esa información. Los valores de los conectores están en la Tabla 4.4 y se tienen los valores base de $S_{base}=1$ kVA y $V_{base}=127$ V. Las

Nodos	R [Ω]	X [Ω]	Nodo	Carga T (0-0.7)		Carga T (0-1.2)	
				W	VAR	W	VAR
1-2	2.79	16.7	2	500	167	500	167
1-6	2.79	16.7	4	300	80	400	110
2-3	1.27	15.7	6	300	800	400	110
3-4	2.79	16.7					
4-5	2.79	16.7					
5-6	2.79	16.7					

Tabla 4.4. Parametros de la RED

ganancias droop fueron calculadas con las Ecuaciones 3.12 y 3.13. Mientras que las ganancias del control interno de voltaje y del control droop se muestran en la Tabla 4.5.

	Inversor 1	Inversor 2	Inversor 3
m	0.00349	0.00698	0.00698
n	0.02919	0.05127	0.05127
k_p	100	300	300
k_i	20e6	10e6	10e6

Tabla 4.5. Ganancias de los Controladores

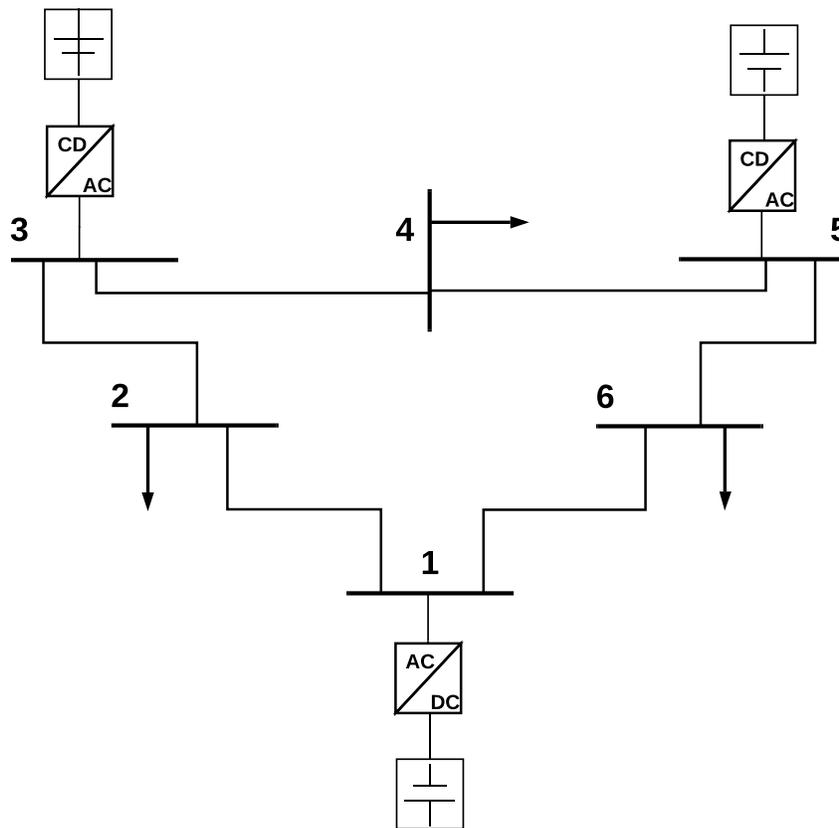


Figura 4.10. Red de seis nodos

En la Tabla 4.6 se muestran las potencias activas y reactivas deseadas para cada convertidor, donde el símbolo \Rightarrow corresponde al cambio de carga en el segundo 0.7.

	Inversor 1	Inversor 2	Inversor 3
P_d [W]	500	300 \Rightarrow 400	300 \Rightarrow 400
Q_d [VAR]	167	80 \Rightarrow 110	80 \Rightarrow 110

Tabla 4.6. Potencias Deseadas

Los resultados obtenidos de la evaluación del controlador en esta red se muestran en las Figuras 4.11-4.17. En particular, en la Figura 4.11 se observa que, a diferencia del experimento anterior, no se logra mantener el voltaje en 1 pu en todos los nodos. En la Figura 4.12 se observa que se alcanza la sincronización de la frecuencia en todas las unidades, sin embargo, también debe notarse que el tiempo para lograr la sincronización aumentó respecto al experimento anterior. Por su parte,

en la Figura 4.13 se observa que la desviación angular sigue en un intervalo aceptable, en las Figuras 4.14 a 4.17 se muestra que se falla en la repartición de potencia activa y reactiva. Por lo anterior, se deduce que esta estrategia no puede ser aplicada para este tipo de red.

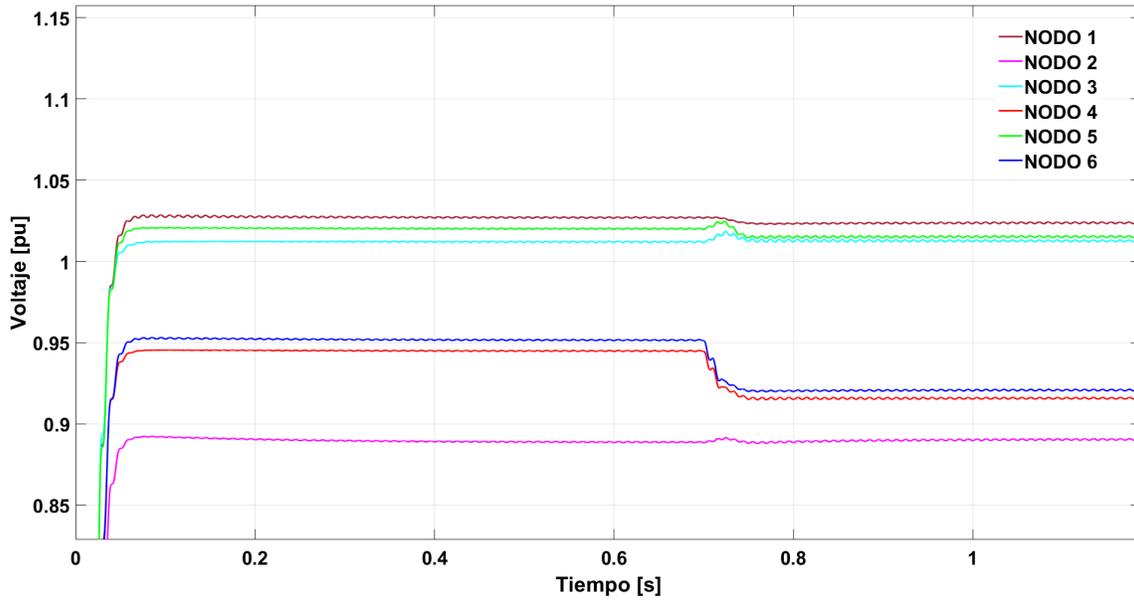


Figura 4.11. Amplitud de Voltaje [pu]

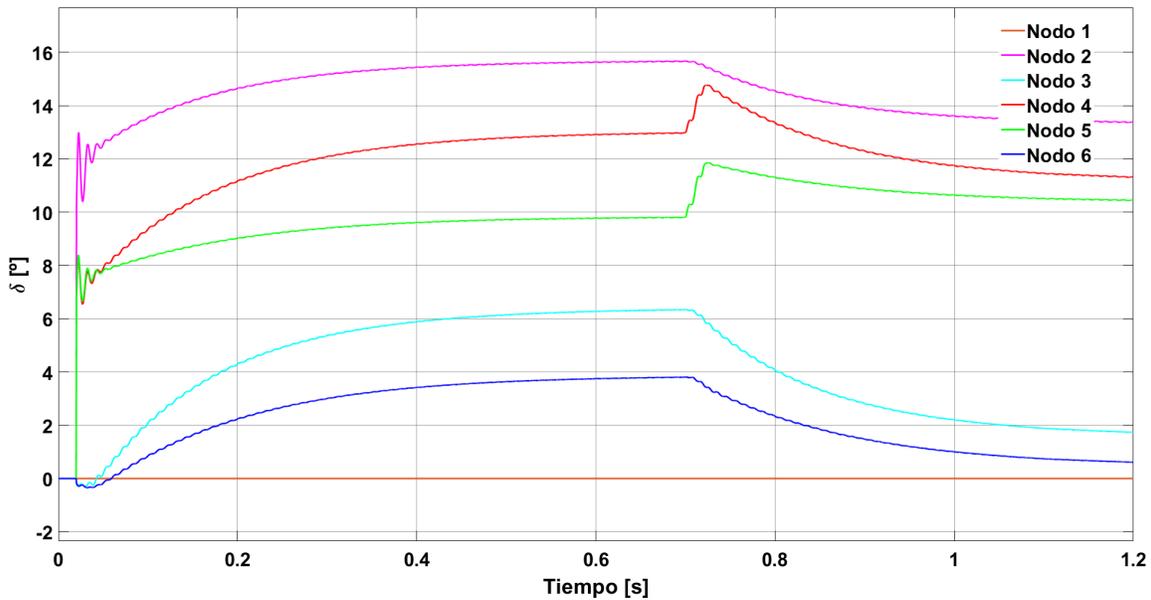


Figura 4.13. Desfase Angular [°]

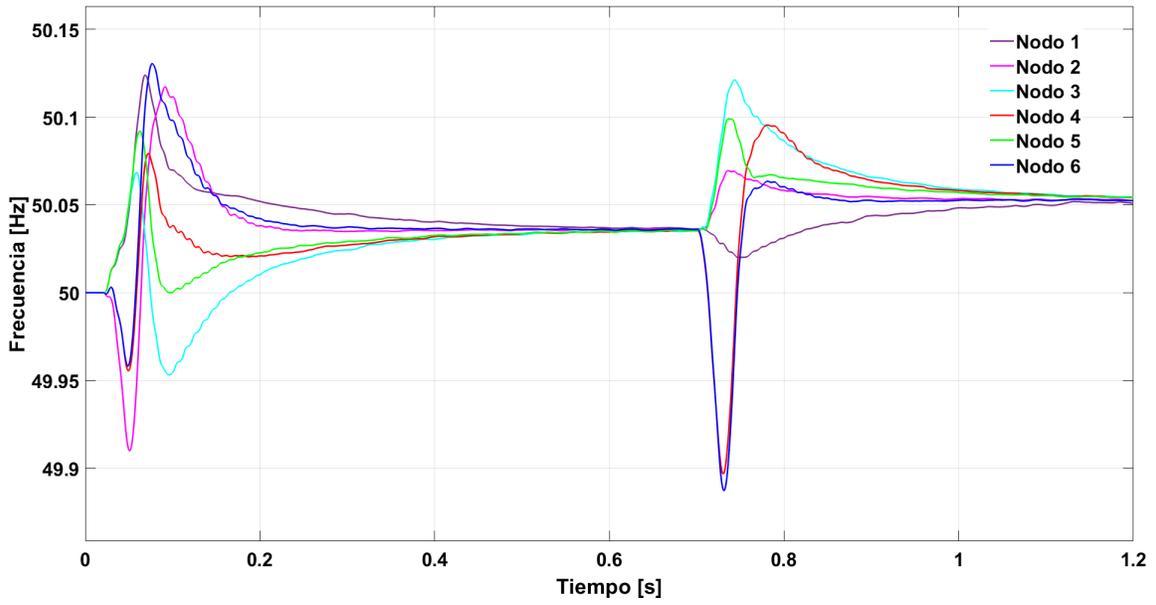


Figura 4.12. Frecuencia [Hz]

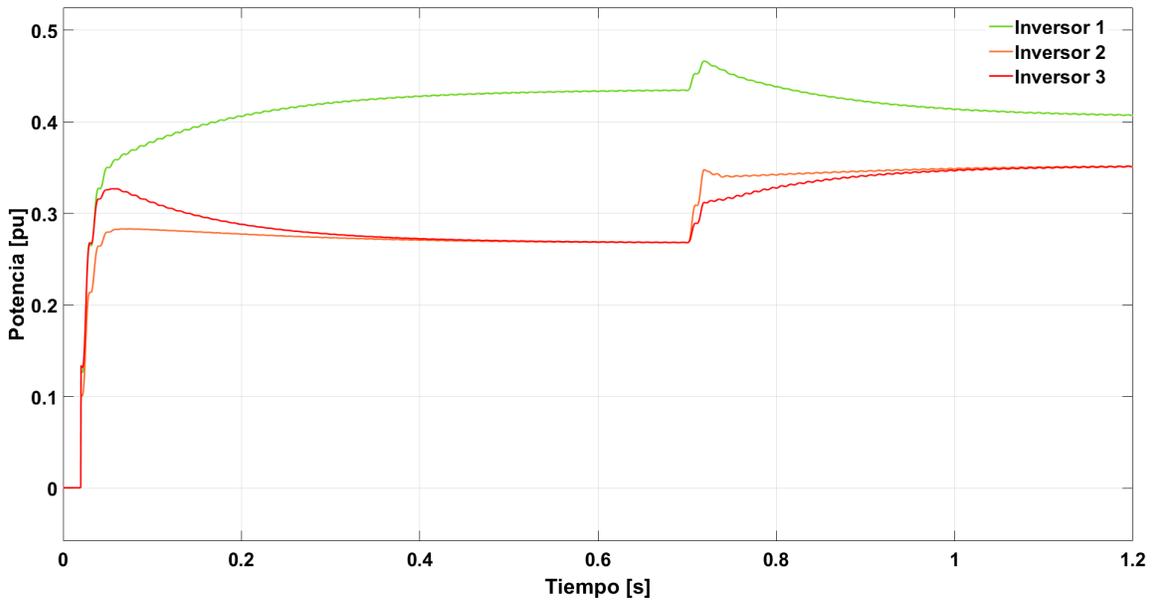


Figura 4.14. Potencia Activa [pu]

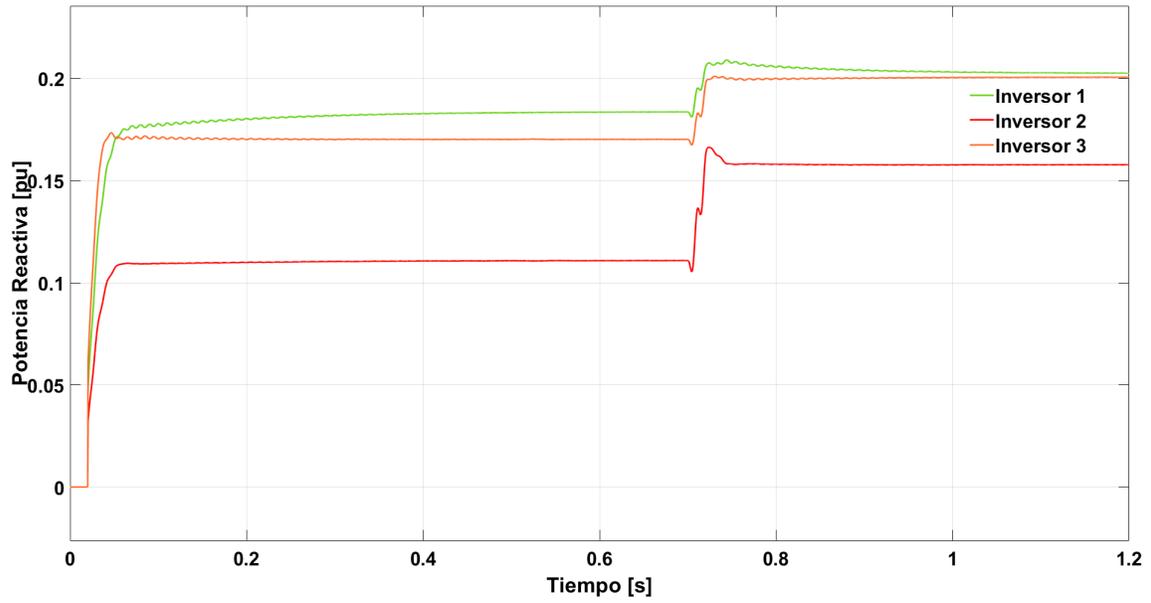


Figura 4.15. Potencia Reactiva [pu]

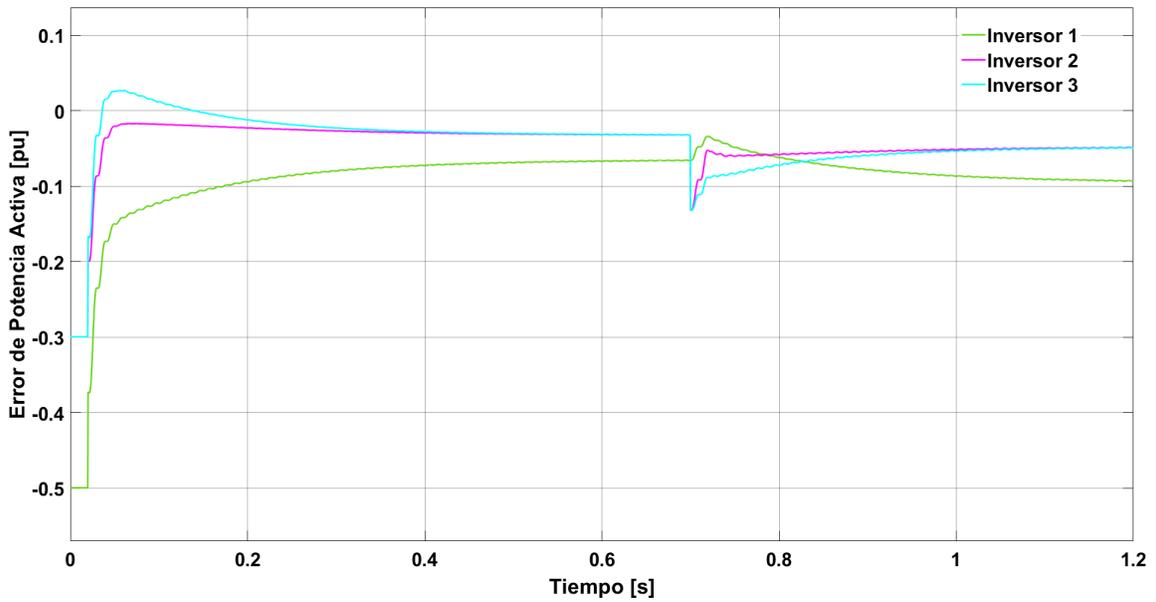


Figura 4.16. Error de Potencia Activa [pu]

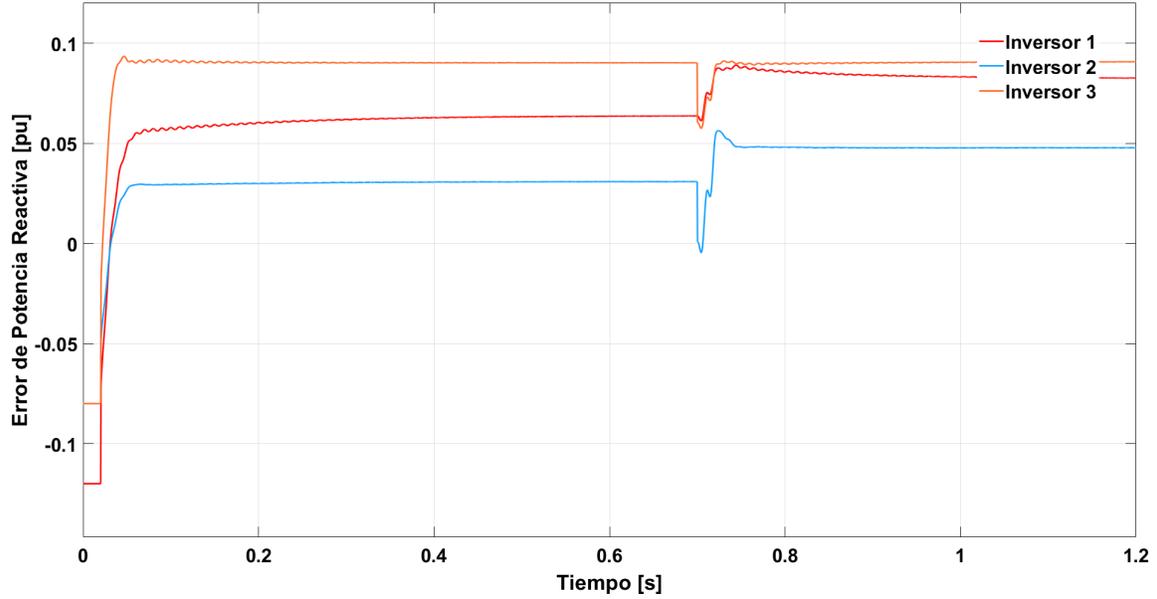


Figura 4.17. Error de Potencia Reactiva [pu]

4.3. Propuesta: control droop robusto

Inspirado en la mejora que se obtuvo en los inversores conectados en paralelo al utilizar el droop robusto, en esta sección se propone implementar esta estrategia para mejorar el comportamiento en estado estable, así como reducir la duración del tiempo en los transitorios. Las ecuaciones que corresponden a la implementación de este controlador son las siguientes:

$$\begin{aligned}\omega_i &= \omega^* - (P - P^*)G_P(s) \\ \dot{E} &= K_e(E^* - V_0) - (Q - Q^*)G_P(s)\end{aligned}$$

Donde las ganancias droop son calculadas con las ecuaciones 4.11 y 4.12

$$\frac{mQ^*}{\omega^*} = R \Rightarrow m = \frac{(\omega^*)(R)}{Q^*} \quad (4.11)$$

$$\frac{nP^*}{E^*K_e} = A \Rightarrow n = \frac{(E^*K_e)(A)}{P^*} \quad (4.12)$$

El esquema de control que incluye el control droop robusto y el control interno de voltaje se muestra en la Figura 4.18

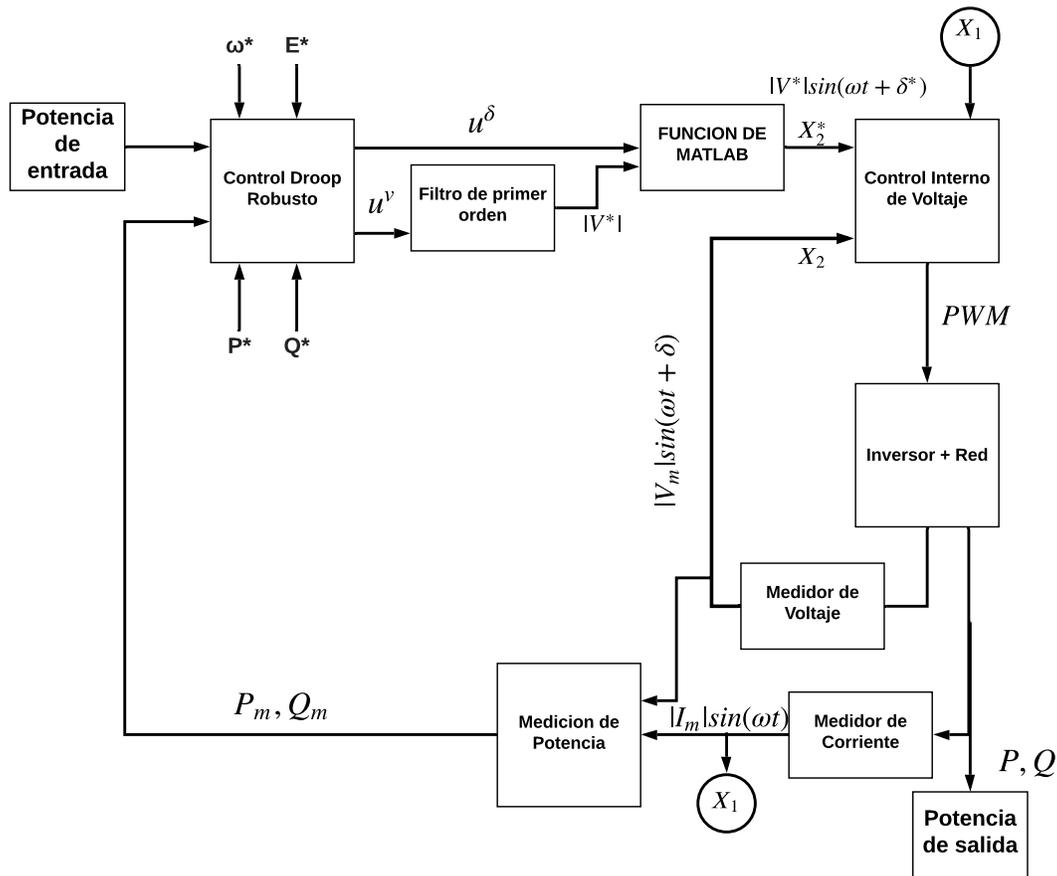


Figura 4.18. Esquema de control

4.3.1. Evaluación numérica

Para la evaluación numérica de este controlador, se utilizó la red que se muestra en la Figura 4.10. Así, se repitieron las condiciones del experimento del Caso 2 de la Sección 4.2.3, esto con el deseo de observar el comportamiento del control propuesto y determinar si el nuevo controlador es capaz de solventar los desafíos que el control droop convencional no fue capaz de hacer.

Los valores base se conservaron en $S_{base}=1$ kVA Y $V_{base}=127$ V. Por su parte, las ganancias droop fueron calculadas con las ecuaciones 3.26 y 3.27. Las ganancias del control interno de voltaje y el control droop robusto se muestran en la Tabla 4.7

	Inversor 1	Inversor 2	Inversor 3
n	1.4597	2.9136	2.9136
m	0.00349	0.00698	0.00698
K_e	50	50	50
k_p	100	100	100
k_i	20e6	20e6	20e6

Tabla 4.7. Ganancias de los Controladores

Igualmente, en la Tabla 4.8 se muestran las potencias activas y reactivas deseadas para cada convertidor, donde \Rightarrow corresponde al cambio de carga en el segundo 0.7.

	Inversor 1	Inversor 2	Inversor 3
P_d [W]	500	300 \Rightarrow 400	300 \Rightarrow 400
Q_d [VAR]	167	80 \Rightarrow 110	80 \Rightarrow 110

Tabla 4.8. Potencias Deseadas

Los resultados obtenidos se presentan en las Figuras 4.19-4.25. En la Figura 4.19 se observa que el voltaje en todos los nodos está ahora dentro de un rango aceptable, es decir, con un error menor al 10 %, mostrando con esto una mejoría respecto al droop convencional. Por su parte, en la Figura 4.20 la sincronización de la frecuencia se alcanza un 35 % más rápido que en el caso convencional, generando así una segunda ventaja de este controlador. Mientras que en la Figura 4.21 se muestra que el desfase angular se mantiene en el límite aceptable. Más aún, el error en la repartición de potencia activa se mantuvo en un margen del 5% y la estrategia sólo falla en la repartición de potencia reactiva como se muestra en las Figuras 4.22 a 4.25.

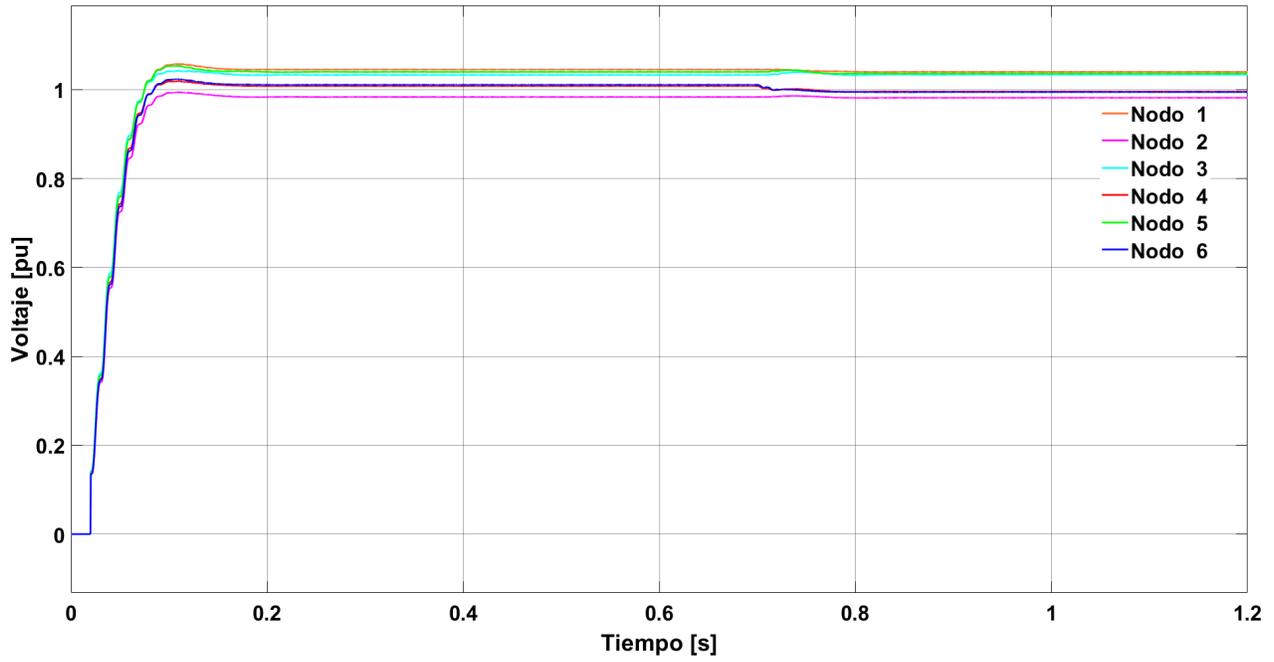


Figura 4.19. Amplitud de Voltaje [pu]

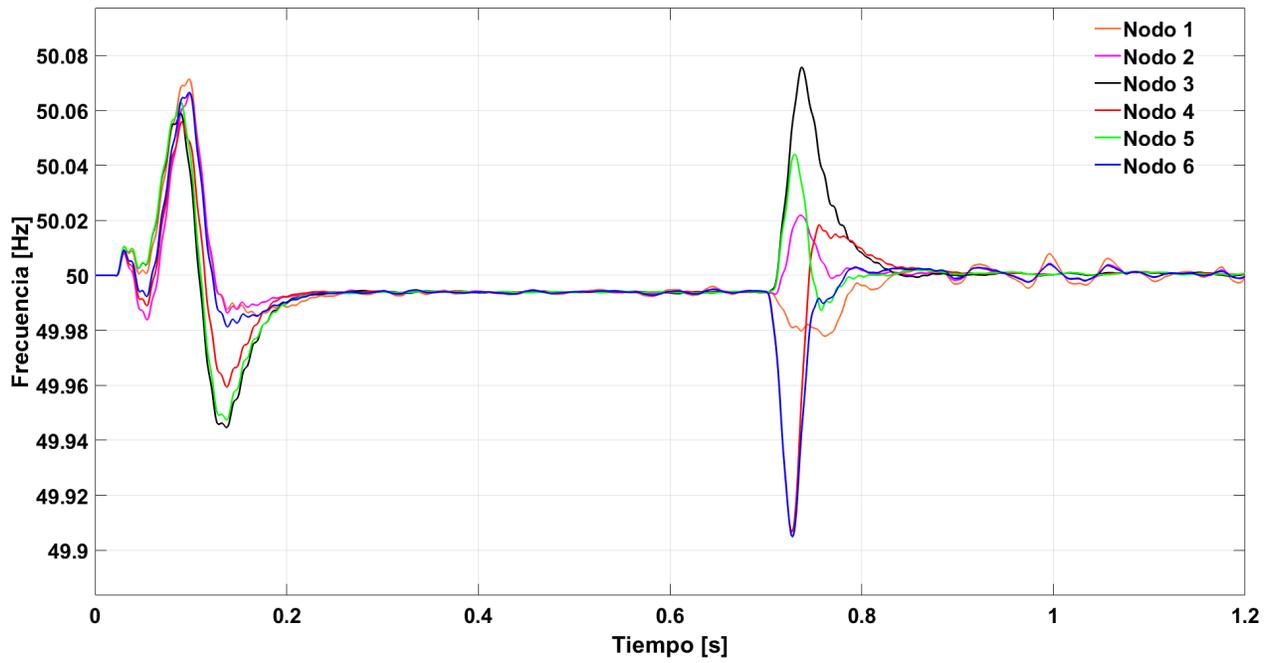


Figura 4.20. Frecuencia [Hz]

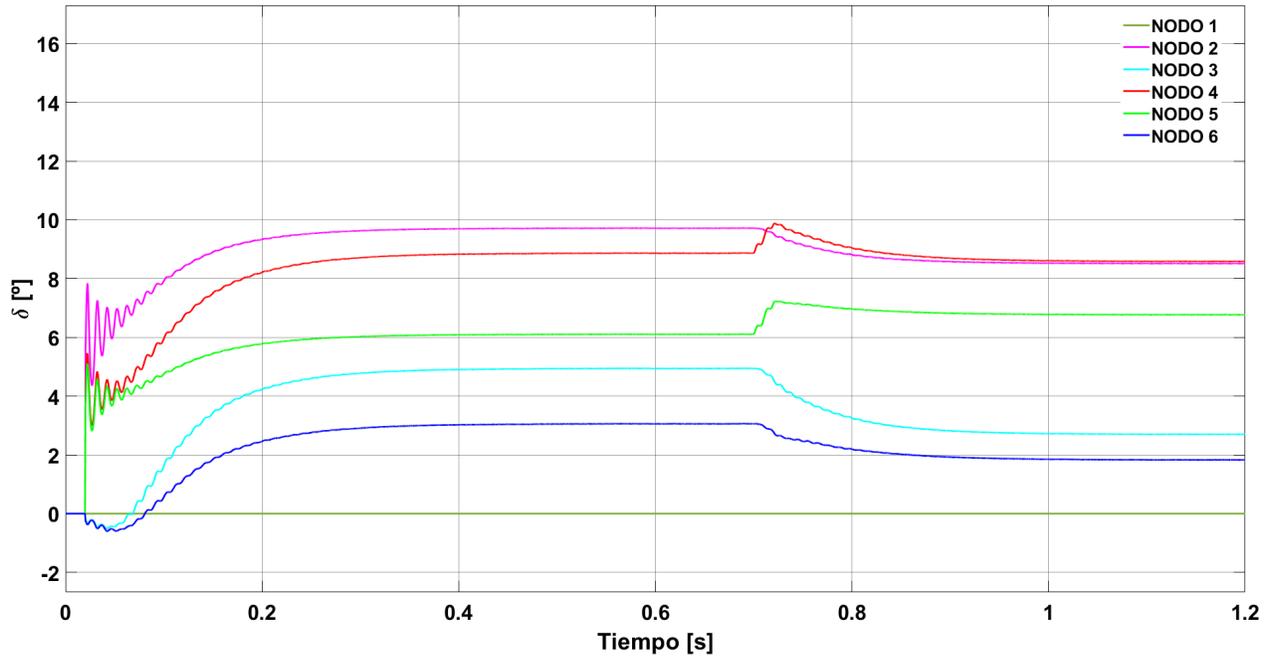


Figura 4.21. Desfase Angular [°]

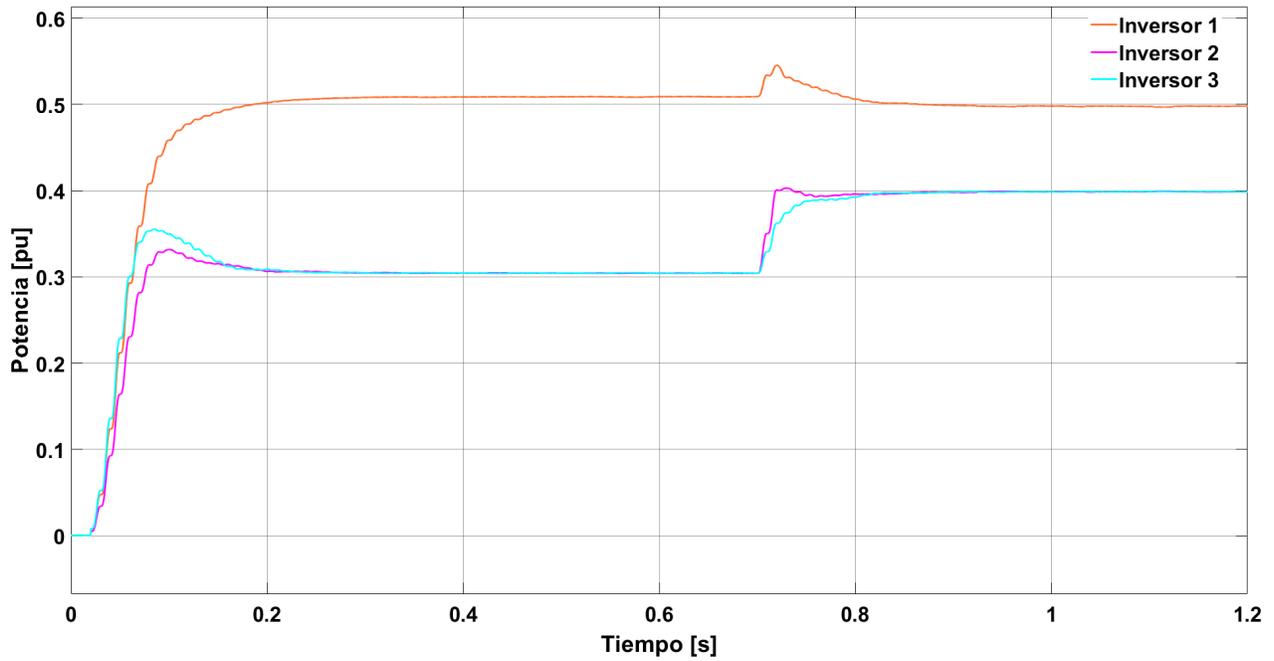


Figura 4.22. Potencia Activa [pu]

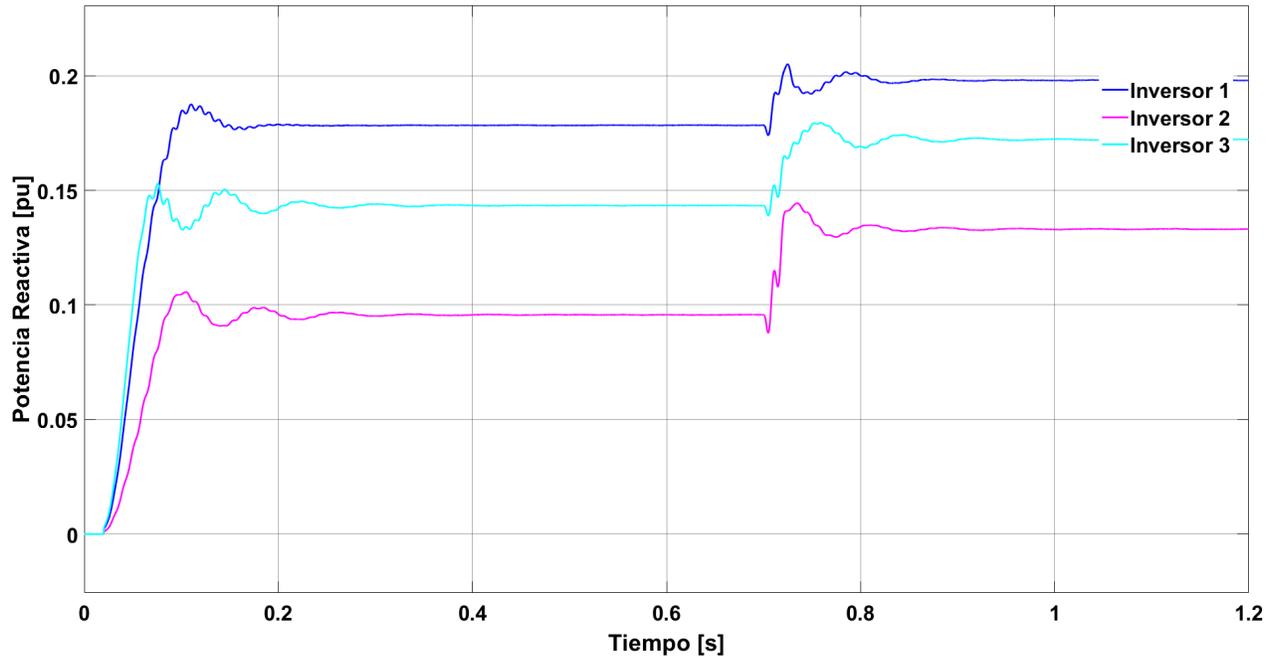


Figura 4.23. Potencia Reaciva [pu]

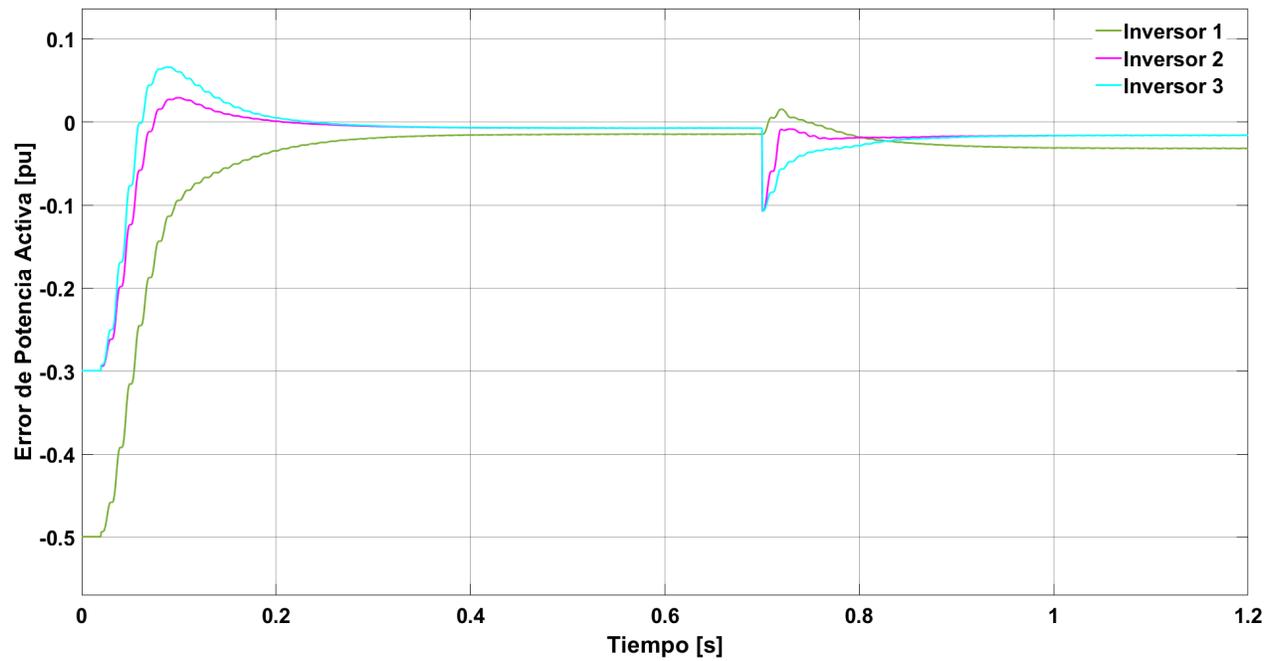


Figura 4.24. Error de Potencia Activa [pu]

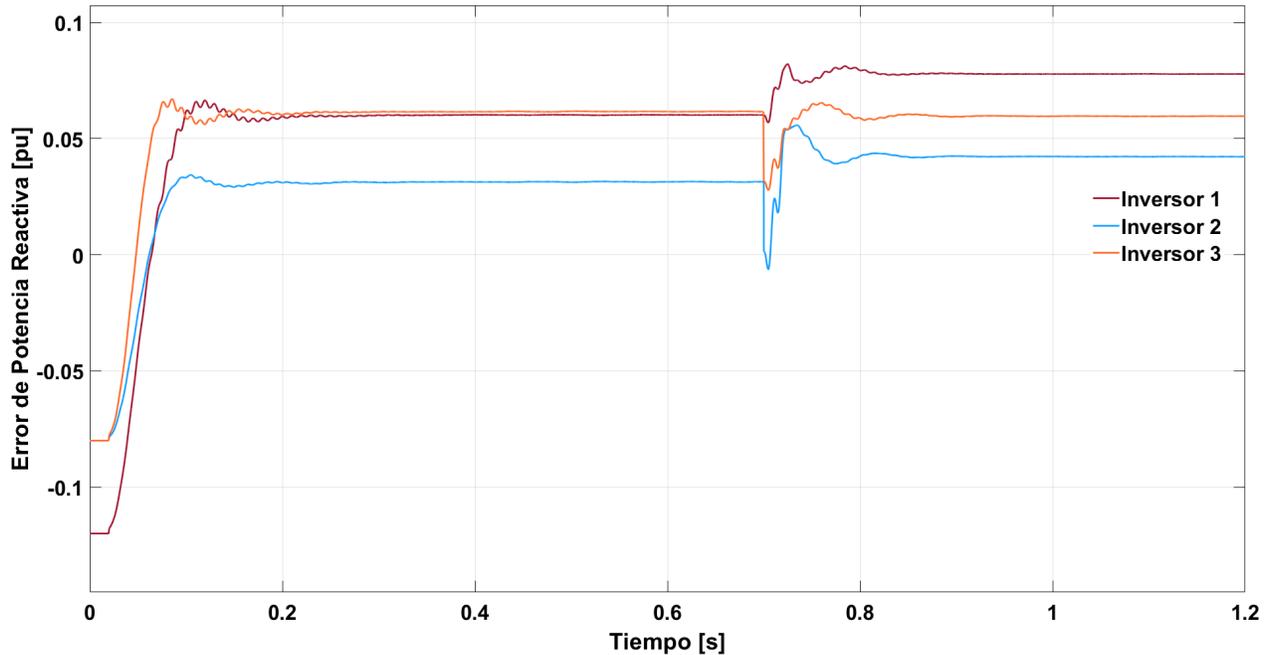


Figura 4.25. Error de Potencia Reactiva [pu]

4.4. Comparación y análisis

En los escenarios mostrados se parte de un escenario hecho a modo, donde se cumple con la restricción particular de que todos los nodos cuenten con unidades de generación, para poder lograr así la repartición de potencia activa mientras se garantiza la estabilidad del sistema, a un segundo escenario donde se somete al controlador a una red más real, buscando superar la restricción. En las siguientes figuras se comparan los tres experimentos mostrando los errores absolutos en las reparticiones de potencia activa y reactiva para cada fuente de generación.

En la Figura 4.26 se observa cómo el error relativo de la repartición de potencia activa en el ejemplo 3 (Sección 4.3) se reduce en comparación al ejemplo 2 (Sección 4.2.3) donde se implementa la estrategia convencional, esto al punto lograr valores semejantes a los del ejemplo 1 (Sección 4.2.2), por lo que se considera la estrategia mencionada en la Sección 4.3 es adecuada para la repartición de potencia activa.

En el caso de la potencia reactiva de acuerdo a la Figura 4.27 el control droop robusto sigue fallando en la repartición de esta potencia debido, tal vez, a que el control no considera la diferencia de la magnitud de voltaje en los nodos.

Cabe destacar que también se consiguió mejorar el tiempo de recuperación gracias al efecto de la constante K_e , sin embargo si se escogen valores grandes la señal sufre una distorsión

inaceptable.

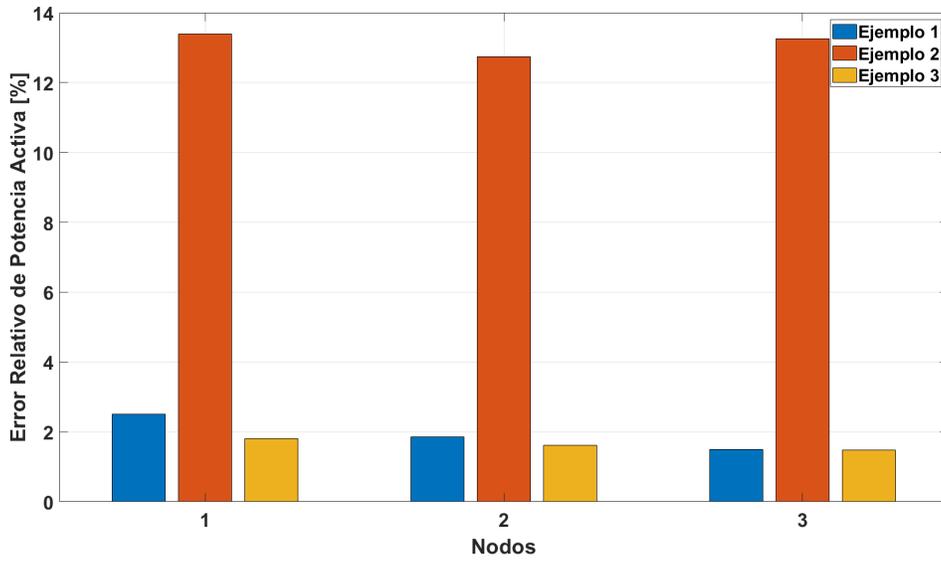


Figura 4.26. Error relativo de Potencia Activa [%]

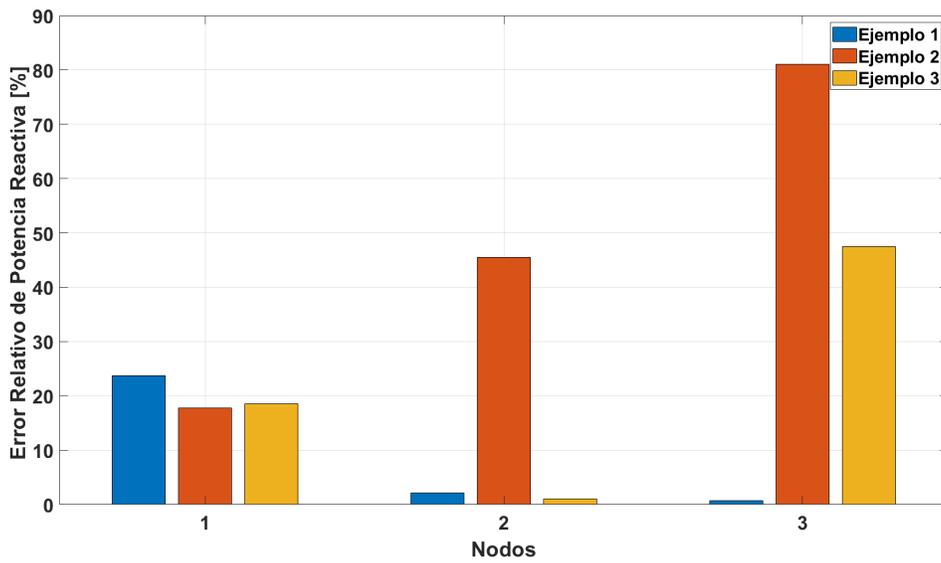


Figura 4.27. Error relativo de Potencia Reactiva [%]

Capítulo 5

Conclusiones

La presente tesis tuvo como objetivo el análisis de diferentes técnicas de control primario para micro-redes mediante un conjunto de evaluaciones numéricas que permitieron evaluar las capacidades de estas en diferentes escenarios, centrándose primeramente en unidades conectadas en paralelo. El funcionamiento en paralelo fue presentado bajo dos puntos de vista, el primero es control droop, donde no se necesita tener canales de comunicación entre los inversores, es decir, se trabaja de forma descentralizada. Así por medio de las evaluaciones numéricas se comprobó que la estrategia propuesta en [Zhong y Hornik, 2013] llamada droop robusto con señal de voltaje mejorada cumple con los objetivos del control de inversores en paralelo. Siendo esta estrategia la más óptima para proceder a experimentos de laboratorio.

La segunda alternativa es el control basado en comunicación donde todas las unidades comparten información a una unidad de control central siendo el control de cadena circular [Wu, *et al.*, 2000] en conjunto del control basado en pasividad [Avila-Becerril y Espinosa-Pérez, 2020] la estrategia que tuvo mejores resultados al presentar menores transitorios que los reportados originalmente en la literatura y cumplir con los objetivos de control, resaltando la capacidad de la estrategia de ser redundante, es decir si una unidad falla en su continuidad de servicio, poder continuar con la operación del sistema. Sin embargo en esta estrategia de cadena circular la repartición de potencia es necesariamente igualitaria entre todas las unidades, mientras que el droop robusto permite que los inversores repartan diferentes valores de potencia.

También se consiguió describir cualitativamente las ventajas y las desventajas entre las diferentes estrategias reportadas para el control en paralelo de inversores, así como mostrar que es factible utilizar el control pasado en pasividad en lugar del tradicional PID.

Por otra parte, la propuesta de utilizar el droop robusto en conjunto del control basado en pasividad como control de inversores conectados en malla mostró mejoría a lo mostrado en [Schiffer, *et al.*, 2014] al quitar la condición reportada de que todos los nodos tengan unidades

de generación distribuida, logrando mantener la estabilidad de la micro-red y una reducción significativa a los errores en la repartición de potencia activa. Sin embargo, la estrategia no funciona para la repartición de potencia reactiva dejando esto como futuro trabajo. Por otro lado también se obtuvo una mejora en los tiempos de los transitorios reduciendo estos hasta en un 50 %. Por lo tanto también se recomienda esta estrategia para proceder a experimentos de laboratorio.

Apéndice A

Series de Fourier

La serie de Fourier nos indica que es posible representar cualquier función periódica con un periodo T como la suma trigonométrica de senos y cosenos. La serie de Fourier tiene la forma

$$f(t) \approx \frac{a_0}{2} + \sum_{n=1}^{\infty} (a_n \cos(\omega n t) + b_n \sin(\omega n t))$$

donde $w = \frac{2\pi}{\tau}$

y a_0 , a_n y b_n que son llamados los coeficientes de Fourier se calculan de la forma

$$a_0 = \frac{2}{\tau} \int_{-\tau/2}^{\tau/2} f(t) dt$$

$$a_n = \frac{2}{\tau} \int_{-\tau/2}^{\tau/2} f(t) \cos(\omega n t) dt$$

$$b_n = \frac{2}{\tau} \int_{-\tau/2}^{\tau/2} f(t) \sin(\omega n t) dt$$

Cuando se tiene una función par, es decir, con simetría en el eje Y, es posible calcular los coeficientes de Fourier de la siguiente forma

$$a_0 = \frac{4}{\tau} \int_0^{\tau/2} f(t) dt$$

$$a_n = \frac{4}{\tau} \int_0^{\tau/2} f(t) \cos(\omega n t) dt$$

$$b_n = 0$$

en el caso que $f(t)$ sea una función impar, es decir, con simetría en el origen es posible calcular los coeficientes de Fourier de la siguiente forma

$$\begin{aligned}a_0 &= 0 \\a_n &= 0 \\b_n &= \frac{4}{\tau} \int_0^{\tau/2} f(t) \operatorname{sen}(\omega n t) dt\end{aligned}$$

Apéndice B

Conversión AC-DC

El dispositivo que realiza la conversión de una señal de corriente alterna a corriente continua recibe el nombre de rectificador. Un rectificador debería de tener una señal de salida de voltaje de DC con un contenido armónico mínimo. Una clasificación se da de acuerdo al tipo de entrada ya sea esta monofásica o trifásica. Con fines de este trabajo se hablará de los rectificadores monofásicos.

Uno de los principales parámetros a evaluar en estos convertidores es la potencia de CD P_{DC} que depende del voltaje V_{DC} y de la corriente I_{DC}

$$P_{DC} = V_{DC}I_{DC}$$

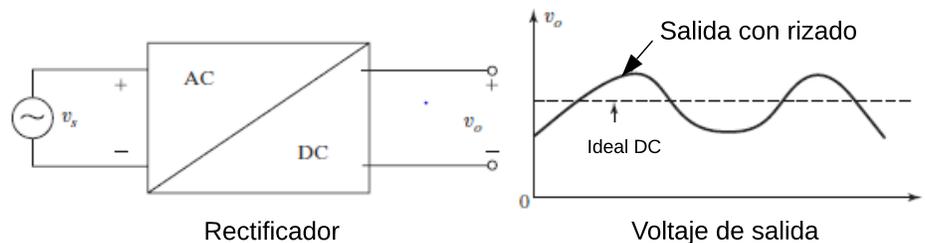


Figura B.1. Relación entrada salida de un rectificador

B.1. Rectificadores no controlados

Rectificadores de medio puente

Dentro de los rectificadores, el rectificador de media onda si bien no suele tener aplicación en la industria es el mas sencillo de entender lo que ayudará a comprender el funcionamiento de circuitos mas complejos.

Durante la mitad positiva del periodo T el diodo se mantendrá polarizado en directa siempre y cuando la magnitud de la onda supere el voltaje de encendido del diodo, durante la mitad negativa el diodo se mantendrá como un interruptor abierto, es decir no habrá flujo de electrones ya que la zona de la unión de los materiales p y n llamada zona de empobrecimiento se hace más grande, por lo tanto la diferencia de potencial en terminales del diodo será cero. Debido a esto hay una separación donde solo se deja pasar los ciclos positivos a la carga, la Figura B.3 ilustra el circuito y la forma de onda obtenida con este rectificador.

El voltaje de encendido en el caso de los diodos de silicio es al menos $0.7 V$ para que los electrones tengan la suficiente energía cinética para vencer la región de empobrecimiento y entre en conducción.

El voltaje de DC se puede obtener con ayuda de la serie de Fourier calculando la componente a_0 es

$$V_{DC} = \frac{1}{2\pi} \left(\int_0^{\pi} V_p \sin(\omega t) dt + \int_{\pi}^{2\pi} 0 dt \right) = \frac{V_p}{\pi}$$

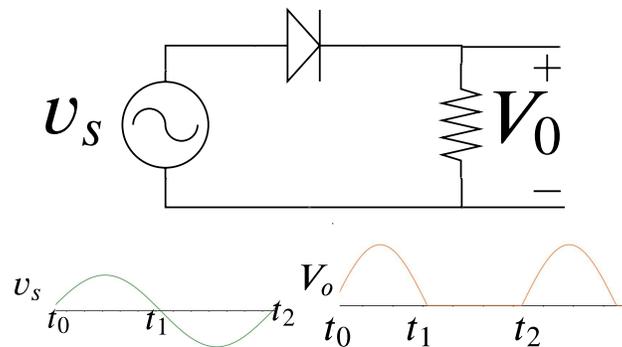


Figura B.2. Rectificador de media onda

Rectificadores de puente completo

Si se tiene un circuito compuesto de un transformador reductor, un arreglo de cuatro diodos y una carga como en la Figura B.3 durante el periodo positivo de la señal los diodos D_1 y

D_2 son polarizados en directa y transmiten potencia a la carga. Durante la parte negativa de la señal los diodos D_3 y D_4 son los que conducen. A este circuito se le conoce como rectificador de puente completo y es comúnmente utilizado en la industria en aplicaciones de 100w a 100 kw [Rashid, 2004].

En este caso el voltaje de DC es

$$V_{DC} = \frac{1}{\pi} \int_0^{\pi} V_p \sin(\omega t) dt = \frac{2V_p}{\pi}$$

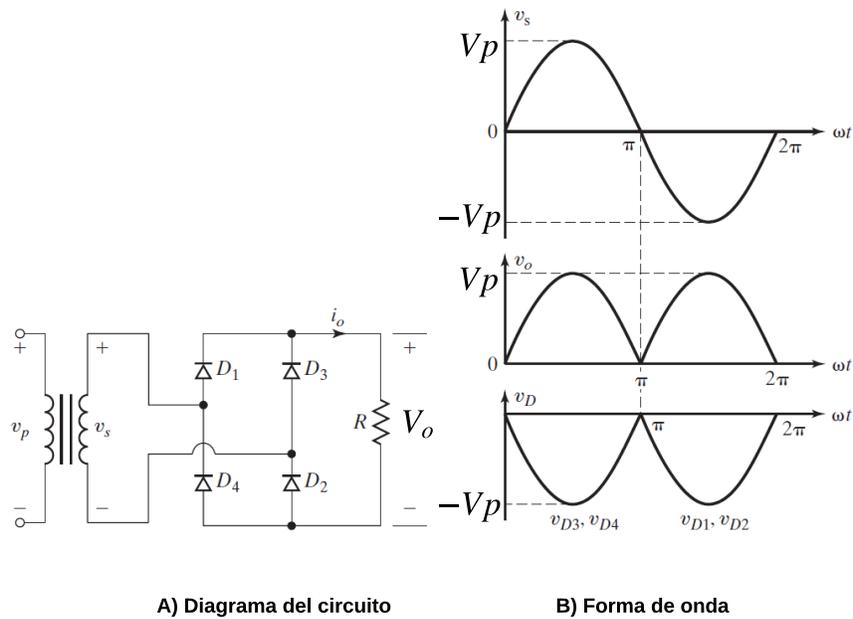


Figura B.3. Rectificador de puente completo

B.2. Rectificadores controlados

En estos dispositivos se utiliza el SCR, un dispositivo electrónico similar al diodo, pero con la capacidad de ser controlado mediante la aplicación de un pequeño pulso según la aplicación deseada. A diferencia del diodo, este dispositivo está constituido por cuatro capas y externamente posee tres terminales denominados: ánodo, cátodo y *gate* (puerta). Cuando se aplica una tensión positiva entre ánodo y cátodo, o mejor dicho se polariza el dispositivo en forma directa, el SCR no conducirá ya que dos de sus junturas quedan en modo de conducción y una de ellas queda con polarización inversa. Para lograr la conducción de todas las capas del SCR, se aplica un pulso de corriente adicional en la puerta, de esta forma se polariza la juntura no conductora y el

dispositivo logra la conducción. Cuando se aplica el pulso de corriente en la puerta del SCR, el diodo queda en modo de conducción y no pierde esta condición mientras el voltaje de la fuente principal mantenga su polaridad y la corriente circulante por el SCR tenga un valor suficiente para mantenerlo en conducción. Esta corriente mínima que requiere el SCR para permanecer en conducción se conoce como corriente de mantenimiento (I_h), cabe mencionar que la corriente de mantenimiento puede ser del orden de los miliamperios.

Existen varios métodos para disparar los SCR configuraciones basadas en transistores cuyo estado de corte y saturación permite obtener pulsos de corriente para señales de control. También se utilizan microcontroladores programados para poder otorgar pulsos el tiempo exacto que se requiere disparar un tiristor.

La principal ventaja de los rectificadores controlados, es que podemos modificar el valor medio de tensión obtenido para alimentar una carga determinada. Esta es una ventaja por ejemplo, en el control de velocidad en máquinas de corriente continua otro es que los rectificadores controlados alcanzan una eficiencia de hasta el 95 %.

Rectificadores controlado de de medio puente

El circuito a implementar es el de la Figura B.4

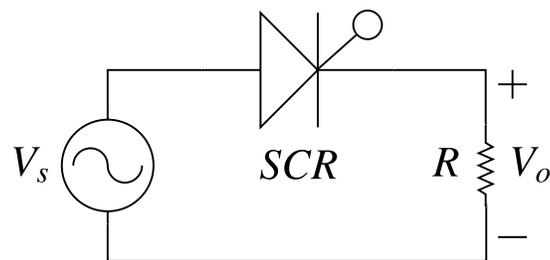


Figura B.4. Rectificador controlado de medio puente

El voltaje de DC se calcula de la siguiente forma

$$V_{DC} = \frac{1}{2\pi} (\int_0^\alpha 0 dt. + \int_\alpha^\pi V_p \sin(\omega t) dt. + \int_\pi^{2\pi} 0 dt.)$$

$$V_{DC} = \frac{V_p}{2\pi} (1 + \cos(\alpha))$$

En la Figura B.5 se muestran la señales de entrada, salida y el voltaje en las terminales del SCR V_{ak}

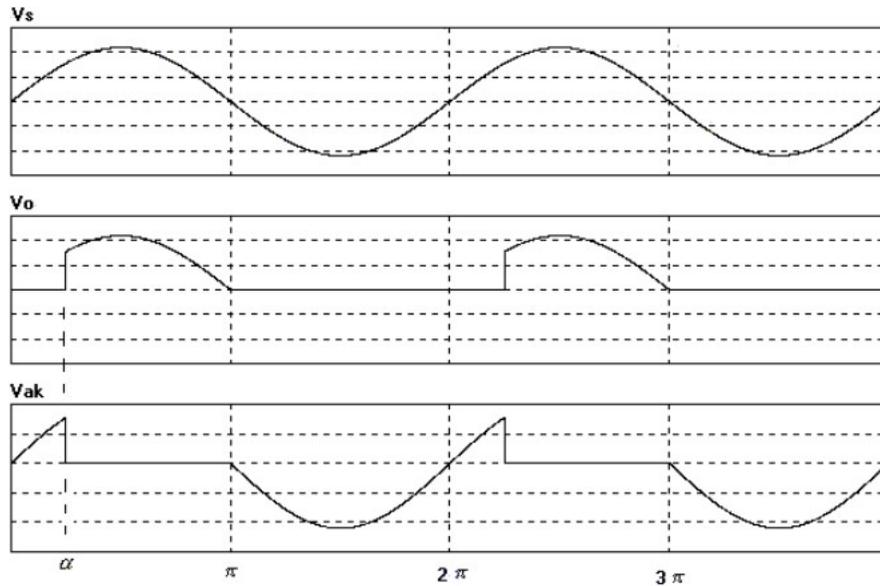


Figura B.5. Relaciones entre la señal de salida y entrada

Rectificador controlado de puente completo

El comportamiento es similar al rectificador de puente completo con diodos, sólo que ahora estos conducirán hasta recibir el disparo en compuerta *gate*, dependiendo el ángulo de disparo el voltaje de salida podrá variar entre $\frac{2V_p}{\pi}$ y 0 . En el caso de tener carga resistiva en voltaje de DC se calcula como

$$V_{DC} = \frac{1}{\pi} \int_{\alpha}^{\pi} V_p \sin(\omega t) dt = \frac{V_p}{\pi} (1 + \cos(\alpha))$$

En la Figura B.6 se muestra el circuito y las señales de entrada y de salida.

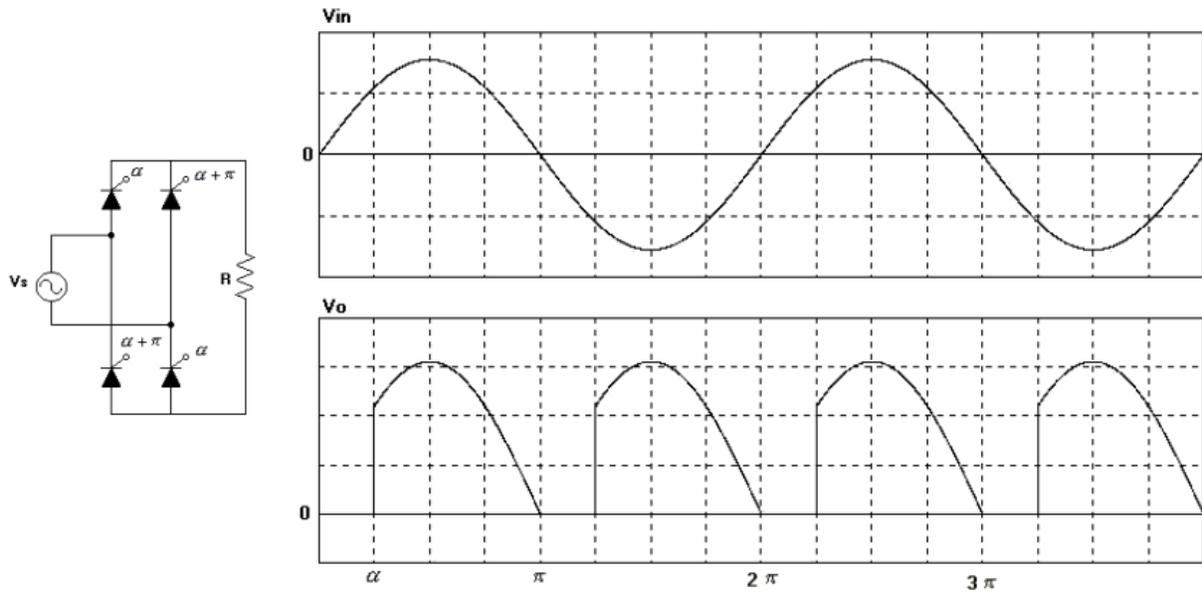


Figura B.6. Rectificador de puente completo controlado.

En el caso de alimentar un carga altamente inductiva los tiristores T_1 y T_2 continúan conduciendo más allá de $\omega = \pi$ y solo entrarán en bloqueo hasta que los tiristores T_3 y T_4 reciban su correspondientes disparo lo que se conoce como *conmutación natural* en este instante la corriente de la carga es transferida de T_1 y T_2 a T_3 y T_4 . Este convertidor es extensivamente utilizado en aplicaciones industriales de hasta 15kW [Rashid, 2010].

En este caso el voltaje de DC es

$$V_{DC} = \frac{1}{\pi} \int_{\alpha}^{\pi+\alpha} V_p \sin(\omega t) dt = \frac{V_p}{\pi} \cos(\alpha)$$

La Figura B.7 muestra el circuito y la señales de entrada y salida.

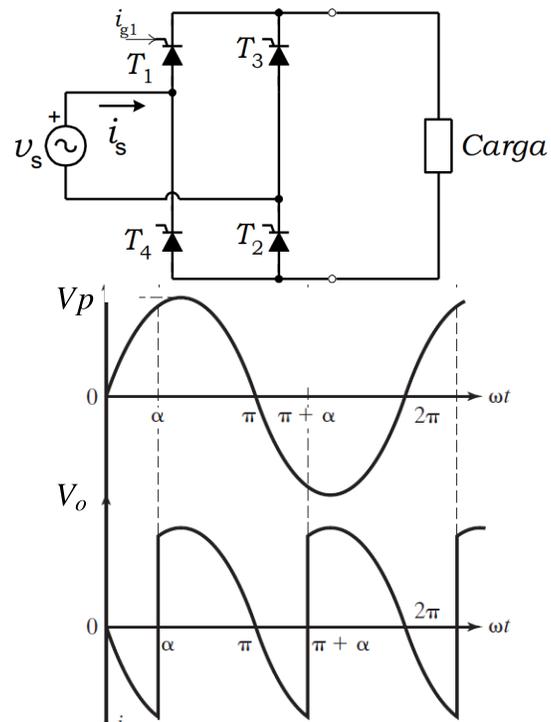


Figura B.7. Relaciones entre la señal de salida y entrada

Apéndice C

Codigos MATLAB

a) Control interno de voltaje

Función de la ley de control deseada u_1^*

```
function u1est= fcn(V,dx1est,x2est,x1)
Lv =(Valor inductancia);
r=(Valor resistencia parasita del inductor);
u1est =(1/V)*(Lv*dx1est + x2est +r*x1);
```

Función de la ley de control u_1

```
function u1 = fcn(x1,x1est,u1est,V,Z)
kp =(Valor ganancia proporcional);
u1 =-(1/V)*kp*(x1-x1est)+ u1est +(1/V)*Z;
```

Función de corriente en el inductor deseada X_1^*

```
function x1est = fcn(IL,dx2est,x2est)
Cv =(Valor de la capacitancia);
rc =(Valor resistencia parasita del capacitor) ;
x1est = 1*Cv*dx2est + (1/rc)*x2est + IL;
```

Función de la derivada del estado Z

```
function dz= fcn(x1,x1est)
dz =-(x1-x1est);
```

La denominación $dx1$ significa la derivada de X_1 , Lv y Cv son los valores de la inductancia y capacitancia del filtro de segundo orden, V representa el el voltaje de de corriente directa V_{dc} que alimenta al inversor, r representa las perdidas en el inductor, rc las perdidas en el capacitor, kp es la ganancia proporcional del control interno, IL es la corriente medida que entrega el inversor a la carga.

b) Control droop resistivo

Función del voltaje de referencia V_r

```
function Vr = fcn(A1,F1)
Vr=A1*sin(F1);
```

$A1$ es la salida del control droop que nos indica la amplitud de que la señal deseada debe tener, $F1$ es la salida del control droop que nos indica la frecuencia que debe tener la señal deseada.

Referencias

- [Association y others, 2014] Association, I. S. y others (2014). Ieee std 519-2014. recommended practice and requirements for harmonic control in electric power systems. *IEEE Power and Energy Society*, 29. (Citado en páginas 26, 48, 70 y 78.)
- [Association y others, 2018] Association, I. S. y others (2018). Ieee std. 1547-2018. *Standard for interconnection and interoperability of distributed energy resources with associated electric power systems interfaces*. (Citado en páginas 47, 61 y 63.)
- [Avila-Becerril y Espinosa-Pérez, 2020] Avila-Becerril, S. y Espinosa-Pérez, G. (2020). Control of islanded microgrids considering power converter dynamics. *International Journal of Control*, páginas 1–11. (Citado en páginas 9, 40 y 113.)
- [Castilla, *et al.*, 2009] Castilla, M., Miret, J., Matas, J., De Vicuña, L. G., y Guerrero, J. M. (2009). Control design guidelines for single-phase grid-connected photovoltaic inverters with damped resonant harmonic compensators. *IEEE Transactions on industrial electronics*, 56(11):4492–4501. (Citado en página 72.)
- [CFE, 2005] CFE, C. E. (2005). L0000-45:âdesviaciones permisibles en las formas de onda de tensión y corriente en el suministro y consumo de energía eléctricaâ. *CFE México, Enero 2005*. (Citado en páginas 26, 48, 70 y 78.)
- [Chandorkar, *et al.*, 1993] Chandorkar, M. C., Divan, D. M., y Adapa, R. (1993). Control of parallel connected inverters in standalone ac supply systems. *IEEE transactions on industry applications*, 29(1):136–143. (Citado en páginas 6, 55, 89 y 92.)
- [Chapman, 2012] Chapman, S. (2012). *Máquinas eléctricas*. McGraw Hill. (Citado en páginas 11, 13 y 14.)
- [DOE, 2015] DOE, U. (2015). Quadrennial technology review 2015. *US Department of Energy, Washington, DC*. (Citado en página 3.)
- [Fang, *et al.*, 2011] Fang, X., Misra, S., Xue, G., y Yang, D. (2011). Smart gridâthe new and improved power grid: A survey. *IEEE communications surveys & tutorials*, 14(4):944–980. (Citado en página 1.)
- [Grainger y Allison, 1997] Grainger, R. G. y Allison, D. J. (1997). *Grainger & Allison's diagnostic radiology: a textbook of medical imaging*, volumen 1. Churchill Livingstone. (Citado en página 22.)

- [Guerrero, *et al.*, 2006] Guerrero, J. M., Berbel, N., de Vicuña, L. G., Matas, J., Miret, J., y Castilla, M. (2006). Droop control method for the parallel operation of online uninterruptible power systems using resistive output impedance. En *Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition, 2006. APEC'06.*, páginas 7–pp. IEEE. (Citado en páginas 6 y 54.)
- [Guerrero, *et al.*, 2012] Guerrero, J. M., Chandorkar, M., Lee, T.-L., y Loh, P. C. (2012). Advanced control architectures for intelligent microgridsâpart i: Decentralized and hierarchical control. *IEEE Transactions on Industrial Electronics*, 60(4):1254–1262. (Citado en páginas 55 y 92.)
- [Guerrero, *et al.*, 2010] Guerrero, J. M., Vasquez, J. C., Matas, J., De Vicuña, L. G., y Castilla, M. (2010). Hierarchical control of droop-controlled ac and dc microgridsâa general approach toward standardization. *IEEE Transactions on industrial electronics*, 58(1):158–172. (Citado en páginas 45 y 46.)
- [Han, *et al.*, 2015] Han, H., Hou, X., Yang, J., Wu, J., Su, M., y Guerrero, J. M. (2015). Review of power sharing control strategies for islanding operation of ac microgrids. *IEEE Transactions on Smart Grid*, 7(1):200–215. (Citado en páginas 7, 36 y 79.)
- [Irving y Jovanovic, 2000] Irving, B. T. y Jovanovic, M. M. (2000). Analysis, design, and performance evaluation of droop current-sharing method. En *APEC 2000. Fifteenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No. 00CH37058)*, volumen 1, páginas 235–241. IEEE. (Citado en página 6.)
- [Jain, 2004] Jain, A. (2004). *Power electronics and its applications*. Penram International Publishing (India) Pvt. Ltd. (Citado en página 30.)
- [Jayaweera, 2016] Jayaweera, D. (2016). *Smart power systems and renewable energy system integration*. Springer. (Citado en página 3.)
- [Kundur, *et al.*, 1994] Kundur, P., Balu, N. J., y Lauby, M. G. (1994). *Power system stability and control*, volumen 7. McGraw-hill New York. (Citado en páginas 17, 19, 47 y 93.)
- [Micallef, *et al.*, 2012] Micallef, A., Apap, M., Spiteri-Staines, C., y Guerrero, J. M. (2012). Secondary control for reactive power sharing in droop-controlled islanded microgrids. En *2012 IEEE International Symposium on Industrial Electronics*, páginas 1627–1633. IEEE. (Citado en página 46.)
- [Ogata, 2003] Ogata, K. (2003). *Ingeniería de control moderna*. Pearson educación. Pearson Educación. (Citado en página 35.)
- [Ohnishi y Okitsu, 1985] Ohnishi, T. y Okitsu, H. (1985). A novel pwm technique for three-phase inverter/converter. *The transactions of the Institute of Electrical Engineers of Japan. B*, 105(2):176–183. (Citado en página 33.)
- [Pei, *et al.*, 2004] Pei, Y., Jiang, G., Yang, X., y Wang, Z. (2004). Auto-master-slave control technique of parallel inverters in distributed ac power systems and ups. En *2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No. 04CH37551)*, volumen 3, páginas 2050–2053. IEEE. (Citado en páginas 6 y 78.)

- [Prodanovic y Green, 2006] Prodanovic, M. y Green, T. C. (2006). High-quality power generation through distributed control of a power park microgrid. *IEEE Transactions on Industrial Electronics*, 53(5):1471–1482. (Citado en página 6.)
- [Rashid, 2004] Rashid, M. H. (2004). *Electrónica de potencia: circuitos, dispositivos y aplicaciones*. Pearson Educación. (Citado en páginas 26, 30, 32 y 119.)
- [Rashid, 2010] Rashid, M. H. (2010). *Power electronics handbook: devices, circuits and applications*. Elsevier. (Citado en página 122.)
- [Rocabert, *et al.*, 2012] Rocabert, J., Luna, A., Blaabjerg, F., y Rodríguez, P. (2012). Control of power converters in ac microgrids. *IEEE transactions on power electronics*, 27(11):4734–4749. (Citado en página 20.)
- [Saadat, 2011] Saadat, H. (2011). *Power system analysis,(3nd)*. McGraw-Hill Higher Education. (Citado en página 1.)
- [Schiffer, *et al.*, 2014] Schiffer, J., Ortega, R., Astolfi, A., Raisch, J., y Sezi, T. (2014). Conditions for stability of droop-controlled inverter-based microgrids. *Automatica*, 50(10):2457–2469. (Citado en páginas 7, 91, 92, 93, 96 y 113.)
- [Shafiee, *et al.*, 2013] Shafiee, Q., Guerrero, J. M., y Vasquez, J. C. (2013). Distributed secondary control for islanded microgrids—a novel approach. *IEEE Transactions on power electronics*, 29(2):1018–1031. (Citado en páginas 7 y 46.)
- [Siri, *et al.*, 1992] Siri, K., Lee, C., y Wu, T.-E. (1992). Current distribution control for parallel connected converters. i. *IEEE Transactions on Aerospace and Electronic Systems*, 28(3):829–840. (Citado en página 78.)
- [Strbac, *et al.*, 2015] Strbac, G., Hatziargyriou, N., Lopes, J. P., Moreira, C., Dimeas, A., y Papadaskalopoulos, D. (2015). Microgrids: Enhancing the resilience of the european megagrid. *IEEE Power and Energy Magazine*, 13(3):35–43. (Citado en páginas 2 y 7.)
- [Van der Broeck y Boeke, 1998] Van der Broeck, H. y Boeke, U. (1998). A simple method for parallel operation of inverters. En *INTELEC-Twentieth International Telecommunications Energy Conference (Cat. No. 98CH36263)*, páginas 143–150. IEEE. (Citado en páginas 6, 79, 81 y 89.)
- [Vandoorn, *et al.*, 2013] Vandoorn, T., De Kooning, J., Meersman, B., y Vandeveldel, L. (2013). Review of primary control strategies for islanded microgrids with power-electronic interfaces. *Renewable and Sustainable Energy Reviews*, 19:613–628. (Citado en páginas 7, 36, 78 y 79.)
- [Wang, *et al.*, 2012] Wang, C., Li, X., Guo, L., y Li, Y. (2012). A seamless operation mode transition control strategy for a microgrid based on master-slave control. *Science China Technological Sciences*, 55(6):1644–1654. (Citado en página 6.)

REFERENCIAS

- [Wu, *et al.*, 2000] Wu, T.-F., Chen, Y.-K., y Huang, Y.-H. (2000). 3c strategy for inverters in parallel operation achieving an equal current distribution. *IEEE Transactions on Industrial Electronics*, 47(2):273–281. (Citado en páginas 6, 85, 89 y 113.)
- [Zhong, 2011] Zhong, Q.-C. (2011). Robust droop controller for accurate proportional load sharing among inverters operated in parallel. *IEEE Transactions on Industrial Electronics*, 60(4):1281–1290. (Citado en páginas 7, 65, 71 y 89.)
- [Zhong y Hornik, 2013] Zhong, Q.-C. y Hornik, T. (2013). *Control of power inverters in renewable energy and smart grid integration*, volumen 97. John Wiley & Sons. (Citado en páginas 6, 36, 39, 49, 50, 54, 56, 67, 74, 89 y 113.)