



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

Prototipo Didáctico de un
Analizador de Respuesta en
Frecuencia en Sistemas Eléctricos

TESIS

Que para obtener el título de
Ingeniero Eléctrico Electrónico

PRESENTA

Ramón Fernando Padilla Morán

DIRECTOR DE TESIS

Dr. Roberto Giovanni Ramírez Chavarría



Ciudad Universitaria, Cd. Mx., 2019

JURADO ASIGNADO

Presidente: Ing. Gabriel Alejandro Jaramillo Morales

Vocal: Dr. Roberto Giovanni Ramírez Chavarría

Secretario: Dr. Pablo Roberto Pérez Alcázar

1er. Suplente: Ing. José Salvador Zamora Alarcón

2do. Suplente: M.I. Daniel Martínez Gutiérrez

Esta tesis se realizó en el Instituto de Ciencias Aplicadas y Tecnología (ICAT),
Ciudad Universitaria, UNAM.

Director de tesis

Dr. Roberto Giovanni Ramírez Chavarría

Agradecimientos

A la UNAM por todos estos años de enseñanza, a su Facultad de Ingeniería que me permitió convertirme en profesionista. Así mismo un agradecimiento al Programa UNAM-PAPIME PE115319 (Recursos didácticos en Instrumentación y Medición para el área de Ingeniería Eléctrica-Electrónica) por la beca recibida para realizar esta tesis.

Son muchas las personas que de un modo u otro han hecho posible la realización de esta tesis, tanto en los aspectos académicos, como en el aspecto humano, brindándome el apoyo necesario cuando me hizo falta. A todos ellos mi más sincero agradecimiento.

Sin embargo, no puedo dejar de agradecer de manera especial:

A mi director de tesis, el Dr. Giovanni Ramírez por su apoyo, sus consejos, su comprensión y tiempo, pero sobre todo por su infinita paciencia, por todo muchas gracias.

A la Dra. Celia Sánchez por brindarme su apoyo y sus consejos.

A Zyanya Cruz por su confianza, aliento y guía durante este largo viaje y en mi vida. Por celebrar conmigo cada pequeño triunfo, y confortarme en el fracaso. Simplemente no podía finalizar esta etapa de mi vida sin que ella lo viera.

A Oswi López porque ha estado a mi lado en todo momento y porque a su manera me ha apoyado siempre de toda forma posible.

A Jorge Hernández porque en él solo he encontrado apoyo sin importar la situación, ha cargado con muchas situaciones en mi vida y me ha enseñado la megadiversidad de la naturaleza y la vida.

A Francisco Martínez por su sinceridad y porque con su tiempo y palabras siempre me ha dado tranquilidad.

A Cesar Cervantes y a Zito Pardavé por su apoyo y por hacer de esta vida un viaje divertido y lleno de paz, a pesar de mi personalidad.

A Alejandro Flores y a Rodrigo Viniegra por su amistad y el apoyo brindado durante toda la carrera.

Finalmente, y de manera muy especial, a mis padres Nicolás y Margarita, a mi hermano Juan y a mis tías Cristina y Verónica por el aliento, por su paciencia y la comprensión que han tenido conmigo durante toda mi vida. Ellos saben que mi agradecimiento y mis sentimientos no se pueden expresar fácilmente solo con palabras.

Índice general

Índice de figuras	ix
Índice de tablas	x
Resumen	1
1. Introducción	3
1.1. Antecedentes y motivación	3
1.2. Definición del problema	9
1.3. Objetivos	10
1.4. Estructura de la tesis	10
2. Antecedentes teóricos	11
2.1. Sistemas Dinámicos	11
2.2. Sistema lineal e invariante en el tiempo	12
2.2.1. Sistema en tiempo continuo	13
2.2.2. Sistema en tiempo discreto	14
2.3. Función de Transferencia	15
2.4. Respuesta en el tiempo de un sistema	16
2.5. Respuesta en frecuencia de un sistema	17
2.5.1. Impedancia eléctrica	18
2.5.2. Transformada de Fourier	20
2.5.3. Diagramas de Bode	23
2.6. Analizador de Respuesta en Frecuencia basado en la Transformada de Fourier	26
3. Diseño del analizador de respuesta en frecuencia	33
3.1. Descripción fundamental	33

3.2.	Circuito analizador de impedancias	34
3.2.1.	Memoria del circuito AD5933	35
3.2.2.	Generador de señal	36
3.2.3.	Adquisición de señal	37
3.2.4.	Etapas de procesamiento	39
3.3.	Acondicionamiento de la señal	39
3.3.1.	Acoplamiento a AC	39
3.3.2.	Acoplamiento de impedancia	41
3.3.3.	Medición de corriente	41
3.3.4.	Adecuación de voltajes	43
3.4.	Microcontrolador	46
3.4.1.	Comunicación serial USB	47
3.4.2.	Comunicación serial I2C	47
3.4.3.	Proceso de envío de datos	48
3.5.	<i>Software</i> de control y adquisición de datos	49
3.5.1.	Ventana de modo de trabajo	50
3.5.2.	Ventana de parámetros de la señal	50
3.5.3.	Ventana de rango de medición	51
3.5.4.	Ventana de calibración	52
3.5.5.	Ventana de despliegue de resultados	52
4.	Resultados experimentales	55
4.1.	Calibración	55
4.2.	Caracterización	58
4.3.	Circuitos de primer orden	65
4.3.1.	Circuito RC	65
4.3.2.	Circuito RL	69
4.4.	Circuitos de segundo orden	71
5.	Conclusiones y trabajo a futuro	75

Índice de figuras

1.1.	Arquitectura general de un microcontrolador [30].	5
1.2.	Arquitectura general de un DSP [30].	6
1.3.	Arquitectura general de un FPGA.	6
1.4.	Analizador de respuesta en frecuencia modelo SFRA45.	7
1.5.	Analizador de respuesta en frecuencia modelo 6300.	8
1.6.	Analizador de respuesta en frecuencia modelo M300.	9
2.1.	Representación de un sistema.	12
2.2.	Propiedad de superposición para un sistema lineal.	13
2.3.	Propiedad de homogeneidad para un sistema lineal.	13
2.4.	Representación de un sistema invariante en el tiempo.	13
2.5.	Representación de la impedancia eléctrica en el plano complejo.	20
2.6.	Representación de la DFT.	22
2.7.	Diagrama de Bode de un circuito RC con una resistencia de 8200 Ω y un capacitor de 2.2 nF.	24
2.8.	Diagrama de Bode de un circuito RL con una resistencia de 900 Ω y un inductor de 1.5 mH.	24
2.9.	Diagrama de Bode de un circuito RLC con una resistencia de 900 Ω , un inductor de 1.5 mH y un capacitor de 47 nF.	25
2.10.	Diagrama de bloques de un analizador de respuesta en frecuencia.	26
2.11.	Representación del efecto <i>aliasing</i> sobre una señal.	28
2.12.	Aplicación de una ventana de Hanning para evitar la fuga espectral.	28
2.13.	Ejemplo de una señal multisinusoidal.	30
2.14.	Ejemplo de una señal de ruido.	30
2.15.	Ejemplo de una señal pseudoaleatoria.	31
3.1.	Diagrama de bloques del analizador de respuesta en frecuencia.	34

3.2.	Diagrama del circuito integrado AD5933.	35
3.3.	Diagrama de bloques básico de un generador DDS.	37
3.4.	Generador de señal del AD5933.	37
3.5.	Diagrama del circuito puente de autobalanceo.	38
3.6.	Circuito para la adquisición de la señal [4].	38
3.7.	Circuito del filtro paso altos con valores reales.	40
3.8.	OpAmp en configuración seguidor de voltaje.	41
3.9.	Circuito puente de autobalanceo con multiplexor.	43
3.10.	Circuito amplificador sumador no inversor [14].	44
3.11.	Circuito amplificador inversor [14].	45
3.12.	Tarjeta de desarrollo teensy 3.2 [22].	46
3.13.	Protocolo de envío de datos para la comunicación serial USB [9].	47
3.14.	Protocolo de envío de datos para la comunicación I2C.	48
3.15.	Componentes de los módulos de WxPython.	49
3.16.	Ventana de modo de trabajo.	50
3.17.	Ventana de análisis de un barrido de frecuencias.	51
3.18.	Ventana de análisis sobre una sola frecuencia.	51
3.19.	Ventana de rango de medición.	52
3.20.	Ventana de calibración.	52
3.21.	Ventana de resultados numéricos.	53
3.22.	Ventana para crear archivo de hoja de cálculo.	54
3.23.	Ventana de diagramas de Bode.	54
4.1.	Gráfica con los resultados de las cinco pruebas de precisión en el subrango 1 de medición.	60
4.2.	Gráfica con los resultados de las cinco pruebas de precisión en el subrango 2 de medición.	61
4.3.	Gráfica con los resultados de las cinco pruebas de precisión en el subrango 3 de medición.	62
4.4.	Gráfica con los resultados de las cinco pruebas de precisión en el subrango 4 de medición.	63
4.5.	Circuito RC en serie.	66
4.7.	Circuito RC en paralelo.	66
4.6.	Diagrama de Bode con resultados teóricos y experimentales para un circuito RC en serie.	67
4.8.	Diagrama de Bode con comparación de resultados teóricos y experimentales para un circuito RC en paralelo.	69
4.9.	Circuito RL en serie.	69

4.10. Diagrama de Bode con la comparación de resultados teóricos y experimentales para un circuito RL en serie.	70
4.11. Circuito RLC en serie.	71
4.12. Diagrama de Bode con la comparación de resultados teóricos y experimentales para un circuito RLC en serie.	73

Índice de tablas

3.1. Mapa de registros de memoria del AD5933.	36
3.2. Rangos de medición.	42
4.1. Ángulo de fase.	58
4.2. Precisión del prototipo en la medición de la magnitud de impedancia.	64
4.3. Precisión del prototipo en la medición del ángulo de fase de la impedancia.	64
4.4. Error porcentual de la magnitud de la impedancia medida.	65
4.5. Error porcentual de la fase de la impedancia medida.	65
4.6. Resultados teóricos y experimentales de un análisis en frecuencia de un circuito RC en serie.	67
4.7. Resultados teóricos y experimentales de un análisis en frecuencia de un circuito RC en paralelo.	68
4.8. Resultados teóricos y experimentales de un análisis en frecuencia de un circuito RL en serie.	70
4.9. Resultados teóricos y experimentales de un análisis en frecuencia de un circuito RLC en serie.	72

Resumen

Se presenta el desarrollo de un prototipo de un analizador de respuesta en frecuencia basado en un procesador digital de señales (DSP) que tiene como objetivo medir la función de la respuesta en frecuencia a través de la impedancia eléctrica.

El prototipo genera una señal sinusoidal que viaja a través de un sistema bajo prueba. La salida de este sistema se digitaliza de tal manera que con los datos obtenidos un DSP pueda aplicar el algoritmo de la Transformada Discreta de Fourier (DFT), lo que le permite determinar la respuesta en frecuencia del sistema bajo prueba, por medio de un valor de magnitud y fase de impedancia eléctrica, debido a que el analizador es capaz de realizar barridos de frecuencias desde 5 kHz hasta 100 kHz.

En este trabajo, se describe la implementación y la evaluación de desempeño del prototipo al realizar mediciones en sistemas eléctricos de primer y segundo orden. En cuanto a las mediciones de impedancia eléctrica el prototipo abarca magnitudes desde 1 k Ω hasta 1 M Ω . El error de precisión de la magnitud y la fase cuando se mide una resistencia no rebasan el 1% de variación con respecto a un valor patrón, exceptuando el rango de impedancia eléctrica que va desde 500 k Ω hasta 1 M Ω donde la variación alcanza hasta un 4%. En lo que se refiere a exactitud el prototipo alcanza un error porcentual no mayor al 2% tanto en magnitud y en fase en la mayoría de los casos, cuando se comparan sus mediciones con las de otro instrumento. Adicionalmente, también se presenta el desarrollo del *software* de control que le permite al usuario controlar las acciones del prototipo y observar los resultados del análisis tanto en tablas como en gráficas.

De acuerdo con sus especificaciones técnicas y su versatilidad, el prototipo presentado se puede usar como un apoyo en el proceso de enseñanza-aprendizaje en distintas asignaturas de la carrera Ingeniería Eléctrica Electrónica, que involucren el estudio de sistemas dinámicos y su comportamiento

en el dominio de la frecuencia o simplemente como una guía básica para el desarrollo de un analizador con una aplicación específica en las ramas de control, potencia o electrónica.

Capítulo 1

Introducción

En este capítulo se da a conocer el problema que motiva la creación del prototipo propuesto, sus aplicaciones y la importancia del concepto de respuesta en frecuencia. Posteriormente se presentan los objetivos y las metas a alcanzar con el diseño del prototipo.

1.1. Antecedentes y motivación

Uno de los temas más importantes en la ingeniería es el análisis de los sistemas dinámicos porque nos permiten comprender el comportamiento de distintos fenómenos naturales y artificiales como un conjunto de elementos unidos entre sí que reaccionan a un estímulo del ambiente en el que se encuentran a través del tiempo. Se representan por medio de modelos basados en herramientas matemáticas y se rigen bajo las distintas leyes físicas que conocemos. Estos sistemas tienen como caso particular a los sistemas lineales e invariantes en el tiempo continuo. La primera característica de estos sistemas, la linealidad, nos dice que ese sistema cumple con las propiedades de superposición y homogeneidad. La segunda característica de estos sistemas, la invariancia en el tiempo, asegura que si el estímulo de entrada se retarda en un determinado valor de tiempo, la salida también presentará ese mismo retardo. Los sistemas lineales e invariantes en el tiempo son particularmente fáciles de estudiar, ya que estas propiedades nos permiten aprovechar algunas de las herramientas matemáticas más potentes. Con el desarrollo y el surgi-

CAPÍTULO 1. INTRODUCCIÓN

miento de la tecnología digital se extendió el estudio de los sistemas lineales para incluir sistemas que operan en tiempo discreto.

El análisis de los sistemas lineales tiene como objetivo encontrar la función de transferencia que es un concepto importante porque muestra cómo se comporta un estímulo conforme pasa a través de un sistema en un tiempo determinado. Es una herramienta clave para encontrar la respuesta de un sistema o la estabilidad del mismo. Dicho de otra manera, la función de transferencia de un sistema describe cómo se comporta la salida con respecto a la entrada [19, 27].

La relación que existe entre las propiedades de un sistema lineal e invariante en el tiempo y su respuesta ante un estímulo se vuelve muy compleja en el dominio del tiempo; en general, se requiere resolver el sistema de ecuaciones diferenciales que lo representa para encontrar las soluciones, por lo que el uso de transformadas permite cambiar del dominio del tiempo a otro donde sea posible simplificar el análisis matemático del sistema. Se tienen como opciones la Transformada de Laplace, la Transformada Z y la Transformada de Fourier. La Transformada de Fourier, en particular, sirve para conocer la respuesta en frecuencia de un sistema lineal e invariante en el tiempo continuo o discreto que resulta en un procedimiento interesante cuando se desea caracterizar o identificar un sistema dinámico [16, 27].

Trasladando este enfoque a los sistemas eléctricos, la interacción entre el sistema y su ambiente se da mediante el uso de una señal eléctrica que viaja a través de los denominados puertos de entrada y salida. La relación entre las señales de salida y entrada está dada en el dominio de la frecuencia, por una función de transferencia. Si el análisis del sistema se realiza en un conjunto de frecuencias es posible cuantificar los valores de la función de transferencia para cada frecuencia. Esta técnica se denomina medición de la función de respuesta en frecuencia [21, 27]. Considerando que los sistemas dinámicos bajo estudio sean de tipo eléctrico, la respuesta en frecuencia puede estar dada en términos del concepto de impedancia eléctrica.

La medición de la respuesta en frecuencia de un sistema se debe realizar con alta calidad a fin de obtener datos confiables para su posterior análisis, por lo tanto, es conveniente aplicar un procesamiento digital a las señales con la ayuda de algún dispositivo electrónico que permita la implementación de las transformadas antes mencionadas. Para esta tarea se tienen como opciones a los microcontroladores, los procesadores digitales de señales (DSPs) y los arreglos de compuertas programables en campo (FPGAs).

Un microcontrolador [10] es un dispositivo que tiene como objetivo la

coordinación de varios procesos. Generalmente está compuesto por una unidad de procesamiento (CPU); memorias de tipo ROM/FLASH para contener el programa de control y RAM para almacenar los datos o variables; un BUS de datos; y un BUS de instrucciones. Se utilizan sobre todo en aplicaciones donde se requiere estar monitorizando el estado de otros dispositivos. También existe la posibilidad de procesar señales con estos dispositivos, pero para que resulten eficaces en esta tarea se debe elegir uno con altas prestaciones. En la figura 1.1 se muestran algunos de los elementos de los que está constituido un microcontrolador.



Figura 1.1: Arquitectura general de un microcontrolador [30].

Un procesador digital de señal o DSP, [10] es un dispositivo orientado al procesamiento en tiempo real de señales. Posee una unidad de procesamiento de gran potencia para la ejecución del mayor número de operaciones aritméticas en el menor tiempo posible. Ha sido optimizado para implementar algoritmos de filtrado, correlación, la DFT, etc., de una señal digital de entrada de un sistema bajo prueba. Las aplicaciones importantes de procesamiento digital de señales requieren numerosas operaciones de multiplicación, que deben realizarse con rapidez para obtener buenos resultados en el menor tiempo posible. Por esta razón, la mayor ventaja de los DSPs es que tienen integrado un módulo multiplicador de *hardware*, que realiza un proceso conocido como multiplicar y acumular (MAC), liberando a la CPU de estas operaciones y simplemente se limita a recibir los resultados, lo que implica una mayor eficiencia, y que por lo mismo generalmente son la mejor opción para un analizador de respuesta en frecuencia. En la figura 1.2 se muestra la arquitectura general de un DSP, en este caso de un DSP fabricado por Analog Devices [30].

Como última opción presentada, existen los arreglos de compuertas programables en campo o FPGAs [18]. Son circuitos integrados digitales que contienen bloques de lógica programables que se interconectan de forma adaptable entre ellos.

CAPÍTULO 1. INTRODUCCIÓN

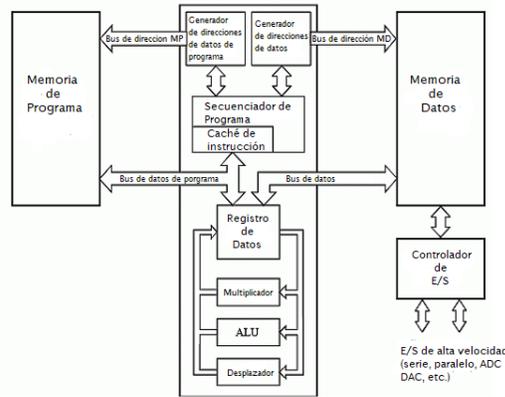


Figura 1.2: Arquitectura general de un DSP [30].

Los FPGAs se utilizan en el procesamiento digital de señales realizando tareas complejas en sistemas de comunicaciones, radios definidas por *software*, sistemas de imágenes médicas y muchas más. Estos dispositivos pueden llegar a contener multiplicadores embebidos y grandes cantidades de memoria RAM, lo que facilita el procesamiento digital de una señal, pero su mayor ventaja frente a los DSPs y otros dispositivos es su capacidad de ejecutar sus tareas de manera concurrente, de modo que su eficiencia es hasta 500 veces mayor a la de un DSP. Sin embargo, su costo es más elevado y su programación resulta un tanto más compleja. En la figura 1.3 se muestran los distintos elementos de los que está constituido un FPGA.

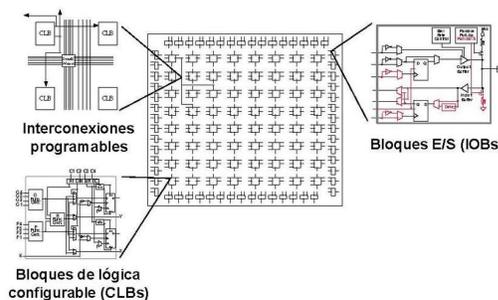


Figura 1.3: Arquitectura general de un FPGA.

La mejor elección de que dispositivo utilizar dependerá del usuario y de los fines que tenga su proyecto, sin embargo, hoy en día las grandes empresas

que se encargan de fabricar estos instrumentos siguen viendo como una buena opción los DSPs, e incluso en algunos casos utilizan la combinación de estos últimos con los FPGAs.

Teniendo en cuenta las capacidades de los dispositivos mencionados y la importancia del concepto de respuesta en frecuencia, tanto investigadores como empresas han desarrollado instrumentos electrónicos capaces de realizar un análisis en frecuencia de algún sistema dinámico con distintos fines, conocido como analizador de respuesta en frecuencia. Este instrumento mide las características de la repuesta en frecuencia de un sistema bajo prueba por medio de la Transformada de Fourier y a través de la impedancia eléctrica (magnitud y fase) [27].

Existen muchas opciones en el mercado de analizadores de respuesta en frecuencia creados para distintos fines, como el SFRA45 [6] de Newtons 4th Ltd., que es un instrumento para múltiples aplicaciones en la industria de los transformadores de potencia. Su diseño está basado en la combinación de un DSP y un FPGA, debido a que este dispositivo también funciona como osciloscopio, voltímetro, generador de funciones y medidor de impedancias. Utiliza el principio básico de un barrido con una señal sinusoidal en rangos de frecuencia de 5 Hz hasta 45 MHz, con un error de exactitud en magnitud de impedancia ± 0.02 dB y en fase de $\pm 0.05^\circ$. Cuenta con conexión USB y su propio *software* para poder controlar el dispositivo y observar los resultados del análisis. En la figura 1.4 se muestra al analizador SFRA45.



Figura 1.4: Analizador de respuesta en frecuencia modelo SFRA45.

CAPÍTULO 1. INTRODUCCIÓN

Otro analizador de respuesta en frecuencia es el modelo 6300 de Venable Instruments [5], que permite medir la respuesta en frecuencia para el diseño de fuentes de alimentación. Este analizador utiliza también la técnica de una sinusoidal simple, pero su rango de frecuencia es tan amplio que va desde los $10\mu\text{Hz}$ hasta 40 MHz. Utiliza un DSP para realizar el procesamiento de la señal. En cuanto a su error de exactitud para la magnitud de impedancia es de $\pm 0.03\text{ dB} + 0.1\text{ dB}$ por cada MHz, por otra parte su exactitud para la fase es de $\pm 0.4^\circ + 1^\circ$ por cada MHz. Es de tamaño muy compacto, cuenta con conexión USB y es compatible con el *software* MATLAB y Excel. En la figura 1.5 se muestra al analizador modelo 6300.



Figura 1.5: Analizador de respuesta en frecuencia modelo 6300.

Como último ejemplo se tiene el M300 que es un analizador de uso general fabricado por AP Instruments [2], cuyo rango de medición abarca desde 0.01 Hz hasta 30 MHz, con un error de exactitud de $\pm 0.05\text{ dB}$ para la magnitud de impedancia y $\pm 0.8^\circ$ para la fase. Al igual que el anterior analizador, utiliza un DSP para operar y hace un barrido de frecuencias con una señal sinusoidal simple. Cuenta con su propio *software* de control y de despliegue de resultados. En la figura 1.6, se muestra al analizador M300.

Con base en todo lo mencionado anteriormente, el estudio de sistemas dinámicos y su respuesta en frecuencia resulta un tema de interés para la Ingeniería y en especial para la Ingeniería eléctrica y electrónica debido a que resulta útil en sus distintas ramas: control, potencia y electrónica. La impartición teórica de este tema en las distintas asignaturas de la carrera le permite al alumno tener las bases suficientes para comprenderlo, sin embargo es importante que también tenga una visión práctica de éste, por tal motivo se imparten distintos laboratorios que actualmente utilizan métodos, que si bien resultan útiles y eficientes pueden llegar a ser anticuados o requieren de la integración de varios equipos, por lo tanto surgió como una alternativa, el



Figura 1.6: Analizador de respuesta en frecuencia modelo M300.

diseñar y crear un prototipo de un analizador de respuesta en frecuencia que sirva como apoyo a profesores y alumnos utilizando componentes modernos y de bajo costo, con los cuales las nuevas generaciones se integran de una mejor manera.

1.2. Definición del problema

Realizar la técnica de análisis en frecuencia, requiere de un sistema capaz de implantar de forma práctica los conceptos mencionados en la sección anterior, siendo esto una tarea no trivial. En este sentido, se pretende desarrollar un prototipo que se encargue de realizar mediciones de impedancia en un rango amplio de frecuencias, de forma precisa, exacta y con capacidad de analizar los datos mediante un programa de cómputo.

Es importante mencionar que el estudio de un sistema en el dominio de la frecuencia tiene diversas aplicaciones en áreas industriales y de servicio. En sistemas eléctricos de potencia y calidad de la energía, un análisis en frecuencia permite realizar estudios en líneas de transmisión, de flujos de potencia, así como detectar fallas eléctricas [15]. En el área de instrumentación, la medición de la respuesta en frecuencia en sensores, transductores y actuadores resulta ser un excelente mecanismo para la caracterización de éstos, en términos de su desempeño dinámico [8]. Finalmente, la respuesta en frecuencia es importante a la hora de diseñar dispositivos biomédicos, la impedancia del cuerpo humano resulta ser un parámetro importante para la detección de algún padecimiento; así, entonces, el poder medir impedancia y realizar análisis en frecuencia resulta indispensable en muchas aplicaciones [24].

1.3. Objetivos

Dado que una buena comprensión y síntesis sobre el concepto de análisis en frecuencia, mediante su aplicación en sistemas eléctricos permite una fácil extrapolación del concepto a prácticamente cualquier sistema dinámico. La presente propuesta pretende generar material didáctico para coadyuvar en la formación de recursos humanos de alto nivel, bajo los siguientes objetivos:

1. Diseñar y poner en funcionamiento un analizador de respuesta en frecuencia de sistemas eléctricos con un rango de operación, desde bajas frecuencias hasta 100 kHz. Usando instrumentación simplificada y de vanguardia.
2. Crear una aplicación para computadora que permita al usuario observar los resultados tanto numéricamente como en gráficas y que le permita guardar esa información.
3. El prototipo debe apoyar la enseñanza y comprensión de los conceptos de respuesta en frecuencia en sistemas eléctricos e impedancia eléctrica.

1.4. Estructura de la tesis

El propósito de este trabajo es explicar el desarrollo del prototipo a lo largo de cinco capítulos. En el primer capítulo se define el problema que se busca resolver y se dan a conocer los objetivos. En el segundo capítulo se habla de los antecedentes teóricos que son necesarios para el desarrollo del prototipo, abarcando los temas de sistemas dinámicos lineales e invariantes en el tiempo, función de transferencia, respuesta en el tiempo y en la frecuencia, la transformada de Fourier y la impedancia eléctrica. Después, en el tercer capítulo, se da una descripción del diseño del prototipo y la integración de los distintos componentes que se utilizaron para su desarrollo y el funcionamiento de cada uno de ellos. En el capítulo cuatro se presenta la caracterización del prototipo y las distintas pruebas a las que fue sometido. Por último, en el capítulo cinco se presentan las conclusiones y el trabajo a futuro que se tiene para el prototipo.

Capítulo 2

Antecedentes teóricos

En este capítulo se presentan los conceptos teóricos que sustentan el funcionamiento de los analizadores de respuesta en frecuencia. Se muestra el estado del arte en cuanto a métodos y tecnologías de dichos analizadores.

2.1. Sistemas Dinámicos

El término dinámica se relaciona directamente con los fenómenos en la naturaleza de este mundo y el resto del universo que se encuentran en constante cambio. Así, el hombre ha tenido la necesidad de desarrollar una ciencia matemática que utiliza para poder representar y analizar tales fenómenos. Con esto en mente ha concebido al universo mismo como un sistema que aún no logra describir del todo, sin embargo, para alcanzar dicha meta decidió dividir el estudio del universo en pequeñas partes que a lo largo de su historia ha logrado comprender y describir del todo, pero con la idea de que todas éstas se relacionan de alguna manera. De lo anterior, se puede definir entonces a un sistema como un conjunto organizado de elementos conectados entre sí para alcanzar un objetivo.

Los sistemas no son solo de carácter físico-naturales, también alcanzan otras áreas de carácter más humano como la economía y la sociología. Por otra parte, los sistemas físicos-naturales pueden tener diferentes enfoques para describir un proceso ya sea, eléctrico, mecánico, hidráulico, térmico, etc.

Para poder observar algún cambio en un sistema ante un estímulo del ambiente que lo rodea debe transcurrir alguna cantidad de tiempo, por tal motivo, este se convierte en la variable más importante en el estudio de los sistemas. Con base a lo anterior se puede definir a un sistema dinámico como aquel que su respuesta en el presente depende de un estímulo al cual fue sometido en el pasado.

La representación de un sistema es un esquema que contiene una caja negra con una entrada y una salida como se muestra en la figura 2.1. Claro que al estudiar el comportamiento de los sistemas dinámicos se deben tomar en cuenta los elementos que los integran y su interconexión, las entradas o señales a las que son sometidos y cómo reaccionan sus elementos conforme avanza el tiempo.

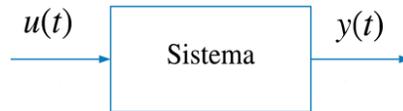


Figura 2.1: Representación de un sistema.

Aunque hay un sinnúmero de ejemplos de sistemas dinámicos, el número de formas generales para poder representarlos de forma matemática se basa en las distintas leyes físicas-naturales que se conocen y al menos en este trabajo va enfocado a los sistemas de carácter eléctrico [17, 19, 27].

2.2. Sistema lineal e invariante en el tiempo

Un sistema dinámico puede ser de carácter lineal o no lineal. Para describir un sistema se hace uso de un modelo matemático que describe su dinámica y generalmente se representa a través de ecuaciones diferenciales o de recursión, si las ecuaciones que forman este modelo son lineales se le puede considerar lineal. Por otro lado, debe cumplir con las propiedades de superposición, homogeneidad e invariancia en el tiempo.

En cuanto a la propiedad de superposición se establece que, si un sistema es excitado en su entrada por dos señales distintas, su respuesta será la suma de las salidas correspondientes a cada una de las entradas. En la figura 2.2 se muestra el principio de superposición [19, 27].

La propiedad de homogeneidad se refiere a que si la señal de entrada

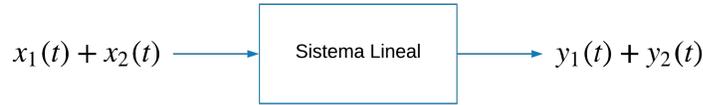


Figura 2.2: Propiedad de superposición para un sistema lineal.

es multiplicada por un factor de proporcionalidad este mismo factor se encontrará a la salida del sistema. En la figura 2.3 se muestra el principio de homogeneidad [19, 27].

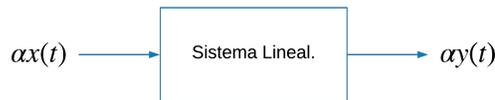


Figura 2.3: Propiedad de homogeneidad para un sistema lineal.

Un sistema es invariante en el tiempo cuando su respuesta a una misma señal de entrada es la misma en cualquier instante de tiempo, es decir si se retarda la señal de entrada, ese mismo retardo se encontrará en su salida. La figura 2.4 representa la invariancia en el tiempo [19, 27].

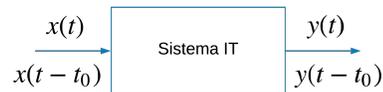


Figura 2.4: Representación de un sistema invariante en el tiempo.

Teniendo en cuenta estas propiedades, se divide el estudio de los sistemas lineales e invariantes en tiempo continuo y discreto.

2.2.1. Sistema en tiempo continuo

El tiempo continuo corresponde a nuestra concepción habitual, donde el tiempo se considera como una variable continua. En términos matemáticos, el tiempo continuo se cuantifica en términos de un intervalo de valores en el que si se toman dos valores siempre existirá un tercer valor intermedio que

también pudiera llegar a tomar el tiempo continuo como uno de sus valores. El comportamiento de los sistemas dinámicos visto en tiempo continuo generalmente se describe mediante una ecuación diferencial de coeficientes constantes donde su variable dependiente y sus derivadas aparecen como combinación lineal. La forma general de la ecuación diferencial [27], para un sistema lineal e invariante en el tiempo, es

$$\begin{aligned} \frac{d^n y(t)}{dt^n} + a_{n-1} \frac{d^{n-1} y(t)}{dt^{n-1}} + \dots + a_0 y(t) \\ = b_{n-1} \frac{d^{n-1} u(t)}{dt^{n-1}} + b_{n-2} \frac{d^{n-2} u(t)}{dt^{n-2}} + \dots + b_0 u(t), \end{aligned} \quad (2.1)$$

donde t es el tiempo, $u(t)$ es la entrada del sistema y $y(t)$ la salida del sistema.

2.2.2. Sistema en tiempo discreto

El tiempo discreto consiste en una secuencia ordenada de valores específicos. Así, el tiempo corresponde a los números enteros 0, 1, 2, etc. Por ejemplo, el análisis del crecimiento de población se hace por periodos de años específicos y no como un análisis de tiempo continuo.

Los sistemas de tiempo discreto se han convertido en estándar en la mayoría de las aplicaciones dinámicas con la llegada de las computadoras digitales, debido a que hoy en día es necesario discretizar el modelo de un sistema lineal de tiempo continuo a uno de tiempo discreto si se quiere analizar a través de una computadora. De acuerdo con lo anterior, el comportamiento de los sistemas dinámicos vistos en tiempo discreto se describe mediante una ecuación que relaciona el valor de una variable a la vez con los valores en tiempos pasados. Tal ecuación se llama ecuación de recursión [27] y su forma general está dada por

$$\begin{aligned} y[t] + a_{n-1} y[t-1] + \dots + a_1 y[t-n+1] + a_0 y[t-n] = \\ b_m u[t-1] + \dots + b_1 u[t-m+1] + b_0 u[t-m] \end{aligned} \quad (2.2)$$

donde t es el tiempo, $u[t]$ es la entrada del sistema y $y[t]$ la salida del sistema, mientras que m y n son números enteros positivos.

2.3. Función de Transferencia

Como se mencionó en las secciones anteriores, para analizar un sistema dinámico, lineal e invariante en el tiempo se debe representar a través de una ecuación diferencial o una ecuación de recursión según sea el caso. El análisis con derivadas o con diferencias no resulta sencillo por lo que las transformadas resultan un método alternativo bastante atractivo ya que nos permiten realizar el análisis de manera algebraica.

En tiempo continuo es utilizada la transformada de Laplace que permite convertir ecuaciones diferenciales en ecuaciones algebraicas, donde ahora la variable independiente está representada por s y está definida junto con su transformada inversa de la siguiente manera

$$\mathcal{L}\{y(t)\} = Y(s) = \int_{0^-}^{\infty} e^{-st}y(t) dt, \quad (2.3)$$

$$\mathcal{L}^{-1}\{Y(s)\} = y(t) = \frac{1}{2\pi j} \int_{\sigma-j\infty}^{\sigma+j\infty} e^{st}Y(s) ds, \quad (2.4)$$

donde $Y(s)$ es la transformada de Laplace y $y(t)$ una señal de tiempo continuo y solo esta definida si existe un valor de $\sigma \in \mathbb{R}$.

Teniendo en cuenta la ecuación 2.1, entonces se puede aplicar la Transformada de Laplace donde tenemos que

$$\begin{aligned} s^n Y(s) + a_{n-1} s^{n-1} Y(s) + \dots + a_0 Y(s) \\ = b_m s^m U(s) + \dots + b_0 U(s) + f(s, x_0), \end{aligned} \quad (2.5)$$

que contiene a la función $f(s, x_0)$ que depende de s y de todas las condiciones iniciales de la función de la señal $Y(t)$. Ahora, si las condiciones iniciales de $y(t)$ se consideran cero, se tiene que

$$Y(s) = H(s)U(s). \quad (2.6)$$

Y si se toman los coeficientes de ambos lados de la ecuación 2.5 podemos definir dos funciones más

$$A(s) = s^n + a_{n-1} s^{n-1} + \dots + a_0, \quad (2.7)$$

$$B(s) = b_m s^m + \dots + b_{m-1} s^{m-1} + b_0, \quad (2.8)$$

que representan dos polinomios formados con los coeficientes de la ecuación general. Para finalizar, se puede entonces definir a $H(s)$ como

$$H(s) = \frac{B(s)}{A(s)}, \quad (2.9)$$

Con este cociente se puede definir a $H(s)$ como la función de transferencia en el dominio de Laplace que es la relación que existe entre la salida y la entrada del sistema y sirve para caracterizar la dinámica del sistema en el dominio del tiempo y también para encontrar la respuesta en frecuencia del sistema. Las raíces del denominador y del numerador se denominan, respectivamente polos y ceros de $H(s)$. Cabe mencionar que para un análisis en tiempo discreto se utiliza la Transformada Z que resulta el análogo de la transformada de Laplace pero en tiempo discreto por lo que el análisis resulta muy similar [27].

2.4. Respuesta en el tiempo de un sistema

La respuesta en el tiempo de un sistema se puede definir como el periodo de tiempo que le toma a la salida del sistema seguir a la entrada aplicada. Para analizar la dinámica del sistema se requiere conocer qué tipo de señal entrará al equipo, por lo que generalmente se emplean señales de prueba. Las señales de prueba más utilizadas son: el escalón, el impulso y la rampa.

Considerando que se utiliza como señal de prueba un impulso unitario que, en sistemas de tiempo continuo, es la función delta de Dirac $\delta(t)$, mientras que, para sistemas de tiempo discreto, la función del impulso unitario está definida como $\delta[n]$. La respuesta al impulso de un sistema se denota como $h(t)$, para sistemas de tiempo continuo, o $h[n]$, para sistemas de tiempo discreto y se define como la señal de salida que se produce cuando se aplica un impulso a la entrada del sistema.

Ahora sí, consideremos las propiedades de linealidad e invariancia en el tiempo mencionadas anteriormente, podemos descomponer la señal de entrada del sistema en una suma de varias señales; como consecuencia, la salida será igual a la suma de las salidas del sistema para cada uno de esos componentes. Bajo este concepto, sí descomponemos cualquier señal de entrada en una suma de impulsos escalados y desplazados en el tiempo, entonces, la salida sería igual a la suma de las respuestas al impulso, escaladas y desplazadas en el tiempo de la misma manera.

La duración de un impulso tiende a cero, es decir, puede ser considerado como una diferencial. La suma entonces de los impulsos se considera una integral con lo que se tiene lo siguiente:

$$\int_{-\infty}^{\infty} x(\tau)\sigma(t - \tau) d\tau, \quad (2.10)$$

esta integral es la convolución de la respuesta al impulso y la señal de entrada.

La señal de entrada también se puede representar como la convolución de la señal y el impulso. La convolución de cualquier señal y un impulso unitario da como resultado la misma señal quedando de la siguiente manera

$$\int_{-\infty}^{\infty} x(\tau)\sigma(t - \tau) d\tau = x(t). \quad (2.11)$$

Con lo que se concluye que la respuesta de un sistema lineal e invariante en el tiempo a cualquier señal está definida como la convolución de la señal de entrada y la respuesta al impulso del sistema:

$$y(t) = \int_{-\infty}^{\infty} x(\tau)\sigma(t - \tau) d\tau = x(t) \quad (2.12)$$

Por esta razón es una práctica común en ingeniería ya que esto es de gran significado cuando se quieren diseñar nuevos sistemas, aunque este método no resulta sencillo debido a la complejidad de calcular la convolución. Por esta razón surge como una alternativa el analizar los sistemas en otro dominio como el de Laplace o en de la frecuencia que se presenta a continuación.

2.5. Respuesta en frecuencia de un sistema

Para conocer la respuesta en frecuencia, se debe determinar la función de transferencia conocida como $H(j\omega)$ que es la relación entre la señal de salida $Y(j\omega)$ y la señal de excitación del sistema $X(j\omega)$. Existe otro dominio que funciona de manera similar donde la variable que se encuentra en constante cambio está representada por una frecuencia arbitraria ω . Para poder realizar este cambio de dominio se hace uso de la Transformada de Fourier de la cual se hablará más adelante. Así la función de transferencia queda definida $H(j\omega)$ donde $j = \sqrt{-1}$. Si se toman k puntos de frecuencia, se tendrán funciones de transferencia iguales al intervalo que se considere, y a ese grupo de funciones se le conoce como respuesta en frecuencia y se puede expresar de la siguiente manera

$$H(j\omega_k) = \frac{Y(j\omega_k)}{X(j\omega_k)} \quad k = 1, \dots, F. \quad (2.13)$$

Dado que para este trabajo se consideran sistemas eléctricos, la señal de entrada y la de salida pueden ser funciones de corriente o del voltaje y se pueden considerar cuatro casos de funciones de transferencia:

$$H(j\omega) = \text{Función de transferencia de voltaje} = \frac{V_o(j\omega)}{V_i(j\omega)}, \quad (2.14)$$

$$H(j\omega) = \text{Función de transferencia de corriente} = \frac{I_o(j\omega)}{I_i(j\omega)}, \quad (2.15)$$

$$H(j\omega) = \text{Función de transferencia de impedancia} = \frac{V_o(j\omega)}{I_i(j\omega)}, \quad (2.16)$$

$$H(j\omega) = \text{Función de transferencia de admitancia} = \frac{I_o(j\omega)}{V_i(j\omega)}, \quad (2.17)$$

para todas i y o indican que es una señal de entrada y de salida respectivamente. Para esta aplicación solo se considerará la función que representa a la impedancia eléctrica que se describe a continuación [26].

2.5.1. Impedancia eléctrica

La impedancia representa la oposición al flujo de una corriente eléctrica cuando un circuito es excitado por una señal de tipo sinusoidal. Si para un circuito eléctrico se considera una señal de voltaje $v(t) = V_0 \cos(\omega t + \phi)$ a una frecuencia ω dada, con V_0 y ϕ como la amplitud y la fase de la señal, la cual se puede representar de forma fasorial como

$$\mathbf{V} = V_0 e^{j\phi}, \quad (2.18)$$

donde $V_0 = |\mathbf{V}|$ es la magnitud y $\phi = \angle \mathbf{V}$ es la fase.

Y si se asume que la señal es aplicada a un circuito entonces también se tiene una corriente $i(t) = \mathbf{I}_0 \cos(\omega t + \phi)$ representada de forma fasorial como

$$\mathbf{I} = |\mathbf{I}_0| \angle \phi, \quad (2.19)$$

a la relación que existe entre la señal de voltaje y la de corriente se le conoce como impedancia eléctrica, y está definida para una frecuencia arbitraria ω como el cociente entre el fasor de voltaje \mathbf{V} y el fasor de corriente \mathbf{I} , cuya expresión es

$$\mathbf{Z}(j\omega) = \frac{\mathbf{V}}{\mathbf{I}}[\Omega], \quad (2.20)$$

la impedancia es una magnitud de carácter complejo por lo que j se denota como la representación de un número imaginario de valor $\sqrt{-1}$. Considerando lo anterior la impedancia tiene una parte real y una parte imaginaria, así que se puede representar en el plano rectangular como

$$Z = R + jX \in \mathbb{C} \quad (2.21)$$

con R como la parte real que se denomina como resistencia y X como la parte imaginaria que se denomina como reactancia eléctrica. La reactancia eléctrica puede ser tanto capacitiva e inductiva.

La reactancia capacitiva para un capacitor de valor $C > 0$ es

$$X_C = \frac{1}{j\omega C} \quad (2.22)$$

La reactancia inductiva para un inductor de valor $L > 0$ es

$$X_L = j\omega L \quad (2.23)$$

Por último si se tienen ambos tipos de elementos eléctricos conectados se considera una reactancia total definida como

$$X_{total} = j\omega L - \frac{1}{j\omega C} \quad (2.24)$$

Para pasar del plano rectangular al plano complejo se considera para la magnitud de la impedancia la siguiente expresión

$$|Z| = \sqrt{R^2 + X^2}, \quad (2.25)$$

y para el ángulo de fase se tiene

$$\angle\phi = \text{angtan} \left(\frac{X}{R} \right). \quad (2.26)$$

Con base en lo anterior la representación de la impedancia en el plano complejo depende de la reactancia, debido a que ésta puede ser capacitiva e inductiva. cuando la reactancia es capacitiva los valores se encontraran en el lado negativo del plano, en caso contrario se encontrará en el lado positivo [25, 26].

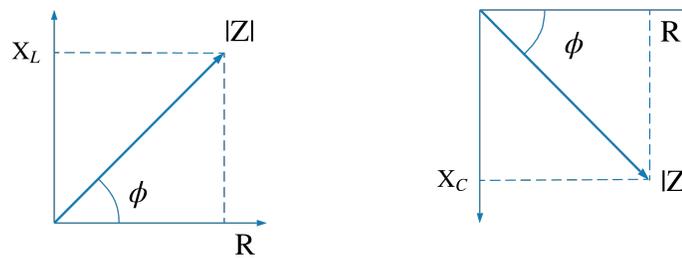


Figura 2.5: Representación de la impedancia eléctrica en el plano complejo.

Por lo tanto para poder encontrar la parte real de la impedancia se considera que

$$R = |Z| \cos \phi, \quad (2.27)$$

por el contrario la parte imaginaria se obtiene como

$$X = |Z| \text{sen } \phi. \quad (2.28)$$

2.5.2. Transformada de Fourier

La Transformada de Fourier nos permite pasar del dominio del tiempo al de la frecuencia y viceversa para simplificar el análisis matemático del comportamiento de un sistema dinámico.

La Transformada de Fourier está definida como

$$\mathcal{F}\{f(t)\} = F(j\omega) = \int_{-\infty}^{\infty} f(t)e^{-j\omega t} dt, \quad (2.29)$$

donde $f(t)$ es la señal de excitación de tipo sinusoidal en el dominio del tiempo, $F(j\omega)$ es la nueva representación de la señal en frecuencia, j se

denota como la representación de un número imaginario cuyo valor es $\sqrt{-1}$ y ω es la frecuencia angular. En general se puede decir que $F(j\omega)$ será una función de variable real ω pero con valores complejos.

La transformada de Fourier parte del concepto de la Serie de Fourier donde se tiene que una señal periódica puede ser representada a través de una suma finita de senos y cosenos en un periodo de tiempo finito, por otro lado la Transformada de Fourier permite representar cualquier señal (periódica o no periódica) considerando el periodo de la señal infinito.

La condición para que exista la Transformada de Fourier de una función $f(t)$ es que sea completamente integrable en el sentido de que

$$\int_{-\infty}^{\infty} |f(t)| dt < \infty, \quad (2.30)$$

en otras palabras, que el resultado de la integral sea un valor real y definido en el intervalo de $(-\infty, \infty)$.

También existe en funciones de valores de tiempo discretos $y[t]$ lo que se conoce como Transformada Discreta de Fourier (DFT) y es el método en el cual se basa el funcionamiento del proyecto aquí presentado. La DFT está definida como

$$\mathcal{F}_d\{y[t]\} = Y[e^{j\theta}] = \sum_{t=0}^{N-1} y[t]e^{-j\theta t}, \quad (2.31)$$

donde la frecuencia es $\theta = \frac{2\pi}{N}$ y N un periodo de tiempo. Para este algoritmo es necesario que la señal de entrada sea una serie de puntos discretos y que tenga un periodo finito, por esta razón es utilizada para el procesamiento de señales. [27].

La DFT transforma una señal de entrada de N puntos en dos señales de salida de $N/2$ puntos. Estas dos señales son llamadas parte real de $Y[\]$, escrita como $ReY[\]$, y la parte imaginaria de $Y[\]$, escrita como $ImY[\]$. Los valores de $ReY[\]$ son amplitudes de funciones coseno, mientras que los valores de $ImY[\]$ son amplitudes de funciones seno que van desde valores $N = 0, \dots, N/2$. Este proceso se representa en la figura 2.6

El número de muestras en el dominio del tiempo es generalmente representado por la variable $N \in \mathbb{Z} > 0$. La mayoría de las veces se elige un valor que sea potencia de 2, por ejemplo 128, 256, 512, etc. Existen dos razones para esto, la primera es que la información digital se guarda en localidades de memoria con direcciones binarias y la segunda es que los algoritmos para calcular la DFT utilizan valores que son potencias de dos.

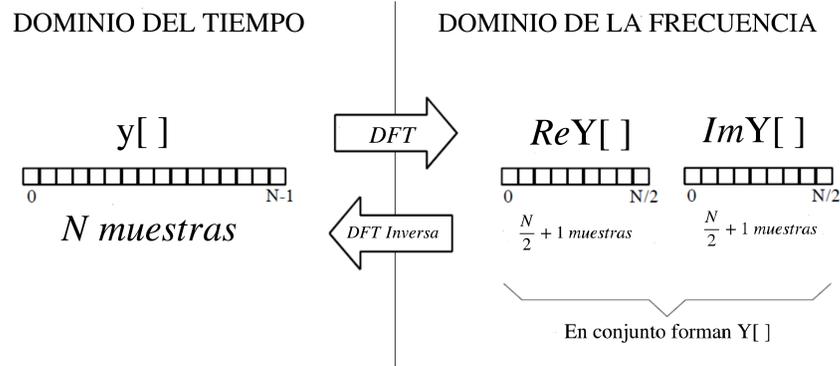


Figura 2.6: Representación de la DFT.

Las funciones seno y coseno usadas en la DFT son llamadas Funciones Base que tienen una amplitud unitaria. Si se tiene en consideración que la salida de la DFT son un conjunto de números que representan amplitudes ($ReY[k]$ y $ImY[k]$), y si a cada una de éstas se le asigna una función seno o coseno apropiada el resultado es un conjunto de funciones seno y coseno escaladas que se suman para formar la señal original en el dominio del tiempo $y[t]$.

Las funciones base se expresan de la siguiente manera:

$$c_k[i] = \cos\left(\frac{2\pi ki}{N}\right), \quad (2.32)$$

$$s_k[i] = \sen\left(\frac{2\pi ki}{N}\right), \quad (2.33)$$

$$y[i] = \sum_{k=0}^{N/2} ReY[k] \cos\left(\frac{2\pi ki}{N}\right) + \sum_{k=0}^{N/2} ImY[k] \sen\left(\frac{2\pi ki}{N}\right), \quad (2.34)$$

donde c_k es la función coseno para la amplitud correspondiente a $Re Y[k]$, s_k es la función seno para la amplitud correspondiente a $Im Y[k]$ y el parámetro k determina la frecuencia de cada función, dicho de otra manera k es igual al número de ciclos completos que se encuentran dentro de el número N de

muestras de la señal. Por último i es el índice que va desde un valor 0 hasta $N - 1$.

Existen tres métodos para calcular la DFT. El primer método es a través de un conjunto de ecuaciones simultáneas, este método es útil para comprender teóricamente la DFT, sin embargo es poco eficiente para usos prácticos. El segundo método es por medio de la Correlación, es decir se basa en detectar una forma de onda conocida en otra señal. El tercer método es llamado Transformada Rápida de Fourier (FFT), el algoritmo se basa en dividir la DFT en N muestras, lo que tiene como resultado N transformadas. La FFT es cientos de veces mas rápida que los métodos antes mencionados [30].

2.5.3. Diagramas de Bode

Los diagramas de Bode sirven para representar la magnitud y la fase de una función de transferencia a través de dos gráficas en función de la frecuencia correspondientes a la magnitud (en decibeles) y la fase (en grados) en una escala semilogarítmica, debido al amplio rango de frecuencias que pudiera contener.

La magnitud de la impedancia eléctrica en decibeles (dB) se puede expresar de la siguiente manera

$$Z_{\text{dB}} = 20 \log_{10} |Z(j\omega)| \quad (2.35)$$

Para confirmar el correcto desempeño del trabajo aquí presentado se hicieron pruebas con circuitos formados por resistencias, capacitores e inductores (RC, RL y RLC) por lo que vale la pena mostrar su comportamiento teórico de acuerdo con los conceptos presentados en este capítulo.

Para el circuito RC de acuerdo con la expresión (2.22) se tiene que su valor de reactancia es mayor a frecuencias bajas, debido a que si $\omega \rightarrow 0$ entonces $X_C \rightarrow \infty$, por lo que al obtener los valores de impedancia de un circuito en un rango de frecuencias se observa que la magnitud de impedancia eléctrica irá disminuyendo conforme la frecuencia aumente, por otro lado su valor de fase es de un valor negativo en frecuencias bajas, que es una característica propia de las cargas capacitivas, pero cuando el valor de frecuencia es alto el valor de fase tiende a cero. Un ejemplo de un diagrama de Bode de un circuito RC se puede observar en la figura 2.7.

El circuito RL es un caso contrario del circuito RC (si $\omega \rightarrow 0 \therefore X_L \rightarrow 0$), ya que su valor de magnitud aumenta conforme lo hace la frecuencia, por otro

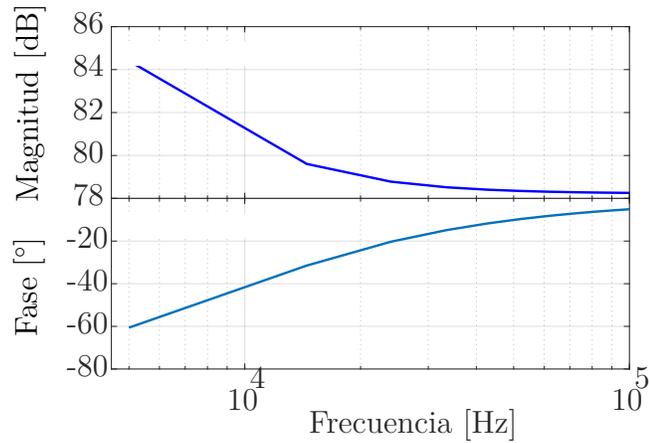


Figura 2.7: Diagrama de Bode de un circuito RC con una resistencia de 8200Ω y un capacitor de $2.2 nF$.

lado su fase también tiene el mismo comportamiento, comienza con un valor cercano a cero como si de tratase de un circuito puramente resistivo para después tomar valores mayores típicos de una carga inductiva. Un ejemplo de un diagrama de Bode de un circuito RL se presenta en la figura 2.8.

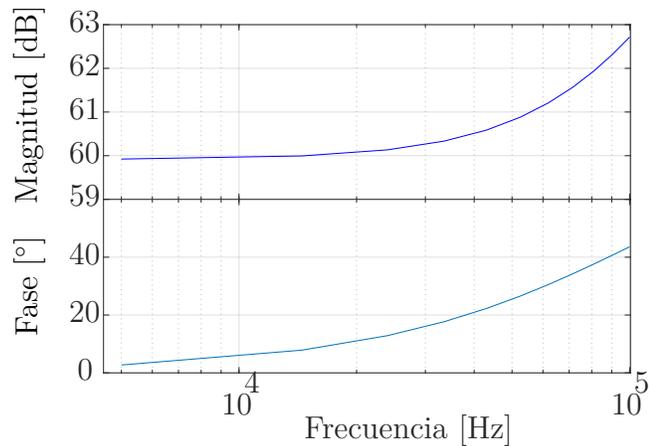


Figura 2.8: Diagrama de Bode de un circuito RL con una resistencia de 900Ω y un inductor de $1.5 mH$.

Por último se considera un circuito RLC y tomando como referencia la expresión (2.24) se puede observar que en algún punto de frecuencia la resta entre ambas cantidades de reactancia tenderá a cero, debido a esto el circuito

se puede considerar uno puramente resistivo, mientras que en otros puntos la reactancia inductiva y capacitiva tendrán una mayor representación. La fase tiene un comportamiento similar ya que tendrá valores de ángulo tanto positivos como negativos debido a que están presentes todos los tipos de elementos pasivos en el circuito. Un ejemplo de un diagrama de Bode de un circuito RLC es el que se muestra en la figura 2.9.

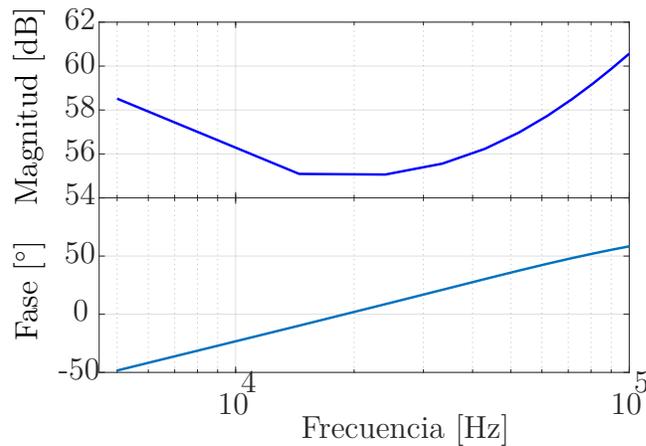


Figura 2.9: Diagrama de Bode de un circuito RLC con una resistencia de 900Ω , un inductor de 1.5 mH y un capacitor de 47 nF .

Los circuitos que se utilizaron para realizar pruebas tienen una aplicación directa como filtros pasivos, estos arreglos tienen como objetivo rechazar señales con una determinada frecuencia, por lo que son de gran importancia en el procesamiento de señales. Las frecuencias que rechazan dependerán del arreglo que se tenga entre los elementos que lo constituyen, de acuerdo con ese concepto se pueden clasificar en cuatro tipos: filtros pasobajas, filtros pasohaltas, filtros pasobanda y filtros rechazobanda. También se pueden clasificar por filtros pasivos y activos, en cuanto los que se mencionan primero están solo conformados por elementos pasivos: capacitores, inductores y resistencias, por otro lado los filtros activos hacen uso de amplificadores operacionales y los mismos elementos pasivos, por esta razón, el comportamiento antes presentado de los circuitos es solo un ejemplo, ya que el análisis de filtros resulta bastante extenso y se encuentra fuera de los alcances de este trabajo, sin embargo, resultan una aplicación para el prototipo desarrollado [23, 26].

2.6. Analizador de Respuesta en Frecuencia basado en la Transformada de Fourier

Un analizador de respuesta en frecuencia es un instrumento de medición utilizado para analizar componentes, circuitos y sistemas (conocidos como dispositivos bajo prueba) en el dominio de la frecuencia. Su funcionamiento consiste frecuentemente en generar una señal que se introduce a un sistema, esta señal viaja a través de sistema, de modo que en su salida se genera otra de características similares que posteriormente es filtrada y es introducida a un digitalizador para con los datos obtenidos aplicar un análisis de Fourier discreto. El resultado que se obtiene es la respuesta en frecuencia del sistema. En la figura 2.10 se muestra el diagrama general de un analizador de respuesta en frecuencia.

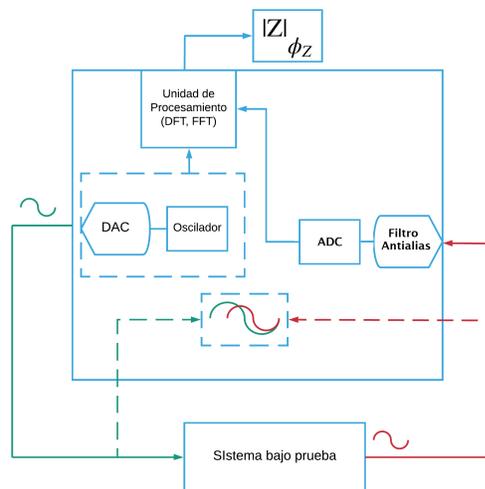


Figura 2.10: Diagrama de bloques de un analizador de respuesta en frecuencia.

Los analizadores de respuesta en frecuencia generalmente miden las características de la respuesta en frecuencia de un sistema bajo prueba por medio de la impedancia eléctrica (magnitud y fase), generalmente están constituidos por:

- Un generador de funciones.

- Un filtro *antialiasing*.
- Un convertidor analógico-digital (ADC).
- Una unidad de procesamiento que aplica el algoritmo de la DFT.

En un analizador de respuesta en frecuencia se requiere de una señal que excite al sistema bajo prueba, por lo que el generador de funciones tiene la tarea de proporcionar dicha señal. Hasta ahora se ha mencionado que para conocer la respuesta en frecuencia de un sistema se debe emplear una señal de tipo sinusoidal, que, si bien es un método efectivo, se debe tener en consideración que esta señal solo permite conocer la respuesta en una sola frecuencia, por lo que, para determinar la respuesta en un rango amplio, será necesario realizar el mismo número de experimentos proporcionales al rango de frecuencias que se desea analizar, lo cual resulta en un proceso lento. En consecuencia, ha surgido como alternativa el uso de señales más complejas que aumentan la eficiencia del proceso. Para tener un mejor criterio de que señal de entrada elegir es necesario tener en cuenta los conceptos de ruido, *aliasing* y fuga espectral [20,28].

El ruido [29] es una señal aleatoria que se adhiere a la señal que se está analizando. Este ruido contamina la señal, y si la relación ruido a señal es muy alta, se pueden obtener resultados erróneos en las mediciones. El ruido puede ser debido al ambiente, a los propios componentes, a la red eléctrica o debido a otro tipo de interferencias.

En cuanto al efecto *aliasing* [13] se puede decir que no es una propiedad inherente de las señales, sino que este se presenta cuando se quiere digitalizar una señal continua y esta presenta componentes de frecuencias muy altas que rebasan la frecuencia de muestreo f_s del ADC, lo cual resulta una mala representación de la señal. Cuando se quiere convertir una señal con una frecuencia f , el ADC debe muestrear como mínimo dos puntos por ciclo, dicho de una manera más concreta f_s debe ser mayor a $2f$. Si lo anterior no se cumple las componentes de frecuencia que se encuentren por arriba de $\frac{f_s}{2}$ aparecerán desplazadas por detrás de este valor.

Para evitar este problema se hace uso de un filtro *antialiasing* que es un filtro analógico pasobajas que tiene como objetivo eliminar de una señal todas las componentes de frecuencia que sean mayores a $\frac{f_s}{2}$ antes de ser ingresada al ADC, asegurando que ninguna componente de frecuencia de la

CAPÍTULO 2. ANTECEDENTES TEÓRICOS

señal aparecerá desplazada. En la figura 2.11 se muestra el efecto de *aliasing* sobre una señal.

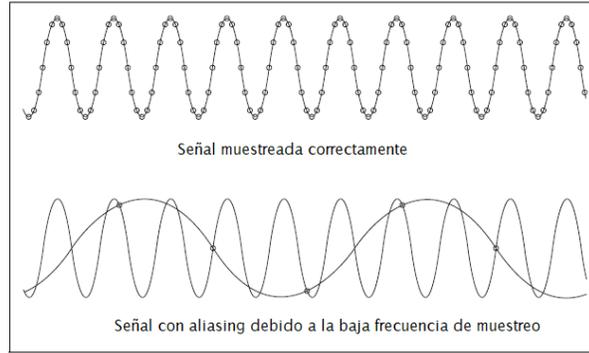


Figura 2.11: Representación del efecto *aliasing* sobre una señal.

Por otra parte la fuga espectral o *leakage* [13, 29] se presenta también al momento de digitalizar una señal. Si se considera una señal sinusoidal sabemos que es periódica, esto representa un problema al digitalizar la señal, debido a que solo pueden considerarse cierto número de periodos a causa de las limitaciones computacionales de nuestros dispositivos, así que cuando la señal de entrada es muestreada el ADC pudiera no incluir un número de periodos enteros de esta, lo que resulta en una mala representación dando como resultado la aparición de componentes de frecuencia que no le pertenecen, este efecto se conoce como fuga espectral.

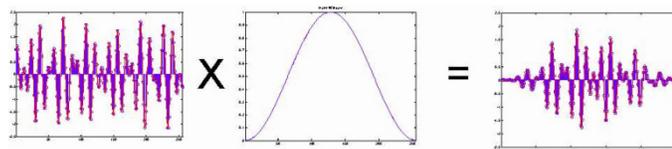


Figura 2.12: Aplicación de una ventana de Hanning para evitar la fuga espectral.

Para contrarrestar este efecto se hace uso de una función de ventana $w(t)$, que tiene como objetivo establecer la longitud de la muestra y que quede bien definido el periodo de la señal antes de aplicar la DFT. El ventaneo de una señal consiste en multiplicar los datos que generó el ADC con la función de

ventana que tiene una amplitud que varía poco a poco hacia cero. Algunos ejemplos de funciones de ventana son: Hanning, Blackman-Harris y Flat Top. En la figura 2.12 se muestra el efecto de ventaneo sobre una señal.

Teniendo en cuenta los conceptos anteriores se dan a continuación algunos ejemplos de señales que pueden usarse como método de excitación en un analizador de respuesta en frecuencia.

Una señal multisinusoidal [29] es una suma de señales sinusoidales relacionadas armónicamente con amplitud programable. Se representa de la siguiente manera

$$x(t) = \sum_{k=1}^N A_k \text{sen}(2\pi f_k t + \phi_k), \quad (2.36)$$

con

$$f_k = \frac{l_k}{T} \quad (2.37)$$

donde T es el periodo de medición, l_k es un entero positivo y ϕ_k es la fase de la k -ésima componente.

En esta señal la amplitud A_k y la fase ϕ_k se pueden elegir de acuerdo con las necesidades que se tengan. Tiene como ventaja la concentración de su energía únicamente en las bandas de interés por lo que el efecto *aliasing* no se presenta en este tipo de señal. Por otra parte, la fuga espectral tampoco es un problema en esta señal, ya que el periodo de la señal se puede controlar con facilidad y exactitud. La mayor desventaja de esta señal es que presenta una relación ruido a señal más alta que la de una señal sinusoidal simple, sin embargo, no se considera una pérdida considerable. En la figura 2.13 se muestra un ejemplo de este tipo de señales.

Otra señal que puede ser utilizada como método de excitación es una señal de ruido [29] que, aunque generalmente se considera una perturbación, también puede ser utilizada como una señal de prueba debido a su amplia banda de frecuencia. La principal ventaja de esta señal es la eficiencia que agrega al proceso de la DFT, puesto que solo se requiere de una sola medición para encontrar la respuesta en frecuencia del sistema bajo prueba, aunque esta característica trae consigo un inconveniente, y esa es que el efecto de *aliasing* puede presentarse, por lo que es necesario filtrar la señal debidamente. Su principal desventaja reside en que al ser una señal no periódica es necesario utilizar una ventana para evitar la fuga espectral, y aún con esta

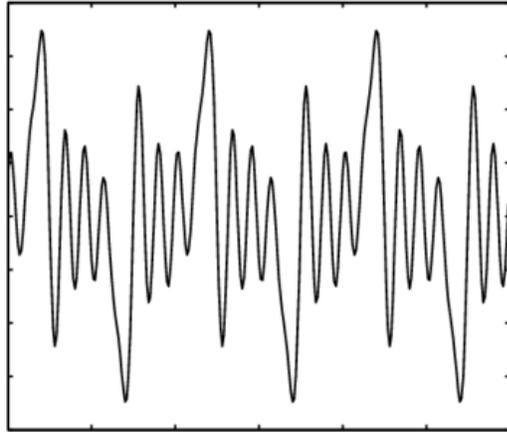


Figura 2.13: Ejemplo de una señal multisinusoidal.

consideración también se tienen que promediar los datos de las mediciones que realicen. En la figura 2.14 se muestra un ejemplo de este tipo de señales.

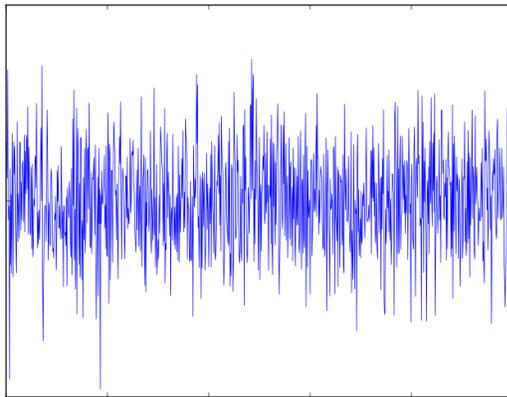


Figura 2.14: Ejemplo de una señal de ruido.

Como último ejemplo se tiene una señal binaria pseudoaleatoria [29], que es una señal simple con solo dos valores de amplitud, pero con espectro de frecuencias amplio, por lo que comparte varias características con una señal multisinusoidal. Es una señal determinista que aparenta ser aleatoria. El método para generar este tipo de señales se basa en las secuencias binarias de longitud máxima (MLBS) que consiste en utilizar un registro de corrimiento y una realimentación que proviene de un sumador que toma como entradas

algunos de los valores del registro de corrimiento lo que determina la selección de secuencia con un periodo definido como

$$T_s = (2^n - 1)T_{\text{clock}}, \quad (2.38)$$

siendo $2^n - 1$ la longitud de la secuencia, n la longitud del registro y T_{clock} el periodo del reloj generador. Como se mencionó antes, esta señal comparte muchas características con la señal multisinusoidal por lo que el ruido en esta no representa un problema, asimismo el efecto *aliasing* y la fuga espectral solo se da si $T_{\text{clock}} = T_s$. En la figura 2.15 se muestra un ejemplo de este tipo de señales.

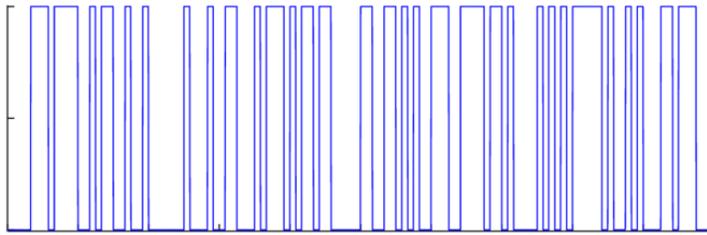


Figura 2.15: Ejemplo de una señal pseudoaleatoria.

Existen por supuesto otras señales, pero al final dependerá de los propósitos o limitaciones del diseñador el elegir que señal utilizar.

Una vez que la señal elegida ha pasado por el sistema, la salida de este se debe hacer pasar por un filtro *antialiasing* y poder digitalizarla de la mejor manera con el ADC. Para finalizar el proceso con los datos digitales obtenidos de las señales de E/S es momento de aplicar el algoritmo de la DFT, para lo cual el analizador requiere de algún dispositivo para realizar dicha tarea. Existen diversas opciones de dispositivos las cuales ya se describieron anteriormente, entre las más utilizadas se tienen: los microcontroladores, los procesadores digitales de señales (DSPs) y los arreglos de compuertas programables en campo (FPGAs) [20, 28].

Con relación al prototipo presentado en este trabajo se decidió conservar el principio más básico, es decir, generar una señal sinusoidal simple que pase a través de un sistema de prueba con distintas frecuencias, operar la señal que se genera en su salida y utilizar un DSP para procesar los datos. Todo esto con el objetivo de que los usuarios, en este caso estudiantes, puedan tener un instrumento que les permita comprender el análisis de la respuesta en frecuencia en su forma más sencilla y de forma accesible, respaldando

CAPÍTULO 2. ANTECEDENTES TEÓRICOS

todos los conceptos teóricos presentados a lo largo de este capítulo, y que, si en algún momento requieren de un análisis más complejo, este trabajo o las referencias aquí presentadas les sirvan como una guía inmediata. En el siguiente capítulo se presentan el principio de funcionamiento del analizador de respuesta en frecuencia que se diseñó.

Capítulo 3

Diseño del analizador de respuesta en frecuencia

A lo largo de este capítulo se da a conocer a fondo el diseño del prototipo describiendo las características y funciones de cada uno de los elementos que lo conforman. En la última sección se describe el software de control que se desarrolló para poder tener una visión completa del análisis realizado.

3.1. Descripción fundamental

El prototipo del analizador de respuesta en frecuencia diseñado consta de cuatro elementos para su funcionamiento: una computadora que, tiene como objetivo recopilar datos y mostrar resultados, la unidad de procesamiento y control que, se encarga de transmitir y manipular la información que requieren los demás dispositivos que conforman el prototipo, un circuito analizador de impedancias que, se encarga del análisis en frecuencia del sistema bajo prueba y por último una etapa de acondicionamiento de señal formada por diversos elementos que permiten realizar las mediciones correctas. En la figura 3.1 se muestra el diagrama a bloques del sistema.

El usuario podrá establecer la frecuencia o frecuencias de la señal sinusoidal que se genera para realizar el análisis deseado. Esta información es comunicada al microcontrolador y éste a su vez la envía al circuito analizador de impedancias.

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

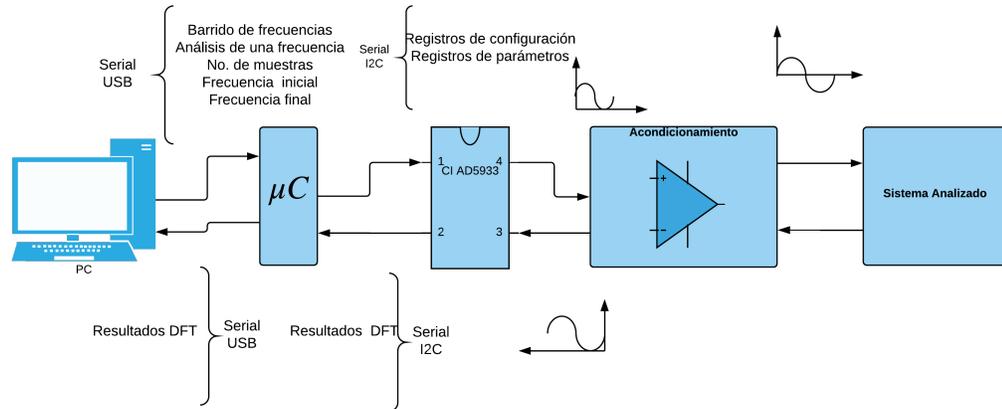


Figura 3.1: Diagrama de bloques del analizador de respuesta en frecuencia.

El circuito analizador de impedancias por medio de un convertidor digital-analógico, se encarga de generar la señal sinusoidal deseada que, pasa a través del sistema bajo prueba, esta señal debe ser acondicionada y regresa al mismo circuito analizador de impedancias para poder ser muestreada por un convertidor analógico-digital.

Posteriormente con ayuda de un DSP que, aplica el algoritmo de la DFT, el circuito analizador de impedancias obtiene los valores de la parte real y la parte compleja de la impedancia del sistema analizado, las cuales escribe en sus registros de memoria.

Finalmente, el microcontrolador, se comunica con el analizador de impedancias para sustraer los datos correspondientes a los resultados, de tal forma que, estos sean enviados a la computadora para que puedan ser manipulados y se puedan desplegar en la interfaz de usuario.

A continuación, se describe de una manera detallada la función de cada una de las partes del sistema.

3.2. Circuito analizador de impedancias

El circuito analizador de impedancias esta contenido en el circuito integrado AD5933 que, es un sistema conversor de impedancia de alta precisión que combina un generador de funciones con un convertidor analógico-digital (ADC) de 12 bits y capacidad de muestreo de 1 MSPS (mega muestras por

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

Tabla 3.1: Mapa de registros de memoria del AD5933.

Registro	Nombre	Orden de escritura/lectura	Función
0x80 0x81	Control	D15 a D8 D7 a D0	Lectura/Escritura
0x82 0x83 0x84	Frecuencia de inicio	D23 a D16 D15 a D8 D7 a D0	Lectura/Escritura
0x85 0x86 0x87	Incremento de frecuencia	D23 a D16 D15 a D8 D7 a D0	Lectura/Escritura
0x88 0x89	Número de incrementos	D15 a D8 D7 a D0	Lectura/Escritura
0x8A 0x8B	Número de ciclos de tiempo de establecimiento	D15 a D8 D7 a D0	Lectura/Escritura
0x8F	Estado del sistema	D7 a D0	Lectura
0x92 0x93	Datos de temperatura	D15 a D8 D7 a D0	Lectura
0x94 0x95	Datos reales	D15 a D8 D7 a D0	Lectura
0x96 0x97	Datos complejos	D15 a D8 D7 a D0	Lectura

Cada registro de memoria cuenta con 8 bits, la mayoría de éstos pueden ser modificados de acuerdo con las necesidades que se tengan, mientras que los restantes solo son registros de lectura. La información de cada orden o característica se encuentra en uno o varios registros, por ejemplo, de acuerdo con la tabla 3.1 la información de los datos de control es ingresada en las localidades 80 y 81 de acuerdo con el mapa de registros.

3.2.2. Generador de señal

Mediante un generador de funciones que emplea la técnica de síntesis digital directa (DDS) el AD5933 produce una señal sinusoidal. La técnica DDS mostrada en la figura 3.3 requiere de una señal de reloj que, para este circuito puede ser provista por el diseñador o por el oscilador con el que cuenta internamente. En seguida con un acumulador de fase (propio de este

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

tipo de dispositivos) se mapea la señal de salida con la información que se encuentra dentro de los registros de memoria que pertenecen a la frecuencia de inicio, el resultado de este proceso es enviado a un convertidor digital analógico (DAC) que, arroja la señal sinusoidal requerida [1, 4].

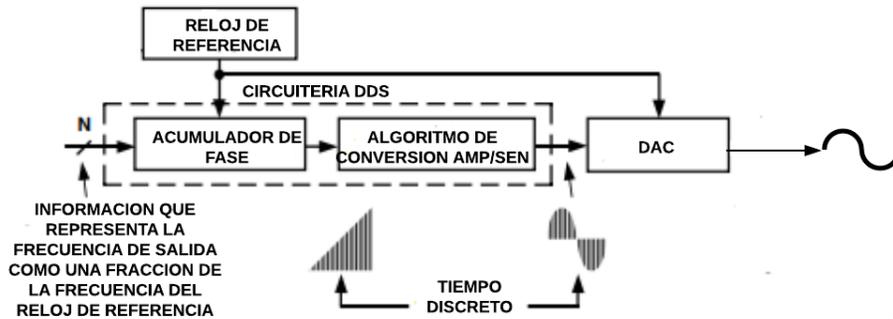


Figura 3.3: Diagrama de bloques básico de un generador DDS.

Una vez que se tiene la señal analógica es ingresada a un OpAmp de ganancia variable que permite tener diferentes opciones de amplitudes pico a pico para la señal generada. La etapa completa del generador se muestra en la figura 3.4.

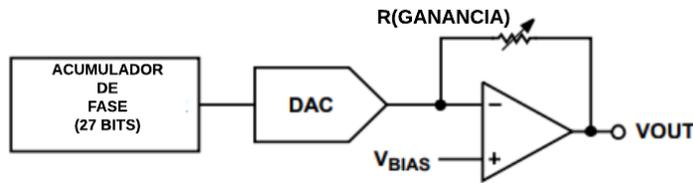


Figura 3.4: Generador de señal del AD5933.

3.2.3. Adquisición de señal

Cuando la señal ha concluido su recorrido a través del sistema bajo prueba, la señal regresa al AD5933 por el puerto VIN que, está conectado directamente a la entrada inversora de un OpAmp en configuración de transimpedancia, lo que significa que el valor de corriente de la señal que fluyó por el

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

sistema bajo prueba es el factor que permite obtener el valor de la impedancia, sin embargo, éste es interpretado como valor de voltaje a la salida del OpAmp [4]. La resistencia de realimentación del OpAmp es determinada por el usuario y ésta se conecta entre los puertos RFB y VIN. En conjunto, los elementos mencionados conforman el circuito llamado puente de autobalanceo utilizado para medir la impedancia eléctrica y se muestra en la figura 3.5 [7].

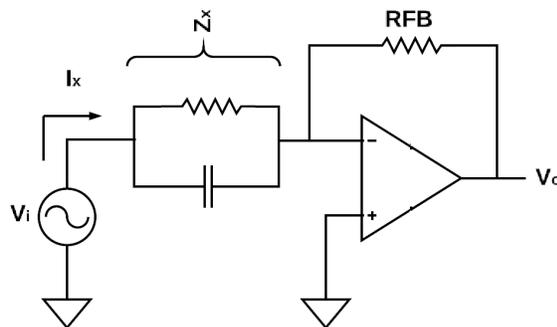


Figura 3.5: Diagrama del circuito puente de autobalanceo.

El valor de voltaje a la salida del OpAmp de transimpedancia entra a un amplificador de ganancia programable (PGA) con dos opciones de escalado de 1 o 5, donde el usuario es el encargado de darle este valor modificando los registros de control. Para finalizar la señal es filtrada y presentada al ADC. En la figura 3.6 se muestra la etapa completa de la parte de adquisición de la señal.

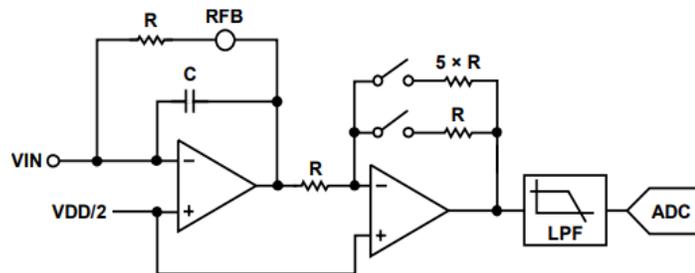


Figura 3.6: Circuito para la adquisición de la señal [4].

3.2.4. Etapa de procesamiento

La etapa final de operación del circuito consiste en tomar las muestras enviadas por el ADC para ser procesadas por el algoritmo DFT en cada frecuencia del barrido. El algoritmo DFT del AD5933 está representado por la siguiente expresión [4]:

$$X(f) = \sum_{n=0}^{1023} (x(n)(\cos(n) - j\text{sen}(n))), \quad (3.1)$$

donde $X(f)$ es la energía de la señal en el punto de frecuencia f , $x(n)$ es la salida del ADC, $\cos(n)$ y $\text{sen}(n)$ son los vectores de prueba muestreados provistos por el generador de funciones en el punto de frecuencia f .

Se hace la sumatoria de esta multiplicación para cada 1024 muestras en todas las frecuencia. Los resultados son almacenados en los dos registros de memoria correspondientes a los resultados y son enviados en formato complemento a dos.

3.3. Acondicionamiento de la señal

La mayoría de las señales requieren de una preparación antes de que puedan ser manipuladas o interpretadas por algún otro dispositivo y obtener los resultados deseados del sistema. La señal usada en este trabajo no está exenta de este proceso, por lo cual ha sido sometida a distintos métodos de acondicionamiento de señales como: filtrado, amplificación, aislamiento, etc. A continuación, se explicarán las modificaciones a las cuales fue sometida la señal de trabajo de este sistema.

3.3.1. Acoplamiento a AC

La señal tiene una amplitud en relación con el amplificador de ganancia variable por el que pasa, adicionalmente este amplificador también agrega un voltaje de offset de corriente directa (DC) de un valor que de igual manera depende del rango de amplitud que fue seleccionado (figura. 3.4). Sabiendo esto, es necesario quitar ese voltaje de offset por tres razones principales:

1. Los otros componentes del sistema no se encuentran en la misma referencia.

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

2. Si esta señal pasa por la impedancia desconocida con el voltaje offset puede generar lecturas erróneas.
3. Las lecturas que se realicen serán incorrectas debido a que esta señal debe tener otra referencia al volver al AD5933.

Para quitar la componente de DC se hace uso de un filtro pasivo pasoltas con una frecuencia de corte en 0.1 Hz.

De acuerdo con la literatura [23] se tiene que la frecuencia de corte (f_c) para este tipo de filtros está dada por la siguiente expresión:

$$f_c = \frac{1}{2\pi RC}. \quad (3.2)$$

Bajo estas condiciones se propone un capacitor (C) con valor de $4.7 \mu\text{F}$ y el valor de la resistencia (R) se obtiene despejando de la ecuación (3.2)

$$R = \frac{1}{2\pi f_c C}, \quad (3.3)$$

arrojando como resultado un valor teórico de $R = 338 \text{ k}\Omega$. En la figura 3.7 se muestra el circuito del filtro.

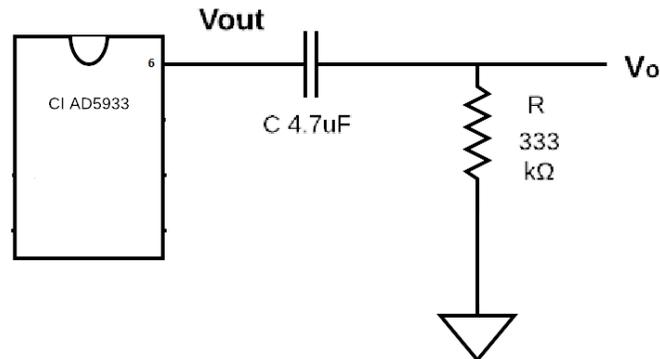


Figura 3.7: Circuito del filtro paso altos con valores reales.

3.3.2. Acoplamiento de impedancia

Una vez filtrada la señal se introduce a un OpAmp dispuesto en configuración de seguidor de voltaje [12], lo que nos permite aprovechar su alta impedancia de entrada concediendo una especie de aislamiento entre la salida y la entrada cuya finalidad es que las uniones entre los elementos pasivos presentes en el circuito no generen un cambio la señal. En la figura 3.8 se presenta el circuito de esta configuración.

El voltaje de salida (V_o) del OpAmp en esta configuración es igual al voltaje de entrada (V_i) tanto en magnitud como en signo. De tal forma que se dice que el voltaje de salida sigue al voltaje de entrada, lo que se traduce en una ganancia unitaria

$$V_o = V_i. \quad (3.4)$$

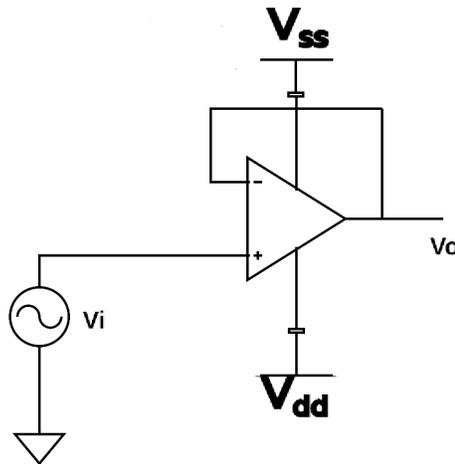


Figura 3.8: OpAmp en configuración seguidor de voltaje.

3.3.3. Medición de corriente

A la salida del seguidor de voltaje está conectado el sistema bajo prueba, seguido de este se encuentra un OpAmp de transimpedancia (TIA). Anteriormente se mencionó que el circuito AD5933 cuenta con su propio TIA, pero dado que éste se encuentra dentro del encapsulado no es posible aplicarle las modificaciones necesarias para los fines de este trabajo. La solución a esta limitación fue construir de forma externa un TIA.

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

La labor de este OpAmp es recibir y transformar la señal de corriente proveniente de la impedancia del sistema bajo prueba a una de voltaje proporcional, dicho de otra manera, una fuente de voltaje controlada por corriente [12]. En la figura 3.5 se observa el circuito correspondiente a esta configuración y su salida de voltaje está dada por la siguiente expresión:

$$V_o = -I_x \times RFB, \quad (3.5)$$

donde V_o es el voltaje de salida proporcional a la corriente, I_x es la corriente que proviene de la señal, RFB es la resistencia de realimentación del OpAmp.

Dado que la terminal no inversora del amplificador está conectada a tierra y por sus mismas características de funcionamiento la impedancia en las terminales de entrada del OpAmp es muy alta se puede decir que existe una tierra virtual entre sus terminales. Por lo anterior la corriente solo encuentra paso a través de la resistencia de RFB.

La resistencia de realimentación del TIA resulta ser un componente muy importante dentro del sistema debido a que ésta establece el rango de medida del AD5933 (1 k Ω a 1 M Ω para este caso). La problemática que existe con esta resistencia es que debe estar siendo ajustada de acuerdo con la magnitud de impedancia que se mide, por esta razón se decidió dividir el rango de medida en 4 rangos más pequeños que se muestran en la tabla 3.2, seleccionando para cada uno un valor resistencia de realimentación.

Tabla 3.2: Rangos de medición.

No. de Rango	Rango de Medición
1	1k Ω a 5k Ω
2	5k Ω a 50k Ω
3	50k Ω a 500k Ω
4	500k Ω a 1M Ω

Para saber el valor teórico de resistencia en cada rango el fabricante proporciona la siguiente expresión [31]:

$$R_{FB} = \frac{\left(\frac{V_{DD}}{2} - 0.2\right) \times Z_{\text{MIN}}}{V_{PK} + \frac{V_{DD}}{2} - V_{\text{DCOFFSET}}} \times \frac{1}{\text{GAIN}}, \quad (3.6)$$

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

donde R_{FB} es la resistencia de realimentación del TIA, V_{PK} es el voltaje pico de la señal generada, Z_{MIN} es la impedancia mínima a medir, $GAIN$ es la ganancia programada en el PGA, V_{DD} es el voltaje de polarización del circuito y $V_{DCOFFSET}$ es el valor del voltaje de offset según el valor de amplitud seleccionado.

Para hacer más sencillo el proceso de cambio de la resistencia se hace uso de un multiplexor, en donde la selección de entrada quedará a cargo del usuario, permitiendo que el flujo de la señal solo pase por el canal correspondiente al rango en donde se encuentra la magnitud del sistema bajo prueba. En la figura 3.9 se muestra la etapa completa correspondiente a la medición de corriente.

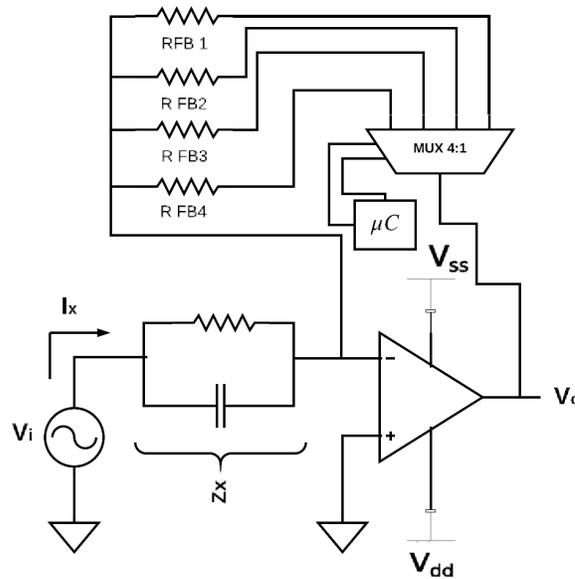


Figura 3.9: Circuito puente de autobalanceo con multiplexor.

3.3.4. Adecuación de voltajes

En el diagrama del circuito analizador de impedancias (figura 3.6) es evidente que el amplificador en la entrada de la etapa de recepción tiene una referencia distinta a tierra ($\frac{V_{DD}}{2}$), por esta razón es necesario hacer que

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

la señal a la salida del TIA tenga la misma referencia antes de entrar a la etapa de recepción del circuito. En este caso haciendo uso de la misma fuente de polarización se emplea un divisor de voltaje con un potenciómetro, que permite tener el valor de voltaje necesario para ser la nueva referencia de la señal. Con la finalidad de evitar que las uniones de componentes pasivos creen cambios en los valores deseados se hace uso de otro seguidor de voltaje antes de entrar en la siguiente etapa.

La mejor manera de igualar la referencia de la etapa de recepción es haciendo uso de un nuevo OpAmp, esta vez con una configuración de sumador no inversor [14] donde el voltaje de salida V_0 está dado por:

$$V_o = V_1 + V_2, \quad (3.7)$$

siendo V_1 la amplitud de la señal y V_2 el valor de voltaje que servirá como referencia. En la figura 3.10 se muestra el circuito del sumador no inversor.

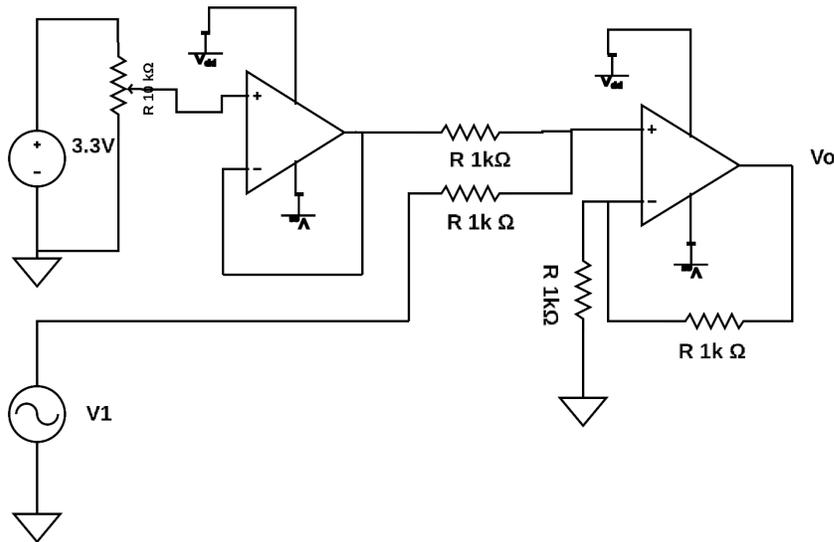


Figura 3.10: Circuito amplificador sumador no inversor [14].

El circuito consta de dos resistencias conectadas inmediatamente después de los dos valores de voltajes que deben sumarse y una resistencia de balanceo del mismo valor que las anteriores. Sea entonces $R_1 = R_2 = R = 1 \text{ k}\Omega$

Para finalizar el valor de la resistencia de realimentación está dado por:

$$R_f = R(n - 1), \quad (3.8)$$

donde n es el número de entradas, por lo tanto $R_f = R = 1 \text{ k}\Omega$.

Para concluir el acondicionamiento de la señal se hace uso del OpAmp interno del circuito aprovechando que se tiene acceso a su terminal inversora y a su salida, con lo cual lo que antes funcionaría como un TIA ahora se utiliza como un inversor [14] de ganancia unitaria para corregir la inversión a la que antes fue sometida la señal (figura 3.5).

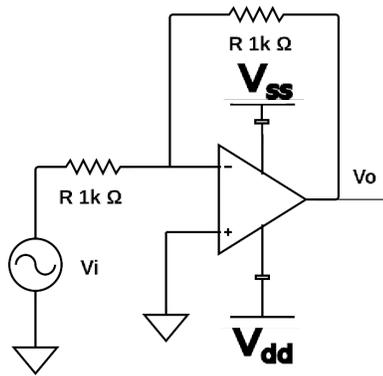


Figura 3.11: Circuito amplificador inversor [14].

Para la configuración del OpAmp como inversor se tiene que:

$$V_o = -\frac{R_f}{R} V_i, \quad (3.9)$$

donde V_o es el valor de voltaje a la salida del OpAmp, R_f es la resistencia de realimentación, R_1 es la resistencia en la entrada inversora del OpAmp y V_i es el valor de voltaje de la señal que viene de la salida del amplificador sumador. En la figura 3.11 se muestra el circuito del amplificador inversor.

Para esta aplicación no se requiere darle una ganancia a la señal sino simplemente invertirla, por lo tanto ambas resistencias tienen el mismo valor ($R_f = R = 1 \text{ k}\Omega$) con lo que finalmente obtenemos:

$$V_o = -V_i. \quad (3.10)$$

3.4. Microcontrolador

Para esta aplicación se utilizó la tarjeta de desarrollo Teensy 3.2 que es un sistema de tamaño muy pequeño, con un consumo bajo de energía capaz de implementar diversos tipos de proyectos. Cuenta con un procesador de 32 bit ARM Cortex-M4 [3] con una frecuencia máxima de 72 MHz, 64 KB de memoria RAM y 256 KB de tamaño de memoria de programa. Tiene 34 puertos de entrada/salida con un voltaje de salida de 3.3 V y que permiten hasta 5 V de entrada. Posee dos ADCs de 16 bits y un DAC de 12 bits. Por último, es compatible con las interfaces de comunicación CAN, I2C, I2S, SPI, UART y conexión directa USB.

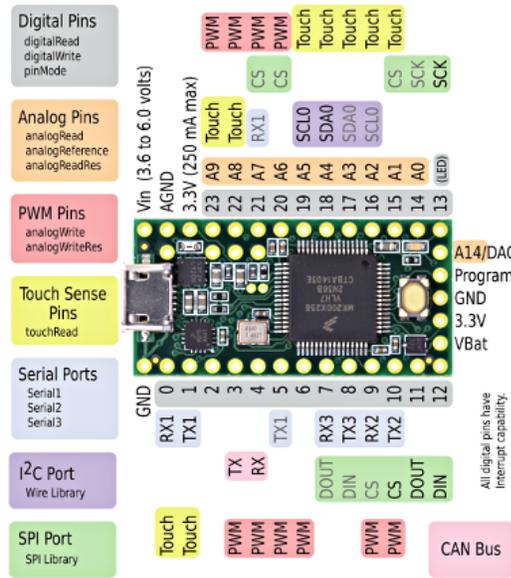


Figura 3.12: Tarjeta de desarrollo teensy 3.2 [22].

La principal función del microcontrolador será manipular y transmitir información a la computadora y al circuito integrado AD5933, a través de dos protocolos de comunicación: comunicación serial USB y comunicación serial I2C.

3.4.1. Comunicación serial USB

Se establece un puerto de comunicación entre la computadora y el microcontrolador sirviendo estos de receptor y transmisor según se requiera. Se fija una velocidad de transmisión de datos de 9600 bits por segundo, posteriormente usando el modo más sencillo de este protocolo de comunicación se envían desde la computadora tramas de datos de 8 bits (el bit más significativo primero) más un bit de parada [9].

En este caso el microcontrolador recibe cadenas de caracteres (números decimales para esta aplicación) que interpreta de acuerdo con el código ASCII.

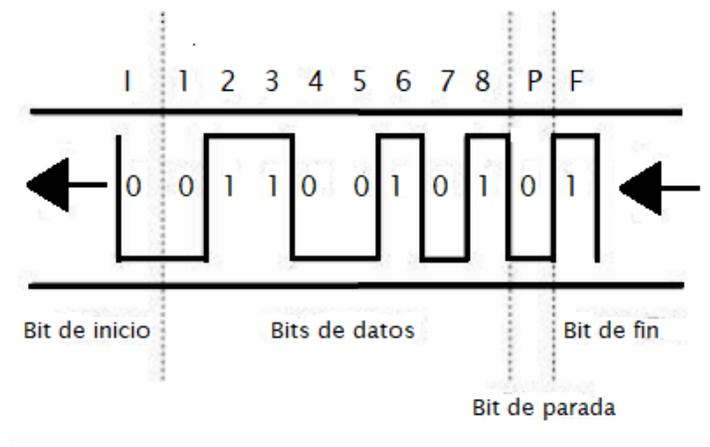


Figura 3.13: Protocolo de envío de datos para la comunicación serial USB [9].

3.4.2. Comunicación serial I2C

El control del AD5933 depende de otro dispositivo, que para esta aplicación le corresponde al microcontrolador. De acuerdo con el protocolo de comunicación I2C el microcontrolador sirve como maestro, mientras que el AD5933 es el dispositivo esclavo que se conecta al BUS de datos.

El maestro inicia la transferencia de datos estableciendo una condición de inicio, modificando la línea de datos en serie (SDA), y al mismo tiempo genera la línea de reloj (SCL), que sirve de referencia para el envío de información. El esclavo responde a la condición de inicio al recibir los siguientes 8 bits, que consisten en su dirección de identificación de 7 bits (el bit más significativo

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

primero), más un bit de lectura o escritura que determina la dirección de la transferencia de datos (0 = escritura, 1 = lectura).

El esclavo responde tomando los datos de la línea para después enviar un bit de reconocimiento, este bit es una indicación para el maestro que le hace saber que se recibió la información correctamente. En seguida los datos de lectura o escritura, según sea el caso, se envían a través de la línea SDA en secuencias de nueve pulsos de reloj, 8 bits de datos seguidos de un bit de reconocimiento que puede venir desde el dispositivo maestro o esclavo [4].

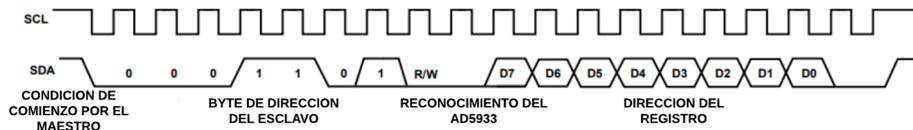


Figura 3.14: Protocolo de envío de datos para la comunicación I2C.

3.4.3. Proceso de envío de datos

El proceso inicia cuando el microcontrolador establece una comunicación con la computadora, la cual envía los datos que servirán para llenar los registros de memoria del AD5933 y así determinar el tipo de análisis que se debe realizar, ya sea un barrido de frecuencias o el análisis sobre solo una frecuencia. En seguida se envían los datos correspondientes a los parámetros de la señal sinusoidal que se va a generar, es decir, la frecuencia de inicio, el tamaño del incremento de frecuencia y el número de muestras que se deben analizar para el caso de un barrido de frecuencias, mientras que para el análisis de una sola frecuencia solo se envía la frecuencia de la señal con la que trabajará el prototipo y cuantas muestras debe analizar.

Dos de las terminales del microcontrolador son declaradas como salidas digitales, las cuales están conectadas a las entradas de selección del multiplexor que tiene como función elegir el rango de medición o el valor de la resistencia de realimentación del TIA.

Por último, el microcontrolador establece una conexión I2C con el circuito integrado AD5933. Se envían los datos de configuración de la señal y en seguida modifica los registros de control para que el AD5933 realice su trabajo. Una vez que ha comenzado el barrido de frecuencias y la señal ha terminado su recorrido por el sistema bajo prueba, el DSP llena los registros

de resultados en tiempo real, lo que le permite saber al microcontrolador que tiene información que enviar, éste la recibe e inmediatamente la envía a la computadora para ser procesada y presentada al usuario.

3.5. *Software* de control y adquisición de datos

El *software* de control o interfaz de usuario gráfica (GUI) es la herramienta que permite al usuario comunicarse con el dispositivo para controlar las diferentes tareas que debe realizar haciendo uso de un entorno visual (imágenes, figuras, tablas, etc.). Para crear la interfaz de usuario de este trabajo se hizo uso del lenguaje de programación Python, que por medio de su módulo wxPython permite crear aplicaciones en donde el usuario puede enviar y recibir información.

Wxpython tiene su base en wxWidgets que es una biblioteca de herramientas C++ multiplataforma lo que quiere decir que es compatible con distintos sistemas operativos. Consiste en cinco módulos básicos: controls, misc, core, GDI y windows [11]. En la figura 3.15 se observan de una manera más detallada los componentes de los módulos de WxPython.

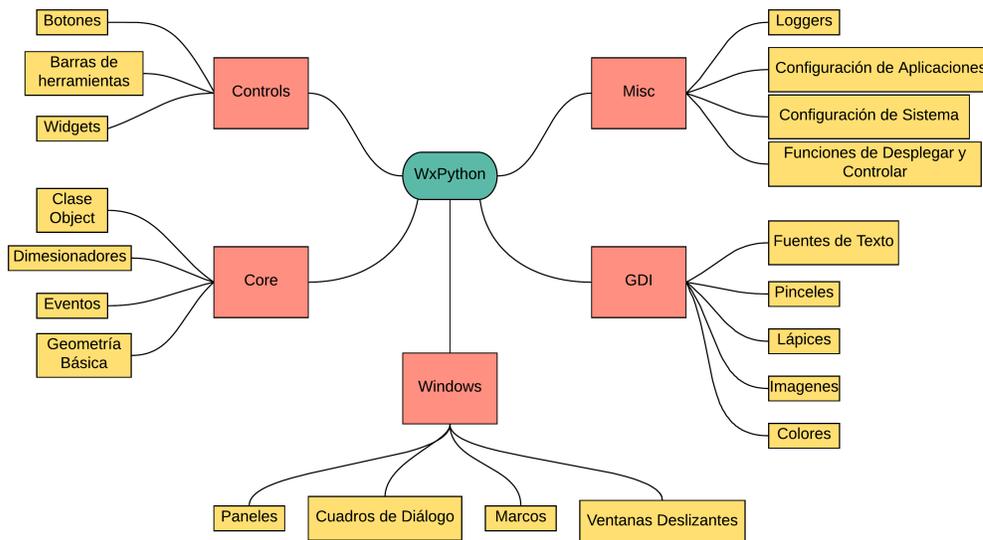


Figura 3.15: Componentes de los módulos de WxPython.

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

El *software* de control consta de 8 ventanas en las cuales el usuario final puede ingresar o recibir información. A continuación se hace una descripción de cada una de ellas.

3.5.1. Ventana de modo de trabajo

En la figura 3.16 se muestra la ventana de modo de trabajo que consta de dos botones que el usuario puede pulsar para elegir qué tipo de análisis quiere realizar, ya sea un barrido de frecuencias o realizar un análisis sobre solo una frecuencia.

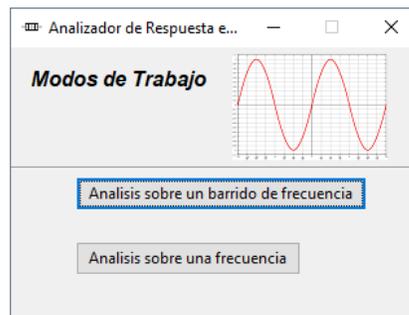


Figura 3.16: Ventana de modo de trabajo.

3.5.2. Ventana de parámetros de la señal

La ventana de parámetros de la señal que se muestra en la figura 3.17 contiene tres casillas de texto, donde el usuario debe ingresar, en el caso del barrido de frecuencias, la frecuencia inicial de la señal, la frecuencia final de la señal y por último el número de muestras para el rango de frecuencias.

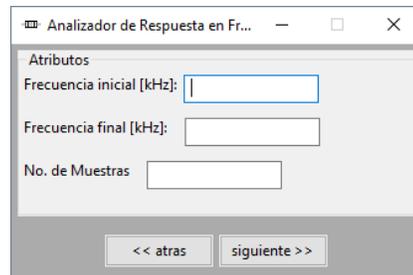


Figura 3.17: Ventana de análisis de un barrido de frecuencias.

En el caso del análisis sobre solo una frecuencia que se muestra en la figura 3.18 solo contiene dos casillas para ingresar la frecuencia de la señal y el número de muestras que se deben tomar.

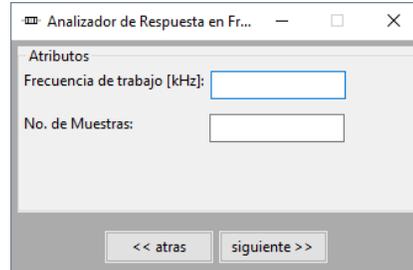


Figura 3.18: Ventana de análisis sobre una sola frecuencia.

3.5.3. Ventana de rango de medición

En la ventana de rango de medición mostrada en la figura 3.19 el usuario tiene 4 opciones correspondientes a los subrangos de medición de impedancia eléctrica del prototipo. El usuario debe elegir el rango de medición de acuerdo con la magnitud máxima de impedancia que alcanza el sistema y que se quiere analizar.

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

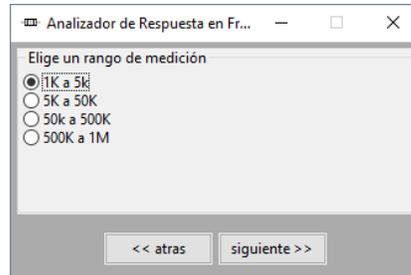


Figura 3.19: Ventana de rango de medición.

3.5.4. Ventana de calibración

La ventana de calibración mostrada en la figura 3.20 cuenta solo con un botón que el usuario deberá presionar al iniciar el proceso de calibración y que el prototipo establezca el factor de ganancia del dispositivo y poder continuar con el análisis. El *software* envía un aviso al usuario cuando la calibración del dispositivo ha finalizado y autoriza la disponibilidad del botón de continuar.

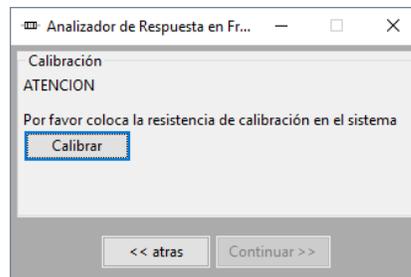


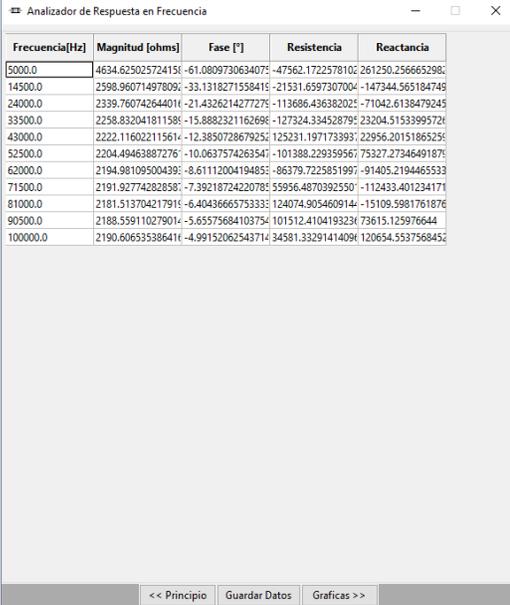
Figura 3.20: Ventana de calibración.

3.5.5. Ventana de despliegue de resultados

En la ventana de despliegue de datos mostrada en la figura 3.21 se presentan los resultados del análisis de respuesta en frecuencia numéricamente en una tabla de 5 columnas correspondientes a la frecuencia, la magnitud y la fase de impedancia eléctrica, la magnitud de resistencia y por último el valor de la magnitud de reactancia. En la parte inferior de la ventana se tienen 2 botones, el primero de ellos es el botón que permite al usuario guardar la información que se presenta en la tabla en un archivo en formato de hoja de

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

cálculo. Cuando se presiona el botón de "guardar datos-se despliega una ventana más que se muestra en la figura 3.22 donde el usuario tiene disponible una casilla que le permitirá ingresar el nombre que quiere darle al archivo tipo hoja de cálculo. Por último el botón de "gráficas-despliega la ventana que muestra los diagramas de Bode del análisis realizado y dentro de esta misma se encuentra un botón más que permite cambiar los valores de dB a *text* Ω para la magnitud de impedancia en las gráficas. También cuenta con una barra de herramientas que permite viajar dentro de las gráficas, hacer acercamientos y la opción de poder guardar estas gráficas en distintos formatos (PDF, PNG, JPEG, etc.). En la figura 3.23 se muestra la ventana de las gráficas.



Frecuencia[Hz]	Magnitud [ohms]	Fase [°]	Resistencia	Reactancia
5000.0	4634.625025724156	-61.0809730634075	-47562.1722578100	261250.2566652980
14500.0	2598.960714978090	-33.1318271558416	-21531.6597307004	-147344.565184749
24000.0	2339.760742644014	-21.4326214277270	-113686.4363820205	-71042.6138479249
33500.0	2258.832041811586	-15.8882321162696	-127324.334528790	23204.51533995720
43000.0	2222.116022115614	-12.3850728679250	125231.197173393	22956.20151865250
52500.0	2204.49463887276	-10.0637574263540	-101388.229359567	75327.27346491870
62000.0	2194.981095004390	-8.61112004194850	-86379.7225851997	-91405.2194465533
71500.0	2191.927742828358	-7.39218724220780	55956.48703925500	-112433.401234171
81000.0	2181.513704217910	-6.40436665753330	124074.9054609140	-15109.5981761876
90500.0	2188.559110279014	-5.65575684103754	101512.4104193230	73615.125976644
100000.0	2190.606535386410	-4.99152062543714	34581.33291414090	120654.5537568452

Figura 3.21: Ventana de resultados numéricos.

Ahora que se conoce completamente a cada uno de los elementos que conforman al prototipo, es momento de presentar las pruebas a las cuales fue sometido para saber si el diseño podía alcanzar los objetivos propuestos al principio, por lo que en el siguiente capítulo se habla de la preparación del prototipo para poder entregar mediciones confiables y los resultados que proporcionó al medir la respuesta en frecuencia en distintos sistemas eléctricos simples.

CAPÍTULO 3. DISEÑO DEL ANALIZADOR DE RESPUESTA EN FRECUENCIA

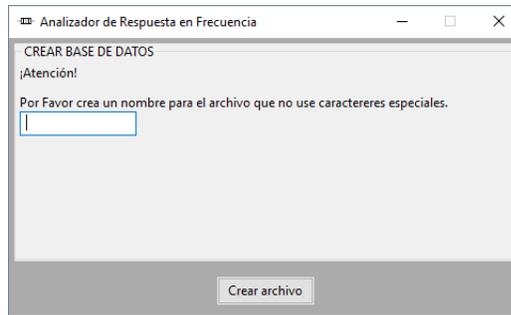


Figura 3.22: Ventana para crear archivo de hoja de cálculo.

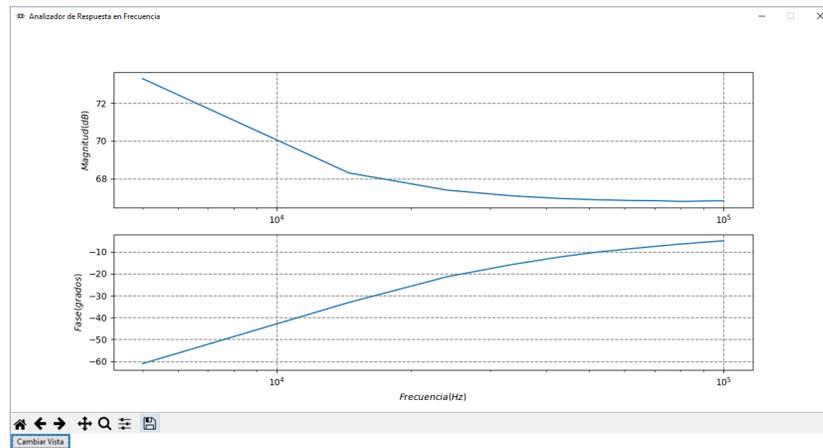


Figura 3.23: Ventana de diagramas de Bode.

Capítulo 4

Resultados experimentales

En este capítulo se dan a conocer los procesos que se llevaron a cabo para calibrar el prototipo, así como caracterizar su desempeño. Posteriormente se presentan los resultados que se obtuvieron al realizar pruebas con sistemas eléctricos de primer y segundo orden.

4.1. Calibración

Con la finalidad de obtener mediciones correctas, el prototipo debe ser calibrado. La calibración del sistema radica en obtener un factor de ganancia para la magnitud de la impedancia y una fase de referencia, a partir de una resistencia de valor conocido evaluada en todo el rango de frecuencias que se analiza. Es importante mencionar que, para cada frecuencia en donde sea necesario medir, existe un factor de ganancia y una fase de prueba, misma razón por la que no existe un valor fijo para estas variables, considerando que es el usuario final el que establece el barrido de frecuencias.

Para medir la magnitud y el ángulo de fase de prueba, se debe elegir una resistencia de calibración de acuerdo con la siguiente expresión [31]:

$$R_{\text{CAL}} = (Z_{\text{MIN}} + Z_{\text{MAX}}) \times \frac{1}{3}, \quad (4.1)$$

donde R_{CAL} es la resistencia de calibración, Z_{MIN} es el valor mínimo de impedancia, y Z_{MAX} es la valor máximo de impedancia en los rangos de

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

medición.

Cuando se ha obtenido el valor real de la resistencia de calibración, el usuario debe conectarla al sistema, y a través del *software* de control debe indicarle cuando ha de calibrarse. En cuanto se recibe la orden, se realiza una rutina normal de medición, es decir, el algoritmo DFT arroja dos valores en sus registros de resultados para cada punto de frecuencia, con estos valores se calibra el sistema para medir la magnitud a partir de la siguiente expresión [4]

$$\text{Magnitud} = \sqrt{R_0^2 + I_0^2}, \quad (4.2)$$

para la cual, R_0 es el valor real guardado en los registros de memoria 0x94 y 0x95, e I_0 es el valor complejo guardado en los registros de memoria 0x96 y 0x97. Por ejemplo, si al leer los registros de memoria correspondientes a los resultados tenemos que $R_0 = 0x038C$ (908 decimal) e $I_0 = 0x205$ (517 decimal), entonces $\text{Magnitud} = 1044.869$ decimal.

Esta misma expresión es la que se usa normalmente para calcular la magnitud de un número complejo; sin embargo, en este caso, el valor es utilizado para calcular el factor de ganancia que se obtiene con la siguiente expresión [4]:

$$\text{Factor de ganancia} = \frac{1}{\frac{R_{\text{CAL}}}{\text{Magnitud}}}, \quad (4.3)$$

en la que R_{CAL} es la resistencia de calibración y Magnitud es la magnitud de prueba a partir de los valores calculados por la DFT. Asumiendo que se tiene $R_{\text{CAL}} = 200 \text{ k}\Omega$ y $\text{Magnitud} = 9693$, se obtiene un Factor de ganancia = 515.836×10^{-12} . Es importante recalcar que, existirán valores de factor de ganancia iguales al número de muestras que se determinen para el análisis en frecuencia.

Cuando se tiene el factor de ganancia para cada frecuencia a medir, significa, que el proceso de calibración ha terminado, y se procede a conectar el sistema bajo prueba al prototipo, con el fin de medir la impedancia y el ángulo fase. Posteriormente el usuario debe indicarle el momento cuando desee iniciar la operación del prototipo. El AD5933 iniciará su rutina y con los nuevos resultados que se leen en sus registros se procede a medir.

Para obtener los valores de magnitud de impedancia ($|Z|$) en cada frecuencia, se tiene que

$$|Z| = \frac{1}{\text{Factor de Ganancia} \times \text{Magnitud}} [\Omega], \quad (4.4)$$

donde se tiene el Factor de Ganancia previamente calculado, y la Magnitud, calculada de la misma manera que en la expresión 4.2, sin embargo, esta vez con nuevos valores R e I , correspondientes al sistema bajo prueba. Considerando como sistema una resistencia de valor real de $510 \text{ k}\Omega$, se realiza una rutina de medición en donde el AD5933 escribe en sus registros de memoria un valor de $R = -1473$ y un valor de $I = 3507$, posteriormente con el valor de factor de ganancia calculado anteriormente 515.836×10^{-12} , se obtiene un valor medido $|Z| = 509.791 \text{ k}\Omega$, que es un valor aproximado al valor real de $510 \text{ k}\Omega$.

Para calcular el valor del ángulo fase de la impedancia ($Z\phi$) se deben considerar los valores R_0 e I_0 de la resistencia de calibración (expresión 4.2) y de acuerdo con éstos, se obtiene una fase de prueba (ϕ_0) con la siguiente expresión

$$\phi_0 = \arctan\left(\frac{I_0}{R_0}\right) [\text{rad}]. \quad (4.5)$$

Al igual que en el caso de la magnitud, al conectar el sistema bajo prueba se obtienen nuevos resultados del AD5933, es decir un valor R y un valor I , y a partir de estos valores se calcula una fase ϕ de la misma manera que en la expresión 4.5. Por último, la fase medida $Z\phi$ se obtiene restando el valor ϕ_0 del valor ϕ , es decir:

$$Z\phi = \phi - \phi_0 [\text{rad}]. \quad (4.6)$$

Antes de presentar esta información al usuario, es necesario tener ciertas consideraciones con los signos de los valores R_0 , R , I_0 e I , ya que, de acuerdo con las indicaciones del fabricante del AD5933 el ángulo de fase se debe modificar con base a la tabla 4.1.

Tabla 4.1: Ángulo de fase.

Parte Real (R_0, R)	Parte Compleja (I_0, I)	Ángulo de fase
Positiva	Positiva	$\arctan\left(\frac{I}{R}\right) \times \frac{180^\circ}{\pi}$
Positiva	Negativa	$180^\circ + \left(\arctan\left(\frac{I}{R}\right) \times \frac{180^\circ}{\pi}\right)$
Negativa	Positiva	$180^\circ + \left(\arctan\left(\frac{I}{R}\right) \times \frac{180^\circ}{\pi}\right)$
Negativa	Negativa	$360^\circ + \left(\arctan\left(\frac{I}{R}\right) \times \frac{180^\circ}{\pi}\right)$

4.2. Caracterización

El prototipo diseñado no es un sistema ideal, es por esta razón que tiene limitaciones que deben considerarse para saber si de alguna manera afectan las mediciones realizadas y poder determinar con base a esto su certeza. A continuación, se describen sus características y limitaciones principales.

El rango de medición del prototipo abarca magnitudes de impedancia de $1 \text{ k}\Omega$ hasta $1 \text{ M}\Omega$, y es capaz de realizar barridos de frecuencia desde 5 kHz hasta 100 kHz . Puede tomar hasta 511 muestras dentro de un rango de frecuencias, siempre y cuando la diferencia entre puntos de frecuencia sea mayor a 100 Hz .

Para conocer la precisión del prototipo es necesario recordar que el rango total de medición está dividido en 4 subrangos más pequeños, por lo tanto, la precisión en las mediciones dentro de cada uno de ellos se ve afectada por los cambios en la resistencia de calibración y la resistencia de retroalimentación del TIA. Con el propósito de observar esta característica, se midió una resistencia con un barrido de frecuencias en cada rango, considerando que, aunque la frecuencia cambie, su magnitud y ángulo de fase deberían ser siempre los mismos.

El proceso en concreto se basó en tomar una resistencia, de la cual, solo se conocía su valor nominal, y éste debía estar dentro los rangos de medición. Luego, fue sometida a un barrido de frecuencias que iba de 5 kHz a 100 kHz , tomando 10 muestras en ese rango, y se repitió este proceso 5 veces. Posteriormente, se calculó el valor promedio de cada muestra para los 5 procesos, y con los valores obtenidos se calculó la desviación estándar. Así se concluyó, con los resultados mostrados a continuación. Es importante mencionar que se repitió esta prueba con 3 resistencias más con el fin de abarcar todo el

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

rango de medición.

En la gráfica de la figura 4.1 se muestran los resultados obtenidos de las 5 pruebas realizadas en el subrango 1, con una resistencia de valor nominal de 2200Ω . Los valores de magnitud de impedancia oscilaron entre 2168.4Ω y 2158.5Ω . En cuanto a la fase de la impedancia, los valores se encontraron dentro de un rango -1.3° y 0.2° . De esta prueba se obtuvieron valores promedio de magnitud y fase de impedancia, de 2163.7Ω y -0.7° , respectivamente.

En la gráfica de la figura 4.2 se muestran los resultados obtenidos de las 5 pruebas realizadas en el subrango 2, con una resistencia de 27000Ω de valor nominal. Los valores de magnitud de impedancia, oscilaron entre 27045.1Ω y 26891.1Ω . En cuanto a la fase de la impedancia, los valores se encontraron dentro de un rango -0.8° y 0.3° . De esta prueba se obtuvieron valores promedio de magnitud y fase de impedancia de 26979.7Ω y -0.4° , respectivamente.

En la gráfica de la figura 4.3 se muestran los resultados obtenidos de las 5 pruebas realizadas en el subrango 3, con una resistencia de 220000Ω de valor nominal. Los valores de magnitud de impedancia oscilaron entre 207507.9Ω y 211236.8Ω . En cuanto a la fase de la impedancia, los valores se encontraron dentro de un rango -0.7° y 1.7° . De esta prueba se obtuvieron valores promedio de magnitud y fase de impedancia de 209388.6Ω y 0° , respectivamente.

En la gráfica de la figura 4.4 se muestran los resultados obtenidos de las 5 pruebas realizadas en el subrango 4, con una resistencia de 820000Ω de valor nominal. Los valores de magnitud de impedancia oscilaron entre 774079.9Ω y 828867.6Ω . En cuanto a la fase de la impedancia, los valores se encontraron dentro de un rango -7.2° y 0° . De esta prueba se obtuvieron valores promedio de magnitud y fase de impedancia de 806231.6Ω y -4.3° , respectivamente.

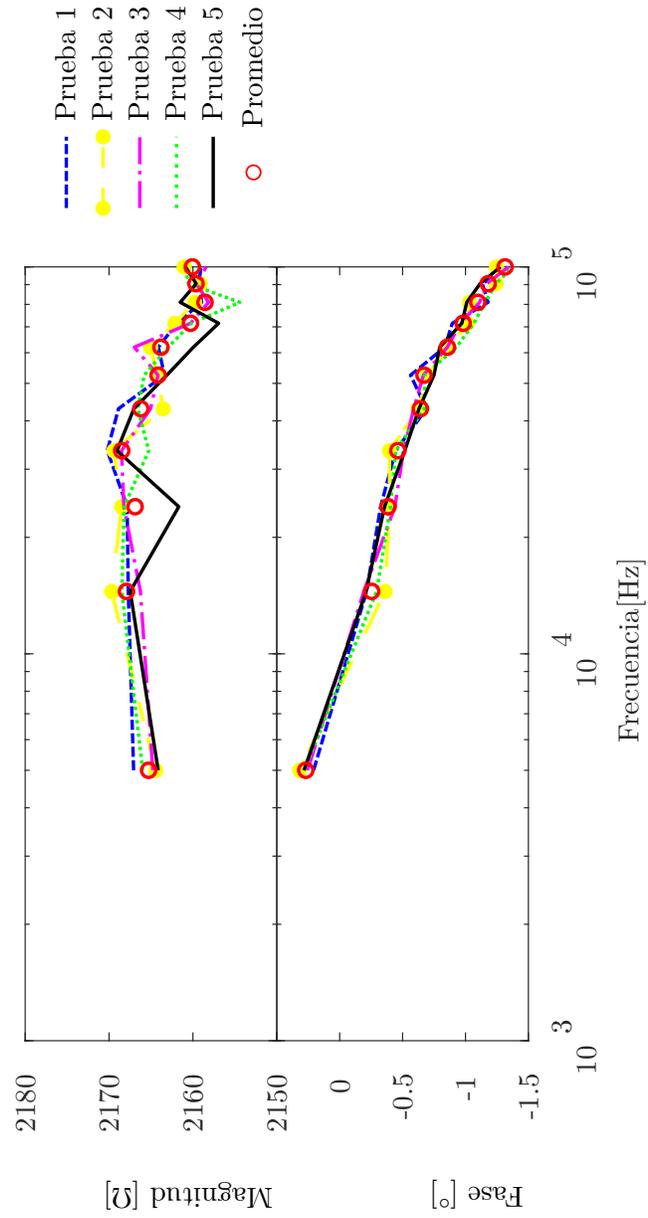


Figura 4.1: Gráfica con los resultados de las cinco pruebas de precisión en el subrango 1 de medición.

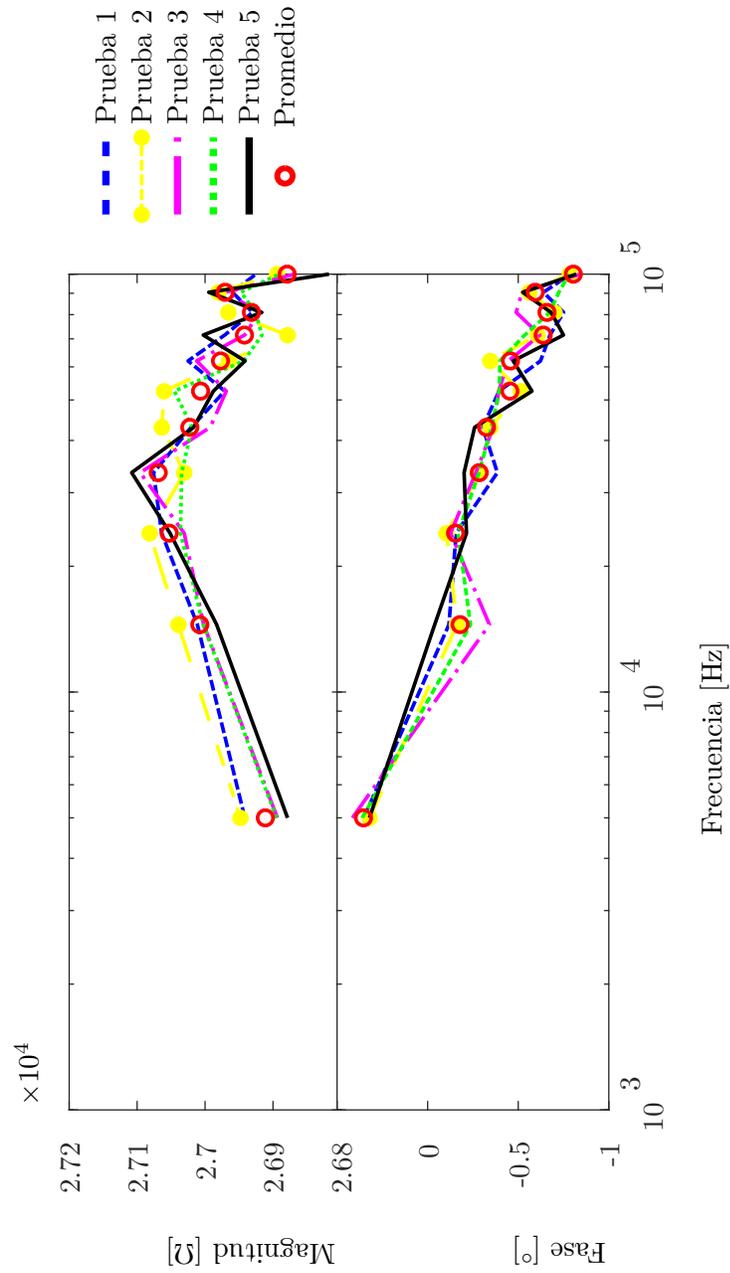


Figura 4.2: Gráfica con los resultados de las cinco pruebas de precisión en el subrango 2 de medición.

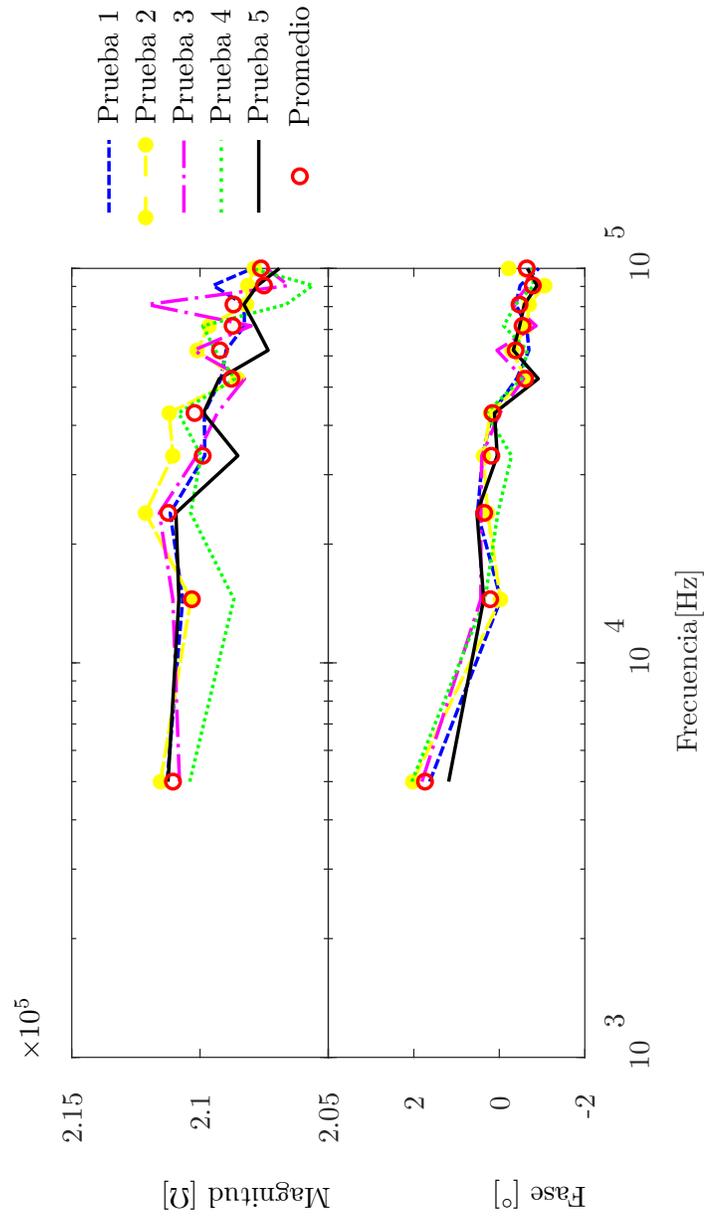


Figura 4.3: Gráfica con los resultados de las cinco pruebas de precisión en el subrango 3 de medición.

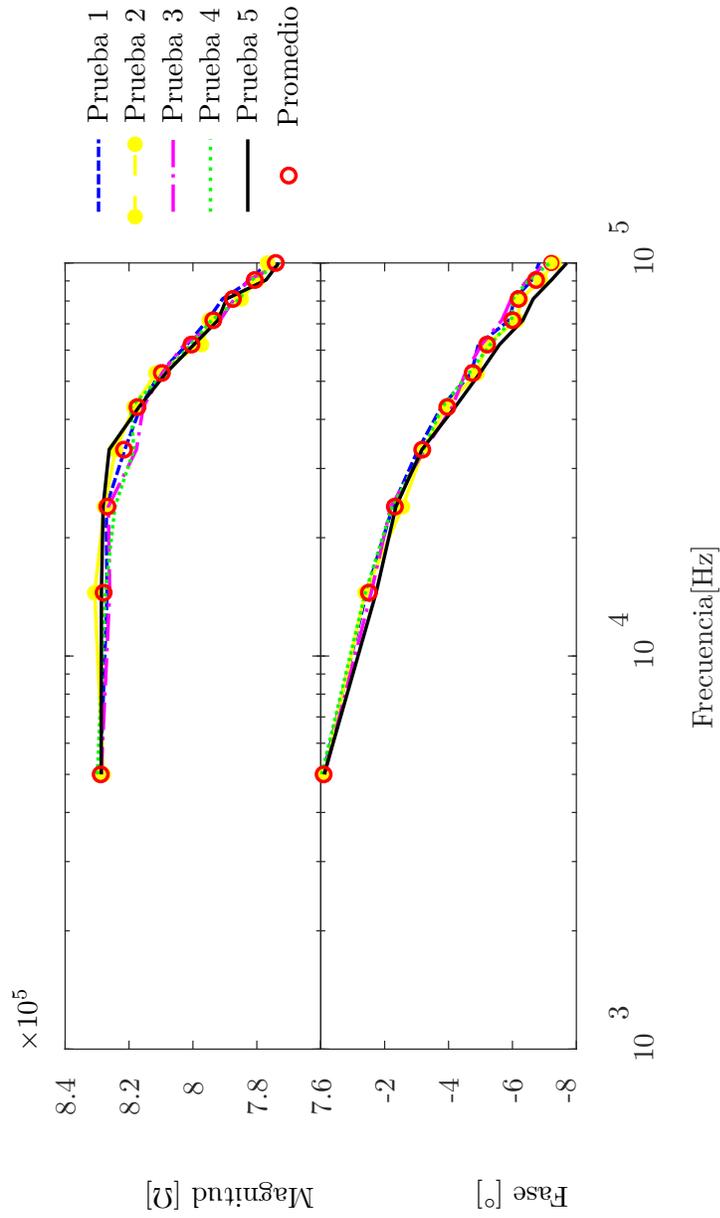


Figura 4.4: Gráfica con los resultados de las cinco pruebas de precisión en el subrango 4 de medición.

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

De acuerdo con la información de las pruebas realizadas, se muestra en las tablas 4.2 y 4.3 los valores promedios de magnitud y fase de impedancia en cada uno de los subrangos, y que son considerados el valor patrón de las mediciones. Por otro lado, también se muestran los valores que corresponden a la variación de las mediciones con respecto al valor patrón.

Tabla 4.2: Precisión del prototipo en la medición de la magnitud de impedancia.

Rango de Medición	Valor Nominal de R [Ω]	Valor Promedio de Magnitud [Ω]	Variación en Magnitud [Ω]	Variación en %
1	2,200.0	2,163.7	3.4	0.1
2	27,000.0	26,979.0	56.5	0.2
3	220,000.0	209,388.6	1,204.6	0.5
4	820,000.0	806,231.6	19,090.6	2.0

Tabla 4.3: Precisión del prototipo en la medición del ángulo de fase de la impedancia.

Rango de Medición	Valor Nominal de R [Ω]	Valor Promedio de Fase	Variación de Fase	Precisión en %
1	2,200.0	-0.7°	0.4°	0.6
2	27,000.0	-0.4°	0.3°	0.1
3	220,000.0	-0.0°	0.6°	0.4
4	820,000.0	-4.3°	2.1°	4

Con la información de las pruebas mostrada se puede concluir que, las lecturas tomadas no se alejan más de un 1 % del valor patrón, tanto en magnitud como en fase, exceptuando las mediciones en el rango 4 de medición, donde el valor de variación es más grande, sin embargo aún se encuentran cerca de los valores nominales de las resistencias de prueba.

En cuanto a la exactitud del prototipo, se realizó un ejercicio similar, se eligió una resistencia de valor nominal que se encontraran dentro de los 4 rangos de medición y con ayuda de un multímetro digital se encontró su valor verdadero. A continuación, se realizaron 5 pruebas con la resistencia en todo el rango de frecuencias y se obtuvo un valor promedio de las mediciones arrojadas. Por último, se calculó el error porcentual en cada rango de medición con el fin de saber que tanto se alejan las mediciones del sistema de un valor verdadero de referencia, obteniendo los siguientes resultados. Cabe mencionar que se repitió esta prueba con 3 resistencias más, con el fin de abarcar todo el rango de medición.

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

Tabla 4.4: Error porcentual de la magnitud de la impedancia medida.

Rango de Medición	Valor Verdadero de R [Ω]	Valor Promedio de Magnitud [Ω]	Error Porcentual
1	4640.0	4563.3	2.0 %
2	33000.0	33070.8	0.2 %
3	268930.0	254887.9	6.3 %
4	678000.0	670842.7	0.7 %

Tabla 4.5: Error porcentual de la fase de la impedancia medida.

Rango de Medición	Fase Verdadera	Valor Promedio de Fase	Error Porcentual
1	0°	-0.2°	0.2 %
2	0°	-0.3°	0.2 %
3	0°	0.2°	0.2 %
4	0°	-0.2°	0.2 %

Con los resultados mostrados en las tablas 4.4 y 4.5 obtenidos se establecen los valores promedio tanto para la magnitud y la fase de impedancia, y a partir de estos valores se presenta el error porcentual que surge de la comparación con el valor verdadero de referencia. En la mayoría de los casos el error porcentual no rebasa el 2 %, es decir, que las mediciones que entrega el prototipo son certeras y no se encuentran alejadas de las mediciones que entrega otro instrumento confiable.

4.3. Circuitos de primer orden

Es importante observar cómo es que se comporta el prototipo cuando se analizan circuitos de primer orden, es decir, circuitos con una resistencia y un capacitor (RC) y circuitos con una resistencia y un inductor (RL), en donde la magnitud y la fase deben presentar un cambio en sus valores como función de la frecuencia. Lo anterior permite determinar el desempeño del analizador para caracterizar este tipo de sistemas.

4.3.1. Circuito RC

Para caracterizar circuitos RC, se eligió en principio una resistencia y un capacitor que, conectados en serie tuvieran una impedancia mínima y máxima de acuerdo con los límites de frecuencia del sistema (5 kHz a 100 kHz) y que se encontraran dentro de los rangos de medición.

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

Para tener una referencia, se hizo el análisis teórico de la respuesta en frecuencia para el circuito RC, obteniendo sus valores de magnitud y fase en todo el rango de frecuencias del sistema. Posteriormente, el circuito RC se conectó al analizador y fue sometido a un barrido de frecuencias del cual se tomaron 11 muestras, y se repitió este proceso en 5 ocasiones. Finalmente se obtuvo el promedio de los resultados experimentales y éste se comparó con los resultados teóricos.

La resistencia y el capacitor que se utilizaron tenían valores de 8200Ω y 2.2 nF respectivamente, con estos elementos se construyó el circuito mostrado en la figura 4.5.

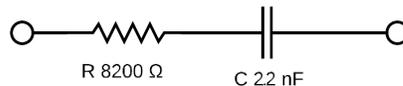


Figura 4.5: Circuito RC en serie.

En la tabla 4.6 se observan los resultados obtenidos para esta prueba comparados con los resultados teóricos calculados, donde se observa una similitud en cuanto a valores de magnitud y fase de impedancia, éstos valores corresponden a los promedios de las 5 pruebas. Por otro lado, en la figura 4.6 se muestra el diagrama de bode del circuito RC, donde es evidente que, los resultados experimentales siguen de una forma casi idéntica a los teóricos representados con la línea suave.

Como una segunda prueba se cambió la configuración del circuito RC de serie a paralelo con una resistencia de 98000Ω y un capacitor de 270 pF y se sometió a un barrido de frecuencias que iba de los 5 kHz a 100 kHz . En la figura 4.7 se muestra el circuito que se construyó para esta prueba.

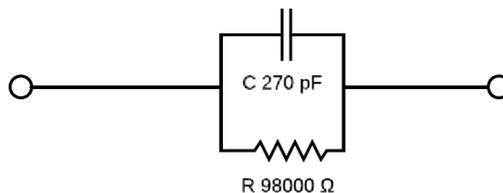


Figura 4.7: Circuito RC en paralelo.

En esta prueba también se hizo el análisis teórico en el mismo rango de

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

Tabla 4.6: Resultados teóricos y experimentales de un análisis en frecuencia de un circuito RC en serie.

F [Hz]	Resultado Experimental		Resultado Teórico	
	Magnitud [Ω]	Fase	Magnitud [Ω]	Fase
5000	16527.1	-59.7°	16606.1	-60.6°
14500	9549.6	-31.2°	9555.9	-31.4°
24000	8692.2	-20.2°	8689.6	-20.3°
33500	8435.8	-14.8°	8431.2	-14.8°
43000	8323.0	-11.8°	8321.8	-11.6°
52500	8258.2	-9.8°	8265.7	-9.6°
62000	8229.8	-8.3°	8233.1	-8.1°
71500	8212.1	-7.4°	8212.6	-7.0°
81000	8191.7	-6.6°	8198.8	-6.2°
90500	8179.3	-6.0°	8189.1	-5.6°
100000	8166.7	-5.6°	8182.0	-5.0°

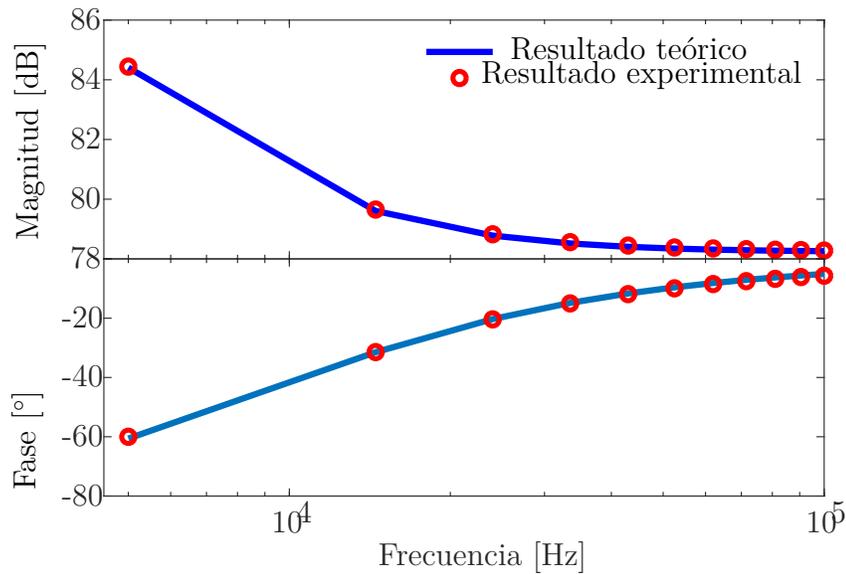


Figura 4.6: Diagrama de Bode con resultados teóricos y experimentales para un circuito RC en serie.

frecuencias y, para los mismos valores de resistencia y capacitor. Los resultados experimentales correspondientes a la magnitud y fase de impedancia que se obtuvieron se muestran en la tabla 4.7 como un promedio de las 5 pruebas

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

Tabla 4.7: Resultados teóricos y experimentales de un análisis en frecuencia de un circuito RC en paralelo.

F [Hz]	Resultado Experimental		Resultado Teórico	
	Magnitud [Ω]	Fase	Magnitud [Ω]	Fase
5000	75497.1	-38.9°	75362.3	-39.7°
14500	37863.0	-66.7°	37550.0	-67.5°
24000	24029.7	-75.3°	23824.1	-75.9°
33500	17468.9	-79.1°	17319.0	-79.8°
43000	13686.1	-81.3°	13576.3	-82.0°
52500	11200.2	-82.9°	11154.9	-83.5°
62000	9488.7	-83.8°	9463.0	-84.5°
71500	8189.9	-84.5°	8215.2	-85.2°
81000	7190.9	-84.9°	7257.3	-85.8°
90500	6509.8	-85.2°	6499.1	-86.2°
100000	6211.8	-85.2°	5884.0	-86.6°

realizadas. Al comparar ambos resultados se puede decir que son bastantes similares por lo que las mediciones del prototipo se consideran correctas. Por último en la figura 4.8 se observa el diagrama de Bode del circuito RC en paralelo, donde se comparan los resultados teóricos con los experimentales y, donde se observa que ambos análisis siguen el mismo comportamiento, con una ligera separación en los valores de fase en las frecuencias más altas.

En las tablas y gráficas antes mostradas se puede observar que en sistemas de primer orden RC en serie y en paralelo los resultados experimentales no se alejan en demasía con los teóricos, con lo que se puede decir que en cuanto a precisión los resultados obtenidos siguen a los valores patrones solo con una variación del 1%, tanto para la magnitud como para la fase. En cuanto a exactitud los errores porcentuales no rebasaron el 1% para la magnitud y el 4% para la fase. También cabe destacar que se puede observar el comportamiento esperado del sistema de primer orden RC donde la magnitud y fase de la impedancia comienza a disminuir conforme la frecuencia aumenta y el sistema que se está analizando tiende a ser uno puramente resistivo para el arreglo serie, en cuanto al arreglo en paralelo el comportamiento de la magnitud es el mismo solo que esta vez su valor disminuye de forma súbita, mientras que su fase tiene un comportamiento inverso.

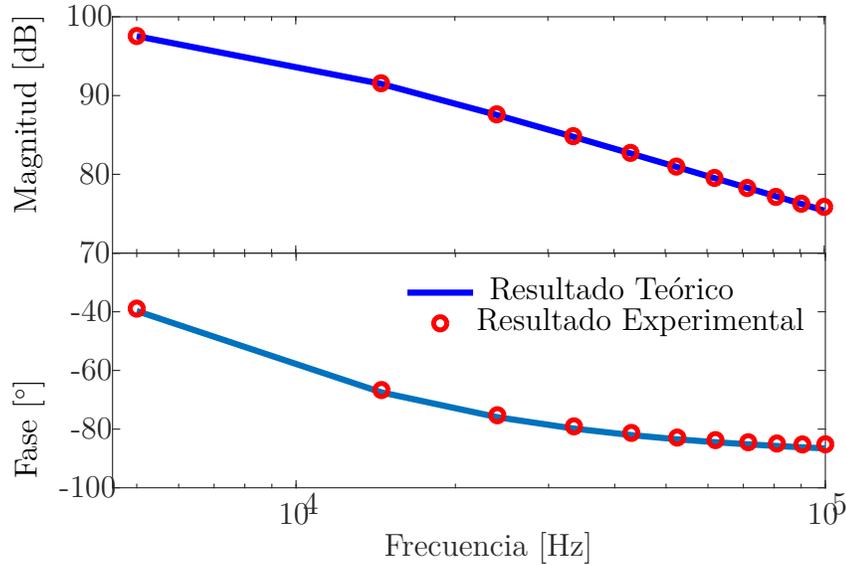


Figura 4.8: Diagrama de Bode con comparación de resultados teóricos y experimentales para un circuito RC en paralelo.

4.3.2. Circuito RL

Para el circuito RL se hicieron 5 pruebas en un rango de frecuencia de 5 kHz a 100 kHz, se hizo el análisis teórico y finalmente se compararon. Para formar el circuito se utilizó una resistencia de 1000 Ω y un inductor de 1.5 mH. En la figura 4.9 se muestra el circuito que se construyó para esta prueba.

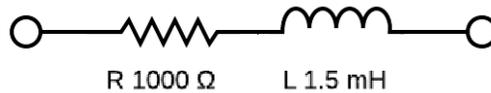


Figura 4.9: Circuito RL en serie.

En la tabla 4.8 se observan los resultados experimentales obtenidos comparados con los resultados teóricos calculados y, aunque se observa una variación los resultados son bastante similares por lo que se puede considerar correcto el análisis. Cabe mencionar que los valores experimentales de magnitud y fase de impedancia corresponden a los promedios de las 5 pruebas realizadas. Por otro lado en la figura 4.10 se muestra el diagrama de Bode

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

del circuito RL, donde es evidente que, los resultados experimentales para la fase se alejan un poco de los resultados teóricos, en las frecuencias más altas.

Tabla 4.8: Resultados teóricos y experimentales de un análisis en frecuencia de un circuito RL en serie.

F [Hz]	Resultado Experimental		Resultado Teórico	
	Magnitud [Ω]	Fase	Magnitud [Ω]	Fase
5000	1000.7	2.5°	991.1	2.7°
14500	1011.5	6.9°	999.4	7.9°
24000	1025.9	11.2°	1015.5	12.9°
33500	1046.0	15.3°	1039.1	17.7°
43000	1071.9	19.2°	1069.8	22.3°
52500	1104.0	22.8°	1106.8	26.6°
62000	1138.1	26.3°	1149.6	30.6°
71500	1178.8	29.5°	1197.6	34.2°
81000	1222.0	32.5°	1250.2	37.6°
90500	1268.0	35.1°	1306.8	40.7°
100000	1319.1	37.7°	1366.9	43.6°

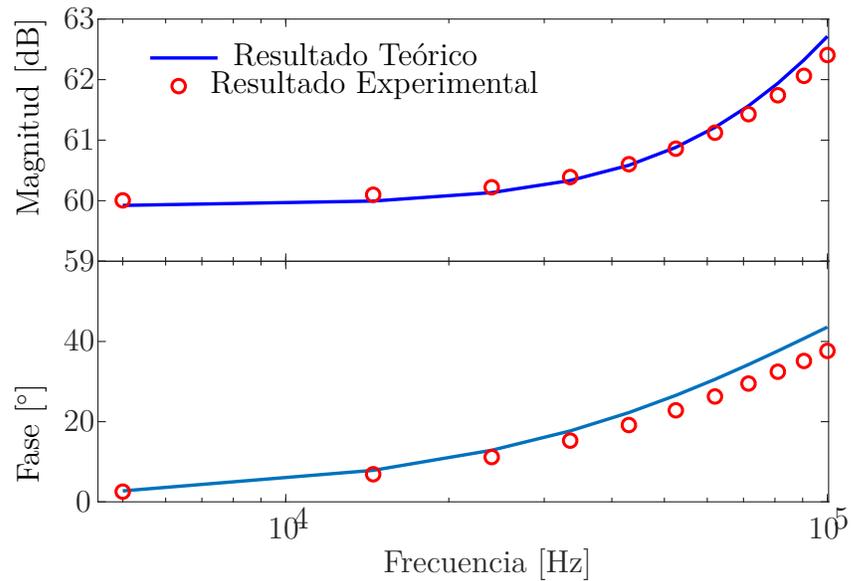


Figura 4.10: Diagrama de Bode con la comparación de resultados teóricos y experimentales para un circuito RL en serie.

De los resultados obtenidos para el circuito RL, se puede decir que en comparación con el circuito RC los resultados experimentales presentan una mayor diferencia con respecto a los resultados teóricos. Las mediciones solo se alejaron un 1 % en magnitud y fase de los valores patrones. Por otra parte, el error porcentual de las mediciones no rebasó el 1 % para la magnitud. En cuanto a la fase, las mediciones presentaron un error porcentual de un valor considerable alcanzando un 13 %, sin embargo, el comportamiento del circuito fue el esperado donde de forma inversa al circuito RC, la magnitud de impedancia comienza a incrementarse conforme la frecuencia aumenta, es decir, el circuito comienza comportándose como uno puramente resistivo y al aumentar la frecuencia el valor del inductor comienza a cobrar importancia dentro del arreglo, lo que hace que, el valor de la fase se incremente de la misma manera.

4.4. Circuitos de segundo orden

La última prueba que se realizó con el prototipo fue con un circuito de segundo orden, un circuito RLC. Con esta prueba, se abarcan todos los tipos de cargas posibles: resistivas, inductivas y capacitivas. Para este circuito se utilizó una resistencia de 560Ω , un inductor de 1.5 mH y un capacitor de 473 nF y se conectaron en serie al sistema. En la figura 4.11 se muestra el circuito RLC que se construyó. El arreglo fue sometido a un barrido de frecuencias en todo el rango posible, y dentro de éste, se tomaron varias muestras, se repitió el proceso 5 veces y se compararon los valores promedios con un análisis teórico que abarcara el mismo rango de frecuencias.



Figura 4.11: Circuito RLC en serie.

En la tabla 4.9 se observan los resultados obtenidos para esta prueba comparados con los resultados teóricos calculados que, presentan una variación más grande en comparación con las pruebas anteriores, a pesar de esto, los valores de magnitud y fase de impedancia, aún se encuentran cercanos a los teóricos. Los resultados experimentales presentados corresponden a los

CAPÍTULO 4. RESULTADOS EXPERIMENTALES

promedios de las 5 pruebas. Por otro lado en la figura 4.12 se muestra el diagrama de Bode del circuito RLC, donde es evidente la separación de los resultados experimentales que se había mencionado, sin embargo, esta no es muy representativa.

Tabla 4.9: Resultados teóricos y experimentales de un análisis en frecuencia de un circuito RLC en serie.

F [Hz]	Resultado Experimental		Resultado Teórico	
	Magnitud [Ω]	Fase	Magnitud [Ω]	Fase
5000	994.5	-53.6°	843.0	-48.4°
14500	598.5	-16.9°	568.3	-9.8°
24000	571.9	2.0°	566.4	8.6°
33500	592.6	14.6°	599.7	21.0°
43000	630.4	23.9°	648.2	30.2°
52500	679.2	31.2°	706.2	37.5°
62000	734.0	37.1°	770.8	43.4°
71500	792.6	41.8°	840.3	48.2°
81000	856.0	45.7°	913.4	52.2°
90500	921.8	49.0°	989.3	55.5°
100000	988.6	51.7°	1067.3	58.4°

En cuanto a la repetibilidad de las mediciones del sistema ante este tipo de circuitos se puede decir que siguen a los valores patrones en variaciones no mayores al 1 % para la magnitud y del 3 % para la fase. Para la exactitud de las mediciones se tiene un error porcentual de las mediciones del 6 % para la magnitud y un 27 % para la fase, lo que representa el mayor error porcentual para el sistema en todas las pruebas realizadas. Para esta prueba los resultados fueron favorables en cuanto al comportamiento de la magnitud y la fase de la impedancia cuando tiene presente una resistencia, reactancia inductiva y capacitiva, en donde se puede observar que la magnitud y la fase comienzan teniendo un comportamiento capacitivo, en seguida y conforme aumenta la frecuencia, la reactancia inductiva y la capacitiva se eliminan casi en su totalidad una con otra permitiendo al circuito comportarse como una impedancia puramente resistiva durante un determinado rango de frecuencias, hasta que ésta aumenta lo suficiente para que la reactancia inductiva comience a tener un mayor peso dentro del valor de la impedancia.

Con la presentación de los resultados obtenidos al realizar pruebas en los distintos sistemas eléctricos simples y sabiendo que el prototipo opera bajo

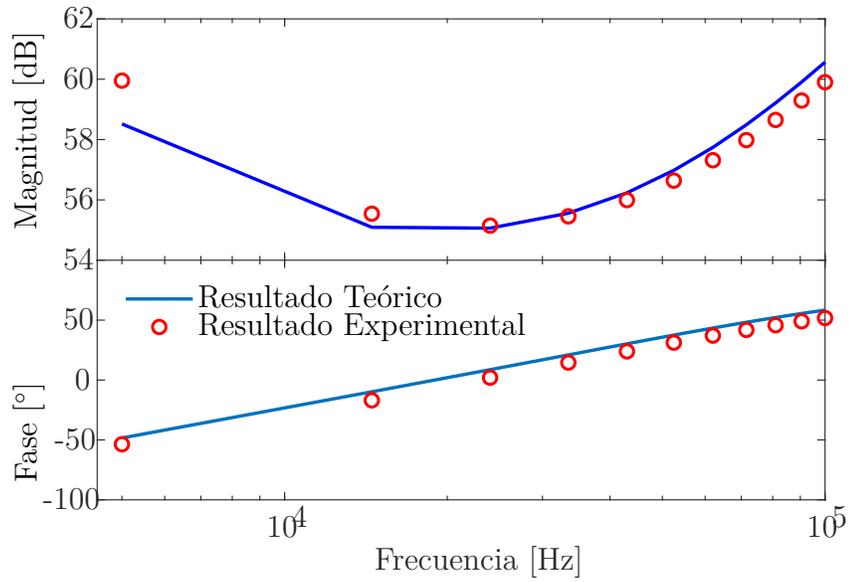


Figura 4.12: Diagrama de Bode con la comparación de resultados teóricos y experimentales para un circuito RLC en serie.

los límites admisibles, es momento de realizar una conclusión que permita confirmar si se cumplieron los objetivos propuestos y si es necesario aplicar ajustes que permitan un mejor desempeño del dispositivo.

Capítulo 5

Conclusiones y trabajo a futuro

En este trabajo de tesis se diseñó y se puso en funcionamiento un prototipo de un Analizador de Respuesta en Frecuencia basado en la Transformada de Fourier discreta, el cual realiza barridos de frecuencia de 5 kHz a 100 kHz. El prototipo puede dividir los barridos de frecuencia hasta en 511 muestras siempre y cuando haya una diferencia entre frecuencias de al menos 100 Hz. Puede medir magnitud y fase de impedancia eléctrica en un rango que va desde 1 k Ω hasta 1 M Ω .

Para una primera caracterización del sistema se utilizó una resistencia aprovechando que su respuesta en frecuencia es independiente ante los cambios de ésta. Con las pruebas realizadas se obtuvo una buena repetibilidad, donde la variación de las mediciones promedio no rebasaba el 1 %, tanto para la magnitud como para la fase de la impedancia. Respecto a las pruebas que se hicieron para comparar las mediciones con un valor verdadero de resistencia se obtuvo un error porcentual promedio no mayor a 3 % para la magnitud y un 1 % para la fase lo cual permite resaltar una buena exactitud para el prototipo propuesto.

En cuanto a las pruebas con circuitos de primer orden (RC y RL) la repetibilidad del sistema obtuvo una variación del 1 % para la magnitud y la fase, por otra parte, en exactitud se obtuvo un error porcentual promedio de las mediciones del 1 % para la magnitud y un 13 % para la fase. Para sistemas de segundo orden se hicieron pruebas en un circuito RLC obteniendo una repetibilidad que no alcanzaba valores mayores de variación del 1 % para la magnitud y del 3 % para la fase. En lo que se refiere a exactitud se encontró un error porcentual promedio de 6 % para la magnitud y un 27 % para la fase. Los altos porcentajes de error en ambas pruebas, se dan principalmente

CAPÍTULO 5. CONCLUSIONES Y TRABAJO A FUTURO

en frecuencias altas lo que puede deberse a la tolerancia de los componentes utilizados para calibrar el prototipo o a los que se utilizaron en las pruebas.

Con estos datos se puede concluir que, las mediciones del sistema son buenas en cuanto a la magnitud de impedancia se refiere, no obstante, las mediciones en fase si presentan un error considerable, que es más representativo cuando se analiza un sistema con sistemas resistivos, inductivos y capacitivos, aunque también se debe tomar en cuenta la no idealidad de los elementos físicos que se utilizaron para realizar las pruebas. Por último, cabe destacar que los principales fallos en las mediciones, tanto para magnitud y fase, se dan cuando las magnitudes de impedancia son muy grandes y se encuentran en el límite superior del rango de frecuencias.

Si bien el sistema presenta algunos errores en sus mediciones no se debe perder de vista uno de los principales objetivos de este trabajo y es que debe servir como apoyo a los estudiantes y docentes, por lo que la comparación con resultados teóricos también es importante y en este aspecto el sistema ha dado buenos resultados. Así se puede decir que, las mediciones que entrega el sistema no se alejan mucho a las que podría entregar un sistema comercial de un precio bastante considerable, aunado a esto, los componentes del prototipo podrían ser sustituidos por algunos otros similares sin perder su funcionalidad debido a que se diseñó utilizando componentes de propósitos generales.

En cuanto al desarrollo del programa de cómputo, se debe expresar que, cumple con las características que se plantearon al principio, el usuario puede ingresar la información del barrido de frecuencias que desea analizar y posteriormente recibir los resultados del análisis tanto numéricamente como en gráficas, toda esta información la podrá respaldar en archivos de formatos de fácil acceso.

El sistema podría ampliar su funcionalidad, principalmente aumentando el rango de frecuencias y los valores de impedancia, ya que se podrían abarcar mayores frecuencias y magnitudes si se agregan otros componentes electrónicos. Para aumentar el rango de frecuencias se puede agregar un oscilador de frecuencias que permita una señal de reloj más grande ya que el circuito AD5933 le permite al usuario suministrar su propia señal de reloj. Por otra parte, el rango de medición de la magnitud de impedancia se puede incrementar si en la etapa de acondicionamiento se agregan amplificadores para poder trabajar con señales de amplitud pequeña o en el caso contrario para medir pequeñas impedancias, es necesario reducir la corriente de la señal de igual manera con un amplificador para que el circuito analizador de impedancias pueda obtener resultados confiables. Así queda abierta la posibilidad

CAPÍTULO 5. CONCLUSIONES Y TRABAJO A FUTURO

de generar un dispositivo más ambicioso que tenga como objetivo una aplicación más específica o compleja. También cabe destacar que, el programa es de código abierto, debido a esto, también se le pueden hacer los cambios que sean necesarios. En tanto a los estudios que se pueden realizar con el sistema actual, se propone seguir con la caracterización de sistemas más complejos. Para finalizar sería bastante favorable el crear un manual del usuario que le permita conocer las limitaciones y el funcionamiento del sistema sin tener que recurrir a este documento de forma inmediata.

Bibliografía

- [1] Data sheet ad9851. *Analog Devices* (2004).
- [2] M300 frequency response analyze user manual. *AP Instruments* (2011).
- [3] Data sheet k20 sub-family. *Freesacale Semiconductor Inc* (2012).
- [4] Data sheet ad5933. *Analog Devices* (2013).
- [5] Model 6305 frequency response analyzer data sheet. *Venable Instruments* (2018).
- [6] Sfra45 user manual. *Newtons 4th Ltd.* (2018).
- [7] ARSHAD, A., KHAN, S., ZAHIRUL ALAM, A., AND TASNIM, R. Automated person tracking using proximity capacitive sensors. In *2014 IEEE International Conference on Smart Instrumentation, Measurement and Applications, ICSIMA 2014* (2015).
- [8] BAKER-JARVIS, J., JANEZIC, M. D., AND DEGROOT, D. C. High-frequency dielectric measurements. *IEEE Instrumentation and Measurement Magazine* (2010).
- [9] BARRAGÁN, A. L. Puertos usb - bus serie universal y descripción de la norma ieee 1394. *Dpto. Electricidad-Elca I.E.S.* (2003).
- [10] BARRERO, F., TORAL, S., AND RUIZ, M. *Procesadores digitales de señal de altas prestaciones de Texas Instruments: de la familia TMS320C3x a la TMS320C6000*. McGraw Hill, 2005.
- [11] BODNAR, J. *WxPython Manual*. Zetcode, 2015.

BIBLIOGRAFÍA

- [12] BOYLESTAD, R. L. *Electrónica: teoría de circuitos y dispositivos electrónicos*. Prentice Hall, 2003.
- [13] CERNA, M., AND HARVEY, A. F. The fundamentals of fft-based signal analysis and measurement. application note 041. *National Instruments* (2000).
- [14] COUGHLIN, R. F., AND DRISCOLL, F. F. Operational amplifiers and linear integrated circuits. *Prentice Hall* (1998).
- [15] GREENWOOD, D. M., LIM, K. Y., AND PATSIOS, C. Frequency response services designed for energy storage. *Applied Energy* (2017).
- [16] LJUNG, L. *System identification-Theory for the user*. Prentice Hall, 1989.
- [17] LJUNG, L., AND GLAD, T. *Modeling of Dynamic Systems*. Prentice Hall, 1994.
- [18] MAXFIELD, C. *The Design Warrior's Guide to FPGAs*. Newnes, 2016.
- [19] OGATA, K. *Dinamica de Sistemas*. Prentice Hall, 1987.
- [20] ORDONEZ, M., SONNAILLON, M. O., QUAICOE, J. E., AND IQBAL, M. T. An embedded frequency response analyzer for fuel cell monitoring and characterization. *IEEE Transactions on Industrial Electronics* (2010).
- [21] PINTELON, R., AND SCHOUKENS, J. *System Identification: A Frequency Domain Approach*. John Wiley and Sons, 2012.
- [22] PROJECTS, P. E. www.pjrc.com/teensy/teensy31.html, 4 de junio de 2019.
- [23] PSENICKA, B. *Filtrado de Señales Analógicas : Filtros Pasivos y Activos*. Facultad de Ingeniería, UNAM, 2001.
- [24] RAMIREZ, R., CARAPIA, G. Q., MÜLLER, M. I., MATTILA, R., MATATAGUI, D., AND PÉREZ, C. S. Bioimpedance parameter estimation using fast spectral measurements and regularization. *IFAC PapersOn-Line* (2018).

- [25] RAMÍREZ, R. *Tesis de Doctorado: Sistema de Medición Multifrecuencia de Impedancia Eléctrica en Tejidos Biológicos*. UNAM, 2019.
- [26] SADIKU, M. N. O. *Fundamentos de Circuitos Eléctricos*. McGraw Hill, 2006.
- [27] SALGADO, M. E., YUZ, J. I., AND ROJAS, R. A. *Análisis de sistemas lineales*. Prentice Hall, 2014.
- [28] SANCHEZ, B., FERNANDEZ, X., REIG, S., AND BRAGOS, R. An fpga-based frequency response analyzer for multisine and stepped sine measurements on stationary and time-varying impedance. *Measurement Science and Technology* (2014).
- [29] SCHOUKENS, J., PINTELON, R., DER OUDERAA, E. V., AND RENNEBOOG, J. Survey of excitation signals for fft based signal analyzers. *IEEE Transactions on Instrumentation and Measurement* (1988).
- [30] SMITH, S. W. *The Scientist and Engineer's Guide to Digital Signal Processing*. California Technical Publishing, 1999.
- [31] USACH, M. How to configure the ad5933/ad5934. *Analog Devices* (2013).