



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

LABORATORIO DE ELECTRÓNICA

COMPUERTAS

Objetivo: Familiarizarse con algunos de los parámetros empleados en los circuitos integrados de la familia lógica TTL.

Características de la familia lógica TTL.

I.- Disipación de potencia.

1.- Arme el circuito de la figura 1.

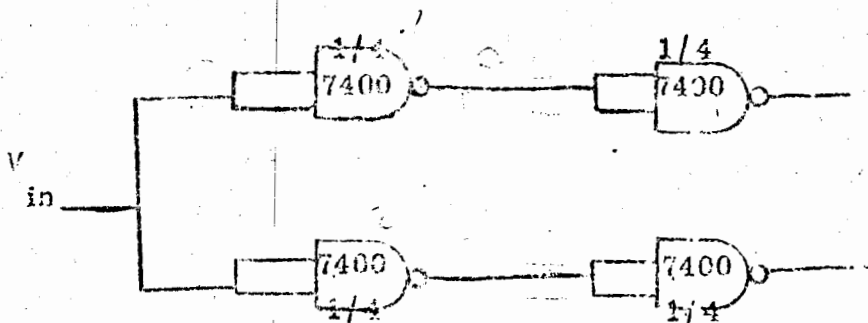


FIGURA 1

Cada una de las compuertas de la figura 1 están funcionando como inversores, entonces para $V_{in} = 0V$ ("0" lógico) las compuertas 1 y 2 tendrán un nivel alto (1 lógico) y las otras dos tendrán un nivel bajo (0 lógico), esto es empleando lógica positiva. La corriente que suministra la fuente de poder será entonces la corriente promedio que necesita el circuito para funcionar.

2.- Mida la I_{cc} promedio total para $V_{in} = 0V$ del circuito de la figura 1; luego calcule la I_{cc} promedio por compuerta y compárela con las especificadas por los manuales TTL, indicando también el valor de esta última. Calcule la potencia promedio disipada por compuerta.

3.- Ahora reconfigure el circuito de la figura 1 de tal forma que todas las salidas sean "1" lógico. Mida la I_{cc} total con salidas altas (I_{ccH}) y compárela con la especificada en los manuales TTL, indicando el valor de esta última.

4.- Haga lo mismo que en el inciso anterior sólo que ahora debe reconfigurar el circuito para que todas las salidas sean '0' lógico.

II.- Tiempo de retardo por propagación.

1.- Alambre el siguiente circuito.

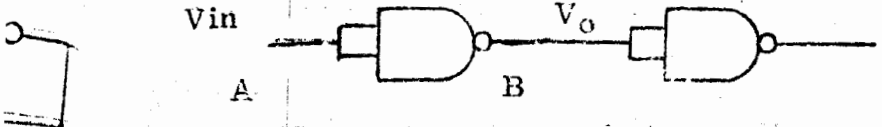
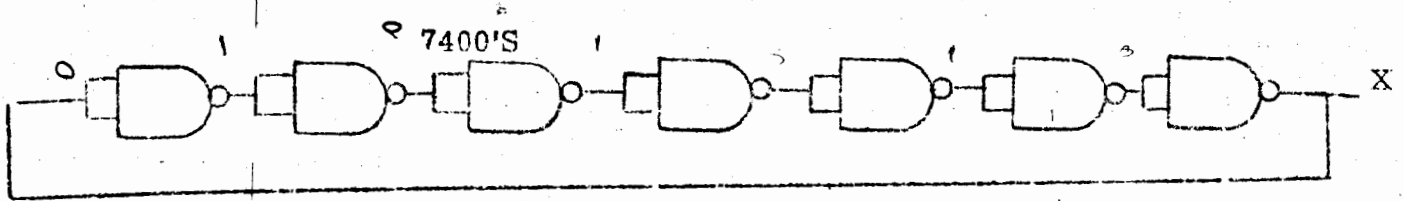


FIGURA 3

Aplique un voltaje de entrada senoidal en el punto A de $5V_{pp}$ de amplitud y frecuencia de 1 KHZ.

2.- Obtenga la curva de transferencia de la compuerta TTL conectando el punto A al barrido horizontal del osciloscopio y el punto B al barrido vertical del mismo. Copie la curva de transferencia que aparezca y acótela. Compárela con la que da el fabricante.



Una vez que se ha conectado la salida de la última compuerta a la entrada de la primera compuerta, un frente de onda es iniciado. Dicho frente de onda es generado por si mismo, es decir, el circuito oscila.

2.- Conecte el punto x a la entrada vertical del osciloscopio. Observe y copie la señal oscilatoria que aparece.

3.- Mida el periodo de oscilación de la señal observada y calcule el tiempo de retraso por propagación t_{pd} utilizando la siguiente fórmula:

$$t_{pd} = \frac{T}{2 \cdot N} \quad \text{donde:}$$

T = Periodo en segundos

n= número de compuertas en cascada

4.- ¿Qué sucedería si el número de compuertas en cascada de la figura 2 fuese par?

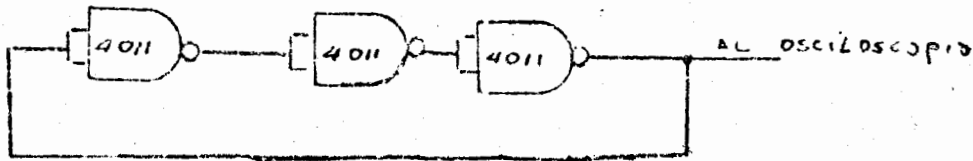
Explique su respuesta.

5.- ¿Qué sucede con el periodo de señal oscilatoria si el número impar de compuertas es disminuido?

III.- Curva de transferencia (Voltaje de salida VS voltaje de entrada).

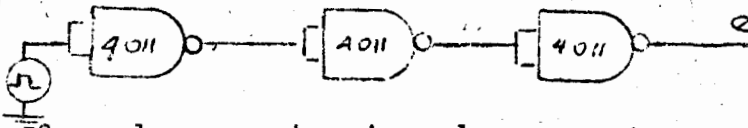
1.- Arme el circuito de la figura 3.

3. Alambre el siguiente circuito:



Dibuje la forma de onda que parezca en el osciloscopio acortándola.

4. Repita el punto No.1 pero ahora con $V_{cc} = 15$ v, y para $0 \leq V_{in} \leq 15$
5. Construya el circuito de la siguiente figura:

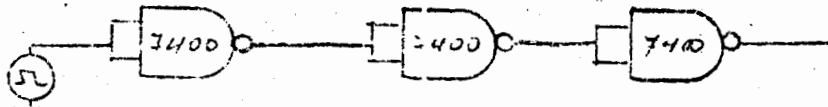


Con el generador de pulsos puesto para una onda cuadrada de 0.6 V, mida la salida en el punto e (0 o 1).

Repita lo anterior para ondas cuadradas de 0.8 v y 1v.

Repita para 2 v y 2.4 v.

6. Construya el circuito de la siguiente figura:



Repita los pasos del punto 5.

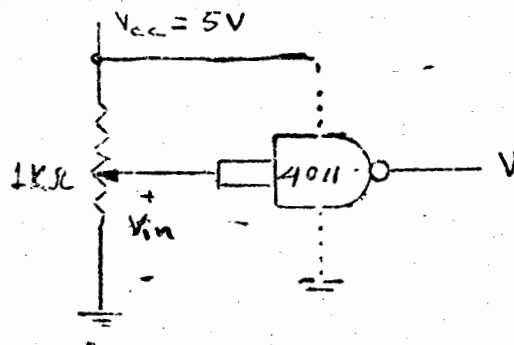
7. Del inciso 5 y 6. ¿Qué puedes deducir de los márgenes de ruido para CMOS y TTL? y ¿Cuáles son las ventajas y desventajas de CMOS contra TTL?.

PRÁCTICA 2

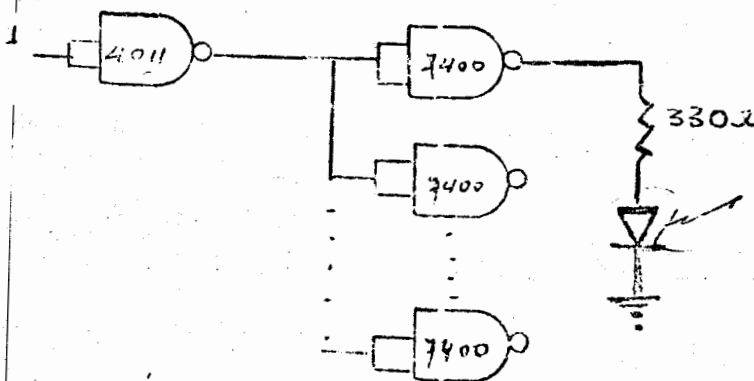
Objetivo: Familiarizarse con algunos de los parámetros empleados en los circuitos integrados de la familia lógica CMOS y compararlos con los de la familia TTL.

Características de la Familia Lógica CMOS.

1. Grafique el voltaje de salida contra el voltaje de entrada de una compuerta NAND CMOS 4011 haciendo $0 \leq V_{in} \leq 5$ volts en el siguiente circuito:



2. En el siguiente circuito con las entradas en la compuerta 4011 juntas y '1' lógico. ¿Qué tantas compuertas TTL pueden ser conectadas a la salida de la 4011 antes de que el LED se apague?.



Las principales razones para utilizar circuitos con salida TOTEM - POLE, son:

- no es necesario conectar resistencias externas
- por su velocidad.

Sin embargo, debemos recordar una regla muy importante "nunca conectar sus salidas, una con otra", ya que el transistor Q_2 no está diseñado para disipar tanta corriente como el transistor Q_1 pueda proporcionar. Por lo que al conectar dos salidas TOTEM-POLE al mismo punto, ocasionaremos la destrucción del circuito que este en un nivel bajo, o bien la primera que cambie a un nivel bajo.

CIRCUITOS LOGICOS TTL CON SALIDA "COLECTOR ABIERTO"

Los circuitos lógicos con salida colector abierto, son utilizados principalmente en dispositivos de interfase, pero cuando las salidas son conectadas una con otra, podemos implementar alambrados lógicos equivalentes a una compuerta AND u OR. A continuación damos una breve explicación de cada uno de estos usos.

INTERFASES CON CIRCUITOS "COLECTOR ABIERTO"

En muchas aplicaciones, un circuito de interfase los requerimientos de voltaje o corriente son mayores a los especificados para circuitos con salida TOTEM-POLE. Los circuitos con salida colector abierto pueden ser utilizados en estas aplicaciones, auxiliándose con elementos discretos, tales como diodos y/o resistencias. La figura 2 muestra un inversor con salida de colector abierto.

Práctica 3

LABORATORIO DE DISEÑO LOGICO

CIRCUITOS LOGICOS TTL CON SALIDA TOTEM-POLE

La mayoría de los circuitos lógicos utilizados en la industria tienen salida dos estados tipo TOTEM-POLE. La figura 1 muestra una salida tipo TOTEM-POLE básica.

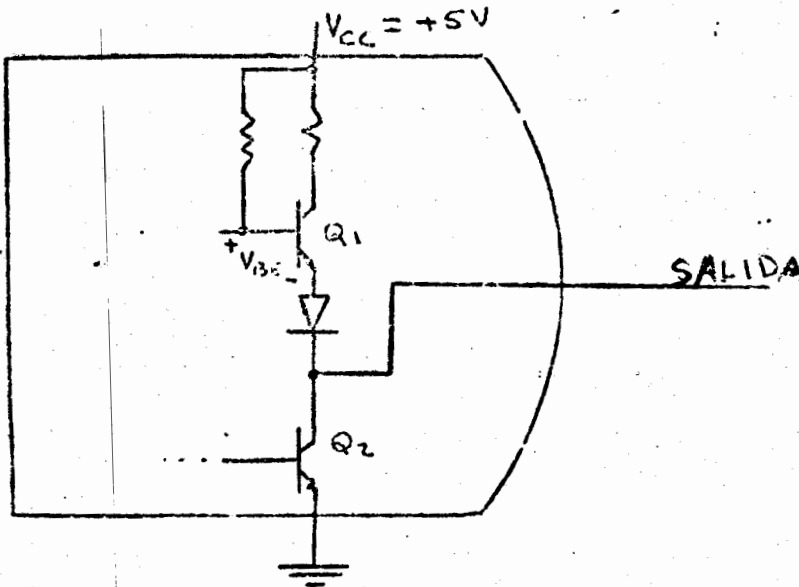


FIG. 1

Cuando el transistor Q₁ se enciende, el voltaje de salida alcanza un valor aproximado a: $V_{CC} - V_{BE} - V_f = 5 - 0.6 - 0.8 = 3.8V$. Al mismo tiempo, cuando la salida maneja una carga capacitiva como podría ser un cable coaxial, el voltaje de salida puede cambiar rápidamente de un nivel bajo ($L \approx 0.2V$.) a un nivel alto ($H \approx 3.8V$.) debido a la rapidez con que enciende el transistor Q₁, así como a la baja impedancia (70Ω aprox.) del mismo transistor cuando se encuentra encendido.

Para ilustrar cómo trabaja un alambrado lógico, veamos la Fig. 3.a.

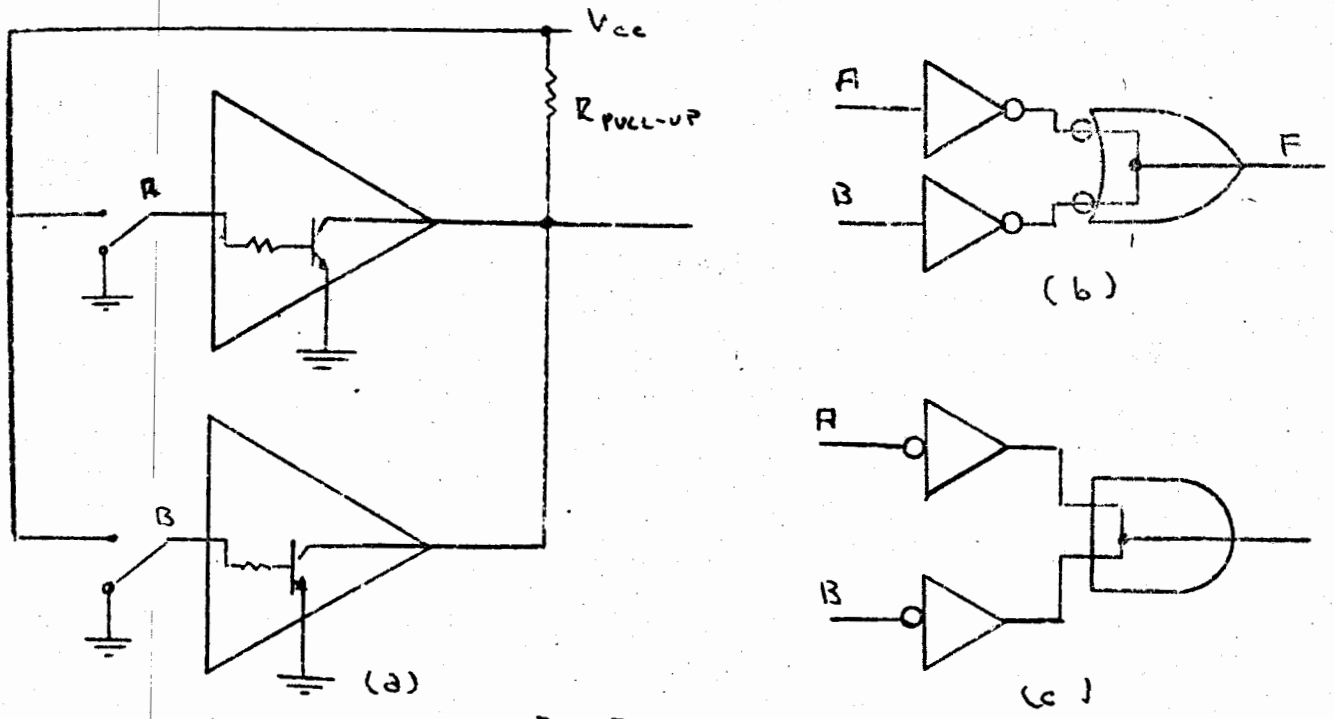


Fig 3

Debemos recordar utilizar una resistencia PULL-UP externa, de lo contrario el circuito no funcionará.

En un diagrama lógico, esta resistencia no aparece. Fig. 3-b.

Cuando alguna de las líneas A ó B ó ambas se conectan a un nivel alto (V_{CC}) sobre la línea F (salida) aparece un nivel bajo (0.2 V.).

Cuando ambas entradas A y B se conectan a un nivel bajo (tierra) en la línea F, aparece un nivel alto.

Formando así un equivalente OR (Fig. 3-b) o bién un equivalente AND (Fig. 3-c).

La principal diferencia entre los circuitos TOTEM-POLE y los circuitos colector abierto, es la ausencia del circuito externo "PULL-UP".

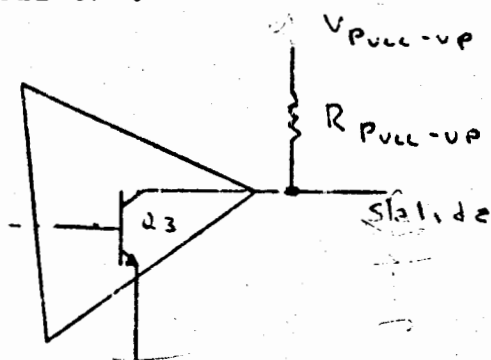


FIG 2.

Cuando el transistor Q_3 se apaga, la resistencia externa lleva a la línea lógica de salida a un nivel alto ($H=V_{PULL\ UP}$). Nótese que es necesario utilizar un voltaje $V_{PULL-UP}$.

La salida puede obtenerse con un voltaje máximo de 15 ó 30 V. dependiendo del diseño. Esto permite a $V_{PULL-UP}$ ser utilizado para interfases con leds, lámparas, relays u otras familias lógicas.

Cuando los circuitos colector abierto son utilizados para interfases, generalmente nos referimos a Buffers o Drivers.

El símbolo para representar un circuito colector abierto, es el mismo que se utiliza para un circuito TOTEM-POLE, añadiendo algún tipo de marca que indique que se trata de un colector abierto (Oc, ✖, Γ).

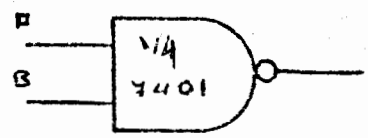
"ALAMBRADOS LOGICOS CON CIRCUITOS COLECTOR ABIERTO"

Otra propiedad muy útil de los circuitos colector abierto, es la de poder conectar sus salidas a un punto común obteniendo puntos AND u OR equivalentes, llamados "alambrado lógico".

presenta una impedancia muy alta (no proporciona ni absorbe corriente) por lo que pueden estar dos salidas conectadas entre sí. Sin embargo, debemos tener cuidado de no habilitar a la vez dos o más salidas conectadas al mismo punto.

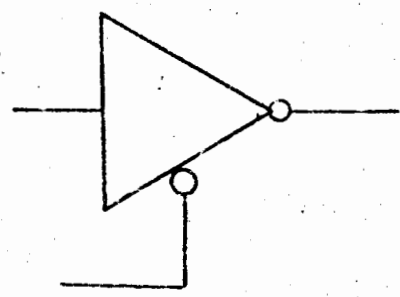
Su uso más común es en la construcción de líneas de comunicación bidireccionales (BUSES) las cuales son utilizadas en la mayoría de las computadoras.

1) En el siguiente circuito: (colector abierto)



- 1.a) Conecte un 1 lógico a las entradas A y B y mida el voltaje a la salida.
- 1.b) Ahora conecte un "0" lógico a una de las entradas y vuelva a medir el voltaje de salida.

2) Haga lo mismo del inciso 1 para un circuito 3 ESTADOS. Estando habilitada y deshabilitada la línea de control.



Describe lo que observó: (explique)

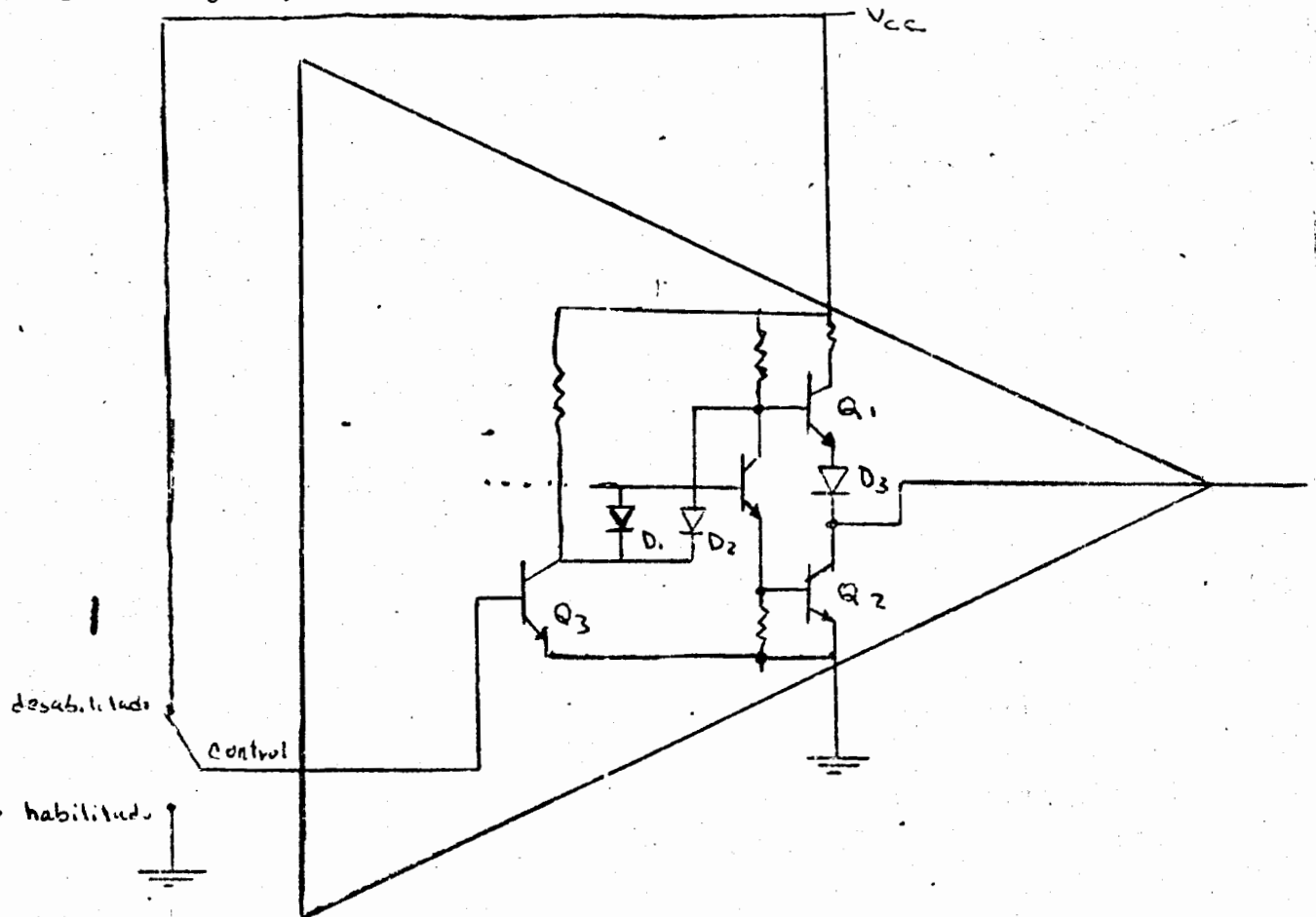
3) Determine experimentalmente la corriente necesaria para que un led encienda.

"CIRCUITOS LOGICOS CON SALIDA TRES ESTADOS"

Los circuitos con salida TRES ESTADOS, se han desarrollado para incorporar las ventajas de las salidas TOTEM-POLE y colector abierto, en un dispositivo.

Los circuitos TRES ESTADOS, tienen la rapidez de los TOTEM-POLE, y al mismo tiempo sus salidas se pueden conectar una con otra.

En la Fig. 4, se muestra un circuito TTL con salida TRES ESTADOS:



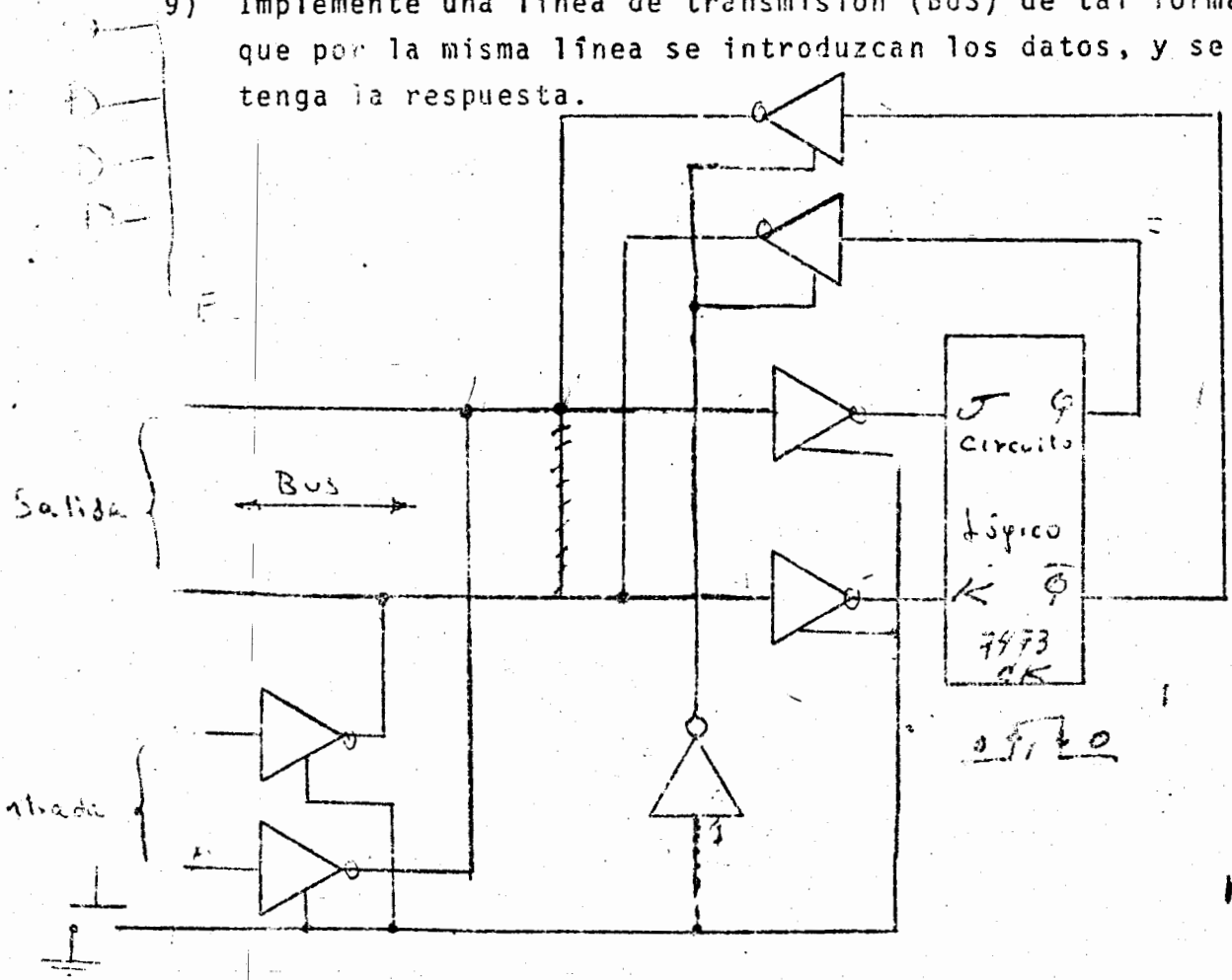
Cuando la línea de control esta habilitada (conectada a tierra) el transistor Q_3 se apaga y el circuito se comporta como un circuito TOTEM-POLE normal.

Cuando la línea de control se deshabilita, el transistor Q_3 se enciende, forzando a Q_1 y Q_2 a apagarse y la salida simplemente

- 4) Implemente un OR alambrado, utilizando sólo inversores.
- 5) Calcule el valor de la resistencia limitadora (PULL-UP) que se necesita para monitorear la salida del OR alambrado del circuito anterior.
- 6) Determine si la salida puede ser monitoreada con una lámpara incandescente (foco gota 1.5V. p ej.).
- 7) Implemente la función $F = \overline{AB} \cdot \overline{CD} \cdot \overline{EF} \cdot \overline{GH}$ con circuitos TOTEM POLE.
- 8) Implemente la función del inciso 7 con circuitos colector abierto.

Comente sus observaciones.

- 9) Implemente una línea de transmisión (BUS) de tal forma que por la misma línea se introduzcan los datos, y se obtenga la respuesta.



Conecte en el osciloscopio las señales reloj y Q. ¿Qué relación hay entre ellas? . Copie las formas de onda observadas.

Observe en el osciloscopio las señales Reloj y Q. ¿Qué relación hay entre ellas?. Copie las formas de onda observadas.

Aumente la frecuencia de la onda cuadrada, observe los efectos, explíquelos y anote el dato de frecuencia.

c) Conecte los flip-flop's del circuito integrado para tener ahora un divisor de frecuencia entre 4.

Copie las formas de onda observadas, para una frecuencia del reloj de 1KHz.

Aumente la frecuencia hasta que se observe distorsión. ¿Dónde es mayor la distorsión, en la salida del divisor entre 2 o la salida del divisor entre 4? .

estado

grado

is

o
ajo
lto

fre
lect

BIESTABLES INTEGRADOS (FLIP-FLOP'S) Y CONTADORES SINCRONOS

Objetivo:

Conocer las características de los FLIP-FLOP'S y de los cntadores integrados.

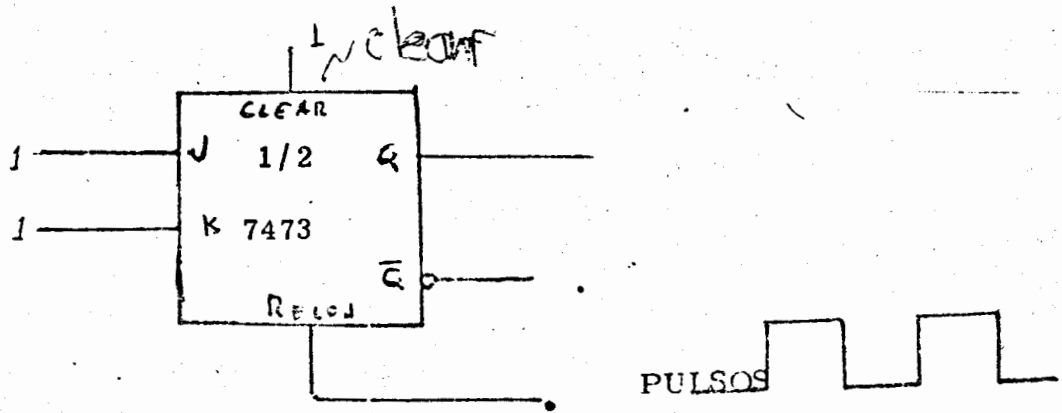
I FLIP-FLOP'S

- a) Conecte la polarización y tierra del circuito integrado. Compruebe la siguiente tabla de verdad (conecte un dió emisor de luz a la salida Q).

CLEAR	RELOJ	J	K	SALIDAS	
				Q	\bar{Q}
alto	bajo-alto-bajo	bajo	bajo	Q ₀	\bar{Q}_0
alto	bajo-alto-bajo	alto	bajo	alto	bajo
alto	bajo-alto-bajo	bajo	alto	bajo	alto
alto	bajo-alto-bajo	alto	alto	\bar{Q}_0	Q ₀

Q₀ significa el estado anterior de Q.

- b) Conecte una señal de onda cuadrada de 0 a 5 volts y frecuencia 1 KHz a la entrada RELOJ del Flip-Flop. Conect 1 lógico a la entrada J y K del Flip-Flop



EXPLORADOR DIGITAL (DIGITAL SCANNER)

Objetivo: Diseño e implementación de un explorador digital empleando maquinas modo reloj así como modo nivel.

I.- Diseño

Como un reloj diseñe un circuito modo reloj que muestree secuencialmente las cuatro terminales de un thumbwheel* de la siguiente manera.

Cada vez que el switch M es activado (fig. 1) aparecerán cuatro pulsos sobre la salida S1. Un pulso aparecerá sobre la salida S2, si la terminal que está siendo muestreada tiene un 1 logico, de otra manera no habrá pulso.

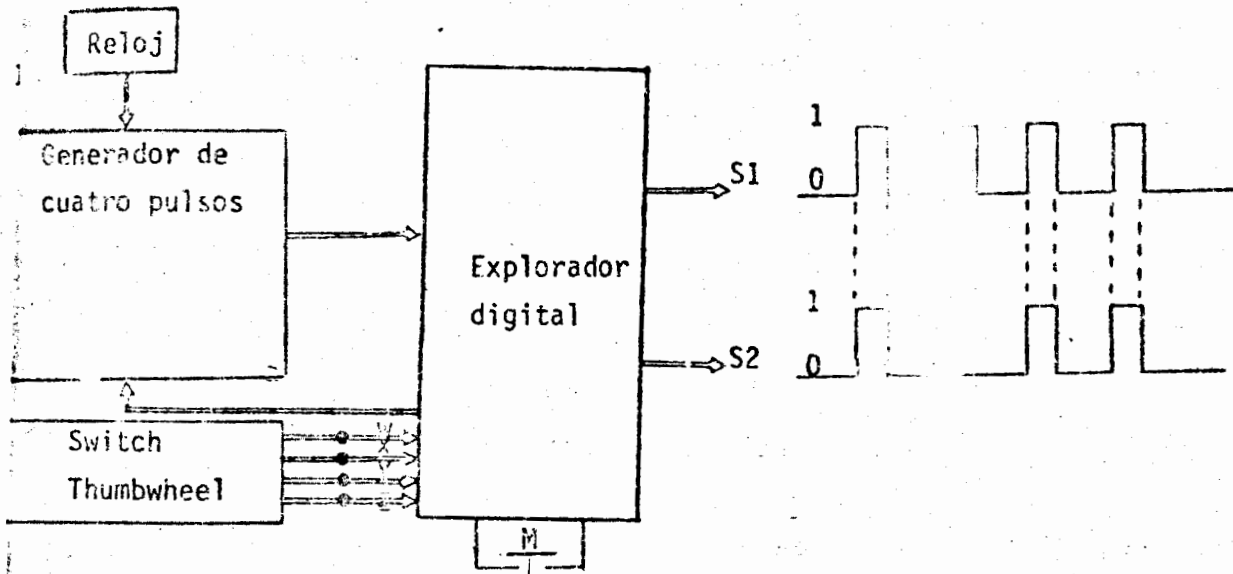


FIGURA 1.

II.- Implementación.

Alambre el circuito que ha diseñado y compruebe que funciona correctamente.

Anote en su reporte todo su diseño así como su diagrama eléctrico.

* Si no tiene un thumbwheel únicamente ponga a tierra con las líneas w, x, y o z.

AMPLIFICADOR OPERACIONAL REAL.

MEDICION DE PARAMETROS

OBJETIVO : Familiarizar al alumno con algunas no idealidades del amplificador operacional, a saber : Voltaje de offset, corriente de polarización, corriente de offset y slew-rate.

TRABAJO DE CASA :

- 1) Consulte las hojas de datos del amp. op. LM741 y obtenga los valores típicos y máximos de : V_{OS} , I_{BIAS} e I_{CS} para $T = 25^{\circ}C$.
- 2) Explique brevemente el significado de cada uno de estos parámetros.
- 3) Modele el amplificador operacional con el offset de voltaje y las corrientes de polarización.
- 4) Para el circuito de la Fig. 1. Calcule el valor de R_2 para que se minimice la contribución de las I_{BIAS} al voltaje de offset de salida (si $R = 4k\Omega$).
- 5) ¿Qué es el slew-rate?
¿Cuándo es importante tener en cuenta esta no idealidad?

TRABAJO DE LABORATORIO.

- 1) Arme el circuito de la Fig. 1 sin R_2 (terminal (+) a tierra).
- 2) Mida V_o y obtenga el voltaje de offset total a la entrada del operacional. Recuerde que este voltaje de offset total se obtiene sumando algebraicamente las contribuciones

de I_{BIAS} y V_{OS} (V_{OS} puede ser positivo o negativo).

3.- Repita el inciso 2 con la resistencia R_2 calculada. Al conectar la resistencia R_2 se minimiza la contribución de I_{BIAS} en el voltaje de offset. ¿Cómo debe ser el valor de V_O obtenido aquí con respecto del medido en el inciso? Compare su resultado con el de sus compañeros.

4.- De los resultados 2 y 3 se deberá concluir lo siguiente : La resistencia R_2 contribuye a disminuir el voltaje de offset a la salida solo si la contribución de I_{BIAS} al voltaje de entrada es del mismo signo que V_{OS} , por tanto el insertar R_2 en el circuito no nos asegura que el offset a la salida disminuya, sin embargo si garantiza que al variar I_{BIAS} (drift) con la temperatura, voltaje de alimentación o envejecimiento del C. I. la variación de V_O será sustancialmente menor. Explique porqué.

5.- Conecte un potenciómetro de 10 K entre las terminales 1 y 5 del 741 con su cursor conectado a $-V_{CC}$ (Ver Fig. 2).

Este circuito es el sugerido por el fabricante para anular el offset de voltaje de salida.

Varie el potenciómetro para hacer $V_D = 0$

6.- Arme el circuito de la Fig. 3.

Aplique una señal cuadrada de 10 KHz y 16 V_{p-p} a su entrada y observe en el osciloscopio la salida.

La figura 4 indica como podemos obtener el slew-rate a partir de la señal observada en el osciloscopio.

$$\text{Slew Rate} = \frac{\Delta V}{\Delta t}$$

obtenga $\frac{\Delta V}{\Delta t}$ para ambos frentes de onda y tome el mínimo. Compare este valor con el especificado como típico por el fabricante (0.5 V/ μ seg).

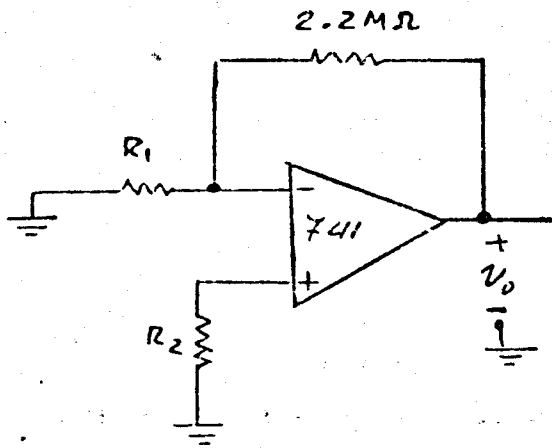


Fig 1.

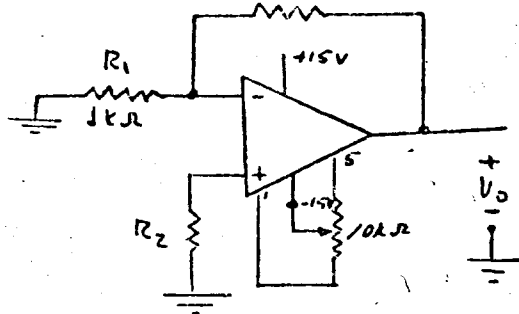


Fig 2.

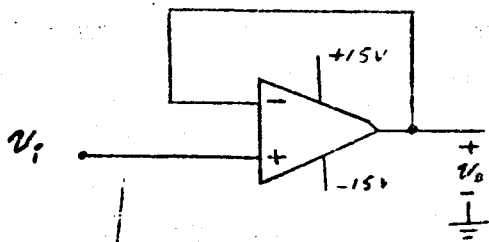


Fig 3.

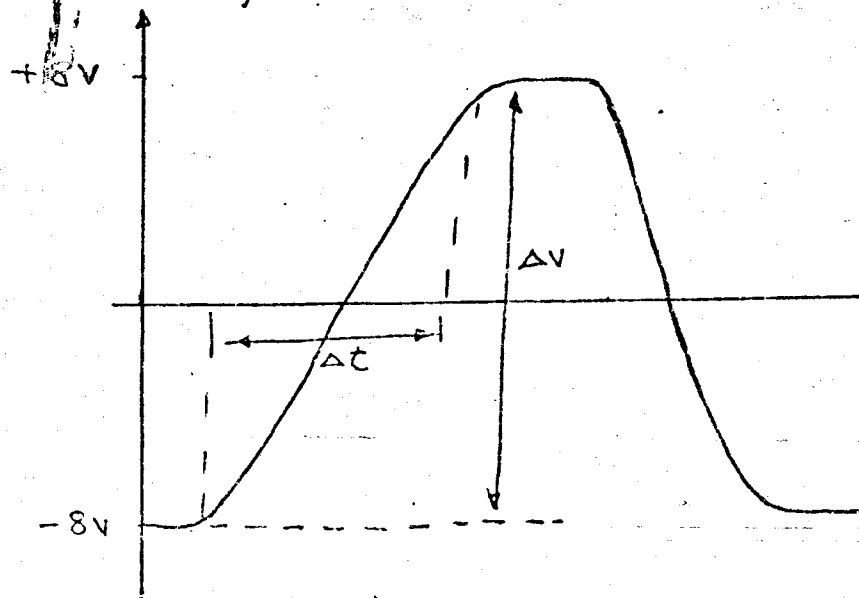


Fig 4.

3.5 CIRCUITO DE CROSSOVER CON FILTROS ACTIVOS.

1. Objetivos

Al finalizar esta práctica el alumno:

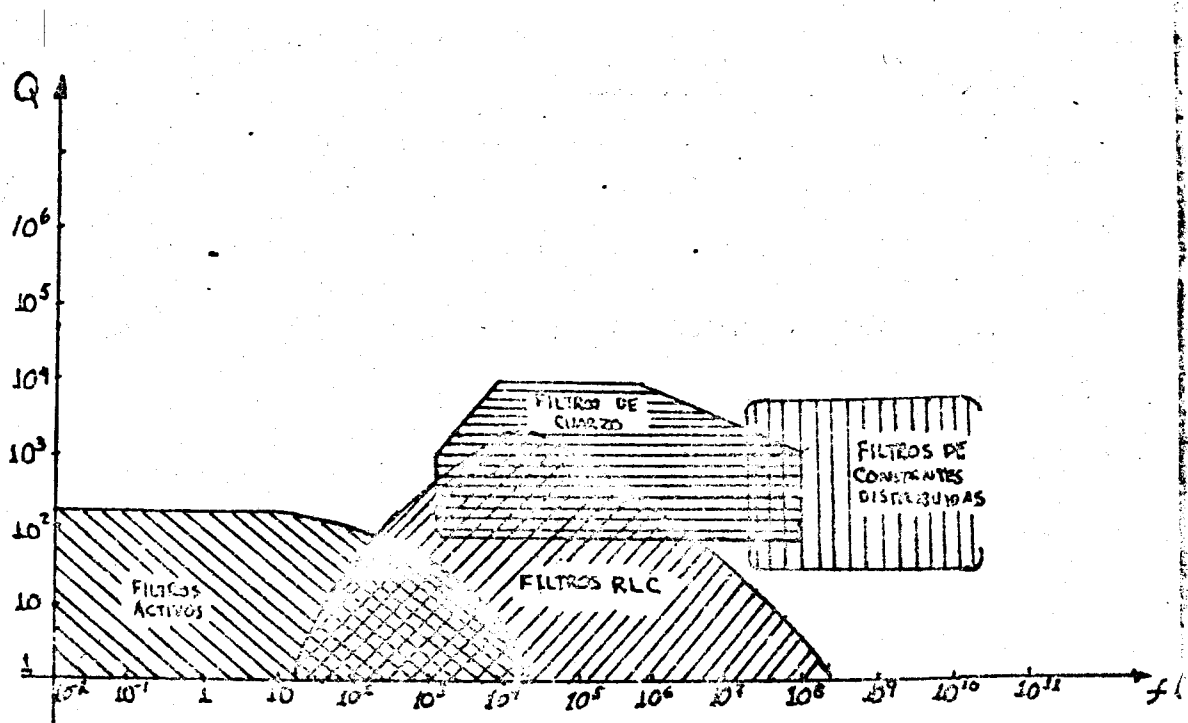
- 1.1 Podrá enunciar las ventajas y limitaciones que presenta la configuración de realimentación múltiple-ganancia in finita, para la implementación de filtros activos.
- 1.2 Habrá medido los siguientes parámetros: Ganancia en la frecuencia de paso (H_0), Factor de Calidad (Q), para cualquier filtro de 2º orden.
- 1.3 Habrá utilizado correctamente algún método sistemático para la síntesis de filtros activos (tablas, gráficas, etc.).
- 1.4 Dado un problema de filtrado, habrá propuesto una solución satisfactoria con filtros activos.
- 1.5 Habrá identificado los principales errores en las mediciones efectuadas en esta práctica.

2. Introducción.

Los Filtros Activos tienen su campo de aplicación en bajas frecuencias, donde los filtros pasivos RLC presentan grandes inconvenientes prácticos: cuando más baja es la frecuencia, los inductores necesarios para implementar los filtros pasivos se convierten en prohibitivamente grandes e ineficientes

y los filtros que utilizan exclusivamente resistencias y capacitores ofrecen características pobres de filtrado que no son aceptables en muchas aplicaciones.

En la figura 1 se muestra en forma gráfica los campos de aplicación en función de la frecuencia de los principales tipos de filtros. Se indican, además, los factores de calidad típicos obtenidos con cada realización. El factor de calidad, Q , es una medida de lo pronunciado del corte del filtro: en los filtros de segundo orden es equivalente al inverso del amortiguamiento y en los filtros paso banda es igual a la razón entre la frecuencia central y el ancho de banda.



2.1 VENTAJAS DE LOS FILTROS ACTIVOS.

a) Tamaño reducido.- Empleando amplificadores operacionales

ap: grados, los filtros activos pueden tener dimensiones reducidas, so: pues son los capacitores (de gran tamaño a menor frecuencia) los que generalmente fijan el tamaño del dispositivo. *no tiene*

pl: b) Propiedad aislante del operacional. Que permite la reali- s: zación de filtros de cualquier orden, simplemente conectando cos: en cascada etapas de primero y segundo orden; además cada eta- es: pa se puede ajustar por separado. fil:

gua: c) Ganancia en la banda de paso. Además de proveer rechazo re: para las frecuencias no deseadas, amplifica las señales cuya frecuencia se encuentra en la banda de paso del filtro.

d) Costo reducido. Si la frecuencia no es muy baja, el costo del filtro es determinado por el operacional.

2.2 DESVENTAJAS DE LOS FILTROS ACTIVOS CON OPERACIONALES.

a) las señales están referidas a tierra. El filtro no puede "flotar" con respecto a la fuente de poder del sistema.

b) Voltajes limitados. Los voltajes máximos de operación los fijan las fuentes de alimentación del operacional.

c) Potencia limitada. La potencia del filtro también la fija el operacional y está restringida generalmente a menos de un Watt.

d) Son adecuados sólo para bajas frecuencias.

les El procedimiento más usual en la síntesis de un filtro que satisfaga los requerimientos de un problema dado es el siguiente:

- i) Definición de las características del filtro.
- ii) Selección de la función de aproximación a utilizar.
- iii) Realización de un circuito que cumpla la función de aproximación.

A continuación describiremos cada una de estas etapas del diseño de un filtro:

2.3 DEFINICION DE LAS CARACTERISTICAS DEL FILTRO.

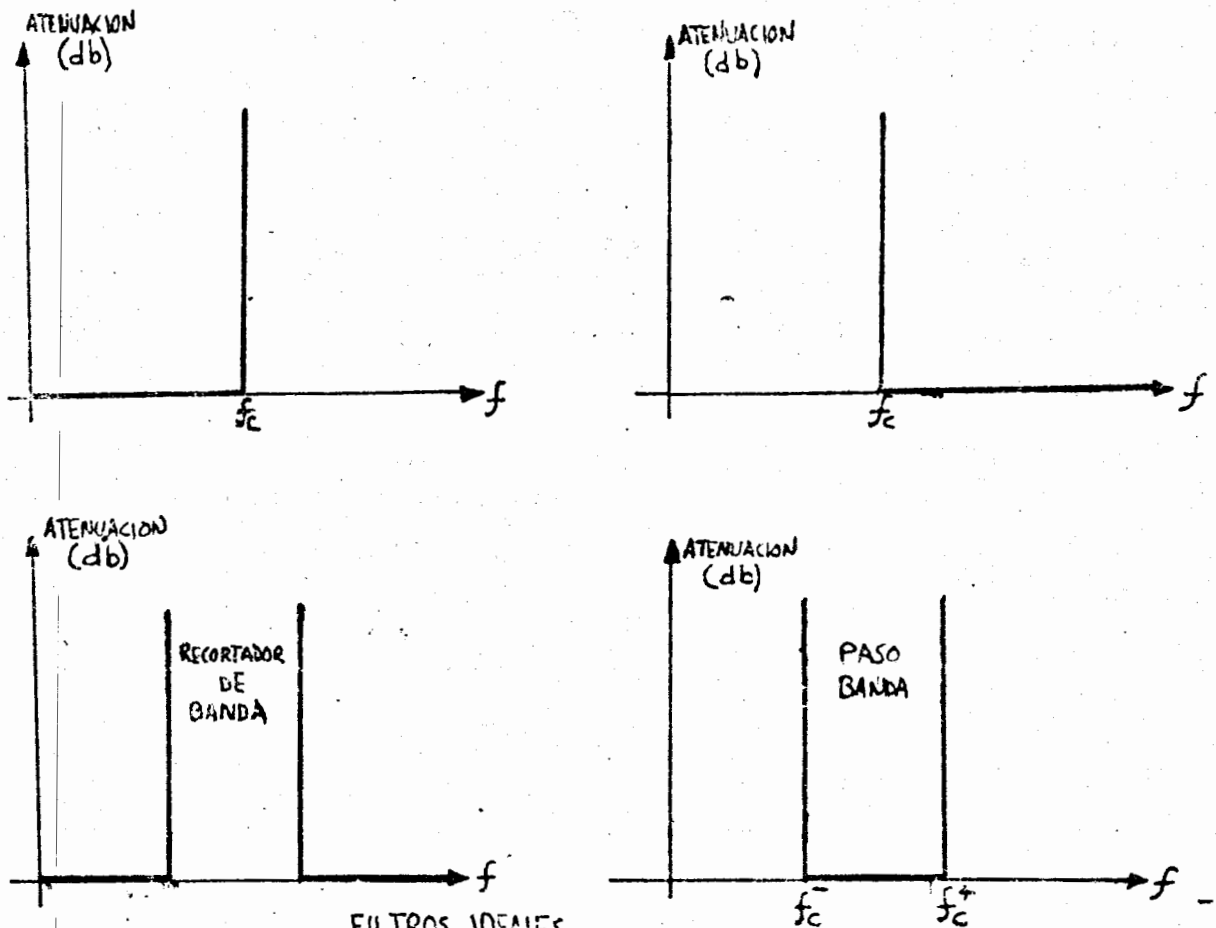
Los filtros eléctricos tienen por objeto separar ciertas señales útiles de otras indeseables, mezcladas con ellas. Por consiguiente, para la realización de un filtro se necesita conocer el espectro de frecuencias que tiene la señal útil. El filtro ideal sería el que transmitiera todas las componentes útiles sin atenuación y sin defasamiento, eliminando a la vez totalmente las señales indeseables. Así un filtro de tales características transmitiría la señal útil sin deformación ni retardo y no dejaría pasar las señales que no se desean.

Para cada caso de filtro a realizar, debe definirse el margen de frecuencias que se quiere dejar pasar sin atenuación y que se llama BANDA DE PASO del filtro; pero también deben definirse los márgenes de frecuencia en los que la atenuación debe ser grande y que son la BANDA DE CORTE.

Pueden definirse cuatro tipos de filtros, según la posición respectiva que ocupan las bandas de paso y de corte con relación a la frecuencia cero.

En la teoría de circuitos se demuestra que en la práctica, con un número finito de componentes, no es posible realizar

redes que presenten curvas de respuesta semejantes a las representadas en la Figura 2, solamente se puede llegar a una aproximación de éstas.



FILTROS IDEALES

FIGURA 2

Los circuitos realizables en la práctica presentan tres imperfecciones:

- La atenuación en la banda de paso no es nula.
- La atenuación en la banda de corte tiene un valor finito.
- La transición entre las bandas de paso y las cortadas no se realiza bruscamente, sino de forma progresiva.

En razón de estas consideraciones, la curva de respuesta de amplitud de un filtro real tendrá, por ejemplo, la forma representada en la figura 3, que corresponde a un filtro paso banda, podemos observar en ella que la atenuación de la banda de paso, en lugar de ser nula, es inferior a un cierto valor máximo A_{max} , asimismo, la atenuación de la banda de corte, en lugar de ser infinita, es superior a un cierto valor mínimo A_{min} . Además, podemos observar que entre la banda de paso y la atenuada existe otra de transición, cuyas frecuencias límites son f_a^- , que es la primera frecuencia atenuada, y f_p^+ , que es la última frecuencia de paso.

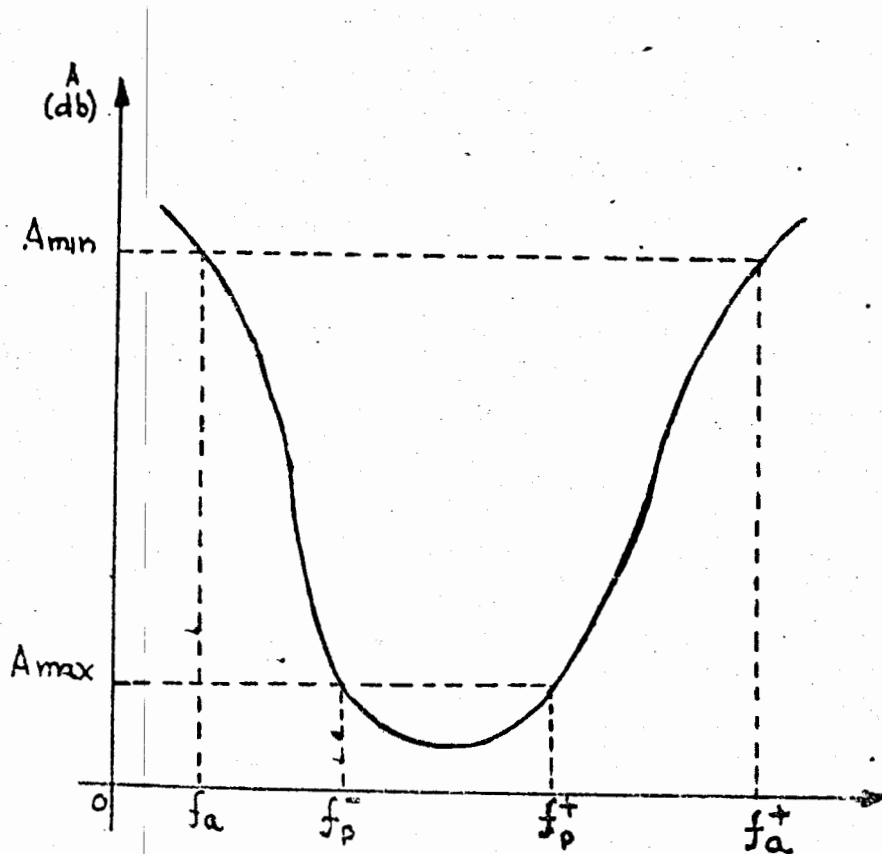


FIGURA 3

Cuanto más se aproxima el filtro real al ideal, más estrechas son las bandas de transición, menor es la atenuación A_{\max} y más elevada es la atenuación A_{\min} .

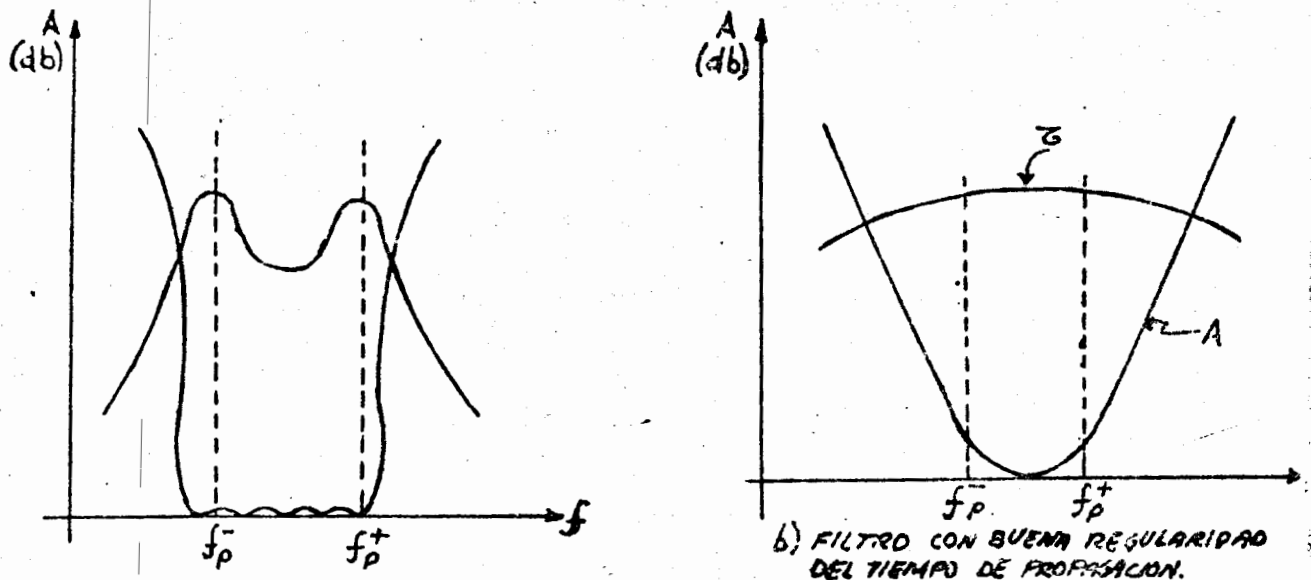
La teoría de redes y la experiencia demuestran que cuando más se acerca un filtro real al ideal, mayor número de componentes se necesitan para su realización, y en consecuencia, resulta más caro. Por lo tanto, la primera etapa que debe considerarse en la realización de un filtro consiste en hallar un término medio entre unas características aceptables y un razonable número de componentes.

Además de la atenuación que un filtro debe imponer a las diferentes componentes espectrales de una señal es importante considerar el defasamiento que sufre cada armónica. Un filtro real hace que cada componente sufra un defasamiento variable con la frecuencia. Aún en el caso de que el filtro se aproxime al ideal en lo que concierne a la atenuación, el desigual defasamiento que sufren las diferentes componentes del espectro comprendidas en la banda de paso puede entrañar una deformación de la señal útil, que puede llegar a ser importante.

Un circuito eléctrico transmite una señal sin deformación si ésta sufre un retardo constante ($\tau \geq 0$). Para una componente de la señal cuya frecuencia sea ω , este retardo se traduce en un defasamiento: $\theta = \omega\tau$, o sea, $\tau = \frac{\theta}{\omega} = \text{cte.}$

Donde τ se denomina TIEMPO DE PROPAGACION DE GRUPO. Desafortunadamente no se puede optimizar las respuestas de atenuación y de propagación de grupo en forma simultánea. El filtro, o bien tiene una buena respuesta de ganancia pero mala regularidad del tiempo de propagación de grupo, o bien presenta un tiem

po de propagación de grupo regular pero su curva de respuesta de amplitud se aleja mucho de la ideal (ver fig. 4).



a) FILTRO CON CORTA ABRUPTO Y VARIABLE EN LA BANDA DE PASO.

FIGURA 4

b) FILTRO CON BUENA REGULARIDAD DEL TIEMPO DE PROPAGACION.

En la práctica, debe realizarse un compromiso entre la respuesta de amplitud y la respuesta de tiempo de propagación de grupo.

2.4 SELECCION DE LA FUNCION DE APROXIMACION A UTILIZAR.

Para realizar un filtro que cumpla con ciertas características se necesita de la ayuda de ciertas funciones matemáticas, llamadas funciones de aproximación, las cuales nos permiten hallar la función de transferencia del filtro a construir, de terminando en consecuencia la naturaleza y el valor de sus elementos. Las funciones características en forma de fracciones racionales. en ambos casos el diseño del filtro se realiza sintetizando un circuito cuya función de transferencia sea idéntica a la función de aproximación seleccionada. Los valores de los elementos del filtro se calculan para obtener los coeficientes de la función de aproximación.

Un método simplificado para diseñar filtros activos se obtiene aplicando las propiedades aislantes del amplificador operacional (Z_i grande y Z_o muy pequeña). El método consiste en trabajar con filtros de primero y segundo orden exclusivamente y lograr filtros de orden superior al conectar dichos filtros en cascada, debido al aislamiento que provee el operacional, las etapas prácticamente no interactúan y el diseño se realiza en etapas sencillas. Sin embargo, en la práctica, los filtros de orden superior presentan problemas de inestabilidad. Cuando se requieren filtros de corte muy pronunciado es preferible utilizar otras configuraciones, por ejemplo: filtros digitales. A continuación se describen las características principales de las funciones de aproximación polinomiales que son las que utilizaremos en este trabajo.

Filtros Butterworth: Los filtros Butterworth poseen la propiedad de tener una curva de respuesta de ganancia máximamente plana. Las funciones de transferencia para filtros de 1° a 5° orden se muestran a continuación:

$$F(S) = \frac{N(S)}{D(S)}$$

Donde:

$$D(S) = S + 1 \quad \text{FILTRO DE 1er. ORDEN}$$

$$D(S) = S^2 + \sqrt{2} S + 1 \quad \text{2º. ORDEN}$$

$$D(S) = S^3 + 2S^2 + 2S + 1 \quad \text{3er. ORDEN}$$

$$D(S) = S^4 + 2.6131 S^3 + 3.4142 S^2 + 2.6131 S + 1 \quad \text{4º. ORDEN}$$

$$D(S) = S^5 + 3.2361 S^4 + 5.2361 S^3 + 5.2361 S^2 + 3.2361 S + 1 \quad \text{5º ORDEN}$$

Las funciones anteriores están normalizadas en frecuencia para

$$\omega_0 = 1$$

Las funciones de 3º a 5º orden pueden descomponerse en el producto de factores de 1º y 2º orden:

$$D(S) = (S^2 + S + 1) (S + 1) \quad \text{3er. ORDEN}$$

$$D(S) = (S^2 + 1.8477S + 1) (S^2 + 0.7653S + 1) \quad \text{4º ORDEN}$$

$$D(S) = (S^2 + 1.618S + 1) (S^2 + 0.618S + 1) (S + 1) \quad \text{5º ORDEN}$$

De la misma forma se pueden implementar filtros de cualquier orden factorizando la función de aproximación en funciones de 1º y 2º orden. Cada factor da los parámetros de un filtro de primero o segundo orden a conectarse en cascada.

El numerador de la función de transferencia indica el tipo de filtro (Paso bajas, paso bandas, etc.):

$$N(S) = H_0 \quad \text{FILTRO PASO BAJAS}$$

$$N(S) = H_0 S^n \quad \text{FILTRO PASO ALTAS DE ORDEN } n$$

$$N(S) = H_0 \alpha S \quad \text{FILTRO PASO BANDA DE 2º ORDEN}$$

Donde:

H_0 = Ganancia en la banda de paso.

α = Amortiguamiento ($\alpha = \frac{1}{Q}$ para filtros de 2º orden).

Filtros Bessel: Los filtros de Bessel o de Thomson, son filtros polinomiales en que el criterio de optimización es la regularidad del tiempo de propagación de grupo en la banda de paso. Los polinomios del denominador en la función de transferencia de filtros del 1º al 5º orden, se dan a continuación en forma factorizada:

$$D(S) = S + 1 \quad \text{1er. ORDEN}$$

$$D(S) = S^2 + 3S + 3 \quad \text{2º. ORDEN}$$

$$D(S) = (S + 2.322) (S^2 + 3.677S + 6.459) \quad \text{3er. ORDEN}$$

$$D(S) = (S^2 + 5.792S + 9.14) (S^2 + 4.2S + 11.487) \quad \text{4º ORDEN}$$

$$D(S) = (S + 3.6467) (S^2 + 6.7 S + 14.27) \times (S^2 + 4.649 S + 18.156) \quad \text{5º ORDEN}$$

Los polinomios del numerador $N(s)$ son idénticos a los de los filtros Butter-worth.

Filtros Chebyshev: Los filtros de Chebyshev se calculan de manera que su atenuación en la banda de paso oscile entre 0 y A_{\max} .

Los filtros de Chebyshev presentan un gran interés práctico, ya que de todos los filtros polinomiales son los que tienen el corte más abrupto para un orden n dado.

Desafortunadamente, los filtros de Chebyshev no presentan una regularidad del tiempo de propagación de grupo buena en la banda de paso, ni su comportamiento en los transitorios es tan bueno como el de los filtros Butterworth. Por ello estos filtros sólo se utilizan cuando estos defectos, así como la ondulación de la banda de paso no representan un inconveniente.

Los polinomios de Chebyshev se obtienen en forma tabular para varios órdenes de filtros y para distintas amplitudes de rizo en la banda de paso: típicamente para 0.1, 0.5, 1, 2 y 3 db pico a pico. La presentación de dichos polinomios es generalmente en forma factorizada con el fin de implementar los filtros con bloques de primero y segundo orden en cascada.

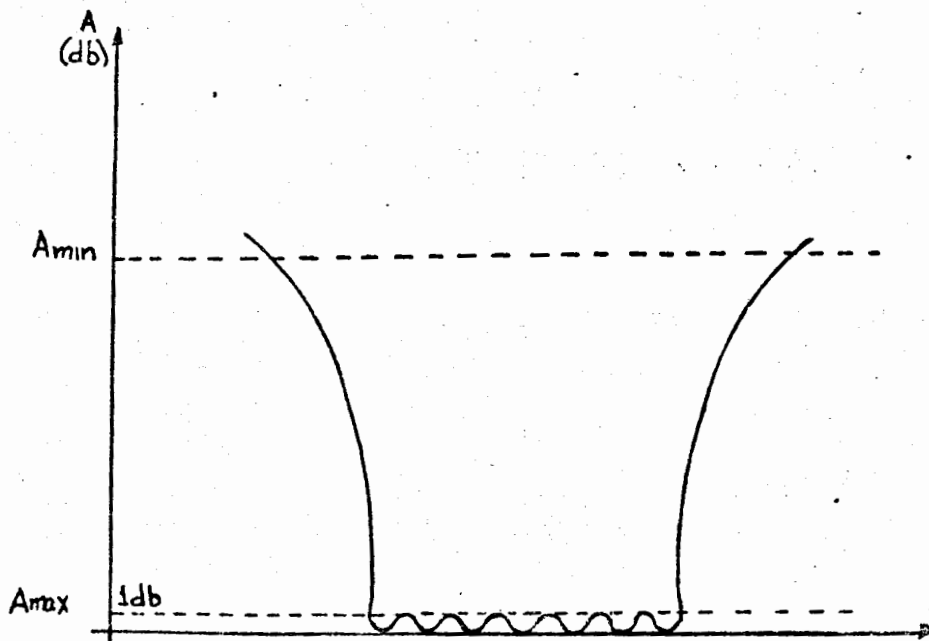


FIGURA 5

2.5 REALIZACION DE CIRCUITOS QUE CUMPLAN CON LAS FUNCIONES DE APROXIMACION.

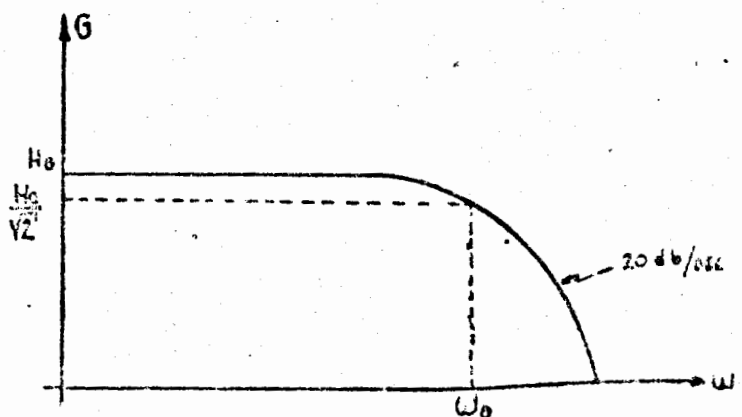
Existe una infinidad de configuraciones para implementar filtros activos, cada una de las cuales presenta ventajas para ciertas aplicaciones. En la primera práctica de filtros activos introduciremos un método sistemático para obtener filtros del tipo REALIMENTACION MULTIPLE-GANANCIA INFINITA. Esta configuración presenta un grado de complejidad y de calidad de la respuesta en un rango intermedio. El método de diseño estará enfocado exclusivamente a obtener filtros de primero y segundo orden, en la inteligencia de que cualquier orden de filtro mayor se puede lograr interconectando en cascada bloques de primero y segundo orden. La configuración de realimentación múltiple-ganancia infinita se presta para lograr esto sin gran interacción entre las etapas. En esta práctica se utilizará el procedimiento y las tablas de diseño y ajuste de filtros activos dados en la referencia uno.

A continuación se presentan brevemente las realizaciones de filtros RC de primer orden. Con un solo polo es posible realizar solamente los filtros paso bajas y paso altas.

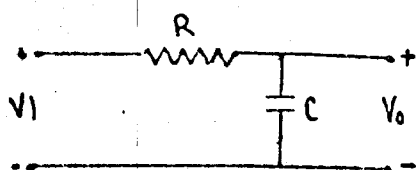
2.6 FILTROS PASO BAJAS DE PRIMER ORDEN.

$$H_s = \frac{H_0 \omega_0}{s + \omega_0}$$

Función de transferencia



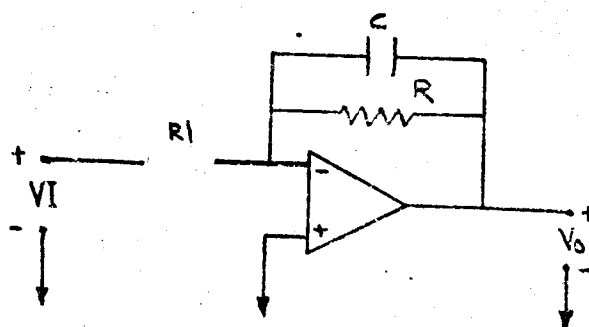
Respuesta en frecuencia



$$H_0 = 1$$

$$\omega_0 = \frac{1}{RC}$$

Realización con elementos pasivos únicamente.



$$H_0 = -\frac{R}{R_i} \text{ (ENTRADA INVERSORA)}$$

$$H_0 = \frac{R}{R_i} + 1 \text{ (ENTRADA NO INVERSORA)}$$

$$\omega_0 = \frac{1}{RC}$$

Realización con amplificadores operacionales.

FIGURA 6

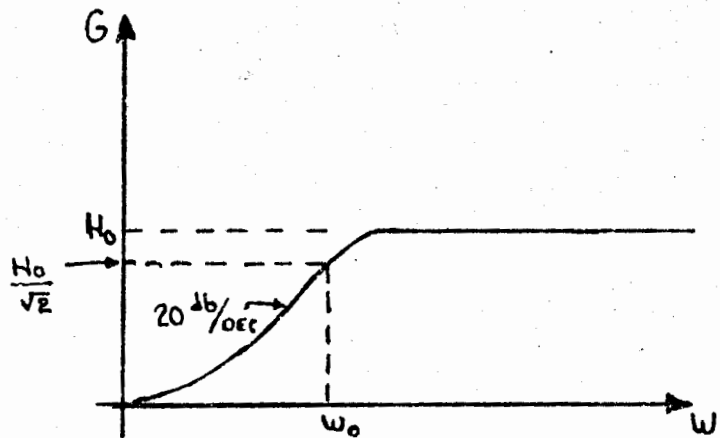
Para ambos casos, el tiempo de propagación de grupo está dado por

$$\tau(\omega) = \frac{\cos^2 \phi}{\omega_0}$$

Donde:

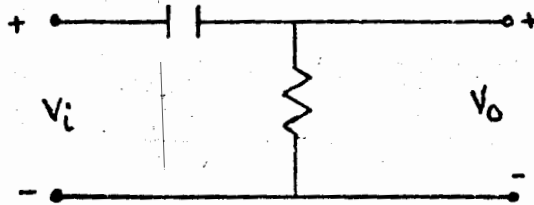
$$\phi(\omega) = -\text{ANG } t_g \frac{\omega}{\omega_0} = \text{DEFASAMIENTO ENTRE } V_o \text{ y } V_i$$

2.7 FILTRO PASO ALTAS DE PRIMER ORDEN



$$H(S) = \frac{H_0 S}{S + \omega_0}$$

Función de transferencia

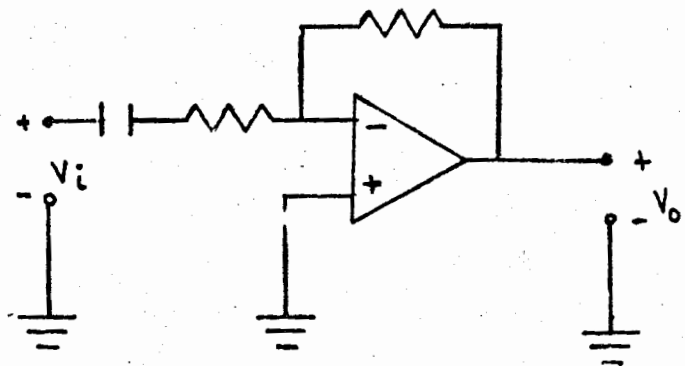


$$H_0 = 1$$

$$\omega_0 = \frac{1}{RC}$$

Realización con elementos pasivos únicamente.

Respuesta en frecuencia



$$H_0 = -\frac{R_f}{R} \text{ (ENTRADA INVERSORA)}$$

$$H_0 = \frac{R_f}{R} + 1 \text{ (ENTRADA NO INVERSORA)}$$

$$\omega_0 = \frac{1}{RC}$$

Realización con amplificadores operacionales.

FIGURA 7

Para el filtro paso altas de primer orden, el tiempo de propagación de grupo está dado por:

$$\tau(\omega) = \frac{\text{SEN}^2 \phi}{\omega_0}$$

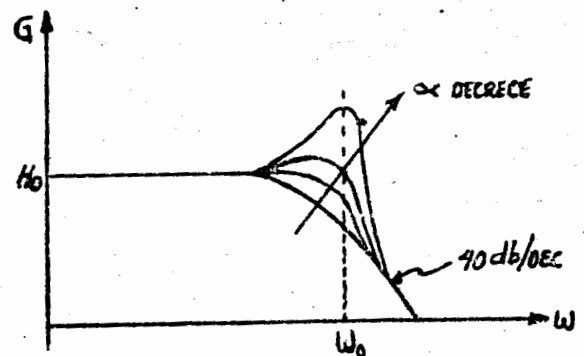
Donde:

$$\phi(\omega) = \frac{\pi}{2} - \text{ANG } t_g \frac{\omega}{\omega_0}$$

2.8 FILTROS DE SEGUNDO ORDEN DE GANANCIA INFINITA-REALIMENTACION MULTIPLE.

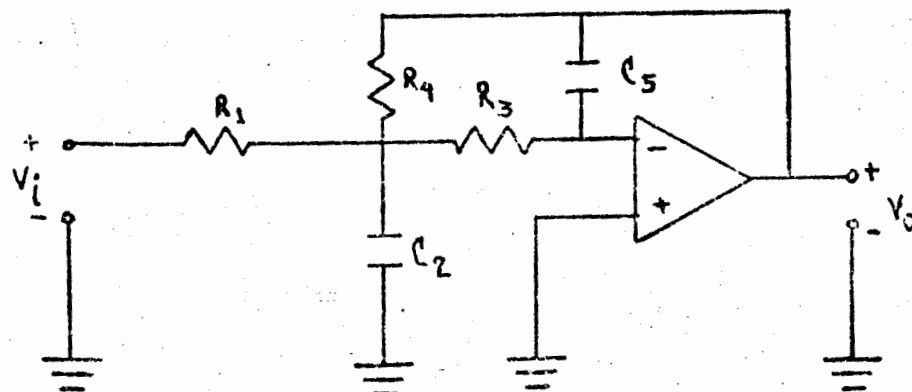
a) Paso bajas.

$$H(S) = \frac{H_0 \omega_0^2}{S^2 + \alpha \omega_0 S + \omega_0^2}$$



Función de transferencia

Respuesta en frecuencia



$$H_0 = \frac{R_4}{R_1}; \alpha = \sqrt{\frac{C_5}{C_2} \left[\sqrt{\frac{R_3}{R_4}} + \sqrt{\frac{R_4}{R_3}} + \sqrt{\frac{R_3 R_4}{R_1}} \right]}$$

$$\omega_0 = \sqrt{\frac{1}{R_3 R_4 C_2 C_5}}; Q = 1/\alpha$$

$$\tau(\omega) = \frac{2 \text{ SEN}^2 \theta}{\alpha \omega_0} - \frac{\text{SEN} 2 \theta}{2 \omega}$$

$$\theta(\omega) = \pi - \text{ANG } t_g \frac{1}{\alpha} \left[\left(\frac{2\omega}{\omega_0} + \sqrt{4 - \alpha^2} \right) \right] - \text{ANG } t_g \left[\frac{1}{\alpha} \left(\frac{2\omega}{\omega_0} - \sqrt{4 - \alpha^2} \right) \right]$$

Realización Ganancia infinita-
realimentación múltiple.

FIGURA 8

Procedimiento de diseño:

Dados: H_0 , α y $\omega_0 = 2\pi f_0$

Escoja un valor conveniente para $C = C_2$

Hágase $C_5 = KC$.

Calcúlese: $R_4 = \frac{\alpha}{2 \omega_0} \frac{CK}{C_5} \left[1 \pm \sqrt{1 - \frac{4(H_0 + 1) K}{\alpha^2}} \right]$

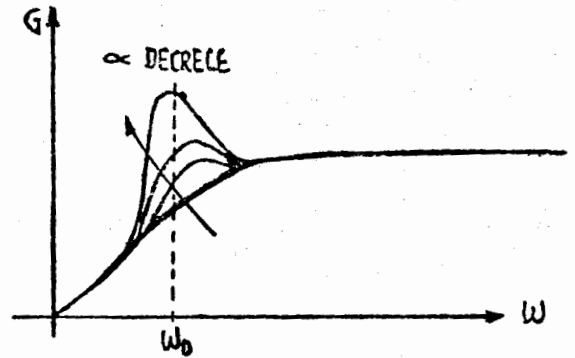
$$R_1 = \frac{R_4}{H_0}; R_3 = \frac{1}{\omega_0^2 C^2 R_4 K}$$

Este procedimiento es iterativo y concluye cuando se hayan obtenido valores adecuados para todos los componentes.

Para obtener mejores resultados, H_0 deberá ser menor que 10 para circuitos con α aproximadamente de 0.1 y podrá ser hasta de 100 para alfas de 1 ó mayores.

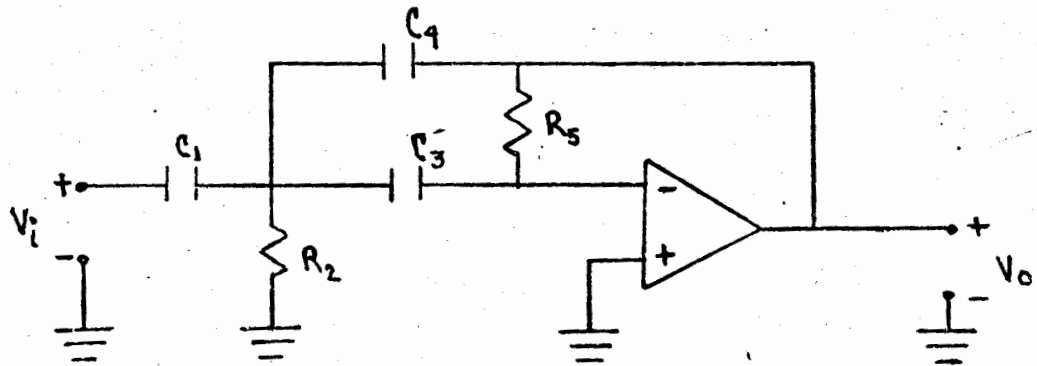
b) Paso altas.

$$H(S) = \frac{H_0 S^2}{S^2 + \alpha \omega_0 S + \omega_0^2}$$



Función de transferencia

Respuesta en frecuencia.



$$H_0 = \frac{C_1}{C_4}; \omega_0 = \sqrt{\frac{1}{R_2 R_5 C_3 C_4}}$$

$$\alpha = \sqrt{\frac{R_2}{R_5}} \left[\frac{C_1}{\sqrt{C_3 C_4}} + \sqrt{\frac{C_3}{C_4}} + \sqrt{\frac{C_4}{C_3}} \right]; Q = \frac{1}{\alpha}$$

$$\phi(\omega) = -\text{ANG } \text{tg} \left[\frac{1}{\alpha} \left(\frac{2\omega}{\omega_0} + \sqrt{4 - \alpha^2} \right) \right] - \text{ANG } \text{tg} \left[\frac{1}{\alpha} \left(\frac{2\omega}{\omega_0} - \sqrt{4 - \alpha^2} \right) \right]$$

$$\tau(\omega) = \frac{2 \text{SEN}^2 \phi}{\alpha \omega_0} - \frac{\text{SEN } 2 \phi}{2 \omega}$$

Realización Ganancia infinita- realimentación múltiple.

FIGURA 9

Procedimiento de diseño:

Dados: H_0 , α , $\omega_0 = 2\pi f_0$

Escoja un valor conveniente para $C = C_1 = C_3$.

Calcúlese:

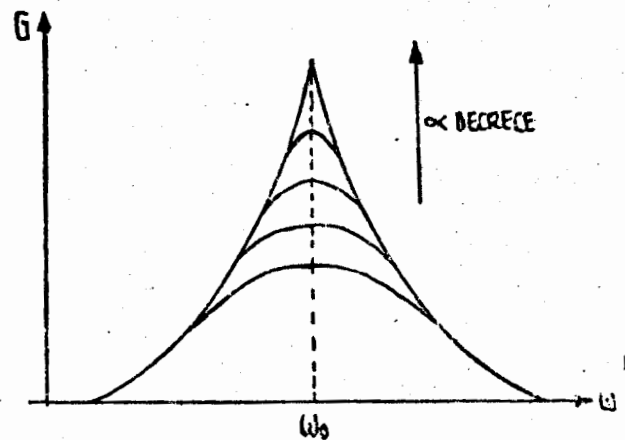
$$R_5 = \frac{1}{\alpha \omega_0 C} (2 H_0 + 1)$$

$$R_2 = \frac{\alpha H_0}{\omega_0 C (2 H_0 + 1)}$$

$$C_4 = \frac{C_1}{H_0}$$

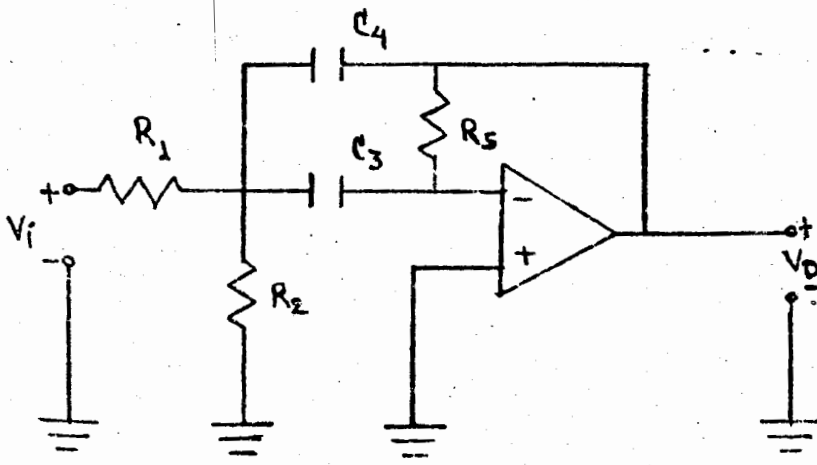
c) Paso bandas.

$$H(S) = \frac{H_0 \alpha \omega_0 S}{S^2 + \alpha \omega_0 S + \omega_0^2}$$



Función de transferencia

Respuesta en frecuencia



$$H_0 = \frac{1}{(R_1/R_5) (1 + C_4/C_3)}$$

$$\omega_0 = \left[\frac{1}{R_5 C_3 C_4} \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \right]^{1/2}$$

$$\frac{1}{Q} = \alpha = \sqrt{\frac{1}{R_5 \left(\frac{1}{R_1} + \frac{1}{R_2} \right)}} \left[\sqrt{\frac{C_3}{C_4}} + \sqrt{\frac{C_4}{C_3}} \right];$$

$$\tau(\omega) = \frac{2Q \cos^2}{\omega_0} + \frac{\text{SEN } 2\phi}{2\omega}$$

$$\phi(\omega) = \frac{3\pi}{2} - \text{ANG } t_g \left(\frac{2Q\omega}{\omega_0} + \sqrt{4Q^2 - 1} \right) - \text{ANG } t_g \left(2Q \frac{\omega}{\omega_0} - \sqrt{4Q^2 - 1} \right)$$

REALIZACION GANANCIA INFINITA
REALIMENTACION MULTIPLE

FIGURA 10

Procedimiento de diseño:

Dados H_0 , $Q = \frac{1}{\alpha}$, $\omega_0 = 2\pi f_0$

Escoja un valor conveniente para $C = C_3 = C_4$

Calcúlese:

$$Q = \frac{1}{\alpha}$$

$$R_1 = \frac{Q}{H_0 \omega_0 C}$$

$$R_2 = \frac{Q}{(2Q^2 - H_0) \omega_0 C}$$

$$R_5 = \frac{2Q}{\omega_0 C}$$

3. TRABAJO DE CASA

El alumno deberá diseñar el circuito de crossover que se muestra en la figura 11.

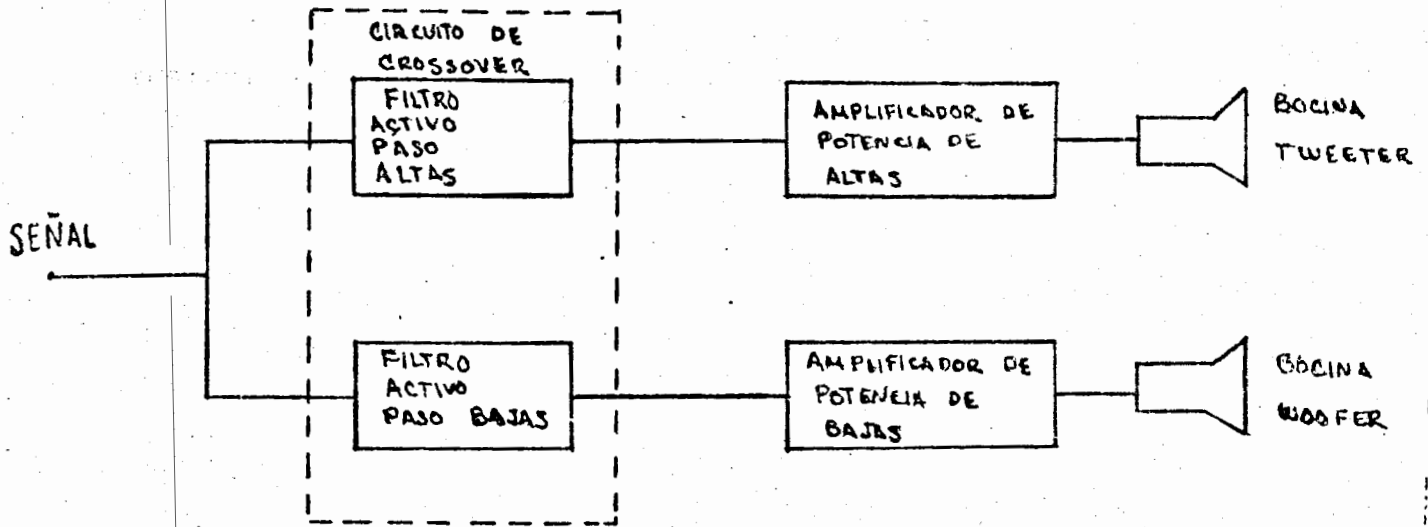


FIGURA 11

Ambos filtros activos deberán cumplir con las siguientes características:

Configuración - - - - -	Ganancia infinita-realimentación múltiple.
Tipo de respuesta - - - - -	Butterworth
Orden - - - - -	Tercero
Frecuencia de corte - - - - -	600 Hz
Ganancia en la banda de paso (H_0) - - - - -	1
Respuesta "plana" del filtro P.A. hasta - - - - -	30 KHz mínimo

Además, deberán operarse con una fuente de señal con impedancia de salida de 600 Ohms, y $0.5V_{p-p}$ de amplitud.

Se ilustrará el procedimiento de diseño con el filtro paso altas, quedando el diseño del filtro paso bajas como trabajo del alumno.

Filtro paso altas: Se realizará el filtro con dos etapas en cascada. De tablas (pág. 320 ref. 1) se obtiene que una etapa será de primer orden con un polo en 600 Hz. La etapa de segundo orden deberá cumplir con los siguientes parámetros:

Para diseño:

$$\alpha = 1$$

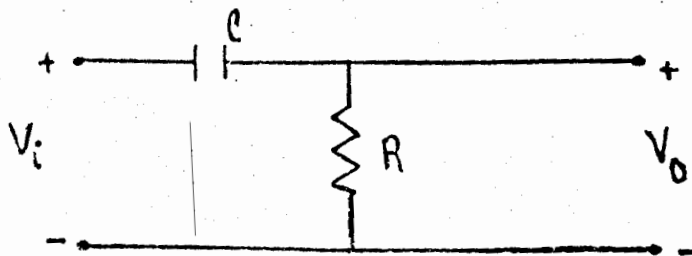
$$\omega_0 = 2\pi (600) \frac{\text{RAD}}{\text{SEG}}$$

Para ajustes:

$$\omega_\alpha = 2\pi (424.2) \frac{\text{RAD}}{\text{SEG}}$$

$$20 \log G(\omega_\alpha) / G(\infty) = 1.25$$

a) Etapa de primer orden

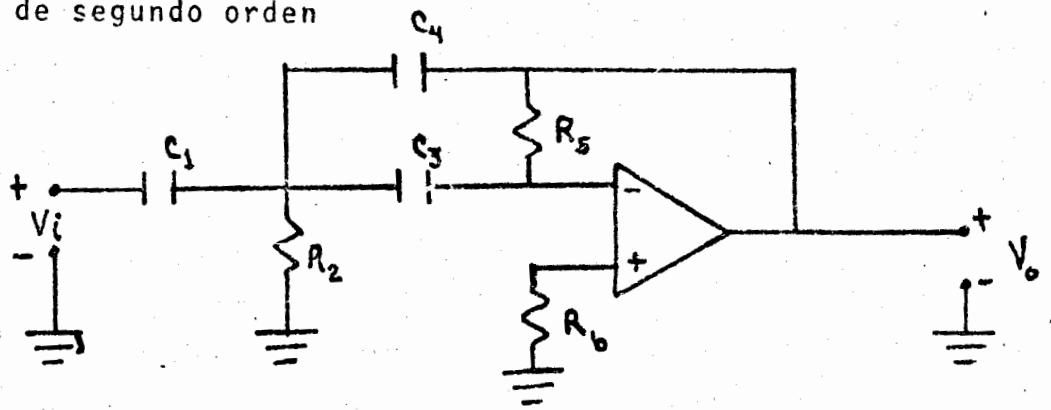


Fijando $R = 12 \text{ Kohms}$

$$C = \frac{1}{2\pi (600) (1.2 \times 10^4)} = 0.022$$

$= 0.022$

b) Etapa de segundo orden



Seleccionando $C = C_1 = C_3 = 0.01 \mu\text{f}$

$$R_5 = \frac{1}{2\pi(600)(0.01 \times 10^{-6})} [2 + 1] = 79.6 \text{ K}\Omega$$

Valor comercial $R_5 = 82 \text{ K}\Omega$

$$R_2 = \frac{1}{2\pi(600)(0.01)(2+1)10^{-6}} = 8.84 \text{ K}\Omega \quad H_0 = 1 \quad C_4 = C_1 = C$$

Valor comercial = $8.2 \text{ K}\Omega$

$$C_4 = \frac{C_1}{H_0} = 0.01 \mu\text{f}$$

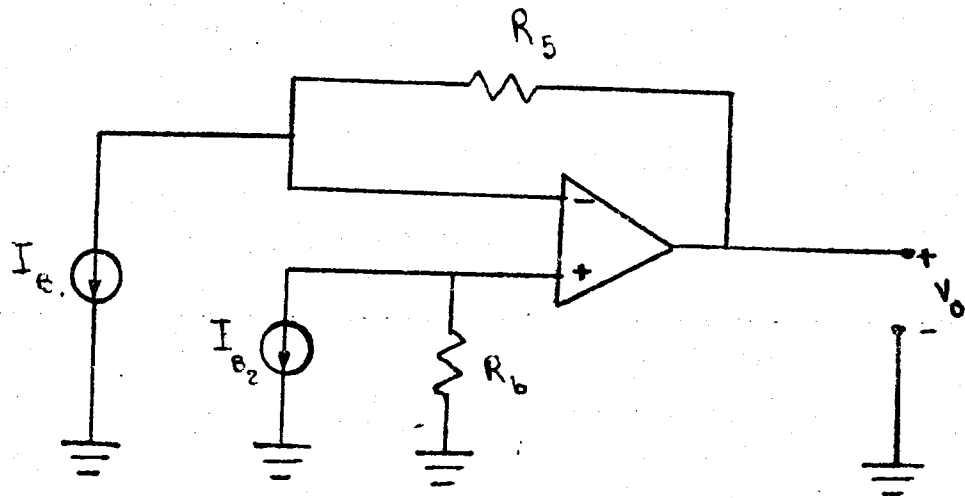
Comprobando:

$$\omega_0 = \left[\frac{1}{(8.2)(82)(0.01)(0.01)} \right]^{1/2} = 3.85 \text{ K RAD/SEG}$$

$$f_0 = \frac{\omega_0}{2\pi} = 613 \text{ Hz}$$

$$\alpha = \frac{82}{82} \left[\frac{0.01}{(0.01)^2} + \sqrt{\frac{0.01}{0.01}} + \sqrt{\frac{0.01}{0.01}} \right] = 0.95$$

R_b se calcula para minimizar el voltaje de offset debido a la corriente de polarización. Analizando el circuito para Corriente Directa:



Empleando el principio de superposición:

$$I_{B1} = 0 ; I_{B2} \neq 0$$

$$v'_o = -I_{B2} R_b$$

$$I_{B2} = 0 ; I_{B1} \neq 0$$

$$v''_o = I_{B1} R_5$$

$$v_o = v'_o + v''_o = I_{B1} R_5 - I_{B2} R_b$$

Para minimizar el voltaje de Offset a la salida:

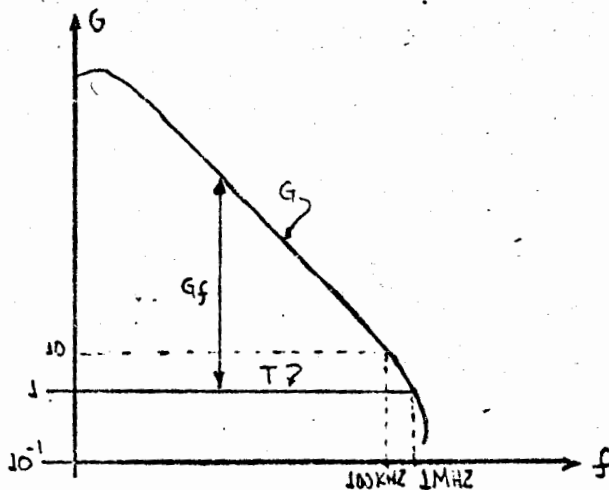
$$R_b = R_5$$

Entonces:

$$v_o = R_5 (I_{B1} - I_{B2}) = R_5 I_{os}$$

Para seleccionar el amplificador operacional se analizarán los requerimientos de ancho de banda y Slew-rate.

Se pide que la respuesta del paso altas sea plana hasta 30 KHz como mínimo. Utilizando el operacional 741 ó el 747, podemos obtener una respuesta plana hasta aproximadamente 100 KHz (ver figura 12).



$$T = \frac{G}{1 + Gf}$$

Donde:

T = ganancia de malla cerrada
 G = ganancia de malla abierta
 Gf = ganancia de malla

FIGURA 12

En lo que respecta a limitaciones de Slew-rate, podemos obtener una idea de los requerimientos del circuito mediante la siguiente fórmula:

$$\text{Slew-rate requerido} = V_{out} (\text{pico}) \times 2\pi f^* \text{ V/seg}$$

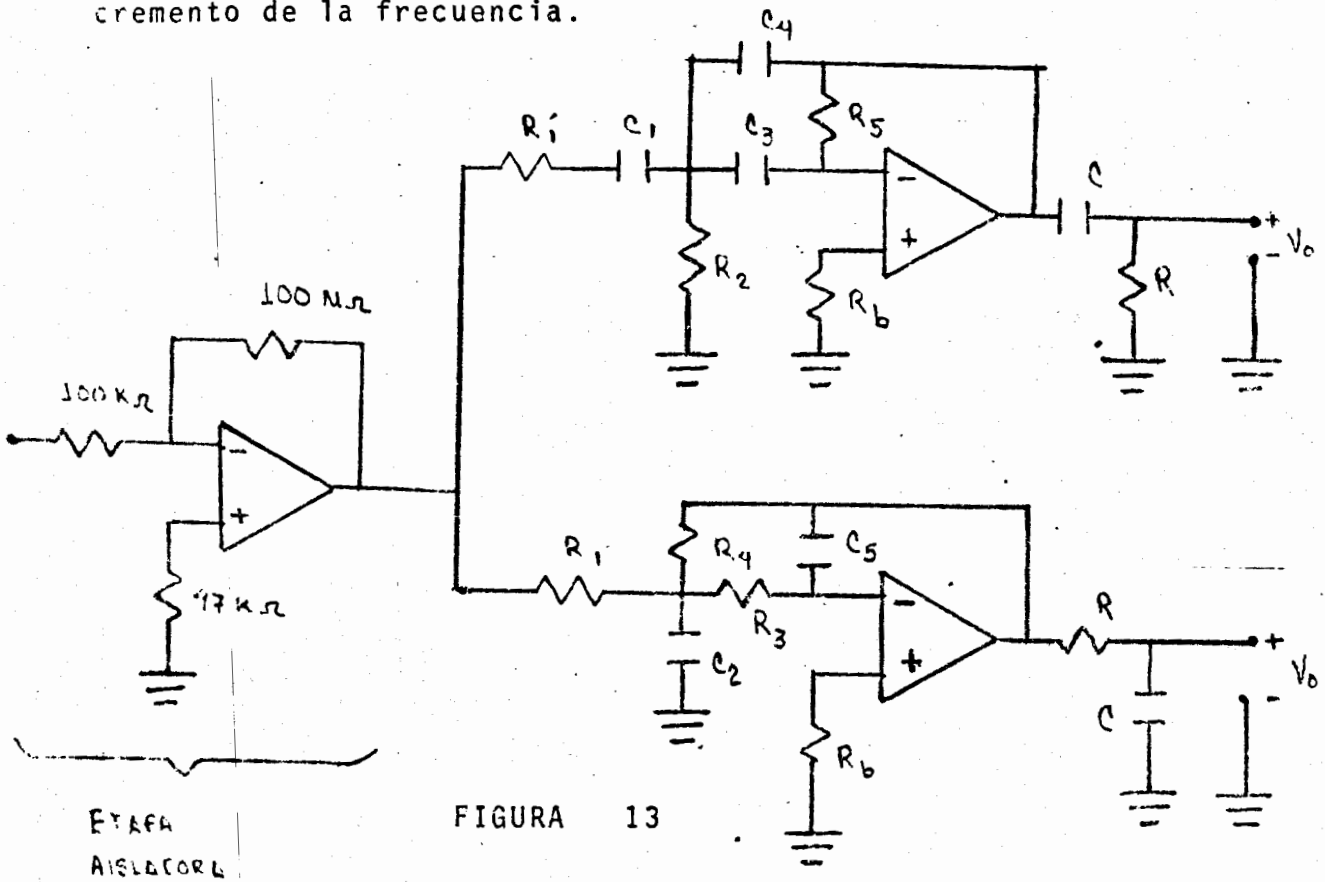
* La fórmula es cierta sólo para señal senoidal.

En nuestro caso:

$$\begin{aligned} \text{Slew-rate requerido} &= (0.25V) (2 \times 3.1316) (30\ 000) \\ &= 0.047\ V/\mu\ \text{seg.} \end{aligned}$$

El 741/747, tiene un Slew-rate típico de $0.5V/\mu\ \text{seg.}$, esto es, un orden de magnitud mejor que el máximo requerido.

Es conveniente incluir una etapa aisladora, como se muestra en la figura 13, para que la impedancia de salida de la fuente de señal no interactúe con los componentes de los filtros. Esto es especialmente importante para el filtro paso altas donde Z_i está dada por los capacitores y decrece con el incremento de la frecuencia.



En el filtro paso bajas se selecciona R_1 para que dé un nivel de impedancia de entrada relativamente alto.

La resistencia R_1 se incluye para limitar el ancho de banda del paso altas y evitar distorsión en la señal de salida a altas frecuencias. La distorsión es debida básicamente al nivel bajo de impedancia del paso altas a su entrada. En forma experimental se obtuvo una R_1 de 100 ohms para minimizar la distorsión y obtener un corte aproximadamente 100 KHz.

Las etapas de primer orden se colocan después de las etapas de segundo orden para aprovechar las propiedades aislantes de los operacionales.

Se seleccionó la etapa aisladora como inversora para que el circuito de crossover en conjunto fuera no inversor. La impedancia de entrada del sistema es de 100 Kohms.

Fué necesario incluir capacitores de 0.01 microfaradios entre las fuentes de polarización y tierra para eliminar la inestabilidad que introducían éstas.

4. Trabajo de laboratorio.

4.1 Arme el circuito paso bajas con los componentes de valor calculado. Utilice la etapa aisladora.

4.2 Efectúe las siguientes mediciones:

FRECUENCIA (HERTZ)	GANANCIA (DECIBELES)	ϕ (GRADOS)
50		
100		
200		
400		
500		
600		
700		
800		
900		
1000		
2000		
6000		

De preferencia utilice un medidor de ganancia y fase y un frecuencímetro.

4.3 Grafique en papel semi-logarítmico G y ϕ con respecto a la frecuencia.

4.4 Comente sobre sus resultados.

4.5 Equipo utilizado;

- a) Fuentes de poder (+ 15 y -15v)
- b) Generador de señales
- c) Osciloscopio
- d) Frecuencímetro digital (opcional)
- e) Medidor de ganancia y fase (opcional).

5. REFERENCIAS:

- 5.1 Operational Amplifiers, design and applications.
Tobey, Graeme y Huelsman.
McGraw-Hill Book Company
- 5.2 Applications of linear integrated circuits.
Hnatek, Eugene.
John Wiley & Sons.
- 5.3 Filtros Activos
Bildstein, Paul
Paraninfo-Marcombo
- 5.4 Handbook of filter synthesis
A. I. Zverev
John Wiley & Sons, New York 1967.

3.6 FILTROS DE VARIABLES DE ESTADO.

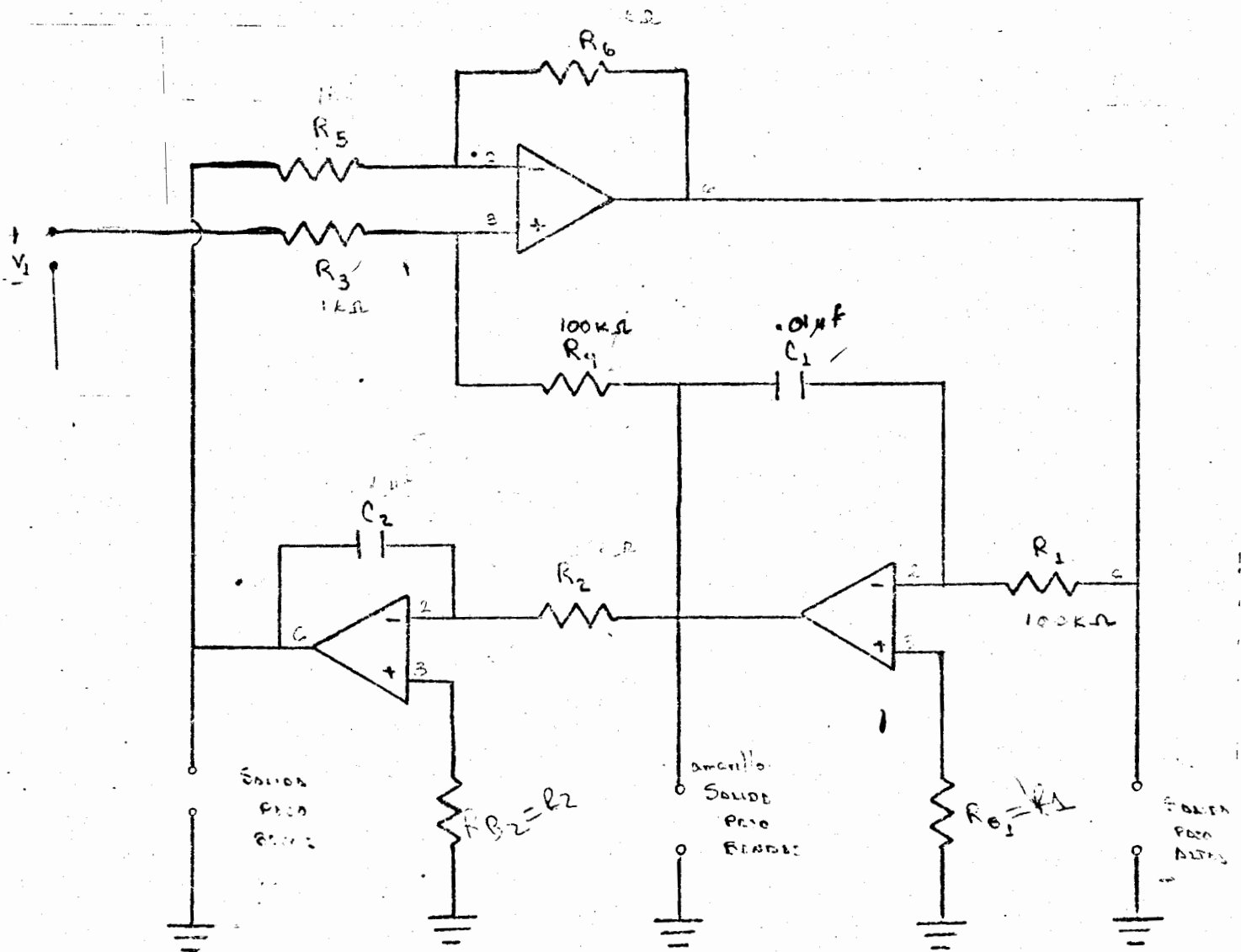
1. Objetivos:

Al finalizar esta práctica el alumno:

- 1.1 Podrá nombrar por lo menos 3 configuraciones de filtros activos y 3 funciones de aproximación para sintetizarlos.
- 1.2 Podrá enunciar las ventajas y limitaciones que presenta la configuración de VARIABLES DE ESTADO para la implementación de filtros activos.
- 1.3 Habrá ajustado un filtro de variables de estado para obtener exactamente los valores de ω_0 , H_0 y Q requeridos en una solución dada.
- 2.4 Habrá calculado la sensibilidad de los parámetros de al menos un filtro activo de segundo orden con respecto a variaciones en sus componentes, dada la función de transferencia del filtro.

2. Introducción.

En los filtros de variables de estado se utilizan sumadores e integradores para sintetizar la función de transferencia requerida en una aplicación dada. En esta práctica utiliza remos la configuración de segundo orden que se muestra en la figura 1.



Este circuito tiene la ventaja de que simultáneamente se obtienen las funciones de paso altas, paso banda y paso bajas en distintos puntos del circuito; además es especialmente adecuado para obtener un buen factor de calidad ($Q > 50$), conservando sensibilidades relativamente pequeñas.

A continuación se presenta un procedimiento de diseño y las ecuaciones de sensibilidad para la función paso bandas.

Las ecuaciones de diseño para los filtros paso altas y paso bajas pueden consultarse en la referencia 1 pag. 303 a 308.

La función de transferencia paso banda es:

$$\frac{V_{PB}}{V_i}(S) = - \frac{\frac{S}{R_1 C_1} \frac{1 + R_6/R_5}{1 + R_3/R_4}}{S^2 + S \frac{1}{R_1 C_1} \frac{1 + R_6/R_5}{1 + R_4/R_3} + \frac{R_6}{R_5} \frac{1}{R_1 C_2 R_2 C_1}} \quad (1)$$

Comparándola con la forma general de la ecuación de un filtro paso banda de segundo orden:

$$H(S) = \frac{H_0 \alpha \omega_0 S}{S^2 + \alpha \omega_0 S + \omega_0^2} \quad (2)$$

Se identifican los siguientes parámetros:

$$\omega_0 = \frac{R_6}{R_5} \left[\frac{1}{R_1 R_2 C_1 C_2} \right]^{1/2} \quad (3)$$

$$\alpha = \frac{1 + R_6/R_5}{1 + R_4/R_3} \left[\frac{R_5 R_2 C_2}{R_6 R_1 C_1} \right]^{1/2} = 1/Q \quad (4)$$

$$H_0 = R_4/R_3 \quad (5)$$

Las sensitividades de los parámetros del circuito a los cambios de valor de los componentes son:

$$S_{R_5}^{\omega_0} = S_{R_1}^{\omega_0} = S_{R_2}^{\omega_0} = S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -1/2$$

$$S_{R_6}^{\omega_0} = 1/2$$

$$S_{R_1}^Q = S_{C_1}^Q = \frac{1}{2}; \quad S_{R_2}^Q = S_{C_2}^Q = -\frac{1}{2}$$

$$S_{R_4}^Q = S_{R_3}^Q = \frac{R_4}{R_4 + R_3}$$

$$S_{R_4}^{H_0} = 1 = -S_{R_3}^{H_0}$$

El procedimiento de diseño se simplifica grandemente si hacemos $C_1 = C_2 = C$; $R_1 = R_2 = R$ y $R_3 = R_6$. En este caso las ecuaciones de los parámetros quedan:

$$\omega_0 = \frac{1}{RC} \quad (3')$$

$$\alpha = \frac{2}{1 + R_4/R_3} \quad (4')$$

$$H_0 = \frac{R_4}{R_3} \quad (5')$$

El inconveniente de este método es que sólo podemos fijar dos parámetros (ω_0 y α ó ω_0 y H_0), quedando libre la tercera variable.

Procedimiento:

dados $\omega_0 = 2\pi f_0$ y Q ó H_0

Selecciónese valores adecuados para:

$$C = C_1 = C_2 \text{ y } R_3 = R_5 = R_6$$

Calcúlese:

$$R_1 = R_2 = \frac{1}{\omega_0 C}$$

$$R_4 = R_3 (2Q - 1) \text{ si se fija } Q.$$

$$R_4 = H_0 R_3 \text{ si se fija } H_0.$$

El diseño práctico de filtros activos se puede clasificar en dos enfoques básicos:

a) Para obtener filtros con características lo más cercanas a las requeridas, se deberán hacer varias iteraciones para obtener valores de componentes cercanos a los valores comerciales y adquirir las resistencias y capacitores con tolerancias estrechas.

Si además los filtros se utilizarán en diversos medios, que involucren rangos de temperatura amplios, deberán utilizarse componentes con bajos coeficientes térmicos (ref. 1 y 2)

b) En el caso en que se requiera construir sólo unos cuantos filtros, los cuales trabajarán a temperatura relativamente invariable, es preferible hacer un cálculo menos complejo y ajustar sus características en el laboratorio.

En esta práctica utilizaremos en forma complementaria ambos enfoques.

3. Trabajo de casa.

3.1 Diseñar un filtro activo paso banda de ranura, utilizando el procedimiento simplificado dado aquí. El filtro deberá tener las siguientes características:

$$Q = 50; \quad f_0 = 160 \text{ Hz.}$$

Se deberán realizar iteraciones hasta ajustar los valores calculados a $\pm 1\%$ de los valores comerciales.

3.2 Si se utilizan capacitores con tolerancia de $\pm 10\%$ y resistencias de $\pm 5\%$, ¿cuál será el rango de error esperado en los parámetros (ω_0 , Q y H_0), en el peor de los casos?.

Ayuda:

La variación relativa de la función $x_i = f(Y_1, Y_2, Y_3, \dots, Y_n)$ está dada por:

$$\frac{\Delta X}{X} = S_{Y_1}^X \frac{\Delta Y_1}{Y_1} + S_{Y_2}^X \frac{\Delta Y_2}{Y_2} + \dots + S_{Y_n}^Y \frac{\Delta Y_n}{Y_n}$$

3.3 Si el coeficiente térmico de las resistencias es de 500 ppm/°C y el de las capacitancias de 300 ppm/°C, calcule la variación que sufrirá la frecuencia central del filtro para una variación en la temperatura de 20°C.

NOTA: ppm = partes por millón

1 ppm = 0.0001%

$$10 \times 10^3 = ?$$

4. Trabajo de laboratorio.

- 4.1 Arme el filtro con los componentes calculados en 3.1
- 4.2 Utilizando el osciloscopio y un frecuencímetro, mida:
 f_0 , H_0 y Q
- 4.3 Ajuste el filtro para obtener $f_0 = 160$ Hz y $H_0 = 100$.
Mida nuevamente Q .

Un procedimiento de ajuste se deriva de las ecuaciones (3), (4) y (5): ω_0 se puede ajustar con R_5 ó R_6 y H_0 se ajusta, sin alterar ω_0 , con R_4 . Utilice potenciómetros de valor adecuado (preferentemente "preset").

4.4 Se utilizará el siguiente equipo:

- a) Osciloscopio
- b) Generador de señales
- c) Fuente de corriente directa (+15 y -15V)
- d) Frecuencímetro

Utilice Amplificadores Operacionales 741 ó 747.

5. Referencias

- 5.1 Operational Amplifiers, design and applications.
Tobey, Graeme y Huelsman
McGraw-Hill Book Company

5.2 Applications of linear integrated circuits

Eugene Knatck

John Wiley & Sons

5.3 Handbook of Operational Amplifier Circuit Design

David F Stout y Milton Kauffman

McGraw-Hill Book Company

CONVERTIDOR DIGITAL - ANALOGICO

(D A C)

OBJETIVO:

El alumno será capaz, al terminar la práctica de:

- a) Entender la importancia de la conversión Digital-Analógico.
- b) Comprender los conceptos de Resolución, Escala Completa, Monotonicidad y Error.
- c) Construir y probar un circuito convertidor Digital-Analógico.

INTRODUCCION.

El manejo de información en forma eficiente por las computadoras ha hecho que en los últimos años se concentre la atención en adecuar señales a la computadora.

El procesamiento digital de señales analógicas, para su almacenamiento o bien para su manejo en tiempo real, nos hace pensar que el punto de aplicación es un sistema analógico y que se nos hará necesario volver a pasar de una señal digital a una señal analógica.

En el caso de los sistemas de control digital, las órdenes dadas por la computadora o minicomputadora tienen que ser adecuadas para que un sistema analógico responda de manera que nosotros deseamos y es aquí donde los convertidores DAC son útiles.

Para un DAC es necesario tener una señal analógica proporcional al código digital de modo que el bit menos significativo (LSB)

tenga un peso mucho menor que el bit más significativo (MSB), o sea, una función de transferencia de la forma:

$$S = \frac{k_{ref}}{2^{n-1}} 2^0 a_0 + 2^1 a_1 + \dots + 2^{n-1} a_{n-1}$$

$a_i = \text{bit } i - \text{ésimo}$

de modo que si todos los bits son "1" la salida analógica será

$$S = k_{ref} / a_i = 1$$

Sin embargo, los DAC comerciales no nos dan exactamente esta relación, ya que es más fácil construir circuitos con la siguiente función:

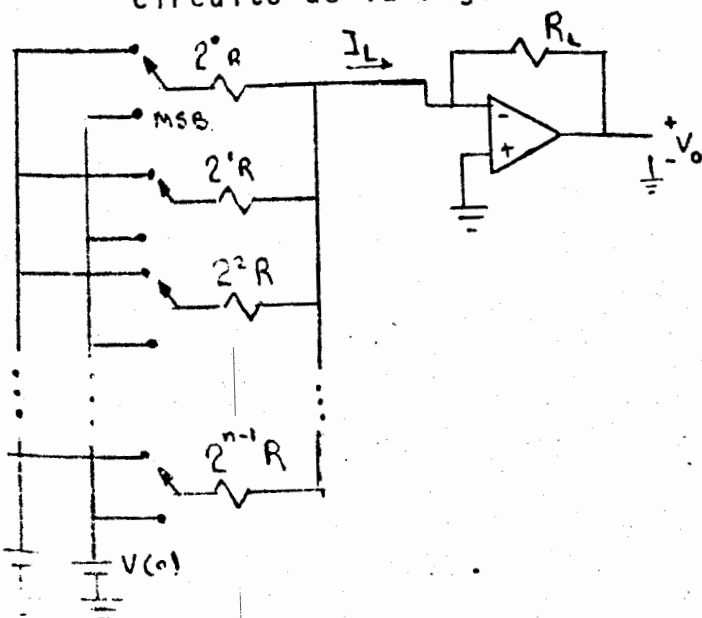
$$S = \frac{k_{ref}}{2^n} 2^0 a_0 + 2^1 a_1 + \dots + 2^{n-1} a_{n-1}$$

y cuando todos los bits son "1"

$$S = k_{ref} \frac{2^n - 1}{2^n}$$

lo que hace perder un nivel de precisión.

Los circuitos que pueden simular esta función son variados. Uno de estos es la Red de Resistencias Pesadas Binariamente como el circuito de la Fig. 1.



$$I_L + V_R \frac{a_{n-1}}{2^0 R} + \dots + \frac{a_1}{2^{n-2} R} + \frac{a_0}{2^{n-1} R}$$

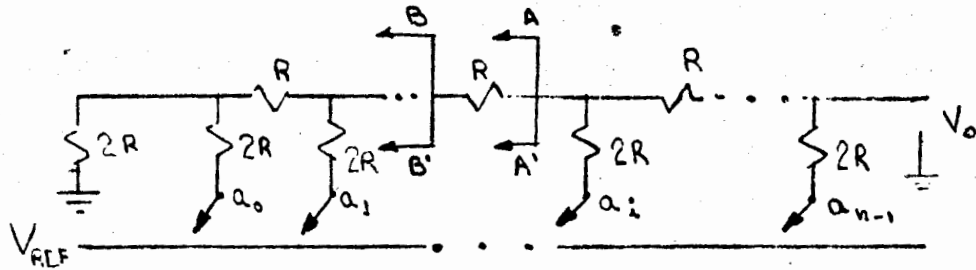
$$I_L = \frac{V_R}{R} \frac{a_{n-1}}{2^0} + \dots + \frac{a_1}{2^{n-2}} + \frac{a_0}{2^{n-1}}$$

$$I_L = \frac{2^0 V_R}{2^n R} 2^{n-1} a_{n-1} + \dots + a_1 2^1 + a_0 2^0$$

$$K_{ref} = \frac{2^0 V_R}{R}$$

Sin embargo esta red no es práctica ya que se necesita precisión en el valor de las resistencias, además de que la última resistencia sería de un valor muy alto y no podría construirse en forma integrada.

Otra red muy usada es la del tipo R - 2R como la que se muestra en la Fig. 2:



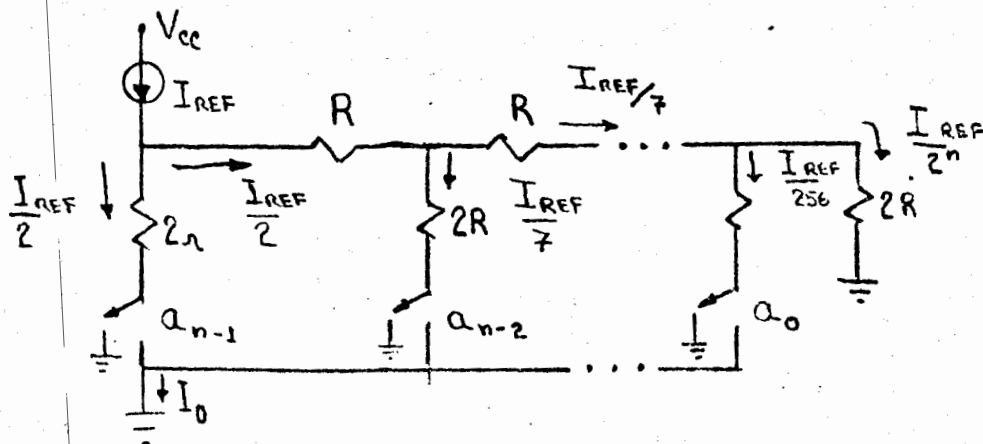
La resistencia vista desde las terminales BB' es siempre R desde las terminales AA' es siempre 2R. Sacando equivalentes de Thevenin tendremos el peso de cada bit si lo conectamos en su caso a V_{Ref} ,

La salida será:

$$V_o = V_R \frac{a_{n-1}}{2^1} + \frac{a_{n-2}}{2^2} + \dots + \frac{a_0}{2^n}$$

$$V_o = \frac{V_R}{2^n} a_{n-1} 2^{n-1} + a_{n-2} 2^{n-2} + \dots + a_0 2^0$$

Sin embargo los convertidores tipo R-2R más usados transmutan corriente como el que se muestra en la Fig. 3.



de modo que I_o es:

$$I_o = I_{ref} \left(\frac{a_{n-1}}{2^1} + \frac{a_{n-2}}{2^2} + \dots + \frac{a_0}{2^n} \right)$$

TRABAJO DE CASA:

- 1) Investigar los conceptos de Resolución, Error, Escala completa (Full-Scale), y monotonicidad definidas para un DAC.
- 2) Buscar en manuales el circuito integrado DAC 08, decir bajo que principio de funcionamiento trabaja y una configuración típica.
- 3) Para el mismo IC copiar la resolución, error y Full scale.

APLICACIONES DE LOS CONVERTIDORES
DIGITAL - ANALOGICO.

Los convertidores D/A tienen una gran variedad de aplicaciones, entre ellas podemos tener: fuentes de voltaje programables, fuentes de corriente programables, reguladores de corriente para control de procesos, fuentes de pulsos programables, - generadores de funciones, convertidores A/D etc. A continuación veremos un ejemplo de una de las aplicaciones mencionadas anteriormente.

El convertidor A/D en la generación de funciones. La síntesis de ondas generadas digitalmente tienen una precisión en su amplitud de 1 parte en 2^n . La fig. 1 nos ilustra el diagrama de bloques básico de un generador de funciones

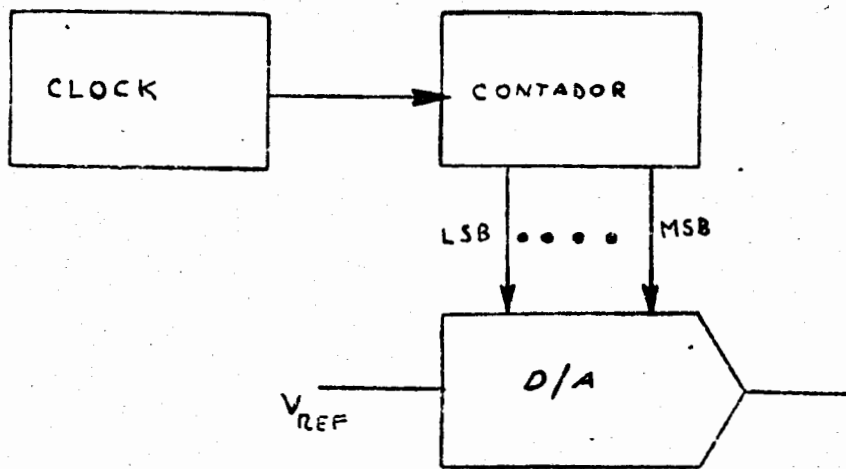


Fig. 1

Este circuito está compuesto de un reloj, un contador de "n" bits y un convertidor de "n" bit. Con un contador binario que cuenta hacia arriba, hará que el convertidor D/A excursione a través de toda su característica de transferencia, si esta cuenta se realiza secuencialmente, se generará una onda --- "diente de sierra" a la salida de el convertidor. Los límites de la amplitud estarán determinados por el convertidor en uso y podrá ser unipolar o bipolar. El control de la amplitud estará determinada por la referencia de entrada y/o realimentación escalada. Un segundo convertidor podrá ser usado para modular la referencia del primero y así poder controlar la amplitud de la señal de salida. Así para este ejemplo para generar un diente de sierra, el circuito completará un ciclo de salida en un periodo de 2^n periodos de reloj. El tiempo de asentamiento de el convertidor D/A en uso determinará la rapidez del límite superior, el cual será generalmente.

$$f_{max} = \frac{1}{2^n t_s}$$

Donde:

f_{max} es la frecuencia del diente de sierra, t_s es el --- tiempo de asentamiento del convertidor D/A.

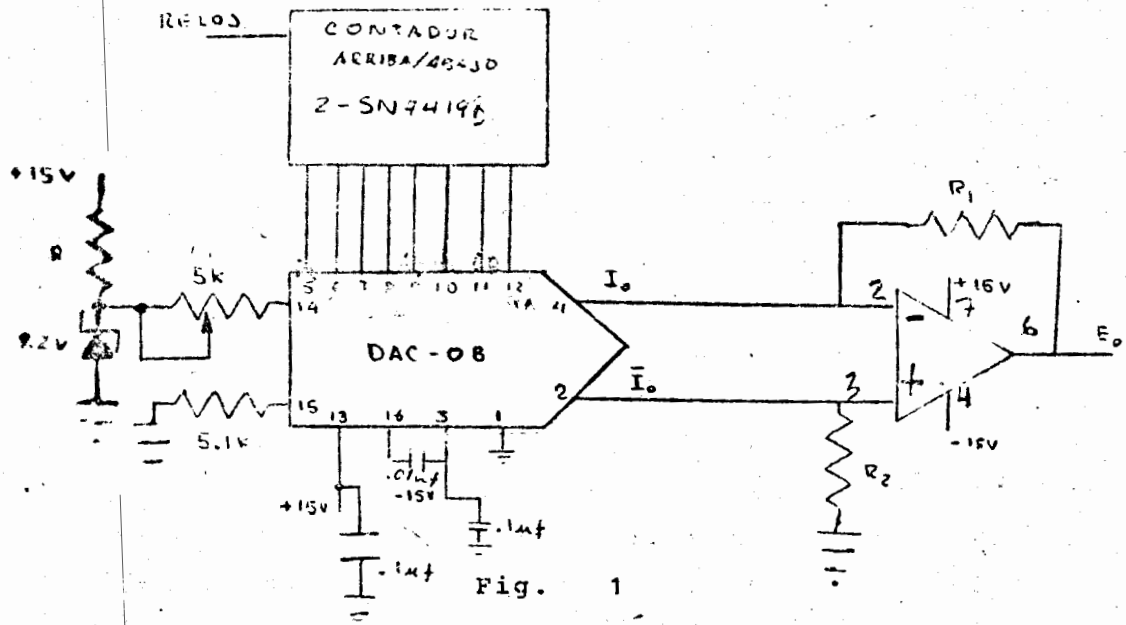
Así un convertidor D/A con 1 μ s y 8 bits, permitirá una frecuencia máxima de 3.9 KHZ. El criterio de selección de un conversor deberá incluir tiempo de asentamiento linealidad y - en particular baja operación de glitch.

TRABAJO DE CASA.

P R I M E R A P A R T E .

- 1 Para el circuito que se muestra a continuación (Fig. 1) calcule los valores de R_1 , R_2 , para tener un diente de sierra con amplitud de 10V_{p-p}

$R_1 = R_2 = 2.5 \text{ K}\Omega$



- 2 ¿Qué frecuencia deberá tener el reloj de entrada para obtener una frecuencia a la salida de 1KHZ ?
- $f_r = 2^4 \cdot 1\text{KHz}$
 $f_r = 16 \cdot 1 = 256\text{KHz}$
- 3 ¿Cuál será la frecuencia máxima que podemos obtener usando un conversor DAC08 ?
- $f_{\text{MAX}} = \frac{1}{2^4 \cdot 10\text{ns}} = \frac{1}{2^4 \cdot 10 \cdot 10^{-9}} = 39062\text{KHz}$

TRABAJO DE LABORATORIO

- 1 Arme el circuito de la Fig. 1 con los valores que calculó.
- 2 Conecte el generador de funciones (salida de pulsos TTL), al reloj del circuito con una frecuencia igual a la que calculó en el punto 2. Y observe en el osciloscopio la amplitud y frecuencia de la señal de salida.
- 3 ¿Concuerda con los valores que se pidieron en los puntos 1 y 2 ?
- 4 Si no es así explique a que se debe. (Si la variación es pequeña también explique a que se debe).

CONVERSION ANALOGICA DIGITAL

(ADC)

OBJETIVO:

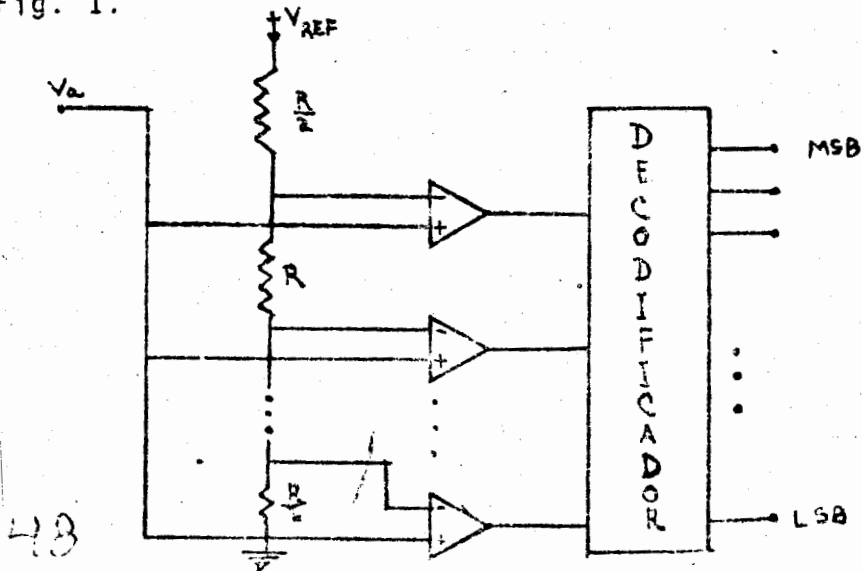
- El alumno comprenderá la importancia de la conversión Analógica-Digital.
- Calculará y medirá el tiempo de respuesta de un convertidor.
- Obtendrá elementos para el diseño y construcción de ADC's.

INTRODUCCION:

La importancia que ha tomado últimamente la computadora como herramienta para el procesamiento de información, ha traído como consecuencia que más y más señales analógicas sean adecuadas para su manejo en ella.

Las formas de conversión Análogo-Digital son variadas y sus características diferentes son aplicadas según su uso práctico pues todas ellas presentan ventajas y desventajas.

El convertidor de tipo Comparador-Paralelo se esquematiza en la Fig. 1.



Como puede verse, una parte proporcional del voltaje de referencia es comparado en cada operacional con el voltaje analógico a convertir de modo que la salida guarda una relación con el voltaje analógico. Es necesario un decodificador pues la salida no es cuantizada adecuadamente. Este tipo de convertidores tiene la ventaja de ser extremadamente rápido pues el tiempo de asentamiento sólo depende de la velocidad de respuesta de los comparadores y de la lógica digital del decodificador pero tiene la desventaja de necesitar una gran cantidad de elementos, tan sólo se necesitan $2^n - 1$ comparadores para un convertidor de este tipo donde n es el número de bits.

Un convertidor muy usado comercialmente es el de Aproximaciones sucesivas. Cuenta con un comparador, un registro de aproximaciones sucesivas y un DAC como puede verse en la Fig. 2.

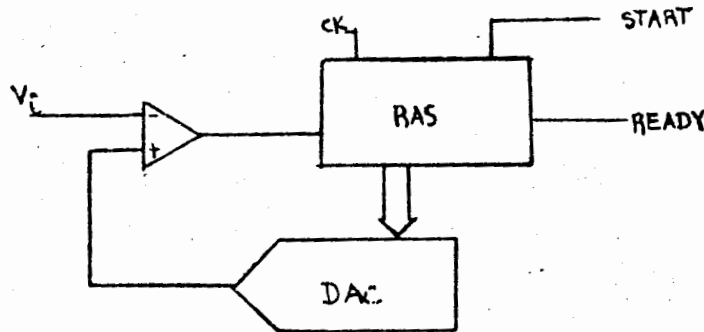


fig. 2

El RAS da una aproximación de la salida digital y dependiendo si ésta es mayor o menor del voltaje analógico se da la siguiente aproximación.

Otro de los convertidores muy usados es el de contador de rampa y consta de un DAC, un comparador y un contador. El diagrama de este convertidor se esquematiza en la Fig. 3:

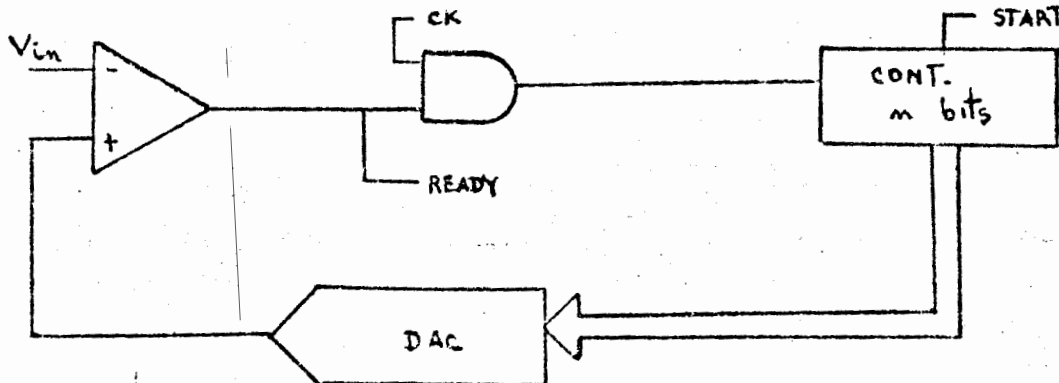


fig 3. 210

En este tipo de convertidores, el contador empieza su conteo hasta que se alcanza el valor del voltaje analógico y ahí para su cuenta pues el reloj ya no pasa a éste.

Para hacer más rápido este convertidor, se suele hacer un arreglo como el que se muestra en la Fig. 4.

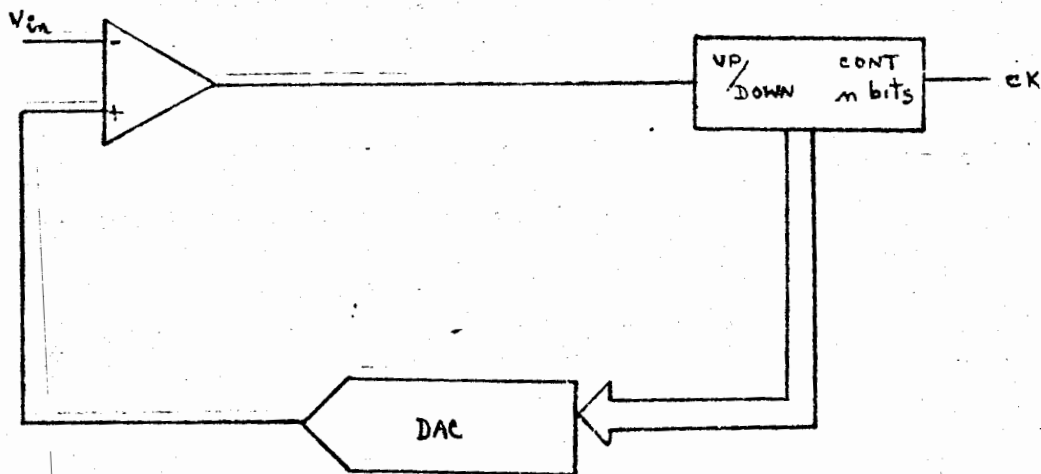
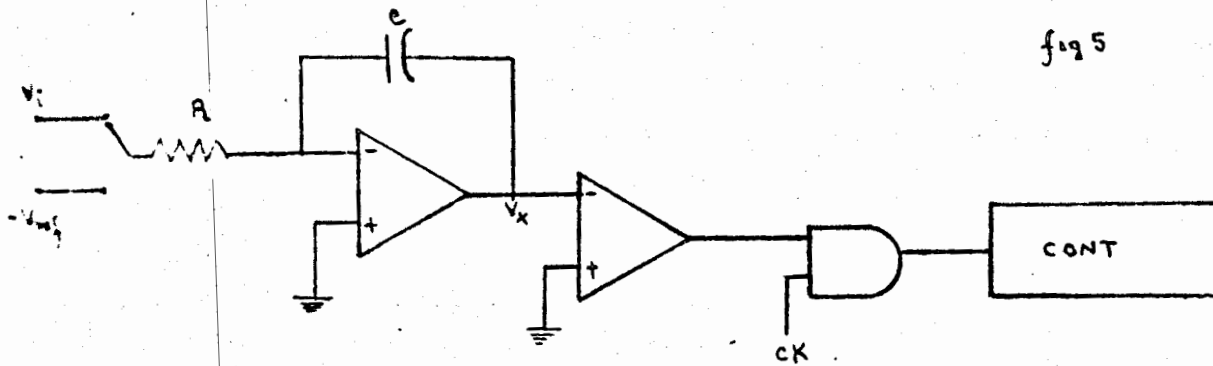


fig. 4

de modo que el contador no tiene que empezar su cuenta desde cero siempre, sino que si está muy próximo, en su cuenta anterior al nuevo voltaje analógico lo alcanza más rápidamente contando hacia arriba o hacia abajo.

Todos los convertidores anteriores, a excepción del primero, necesitan un DAC para funcionar, y esa es su principal desventaja. El convertidor de doble rampa o doble integración no lo necesita como puede verse en la Fig. 5.



Cuando el voltaje analógico es conectado, el integrador da a la salida una rampa con pendiente negativa, cuando alcanza el voltaje de referencia o cuando la cuenta del contador se llena, el switch es turnado a un voltaje de referencia negativo, de modo que la pendiente ahora es positiva; en el cruce por cero, la cuenta del contador se detiene y así el número binario es proporcional al voltaje analógico. El diagrama de tiempo se muestra en la Fig. 6.

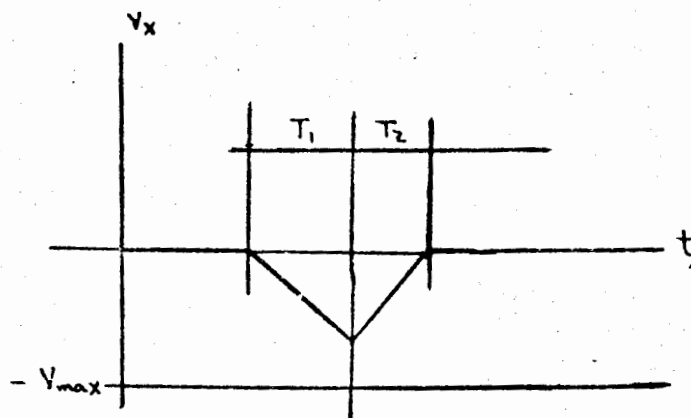


fig. 6

EL COMPARADOR DE FASE Y EL VCO DE UN PLL INTEGRADO DE PROPOSITO MULTIPLE.

1. Objetivos.

Al finalizar esta práctica el alumno:

- 1.1 Podrá, dado el modelo de sistema realimentado del PLL, enunciar los nombres de sus bloques componentes.
- 1.2 Habrá descrito el funcionamiento de cada uno de los bloques que forman el sistema PLL, haciendo énfasis en el tipo de procesamiento que realizan sobre las señales.
- 1.3 Habrá interpretado el funcionamiento, como multiplicador, del comparador de fase existente en el integrado 565, al conectar la salida de éste a un osciloscopio y aplicar dos señales de características adecuadas a las entradas del mismo.
- 1.4 Habrá descrito el funcionamiento, como modulador en frecuencia del VCO existente en el integrado 565, al conectar su salida a un osciloscopio y aplicar a su entrada señales cuyos niveles de voltaje y frecuencia estén dentro del rango de funcionamiento del dispositivo.
- 1.5 Habrá medido la frecuencia central ó frecuencia-libre de oscilación del VCO para un circuito dado; utilizando el equipo existente en el laboratorio de electrónica.
- 1.6 Habrá medido el factor de conversión de voltaje a frecuencia del VCO (K_0), para un circuito dado.

2. Introducción.

El PLL en su forma básica es un sistema realimentado, compuesto de tres bloques funcionales: Un comparador de fase, un filtro paso bajas y un oscilador controlado por voltaje (VCO).

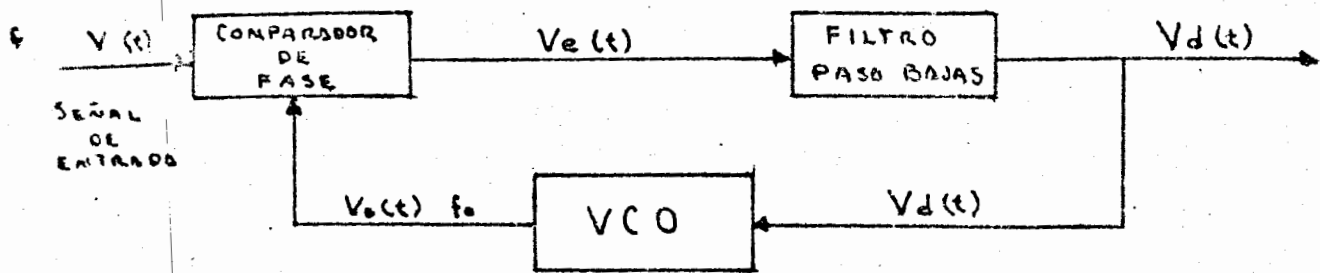


FIGURA 1

El principio de operación del PLL puede explicarse brevemente de la siguiente forma: Cuando no existe señal a la entrada del sistema, el voltaje de error $V_d(t)$ es igual a cero. El VCO opera a una frecuencia fija f_0 , conocida como la FRECUENCIA LIBRE DE OSCILACION. Si se aplica una señal a la entrada, el comparador de fase compara la frecuencia y la fase de dicha señal con la frecuencia del VCO y genera una señal de error, $V_e(t)$, relacionada con las diferencias de fase y frecuencia entre las dos señales. Este voltaje de error es filtrado y aplicado a la terminal de control del VCO. Si la frecuencia aplicada a la entrada del sistema f_s está suficientemente cercana a f_0 la naturaleza de malla de realimentación del PLL hace que el VCO se sincronice o encadene con la señal de referencia. Una vez que la malla está encadenada, la frecuencia del VCO es idéntica a la frecuencia de la señal de entrada, manteniendo solamente una diferencia de fase finita.

Dos parámetros básicos de un PLL son sus rangos de captura y de mantenimiento. Estos pueden definirse como sigue:

RANGO DE MANTENIMIENTO: Rango de frecuencias en la vecindad de f_0 , en el cual el PLL puede mantenerse sincronizado con la señal de entrada.

RANGO DE CAPTURA: Banda de frecuencias en la vecindad de f_0 donde el PLL puede entrar en encadenamiento o sincronía con la señal de entrada. Es menor que el rango de mantenimiento (cuando no existe el filtro paso bajas, el rango de captura es idéntico al rango de mantenimiento).

Los conceptos de rango de captura y rango de mantenimiento se pueden ilustrar con ayuda de los diagramas de la figura 2, donde se muestra la característica típica de conversión de frecuencia a voltaje de un PLL.

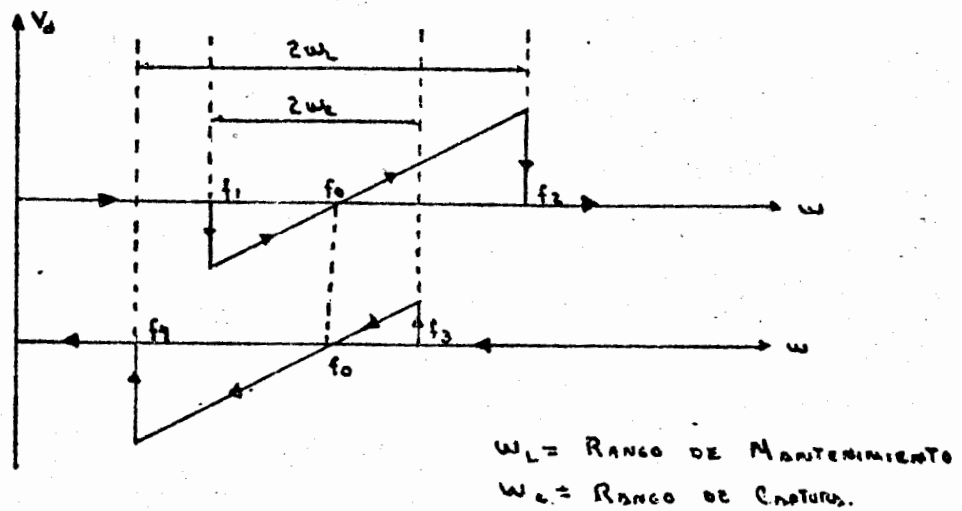


FIGURA 2

En el diagrama superior, la frecuencia de entrada se incrementa gradualmente. El PLL no responde a la señal hasta que la frecuencia es igual a f_1 , que corresponde al límite inferior del rango de captura. En este momento el PLL se encadena con la entrada, apareciendo un voltaje de error negativo a la entrada del VCO. Si se sigue incrementando la frecuencia, v_d disminuye hasta hacerse cero cuando la frecuencia a la entrada es igual a la frecuencia libre de oscilación del VCO, y se vuelve positiva para f_s mayor que f_0 . La frecuencia del VCO sigue a la frecuencia de entrada hasta $f_s = f_2$, punto que corresponde al límite superior del rango de mantenimiento. Después de f_2 , el PLL se desencadena, la frecuencia del VCO regresa a f_0 y el voltaje de error se vuelve cero.

Si la frecuencia de entrada se barre ahora en el sentido contrario, el proceso se repite como se muestra en el diagrama inferior. El PLL recaptura la señal en f_3 y la "rastrea" hasta f_4 . El ancho de banda entre f_1 y f_3 corresponde al doble del rango de captura y las frecuencias comprendidas entre f_2 y f_4 corresponden al doble del rango de mantenimiento del sistema. El PLL responde exclusivamente a las señales aplicadas a su entrada que están suficientemente cercanas a f_0 para caer dentro del rango de captura del sistema.

En la figura 3 se muestra la representación conceptual del PLL integrado 565.

Antes de proceder con la caracterización del comparador de fase del 565, analizaremos teóricamente, con mayor detalle, el funcionamiento de este bloque (referencia 2).

El detector de fase utilizado en el circuito integrado 565 es un multiplicador o mezclador doblemente balanceado.

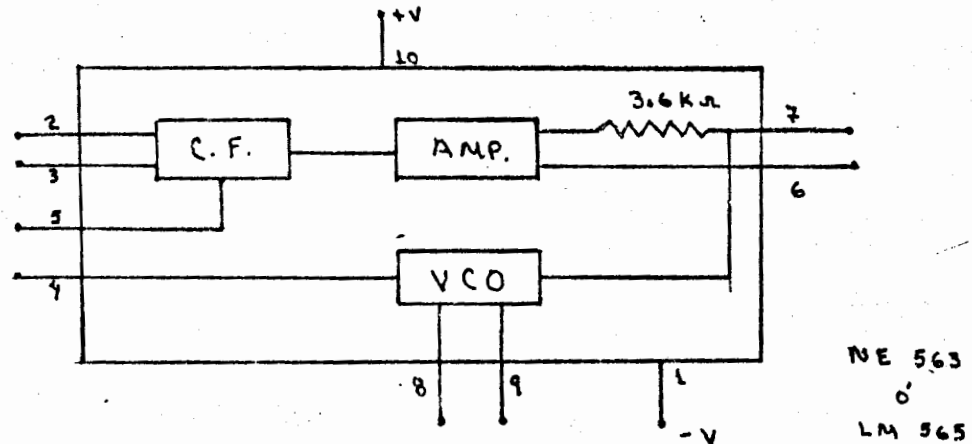
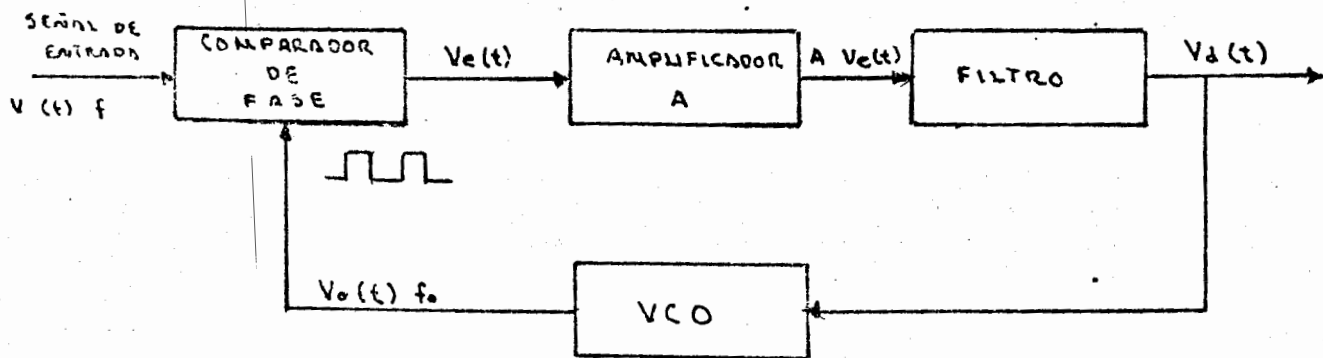


FIGURA 3

En la figura 4 observamos que en el 565, el VCO aplica una señal cuadrada, de frecuencia ω_0 a una entrada del comparador de fase (terminal 5). Por la otra entrada (que es una entrada diferencial en las terminales 2 y 3) se aplica una onda externa, que es la señal de entrada al PLL. Para nuestro análisis consideraremos que la señal de entrada es senoidal de frecuencia ω_s .



Diagramas de bloques del PLL integrado NE565 o LM565.

FIGURA 4

A continuación analizaremos esta última ecuación. El segundo término de V_e es una componente de alta frecuencia que debe ser eliminada por el filtro paso bajas. El primer término, cuando ω_s está suficientemente cerca de una armónica $(2n + 1) \omega_0$, existirá un componente de baja frecuencia que no será atenuado considerablemente por el filtro y que se aplicará a la entrada del VCO, modulándolo y conduciéndolo a que la frecuencia de dicha armónica se iguale a la frecuencia de V_s .

La frecuencia de V_d , la señal que se aplica al VCO, se hace menor a medida que $(2n + 1) \omega_0$ se aproxima a ω_s en el proceso de captura, hasta que, cuando $(2n + 1) \omega_0 = \omega_s$, el VCO queda encadenado o sincronizado a la señal de entrada y V_d se convierte en una señal de directa dada por:

$$V_d = A V_e = \frac{2 KA V_s}{(2n + 1)} \cos \theta_s \quad \text{ECUACION 2}$$

Donde A es la ganancia del amplificador existente entre el mezclador y el filtro.

Utilizando las ecuaciones 1 y 2 se pueden explicar los procesos de captura y mantenimiento del PLL.

CAPTURA. De la ecuación 1 vemos que el PLL se sincroniza a la señal de entrada sólo si $(2n + 1) \omega_0 - \omega_s$ está en la banda de paso del filtro. De la ecuación 2 concluimos que el proceso de captura se realiza con mayor facilidad cuando ω_s está próxima a armónicas de menor orden ya que para éstas la señal que controla al VCO (V_d) tiene mayor amplitud. En la mayor parte de las aplicaciones ω_s está cercana a la frecuencia libre de oscilación del VCO (primer armónica ó $n = 0$) y V_d tiene su máxima amplitud.

$$V_d = \frac{2 KA V_s}{\pi} \cos \theta_s \quad \text{ECUACION 2'}$$

MANTENIMIENTO. El proceso de mantenimiento se puede explicar a partir de la ecuación 2. Cuando el PLL se sincroniza a la señal de entrada, el VCO produce una armónica ω_s que difiere de ω_s' sólo en la fase ω_s , de tal forma que el voltaje V_d aplicado al VCO sea exactamente el necesario para forzarlo a producir ω_s' de acuerdo a la naturaleza de realimentación del sistema.

La señal de entrada se puede representar como:

$$V_s(t) = V_s \text{ SEN } (\omega_s t + \theta_s)$$

Donde θ_s es el ángulo de defasamiento entre la señal de entrada y la señal del VCO.

La señal cuadrada del VCO se puede representar como la suma de sus armónicas (serie de Fourier):

$$V_o = \sum_{n=0}^{\infty} \frac{4}{\pi(2n+1)} \text{ SEN } (2n+1) \omega_0 t$$

Al efectuar la multiplicación de V_o y V_s obtenemos la salida del comparador de fase:

$$V_e = K \sum_{n=0}^{\infty} \frac{4}{\pi(2n+1)} \text{ SEN } (2n+1) \omega_0 t \quad V_s \text{ SEN } (\omega_s t + \theta_s)$$

Donde K es la ganancia del multiplicador. Reordenando:

$$V_e = K \sum_{n=0}^{\infty} \frac{4}{\pi(2n+1)} \text{ SEN } (2n+1) \omega_0 t \quad \text{SEN } \omega_s t + \theta_s =$$

Utilizando la relación trigonométrica

$$(\text{SEN } A) (\text{SEN } B) = \frac{1}{2} \text{ COS } (A-B) - \text{ COS } (A+B)$$

La ecuación queda:

$$V_e = K \sum_{n=0}^{\infty} \frac{2 V_s}{\pi(2n+1)} \text{ COS } (2n+1) \omega_0 t - \omega_s t - \theta_s - \text{ COS } (2n+1) \omega_0 t + \omega_s t + \theta_s$$

Descomponiéndola en dos sumatorias

$$V_e = \frac{2K}{\pi} \sum_{n=0}^{\infty} \frac{V_s}{2n+1} \text{ COS } (2n+1) \omega_0 t - \omega_s t - \theta_s - \frac{2K}{\pi} \sum_{n=0}^{\infty} \frac{V_s}{2n+1} \text{ COS } (2n+1) \omega_0 t + \omega_s t + \theta_s$$

ECUACION
1

Cuando ω_s es idéntica a ω_0 (o a una armónica de orden superior $(2n + 1) \omega_0$), $\theta_s = 90^\circ$. Cuando ω_s se aleje de ω_0 , θ_s se incrementa o decrece de acuerdo al sentido de la variación de ω_s con respecto a ω_0 . Sin embargo, el comparador de fase del 565 sólo puede operar para θ_s en el rango entre 0° y 180° . Una vez excedido este límite, V_d se hace cero y el PLL se sale de sincronismo regresando el VCO a su frecuencia libre de oscilación ω_0 .

La práctica se dividirá en dos partes:

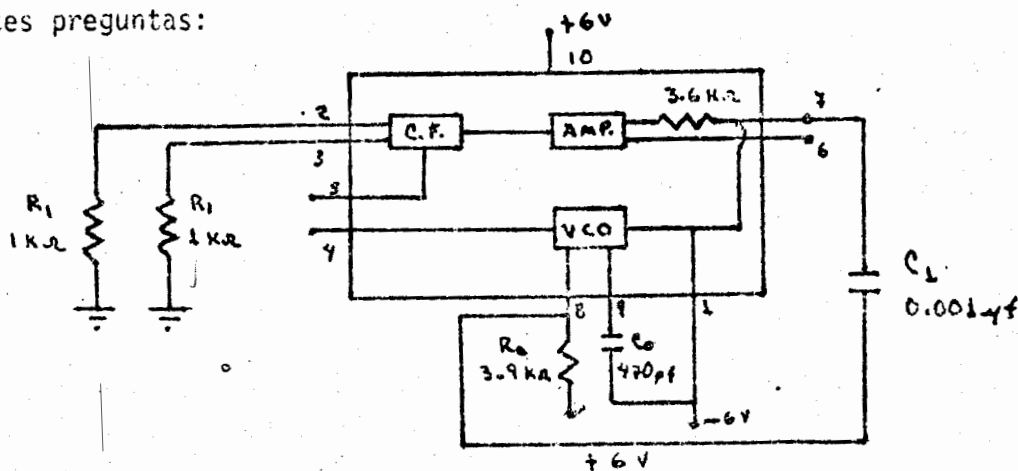
- Caracterización del funcionamiento del VCO y medición de su factor de conversión de voltaje a frecuencia (K_0).
- Observación del funcionamiento del comparador de fase como multiplicador analógico.

PRIMERA PARTE

3.a Trabajo de casa.

En la figura 5 se muestra la representación conceptual del PLL integrado 565. El circuito integrado tiene su malla abierta entre el VCO y el comparador de fase y se proveen los elementos externos y la polarización adecuada para que podamos trabajar con el VCO en forma independiente del resto del sistema.

Consulte las hojas de datos del 565 y/o la referencia # 1 y conteste las siguientes preguntas:



C.I. NE565 ó LM565

FIGURA 5

- 3.a.1 ¿Qué función realiza el capacitor C_1 ?
- 3.a.2 ¿Para qué sirve la resistencia interna de 3.6 Kohm?
- 3.a.3 ¿Qué función cumplen las resistencias R_1 ?
- 3.a.4 ¿Cuánto vale la frecuencia libre de oscilación del VCO para el circuito de la figura 5?
- 3.a.5 ¿Cuál es el rango de valores de R_0 , que especifica el fabricante, para que el circuito funcione correctamente?.
- 4.a Trabajo de laboratorio.
- 4.a.1 Mida la frecuencia libre de oscilación del VCO y compare los valores calculados con los medidos.
- 4.a.2 Aplique al VCO (terminal 7) una señal senoidal de $0.5 V_{pp}$ con 4.5 V de componente de directa y $f = 0.5$ Hz.
- 4.a.3 Observe en el osciloscopio la salida del VCO (terminal 4). Utilice las escalas de 1 volt y 5 microsegundos. Explique lo que observa. ¿Qué tipo de procesamiento realiza el VCO?.
- 4.3.4 Repita los incisos 4.a.2 y 4.a.3 para señales cuadrada y triangular. Varíe la frecuencia de dichas señales. Comente sobre sus resultados.
- 4.3.5 Con la señal cuadrada aplicada al VCO, mida las frecuencias (alta y baja) que obtenemos a su salida. Obtenga $K'_0 = A_0/A_V$ y compare este valor con el proporcionado por el fabricante:

$$K_0 = 0.66 \omega_0 \text{ RAD/SEG-VOLT}$$

SEGUNDA PARTE

3.b Trabajo de casa

3.b.1 Consulte las hojas de datos del C.I. 565 e indique cuál es la máxima amplitud de voltaje que se puede aplicar, en forma diferencial a la entrada del comparador de fase (terminales 2 y 3).

4.b Trabajo de laboratorio.

4.b.1 Arme el circuito de la figura 6.

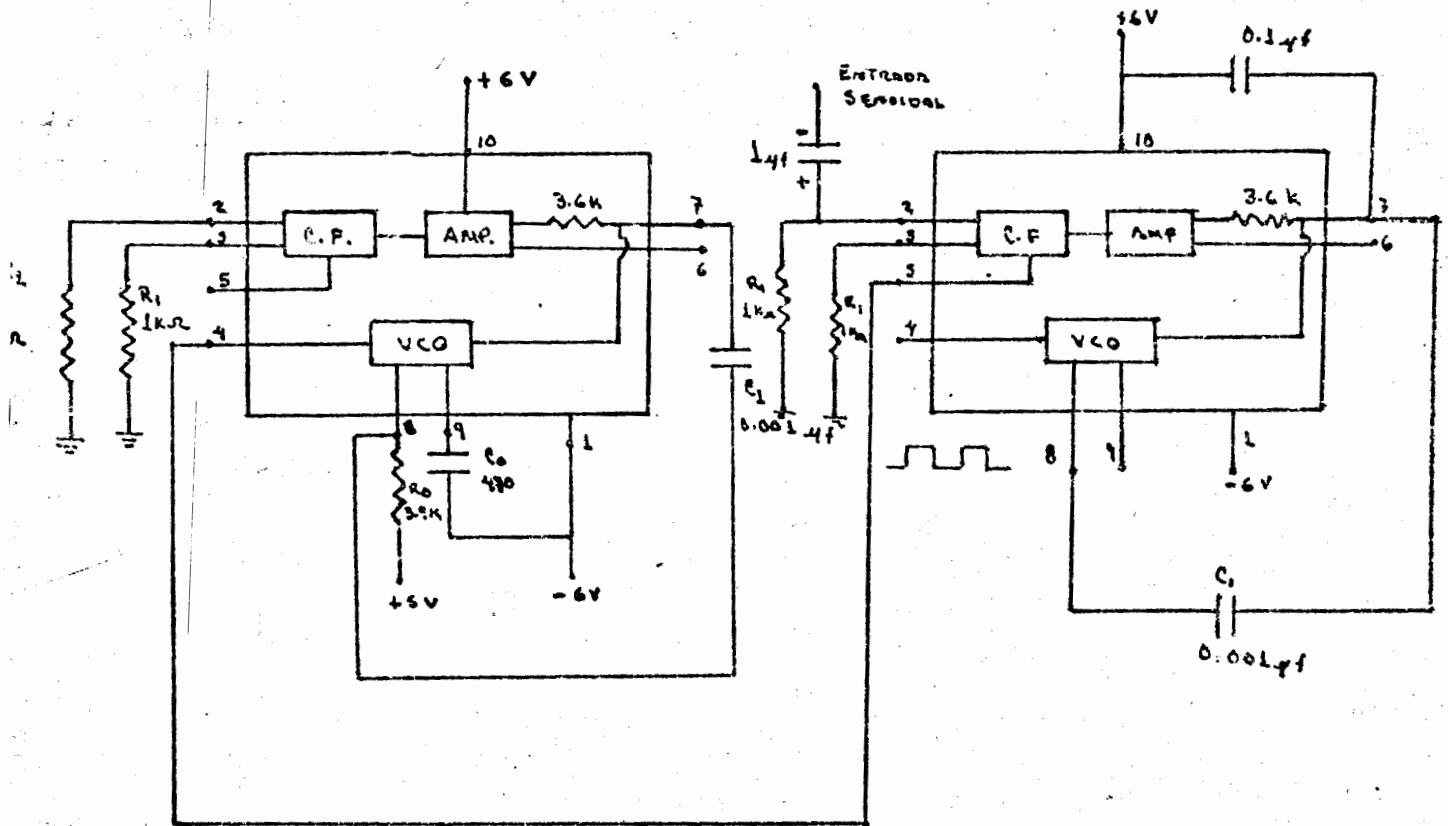


FIGURA 6

En esta parte de la práctica se comprobarán en forma experimental los resultados obtenidos en la ecuación número 1 de la introducción. Se aplicarán una señal senoidal y una cuadrada (esta última proveniente del VCO de un 565) al comparador de fase (C.I. # 2) y se observará la salida

4.b.2 Aplique una señal senoidal de 1 V_{p-p} a la entrada del comparador de fase del C.I. # 2 (terminal 2 ó 3), acople con un capacitor de 1 microfarad o mayor para eliminar la componente de directa de la señal.

4.b.3 Varíe lentamente la frecuencia de la señal de entrada a partir de 100 KHz y observe en el osciloscopio (escalas de 50 milivolts y 2 milisegundos) la señal de salida (terminal 7 del C.I.#2). ¿Para qué frecuencias de señal de entrada hay señal de salida?. ¿Qué sucede con la señal de salida a medida que nos aproximamos a $(2n + 1)\omega_0$?

4.b.4 Repita el inciso 4.b.3 con una señal cuadrada con las mismas características de amplitud y frecuencia indicadas en el inciso 4.b.2.

4.b.5 Comente sobre sus resultados.

4.b.6 Se empleará el siguiente equipo:

- a) Generador de señales.
- b) Fuentes de C.D. (+6 y -6 volts)
- c) Osciloscopio
- d) Frecuencímetro digital (opcional).

5. Referencias.

5.1 Applications of linear integrated circuits.
Eugene R. Hnatek.
John Wiley & Sons, New York, 1975.

5.2 Analysis and design of analog integrated circuits (págs. 561 a 593).
Paul R. Gray and Robert G. Meyer
John Wiley & Sons, New York, 1977.

5.3 Analog integrated circuit design
A. B. Grebene
Van Nostrand Reinhold, New York, 1972.